(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G09G 3/30

(11) 공개번호 특2001-0072896
(43) 공개일자 2001년07월31일

(21) 출원번호 10-2001-7002309
(22) 출원일자 2001년02월23일
번역문 제출일자 2001년02월23일
(86) 국제출원번호 PCT/EP2000/05896
(86) 국제출원출원일자 2000년06월23일
(87) 국제공개번호 WO 2001/01384
(87) 국제공개일자 2001년01월04일

(81) 지정국 국내특허 : 일본, 대한민국,
EP 유럽특허: 오스트리아, 벨기에, 스위스, 리히텐슈타인, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 핀랜드, 사이프러스,

(30) 우선권주장 9914808.2 1999년06월25일 영국(GB)

(71) 출원인 코닌클리케 필립스 일렉트로닉스 엔.브이.
요트.게.아. 롤페즈
네델란드왕국, 아인드호펜, 그로네보드스베그 1

(72) 발명자 요웅,니겔,데.
네덜란드,아아아인드호벤엔엘-5656,프로프.홀스틀란6.

(74) 대리인 문경진
조현석

심사청구 : 없음

(54) 능동 매트릭스 전자 발광 디스플레이 디바이스

요약

능동 매트릭스 전자 발광 디스플레이 디바이스는 픽셀의 각 행이 공통 라인을 공유하고, 픽셀의 행의 디스플레이 소자를 관통하는 전류가 상기 공통 라인을 따라 통과하는, 행과 열로 배열된 디스플레이 픽셀(30)의 어레이(array)를 포함한다. 오차 값(e)은 상기 공통 라인 상에 출현하는(appearing) 다른 전압을 보정하기 위하여, 픽셀의 행 내의 각 픽셀에 대한 구동 신호(V)를 보정하도록 생성된다. 이들 다른 전압은 수평(horizontal) 크로스 토크(cross talk)를 발생시킨다. 상기 오차 값(e)은 픽셀의 행을 모델링(modelling)함으로써 유도되며, 상기 모델링은 상기 행의 모든 픽셀에 인가되는 구동 신호를 고려한다. 상기 오차 값은 업데이트 된 구동 신호(V')를 발생시킨다.

대표도

도 3

명세서

기술분야

본 발명은 행과 열로 배열된 전자 발광 디스플레이 픽셀의 어레이(array)를 포함하는 능동 매트릭스 전자 발광 디스플레이 디바이스에 관한 것이다. 본 발명은 특히, 픽셀의 행이 공통 라인(common line)을 공유하고, 전류가 상기 행의 디스플레이 소자를 통해(through) 상기 공통 라인을 따라(along) 통과하는 디스플레이 디바이스에 관한 것이다.

배경기술

전자 발광(electroluminescent), 발광(light-emitting), 디스플레이 소자를 채택하는 매트릭스 디스플레이 디바이스는 잘 알려져 있다. 상기 디스플레이 소자는 유기(organic) 박막(thin film) 전자 발광 소자를 포함할 수 있으며, 예를 들면, 폴리머(polymer) 물질을 사용하거나, 그렇지 않으면, 기존의 III-V 반도체 컴파운드(compound)를 사용한 발광 다이오드(LED들)를 사용한다. 유기 전자 발광 물질, 특히 폴리머 물질에 대한 최근의 개발 사항을 보면, 비디오 디스플레이 디바이스에 대해 실용적으로 사용될 수 있음이 증명되었다. 상기 물질은 전형적으로, 한 쌍의 전극 사이에 끼워진 반전도(semiconducting) 컨쥬게이트(conjugated) 폴리머 층을 하나 이상 포함하며, 상기 한 쌍의 전극 중 하나는 투과적(transparent)이고, 다른 하나는 상기 폴리머 층으로 홀(hole) 또는 전자를 주입하기에 적합한 물질로 되어 있다.

상기 폴리머 물질은 CVD 프로세스를 이용해 제작되거나, 또는 단순히 용해성(soluble) 컨쥬게이트 폴리머의 솔루션을 사용한 스핀 코팅 테크닉(spin coating technique)에 의해 제작될 수 있다.

유기 전자 발광 물질은 다이오드 같은(diode-like) I-V 특성을 보이며, 그리하여 디스플레이 기능(function) 및 스위칭 기능 둘 다를 제공할 수 있으며, 따라서 수동(passive) 타입 디스플레이에 사용될 수 있다.

그러나, 본 발명은 각 픽셀이 디스플레이 소자 및 상기 디스플레이 소자를 관통하는 전류를 제어하는 스위칭 디바이스를 포함하는, 능동 매트릭스 디스플레이 디바이스에 관한 것이다. 능동 매트릭스 전자 발광 디스플레이의 예는 미국 특허 US 5670792에 설명되어 있으며, 그 내용은 참조용 자료로써 본 명세서에 포함되어 있다.

이러한 타입의 디스플레이 디바이스의 문제점은 그것이 전류 구동 디스플레이 소자(current driven display elements)를 가진다는 사실에 있다. 본 발명과 관련된 타입의 디스플레이 디바이스는 하나의 공통 라인을 포함하며, 행 내의 모든 픽셀에서 나오는 전류가 상기 공통 라인 상에서 통과한다. 행 내의 픽셀에서 나오는 전류를 통합하면(compounding) 상기 공통 라인을 따라 다른(different) 전압이 발생된다. 이들 전압은 행 내의 모든 픽셀을 관통하는 전류에 종속(dependent)되며, 그 이유는 이들 전류가 모두 공통 라인을 통과하기 때문이다. 이들 다른 전압은 상기 디스플레이 픽셀로부터의 출력에 원하지 않던 변화를 발생시키며, 상기 다른 전압은 상기 행에 인가된 풀 세트(full set)의 신호의 함수로서 변화한다. 결국, 상기 행 내의 픽셀 사이에 크로스-토크(cross-talk)가 존재한다.

발명의 상세한 설명

본 발명에 따라,

각 픽셀은 전자 발광 디스플레이 소자 및 상기 픽셀에 인가(applied)되는 신호 전압에 기초하여 상기 디스플레이 소자를 관통하는 전류를 제어하는 스위칭 수단을 포함하며, 픽셀의 각 행은 공통 라인을 공유하며, 픽셀의 행의 디스플레이 소자를 관통하는 전류는 상기 공통 라인을 따라 통과하며 상기 공통 신호 라인을 따라 다른 전압을 발생시키는, 행과 열로 배열된 디스플레이 픽셀의 어레이와,

상기 디스플레이 소자로부터의 원하는 출력에 대응하는 신호 전압을 생성하며, 신호 전압을 픽셀의 행에 차례로 인가하는 구동 회로를 포함하는 능동 매트릭스 전자 발광 디스플레이 디바이스로서, 상기 디바이스는

픽셀의 행의 모델링으로부터 유도되는 어드레싱 될 픽셀의 행 내의 각 픽셀에 대한 오차 값을 생성하는 수단으로서, 상기 모델링은 행 내의 픽셀에 인가되는 신호 전압을 고려하며(taking account of), 상기 오차 값은 공통 라인 상의 다른 전압을 고려하기 위해 사용되는, 오차값 생성 수단과,

필요한 경우, 상기 오차 값을 사용하여, 어드레싱 되는 픽셀의 행 내 각 픽셀에 대해 상기 신호 전압을 업데이트 하는 수단과,

상기 업데이트 된 신호 전압을 상기 픽셀로 공급하는 수단을 더 포함하는 능동 매트릭스 전자 발광 디스플레이 디바이스가 제공된다.

픽셀의 행의 모델링은 원하는 출력과 실제 출력 사이의 모순이 보정되도록 해준다. 이러한 모순은 각 픽셀에서 공통 라인 상의 다른 전압으로부터 발생하며, 픽셀의 행에 대한 신호 전압에 종속된다. 그로 인해, 본 발명의 디바이스는 행 내의 픽셀 사이의 크로스-토크로부터 발생하는 신호 일그러짐(distortions)을 보상할 수 있다.

디스플레이 소자와 스위칭 수단은 디스플레이 소자에 대한 전압 전원 라인과 전류 드레인(drain)으로서 행동하는 공통 라인 사이에서 직렬로 배열되는 것이 바람직하다.

각 픽셀은 상기 업데이트 된 신호 전압으로부터 유도된 제어 전압을 상기 스위칭 수단 상에서 홀드(hold)시키기 위해 전하 저장 소자를 더 포함할 수 있다.

본 발명은 또한 능동 매트릭스 전자 발광 디스플레이 디바이스를 구동하는 방법을 제공하며, 상기 디바이스는 행과 열로 배열된 전자 발광 디스플레이 픽셀의 어레이를 포함하며, 픽셀의 각 행은 공통 라인을 공유하고, 행의 상기 디스플레이 소자를 관통하는 전류는 상기 공통 라인을 따라 통과하며, 그로 인해, 다른 전압이 상기 공통 라인을 따라 다른 지점에 존재하며, 상기 방법은 픽셀의 행을 차례로 어드레싱 하는 것을 포함하며, 픽셀의 각 행에 대해, 행 내의 픽셀에 대한 전압 신호를 생성하며, 상기 생성된 전압 신호는 원하는 픽셀 출력에 대응하며, 여기서 상기 방법은,

상기 공통 라인 상의 다른 전압을 고려하기 위해 픽셀의 행의 모델링으로부터 유도된 오차 값을 생성하는 단계로서, 상기 모델링은 행 내의 픽셀에 인가되는 신호 전압을 고려하는, 오차값 생성 단계와,

필요한 경우, 상기 오차 값을 이용하여, 행 내의 각 픽셀에 대해 상기 신호 전압을 업데이트 하는 단계와,

상기 업데이트 된 신호 전압을 상기 픽셀로 공급하는 단계를 더 포함한다.

이제, 본 발명은 첨부된 도면을 참조하고, 도면에 도시된 바와 같이 예를 들어 설명될 것이다.

도면의 간단한 설명

도 1은 본 발명이 적용될 수 있는, 전자 발광 능동 매트릭스 디스플레이 디바이스의 부분도.

도 2는 공통 신호 라인으로부터 발생하는 크로스-토크를 도시하기 위하여, 전자 발광 디스플레이 픽셀의 행 내의 전류 흐름을 개략적으로 도시한 도면.

도 3은 본 발명에 따른 디스플레이 디바이스를 도시한 도면.

실시예

상기 도면은 개략적이며, 비율(scale) 대로 도시되지 않았다. 같거나 유사한 부분을 나타내기 위해 도면 전체에 걸쳐 같은 참조 번호가 사용된다.

도 1은 전자 발광 능동 매트릭스 디스플레이 디바이스에 대해 알려진 픽셀 구성을 도시한다. 다양한 타입의 전자 발광 디스플레이 디바이스가 알려져 있으며, 상기 디바이스는 전류-제어된 전자 발광 또는 발광 다이오드 디스플레이 소자를 사용한다. 그러한 디스플레이의 구조의 한 예가 미국 특허 US 5670792에 자세히 설명되어 있다.

도 1에 개략적으로 도시된 바와 같이, 디스플레이 디바이스(2)는 행(6)과 열(8)로 배열된 픽셀(4)의 어레이를 포함한다. 각 픽셀(4)은 디스플레이 소자(10)와 박막 트랜지스터의 형태로 되어 있고, 상기 픽셀(4)에 인가된 신호 전압에 기초하여 상기 디스플레이 소자(10)의 작동을 제어하는 스위칭 소자(12)를 포함한다. 하나의 예로서, 상기 디스플레이 소자(10)는 한 쌍의 전극을 포함하는 유기 발광 다이오드를 포함하며, 상기 한 쌍의 전극 사이에는 하나 이상의 유기 전자 발광 물질의 능동 층이 끼워져 있다. 상기 전극 중 적어도 하나는 ITO와 같이 투과적 물질로 형성된다. 예를 들어, 유럽 특허 EP-A-0717446에 설명된 바와 같이, 다양한 전자 발광 물질을 사용할 수 있다.

하나의 픽셀에 대한 신호 전압은 제어 신호 라인(14)을 통해 공급되며, 상기 라인(14)은 각각의 픽셀의 열(8) 사이에서 공유된다. 상기 제어 신호 라인(14)은 어드레스(address) 트랜지스터(16)를 통해 스위칭 트랜지스터(12)의 게이트(gate)로 연결된다. 픽셀의 행(6)의 어드레스 트랜지스터들(16)에 대한 게이트들은 공통 어드레스 라인(18)에 다함께 연결된다.

픽셀(4)의 각 행(6)은 통상, 모든 픽셀을 커버(cover)하는 연속적인 공통 전극으로서 제공되는 공통 전압 전원 라인(20)과 공통 신호 라인(22) 또한 공유한다. 디스플레이 소자(10)와 스위칭 소자(12)는 전압 전원 라인(20)과 공통 신호 라인(22) 사이에서 직렬로 배열되며, 상기 공통 신호 라인(22)은 화살표(24)로 표시된 바와 같이, 디스플레이 소자(10)를 관통하여 흐르는 전류에 대해 전류 드레인(drain)으로서 행동한다. 디스플레이 소자(10)를 관통하여 흐르는 전류는 스위칭 소자(12)에 의해 제어되며, 트랜지스터(12) 상에서 게이트 전압의 함수이며, 이는 제어 신호 라인(14)에 공급되는 제어 신호에 종속된다.

픽셀의 행은 각각의 픽셀의 행에 대해 어드레스 트랜지스터(16) 상에서 스위칭 하는 어드레스 라인(18)으로 선택 펄스를 인가함으로써 선택된다. 비디오 정보로부터 유도된 전압 레벨은 제어 신호 라인(14)으로 인가되며, 상기 어드레스 트랜지스터(16)에 의해 스위칭 트랜지스터(12)의 게이트로 전송된다. 픽셀의 행이 상기 어드레스 라인(18)에 의해 어드레싱 되지 않고 있는 기간 동안, 어드레스 트랜지스터(16)는 턴 오프(turned off)되지만, 스위칭 트랜지스터(12)의 게이트 상의 전압은 스위칭 트랜지스터(12)의 게이트와 공통 신호 라인(22) 사이에 연결된 픽셀 저장 커패시터(capacitor)(26)에 의해 유지된다. 스위칭 트랜지스터(12)의 게이트와 공통 신호 라인(22) 사이의 전압은 픽셀(4)의 디스플레이 소자(10)를 관통하여 흐르는 전류를 결정한다. 따라서 상기 디스플레이 소자를 관통하여 흐르는 전류는 스위칭 트랜지스터(12)의 게이트-소스(gate-source) 전압의 함수가 된다{트랜지스터(12)의 소스는 공통 신호 라인(22)에 연결되며, 트랜지스터(12)의 드레인은 디스플레이 소자(10)에 연결된다}. 상기 전류는 차례로 픽셀의 광(light) 출력을 제어한다.

스위칭 트랜지스터(12)는 포화 상태에서(in saturation) 작동되도록 배열되며, 그리하여 게이트-소스 전압은 드레인-소스 전압과는 상관없이, 상기 트랜지스터를 관통하여 흐르는 전류를 제어한다. 결과적으로, 상기 드레인 전압의 근소

한 변화로는 디스플레이 소자(10)를 관통하여 흐르는 전류에 영향을 주지 못한다. 따라서, 전압 전원 라인(20) 상의 전압은 픽셀의 올바른 작동에 중요하지 않다(not critical). 그러나, 스위칭 트랜지스터들(12)의 소스들을 함께 연결하는 공통 신호 라인(22) 상의 전압 변동은 제어 신호 라인(14) 상에서 주어진 제어 전압에 대해 디스플레이 소자(10)를 관통하여 흐르는 전류에 영향을 끼칠 것이다.

따라서, 공통 신호 라인(22)의 저항이 상기 라인을 따라서 전압 강하를 발생시키는 문제가 발생하며, 상기 전압 강하는 상기 디스플레이 소자(10) 각각으로부터 상기 라인으로 공급되는 전류의 함수이다. 다른 픽셀들의 위치에서 공통 신호 라인(22) 상의 전압은 복잡한 방식으로, 행 안의 모든 픽셀을 통과하는 전류에 종속될 것이다. 스위칭 트랜지스터(12)의 게이트-소스 전압은 상기 픽셀의 위치에서 공통 신호 라인(22) 상의 전압에 종속될 것이며, 그리하여 이들 전압 변화는 상기 픽셀의 밝기(brightness)에 영향을 줄 것이다. 그 결과는 디스플레이 상에 보여진 화상(picture) 정보의 비균일성(non-uniformity)과 수평(horizontal) 크로스-토크이다.

본 발명은 디스플레이 소자에 인가된 신호를 보정(correct)하도록 제어 신호가 변경되는 전자 발광 디스플레이 디바이스를 제공한다. 제어 신호의 변경으로, 적당한 게이트-소스 전압이 스위칭 트랜지스터(12)에 인가되어 원하는 디스플레이 소자 출력을 발생시키는 것이 보장된다. 픽셀 내의 다른 지점에서 발생하는 전압, 예를 들면 TFT들의 게이트와 소스 전압은 열(column) 구동 회로에 억세스할 수 없으며, 제어 신호 라인(14)에 대해 제어 신호를 생성한다.

도 2는 전류 (i_1, i_2, ... i_n)를 지니고, 도시된 픽셀과 결합되며(associated), 행 내에 총 n개의 픽셀이 있는 공통 신호 라인(22)을 도시한다. 이들 전류는 픽셀을 관통해 흐르는 전류이다. 도시된 바와 같이, 각 픽셀 위치에서 전류 합(summation)이 발생하며, 인접한 픽셀 사이에서 공통 라인(22)의 각 섹션(section)을 따라 발생하는 전압 강하는 상기 섹션 내에서 전류 흐름(current flowing)의 함수이다.

디스플레이 소자(10)을 관통하여 흐르는 전류(i)는 상기 제어 신호 라인에 인가되는 신호 전압의 함수이다. 따라서,

$$i_k = f(V_k)$$

여기서 V_k는 상기 픽셀에 대해 제어 신호 라인(14)으로 인가되는 전압 신호이다. 따라서, 픽셀(1)과 픽셀(2) 사이의 전압 강하는,

$$V_{1,2} = R.f(V_1)$$

여기서 R은 픽셀 피치(pitch)에 대응하는 공통 신호 라인(22)의 섹션에 대한 라인 저항이다. 값 R은 상수일 수도 있고 아닐 수도 있으며, 상기 신호 라인 디자인에 종속된다. 이 표기는 다음에서 사용될 것이다.

R이 상수라고 가정하면, 픽셀(2)과 픽셀(3) 사이의 전압 강하는,

$$V_{2,3} = R.(f(V_1)+f(V_2))$$

일반적으로,

$$V_{k,k+1} = R.\sum_{x=1}^{x=k} f(V_x)$$

따라서, 만약 제어 신호의 값이 판독될 수 있다면, 그리고 스위칭 디바이스의 특징과 픽셀 내의 디스플레이 소자의 특징이 모델링 될 수 있다면, 상기 공통 신호 라인에서의 전압 강화와, 그로 인해, 상기 라인을 따라서 다른 지점에서의 전압은 결정될 수 있다. 공통 라인의 하나의 단부에서 인가된 전압은 알려질 것이다.

단순한 분석을 위해, 우리는 도 2에 도시된 바와 같이, 행의 리드-아웃이 왼쪽에 있으며(the lead out for the row is on the left), 공통 신호 라인은 상기 리드-아웃 저항이 무시될 수 있으므로, n번째 픽셀의 위치에서 정확한 전압에 걸려 있다고(예를 들면 0V) 가정한다. 이 경우, n번째 디스플레이 소자에 걸린 전압은 정확한 것이다. (n-1)번째 픽셀의 위치에서 공통 신호 라인 상의 전압 차는 다음과 같다.

$$V_{n-1,n}=R.\sum_{x=1}^{x=n-1} f(V_x)$$

상기 식은 픽셀(n-1)에서 공통 라인 상의 오차를 나타내며, 그로 인해, 디스플레이 소자에 걸린 전압의 양만큼 오차가 난다. 픽셀(n-2)에 대해, 전압 강하는 $V_{n-1,r}$ 과 $V_{n-2,n-1}$이 합산되어야 한다.

따라서, 일반적으로, 리드-아웃 전압과 픽셀(k)에서의 공통 라인 상의 전압 사이의 전압 차는 1부터 n-1 까지의 모든 k 값에 대해, 그리고 $V_{error}(n)=0$ 으로 하여, 다음과 같이 주어진다.

$$V_{error}(k)=\sum_{x=k}^{x=n-1} V_{x,x+1}$$

각 픽셀의 오차 값은 계산 될 수 있으며, 공통 라인을 따라 발생하는 전압 강하를 보상하기 위해 사용될 수 있다. 도 1의 픽셀 구성의 경우, 이 오차 값은 스위칭 트랜지스터(12)의 소스 전압이 너무 높은 양을 나타낸다. 이를 보상하기 위해, 게이트 전압이 같은 양만큼 증가되어야 할 필요가 있고, 이는 정확한 게이트-소스 전압으로 복귀하기 위해서이며, 이는 디스플레이 소자를 관통해 흐르는 전류를 표시하며, 그로 인한 밝기(brightness)를 표시한다.

따라서, 제어 신호 라인에 인가된 전압은 다음과 같이 변경될 수 있다.

$$V'_k=V_k+V_{error(k)}$$

도 3은 본 발명에 따른 디스플레이 디바이스를 도시한다. 디바이스(2)는 디스플레이 영역(30)을 포함하며, 이는 예를 들면 도 1에 도시된 바와 같은 픽셀을 포함한다. 상기 디스플레이 소자로부터의 원하는 출력에 대응하는 신호 전압 ($V_1, V_2 .... V_n$)을 생성하는 기존의 열(column) 구동 유닛(33)을 포함하는 구동 회로(32)가 제공된다. 이들 신호 값은, 별도의 회로로부터 비롯되고 데이터를 표준 포맷(format)으로 배열하는 디스플레이 디바이스로의 비디오 입력 신호로부터 결정된다. 본 발명에 따라, 상기 구동 회로(32)는 추가 회로(34)를 포함하며, 여기에 상기 신호 ($V_1, V_2 .... V_n$)가 인가된다. e1, e2, ... en으로 도시된 바와 같은 오차 값(V_{erro}에 대응하는)은 업데이트 된 신호 전압 ($V'_1, V'_2 .... V'_n$)이 디스플레이 영역(30) 내의 픽셀에 공급될 수 있도록 하기 위하여 회로(34) 내에서 생성된다. 추가 회로(34)는 값 V에 대한 라인 기억 장치(line store)와 상기 값으로부터 오차 값을 생성하는 연산(computation) 유닛을 포함할 수 있다.

오차 값은 공통 신호 라인 상의 다른 전압을 고려하기 위하여 픽셀 행의 모델링으로부터 얻어진다. 상술한 바와 같이, 이 모델링은 공통 라인(22)의 특징뿐만 아니라 스위칭 트랜지스터 및/또는 디스플레이 소자의 특징을 고려할 수도 있다.

오차 값은 상기 업데이트 된 신호 전압 V'이, 각 픽셀에서 상기 공통 신호 라인(22) 상의 다른 전압을 고려할 수 있도록 해주며, 상기 전압은 픽셀의 전체 행에 대한 신호 전압에 종속될 것이다. 이런 식으로, 업데이트 된 신호 전압 V'는 디스플레이 영역 내의 픽셀 사이에 크로스-토크가 제거되도록 해 준다.

상기 분석에서, 리드-아웃 저항은 무시될 수 있는(negligible) 것으로 가정한다. 물론, 실제로는, 공통 라인의 리드-아웃에서 전압 강하가 있으며, 이는 총 전류 흐름에 비례하고, 따라서 역시 모델링 될 수 있다. 게다가, 모델링에서의 수치적(numerical) 오차는 모델링 디바이스의 교정(calibration) 동안, 라인에 걸린 전압 강하를 측정함으로써 보정될 수도 있다.

산업상 이용 가능성

비록 특정 픽셀 구성을 도시하였지만, 당업자에게는 다양한 다른 픽셀 구성이 명확할 것이며, 그러한 픽셀 구성을 사용한 디바이스는 픽셀이 각 행이 공통 라인을 공유하는 경우, 상기 라인을 따라 다른 지점에서의 전압이 디스플레이 소자의 출력에 영향을 미칠 수 있는 본 발명으로부터 이득을 볼 것이다.

(57) 청구의 범위

청구항 1.

각 픽셀은 전자 발광(electroluminescent) 디스플레이 소자와, 상기 픽셀에 인가된 신호 전압에 기초하여 상기 디스플레이 소자를 관통(through)하는 전류를 제어하는 스위칭 수단을 포함하며, 픽셀의 각 행은 공통 라인(a common line)을 공유하고, 픽셀의 행의 디스플레이 소자를 관통하는 전류는 상기 공통 라인을 따라 통과하며 상기 공통 신호 라인을 따라 다른(different) 전압을 발생시키는, 행(rows)과 열(columns)로 배열된 디스플레이 픽셀의 어레이(array)와,

상기 디스플레이 소자로부터의 원하는 출력에 대응하는 신호 전압을 생성하며, 신호 전압을 픽셀의 행에 차례로 인가시키는 구동 회로를

포함하는 능동 매트릭스(active matrix) 전자 발광 디스플레이 디바이스로서,

픽셀의 행의 모델링으로부터 유도되는, 어드레싱(addressing) 될 픽셀의 행 내의 각 픽셀에 대해 오차 값을 생성하는 수단으로서, 상기 모델링은 상기 행 내의 픽셀에 인가될 신호 전압을 고려하며(taking account of), 상기 오차 값은 상기 공통 라인 상의 다른 전압을 고려하는데 사용되는, 오차값 생성 수단과,

필요한 경우, 상기 오차 값을 사용하여, 어드레싱 될 픽셀의 행 내의 각 픽셀에 대해 상기 신호 전압을 업데이트(update)하는 수단과,

상기 업데이트 된 신호 전압을 상기 픽셀에 공급하는 수단을

더 포함하는 것을 특징으로 하는, 디스플레이 디바이스.

청구항 2.

제 1 항에 있어서, 상기 디스플레이 소자와 상기 스위칭 수단은 상기 디스플레이 소자에 대한 전압 전원 라인과, 전류 드레인(drain)으로서 작용하는 상기 공통 라인 사이에 직렬로 배열되는, 디스플레이 디바이스.

청구항 3.

제 2 항에 있어서, 어드레스 라인은 픽셀의 각 행과 결합되며, 각 픽셀은 상기 업데이트 된 신호 전압을 상기 스위칭 수단으로 스위칭 하도록 상기 어드레스 라인에 의해 제어되는 어드레싱 스위치를 포함하는 디스플레이 디바이스.

청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서, 각 픽셀은 상기 업데이트 된 신호 전압으로부터 유도된 제어 전압을 상기 스위칭 수단 상에 홀드(hold)시키는 전하(charge) 저장 소자를 더 포함하는, 디스플레이 디바이스.

청구항 5.

제 1 항 내지 제 4 항 중 어느 한 항에 있어서, 상기 모델링은 상기 공통 라인의 단위 길이 당 저항의 모델링과, 상기 디스플레이 소자로 인가되는 신호 전압의 결과로서, 상기 공통 라인을 따라 흐르는 전류의 모델링을 포함하는, 디스플레이 디바이스.

청구항 6.

픽셀의 각 행은 공통 라인을 공유하며, 행의 디스플레이 소자를 관통하는 전류는 상기 공통 라인을 따라 통과하며, 그로 인해 다른 전압이 상기 공통 라인을 따라 다른 지점에서 존재하는, 행과 열로 배열된 전자 발광 디스플레이 픽셀의 어레이를 포함하는 디스플레이 디바이스를 구동하는 방법으로서,

픽셀의 행을 차례로 어드레싱 하는 단계와, 픽셀의 각 행에 대해 상기 행 내의 픽셀에 대한 전압 신호를 생성하는 단계와, 상기 생성된 전압 신호가 원하는 픽셀 출력에 대응하는 단계를 포함하는 상기 방법은,

상기 공통 라인 상의 다른 전압을 고려하기 위하여 픽셀의 행의 모델링으로부터 유도된 오차 값을 생성하는 단계로서, 상기 모델링은 상기 행 내의 픽셀에 인가되는 신호 전압을 고려하는, 오차값 생성 단계와,

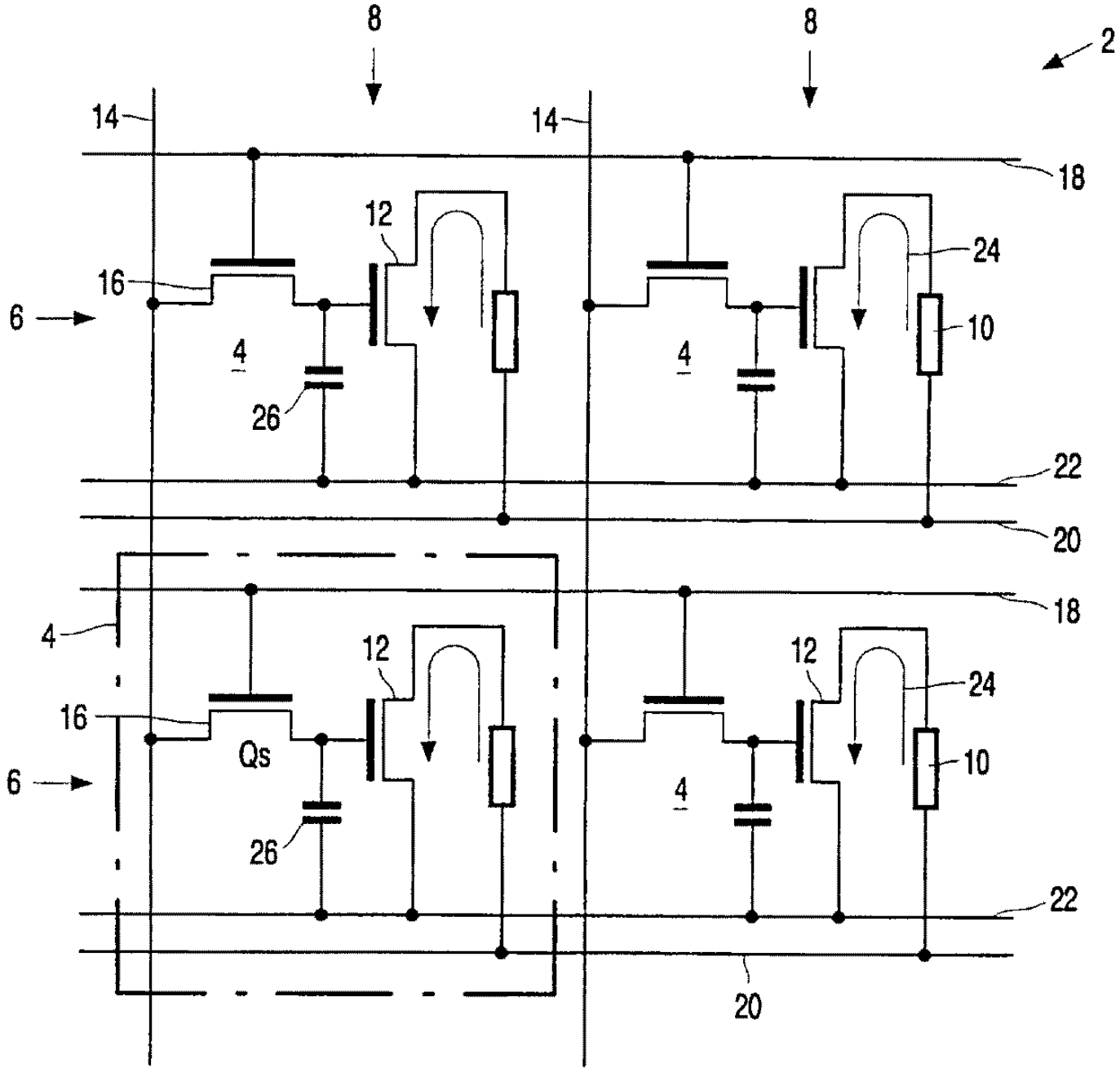
필요한 경우, 상기 오차 값을 사용하여, 상기 행 내의 각 픽셀에 대한 상기 신호 전압을 업데이트 하는 단계와,

상기 업데이트 된 신호 전압을 상기 픽셀로 공급하는 단계를

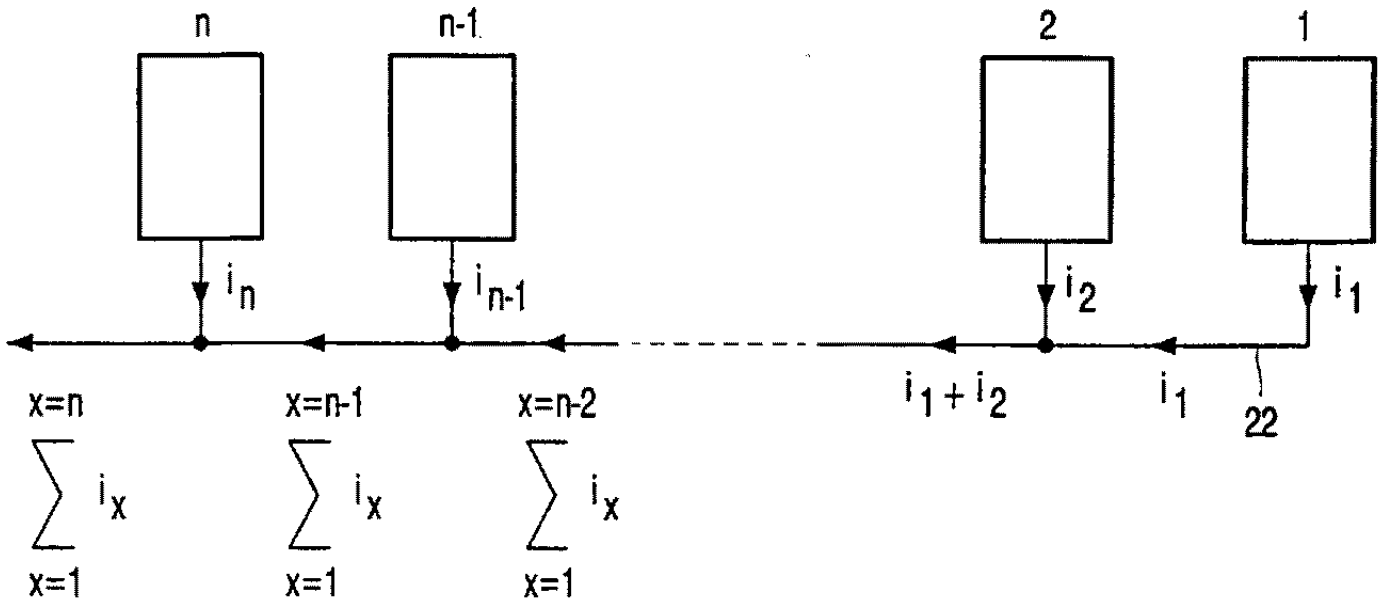
더 포함하는 것을 특징으로 하는, 디스플레이 디바이스를 구동하는 방법.

도면

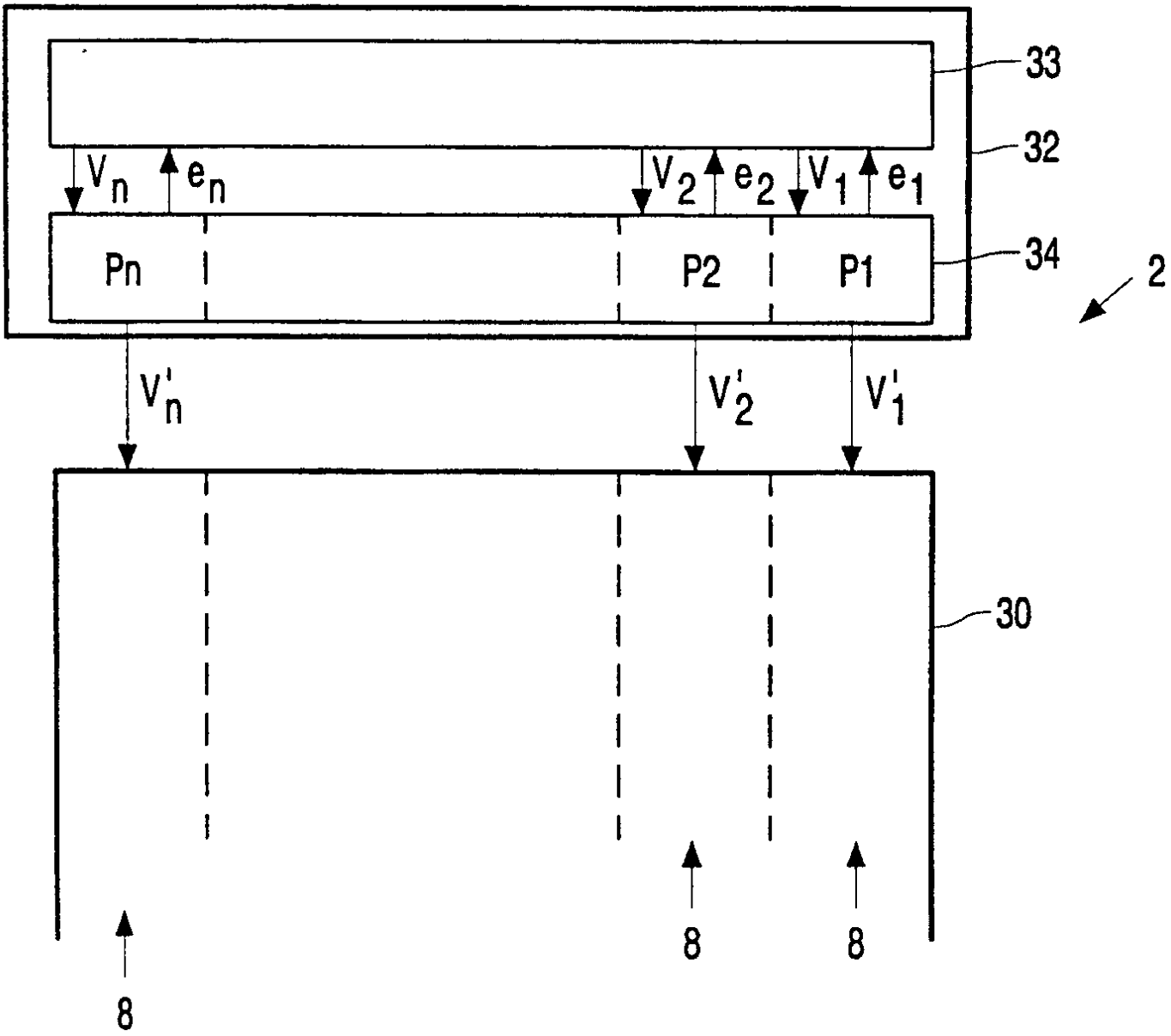
도면 1



도면 2


n
n-1
2
1
i_n
i_{n-1}
i_2
i_1
x=n
x=n-1
x=n-2
$\sum_{x=1} i_x$
$\sum_{x=1} i_x$
$\sum_{x=1} i_x$
$i_1 + i_2$
i_1
22

도면 3



专利名称(译)	有源矩阵电致发光显示装置		
公开(公告)号	KR1020010072896A	公开(公告)日	2001-07-31
申请号	KR1020017002309	申请日	2000-06-23
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V.		
当前申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V.		
[标]发明人	YOUNG NIGEL D		
发明人	YOUNG,NIGEL,D.		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 G09G3/32		
CPC分类号	G09G3/2011 G09G3/32 G09G3/3233 G09G3/3291 G09G2300/0842 G09G2320/0209 G09G2320/0223		
代理人(译)	MOON，KYOUNG金 CHO，贤SEOG		
优先权	1999014808 1999-06-25 GB		
其他公开文献	KR100637753B1		
外部链接	Espacenet		

摘要(译)

有源矩阵电致发光显示装置包括像素的每一行，其是以列和行布置的显示像素（30）的阵列，其中通过该行的显示装置的电流沿着像素的公共线通过线是共享的。为了使误差（e）修正出现在公共线（出现）上的另一电压，产生像素以便修正关于像素行内的每个像素的驱动信号（V）。另一个电压产生水平（水平）串扰（串扰）。误差（e）是作为建模（建模）框引起的像素行。并且建模考虑在行的所有像素中应用的驱动信号。生成更新错误的驱动信号（V'）。