



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년09월28일
(11) 등록번호 10-0919094
(24) 등록일자 2009년09월18일

(51) Int. Cl.

H05B 33/00 (2006.01)

(21) 출원번호 10-2008-0067477(분할)

(22) 출원일자 2008년07월11일

심사청구일자 2008년07월11일

(65) 공개번호 10-2008-0077067

(43) 공개일자 2008년08월21일

(62) 원출원 특허 10-1999-0053716

원출원일자 1999년11월30일

심사청구일자 2004년11월30일

(30) 우선권주장

JP-P-1998-00341857 1998년12월01일 일본(JP)

(뒷면에 계속)

(56) 선행기술조사문헌

EP0717446 A2

JP02734464 B9

W01998036407 A1

전체 청구항 수 : 총 4 항

심사관 : 하정균

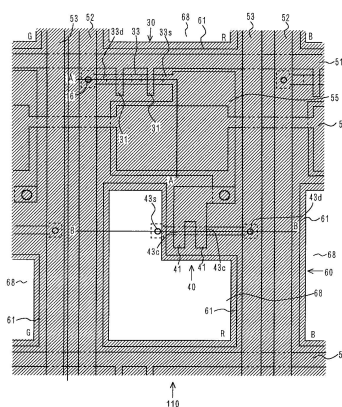
(54) 표시 장치

(57) 요약

양극의 두께에 의한 발광 소자층의 단선에 기인하여 음극과 양극이 단락되는 것을 방지하는 EL 표시 장치를 제공한다.

양극(61), 음극(67) 및 상기 양 전극 사이에 삽입된 발광 소자층(66)으로 이루어지는 EL 소자(60)와, 그 양극(61)과 소스 전극(18)이 접속된 TFT로 이루어져 있고, 그 양극(61)의 주위와 TFT의 전면을 평탄화 절연막(17)으로 피복하고, 노출된 양극(61)의 일부는 발광 소자층(66)과 접속되어 있다. 따라서, 양극(61)의 두께에 기인하는 발광 소자층(66)의 단선에 의한 음극(67)과의 단락을 방지할 수 있다.

대 표 도 - 도1



(30) 우선권주장

JP-P-1998-00341858	1998년12월01일	일본(JP)
JP-P-1999-00283182	1999년10월04일	일본(JP)
JP-P-1999-00307126	1999년10월28일	일본(JP)

특허청구의 범위

청구항 1

표시 장치로서,

반도체층을 포함하는 박막 트랜지스터,

상기 박막 트랜지스터의 반도체층의 상층에 형성되는 층간 절연막,

상기 층간 절연막 상에서 상기 박막 트랜지스터를 덮도록 형성되는 제1 평탄화 절연막,

상기 제1 평탄화 절연막 상에서 화소마다 분리되어 형성되고, 상기 박막 트랜지스터에 접속되어 있는 제1 전극,

상기 제1 전극과 중첩하도록, 상기 제1 전극을 둘러싸는 전면에서 형성되는 제2 평탄화 절연막 - 상기 제2 평탄화 절연막은 상기 제1 전극의 단부 영역에서 경사진 단부와, 상기 제1 전극의 단부 이외의 영역에 있어서 상기 제2 평탄화 절연막이 형성되지 않는 개구부를 가짐 -,

상기 개구부에 의해 노출된 상기 제1 전극 상에 형성됨과 함께 상기 제2 평탄화 절연막의 경사진 단부를 따라 형성되는 발광 소자층, 및

상기 제2 평탄화 절연막 및 상기 발광 소자층을 덮도록 형성되는 제2 전극을 포함하고,

상기 제2 평탄화 절연막은, 상기 제1 전극의 단부에서 상기 제1 전극과 발광 소자층 및 제2 전극을 이격하고, 상기 제2 평탄화 절연막의 경사진 단부는 상기 발광 소자층이 단선되지 않도록 하는 각도를 가지며,

상기 표시 장치의 발광 영역은 상기 개구부에 의해 규정되는 것을 특징으로 하는 표시 장치.

청구항 2

제1항에 있어서,

상기 제1 전극, 발광 소자층 및 제2 전극의 적층 구조는 일렉트로 루미네센스 소자인 것을 특징으로 하는 표시 장치.

청구항 3

제1항에 있어서,

상기 박막 트랜지스터의 반도체층은, 상기 층간 절연막에 형성된 콘택 홀에 의해, 상기 층간 절연막 상에 형성된 소스 전극에 접속됨과 함께, 상기 제1 평탄화 절연막에 형성된 콘택 홀에 의해 제1 전극과 전기적으로 접속되는 것을 특징으로 하는 표시 장치.

청구항 4

제1항에 있어서,

상기 발광 소자층은 복수의 층으로 구성되며, 상기 복수의 층의 적어도 하나의 층은 복수의 화소에서 공유되는 것을 특징으로 하는 표시 장치.

청구항 5

삭제

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은, 자발광 소자를 구비한 표시 장치에 관한 것으로, 특히 일렉트로 루미네센스 소자 및 박막 트랜지스터를 구비한 표시 장치에 관한 것이다.

배경 기술

- <2> 최근, 일렉트로 루미네스스(Electro Luminescence : 이하, 「EL」이라고 칭함) 소자를 이용한 EL 표시 장치가 CRT나 LCD를 대신하는 표시 장치로서 주목받고 있고, 예를 들면, 그 EL 소자를 구동시키는 스위칭 소자로서 박막 트랜지스터(Thin Film Transistor : 이하, 「TFT」라고 칭함)를 구비한 EL 표시 장치의 연구 개발도 진행되고 있다.
- <3> 도 6은 종래의 EL 표시 장치의 평면도를 나타내고, 도 7은 도 6 내의 B-B 선에 따른 단면도를 나타낸다.
- <4> 도 6에 도시된 바와 같이, 게이트 전극(11)을 구비한 게이트 신호선(51)과, 드레인 신호선(52)과의 교점 부근에 TFT를 구비하고 있다. 그 TFT의 드레인은 드레인 신호선(52)에 접속되어 있고, 또한 게이트는 게이트 신호선(51)에 접속되어 있고, 또한 소스는 EL 소자의 양극(61)에 접속되어 있다.
- <5> 도 7에 도시된 바와 같이, 표시 화소(110)는 유리나 합성 수지 등으로 이루어지는 기판 또는 도전성을 갖는 기판 또는 반도체 기판 등의 기판(10) 상에 TFT 및 유기 EL 소자를 순서대로 적층 형성하여 이루어진다. 단, 기판(10)으로서 도전성을 갖는 기판 및 반도체 기판을 이용하는 경우에는, 이들 기판(10) 상에 SiO₂나 SiN 등의 절연막을 형성한 후에 TFT를 형성한다.
- <6> 우선, 절연성 기판(10) 상에 크롬(Cr)등의 고용점 금속으로 이루어지는 게이트 전극(11)을 형성하고, 그 위에 게이트 절연막(12), 및 p-Si막으로 이루어지는 능동층(13)을 순서대로 형성한다.
- <7> 그 능동층(13)에는, 게이트 전극(11) 상측의 채널(13c)과, 이 채널(13c)의 양측에, 채널(13c) 상의 스톱퍼 절연막(14)을 마스크로 하여 이온 도핑하고 다시 게이트 전극(11)의 양측을 레지스트로써 커버하여 이온 도핑하여 게이트 전극(11)의 양측에 저농도 영역(13LD)과 그 외측에 고농도 영역의 소스(13s) 및 드레인(13d)이 설치되어 있다. 즉, 소위 LDD(Lightly Doped Drain) 구조이다.
- <8> 그리고, 게이트 절연막(12), 능동층(13) 및 스톱퍼 절연막(14) 상의 전면에 SiO₂막, SiN막 및 SiO₂막의 순서로 적층된 층간 절연막(15)을 형성하고, 드레인(13d)에 대응하여 설치한 콘택 홀에 Al 등의 금속을 증전하여 드레인 전극(16)을 형성한다. 또한, 전면에, 예를 들면, 유기 수지로 이루어져 표면을 평탄하게 하는 평탄화 절연막(17)을 형성한다. 그리고, 그 평탄화 절연막(17)의 소스(13s)에 대응한 위치에 콘택 홀을 형성하고, 이 콘택 홀을 통해 소스(13s)와 콘택한 ITO (Indium Tin Oxide)로 이루어지는 소스 전극을 겸한 EL 소자의 양극(61)을 평탄화 절연막(17)상에 형성한다.
- <9> 그리고, 이 양극(61) 위에 EL 소자(60)를 형성한다.
- <10> 유기 EL 소자(60)는 일반적인 구조이고, ITO(Indium Thin Oxide) 등의 투명 전극으로 이루어지는 양극(61), MTDATA(4, 4'-비스(3-메틸페닐페닐아미노)비페닐)로 이루어지는 제1 홀 수송층, TPD(4, 4', 4"-트리스(3-메틸페닐페닐아미노)트리페닐아민)로 이루어지는 제2 홀 수송층, 퀴나크리돈(Quinacridone) 유도체를 포함하는 Bebq2(10-벤조 [h] 퀴놀리논-벨렘 착체)로 이루어지는 발광층 및 Bebq2로 이루어지는 전자 수송층으로 이루어지는 발광 소자층(66), 마그네슘·인듐 합금으로 이루어지는 음극(67)이 이 순서로 적층 형성된 구조이다.
- <11> 또한, 유기 EL 소자(60)는, 양극으로부터 주입된 홀과 음극으로부터 주입된 전자가 발광층의 내부에서 재결합하고, 발광층을 형성하는 유기 분자를 여기하여 여기자가 생긴다. 이 여기자가 에너지를 잃는 과정에서 발광층으로부터 광이 방출되고, 이 광이 투명한 양극으로부터 투명 절연 기판을 통해 외부로 방출되어 발광한다.
- <12> 그런데, 이와 같이 EL 소자(60)를 형성할 때에, 양극(61) 위에 형성하는 발광 소자층(66)은 그 두께가 일반적으로 약 2000Å 이하로 매우 얇기 때문에, 양극(61)의 단부(화살표로 표시한 지점)의 평탄화 절연막(17)과의 단차, 및 TFT의 요철, 예를 들면, Al 배선의 두께에 따라 커버리지가 나빠지고, 발광 소자층(66)이 단선하고, 그 단선 지점에서, 상층에 설치된 음극(67)이 양극(61)과 단락하게 되고, 그렇게 되면 이 표시 화소는 표시 결함이 된다는 결점이 있었다.
- <13> 또한, 양극(61)의 두께에 따른 단차부, 특히 양극(61) 주변부의 엣지에 전계가 집중하고, 발광층의 열화가 촉진된다는 결점도 있었다.
- <14> 또한, 발광 소자층으로부터 발광되는 광은, 그 일부가 발광 소자층의 하층에 설치한 TFT에 도달하기 때문에, 그 광에 의해 TFT의 누설 전류가 증가하여 안정된 TFT 특성 및 표시를 얻을 수 없다는 결점이 있었다.

발명의 내용

해결 하고자하는 과제

- <15> 그래서, 본 발명은 상기 종래의 결점을 감안하여 이루어지는 것으로, 양극의 두께에 따른 발광 소자층의 단선에 기인하여 음극이 양극과 단락하는 것을 방지함과 동시에, 양극 엣지의 전계 집중에 따른 발광층의 열화를 억제하고, 발광 소자층으로부터의 광이 TFT에 도달하지 않도록 함으로써 안정된 표시를 얻을 수 있는 EL 표시 장치를 제공하는 것을 목적으로 한다.

과제 해결수단

- <16> 본 발명의 표시 장치는, 제1 전극, 발광 소자층 및 제2 전극을 적층하여 발광 영역을 형성하는 표시 장치에 있어서, 상기 제1 전극의 단부에서 상기 제1 전극과, 발광 소자층 또는 제2 전극을 이격하는 절연막을 구비한 것이다.
- <17> 또한, 상술된 표시 장치는, 상기 제1 전극과 상기 발광 소자층 사이에 절연막을 구비하는 표시 장치이다.
- <18> 또한, 상기 절연막이 상기 제1 전극 상에 단부를 구비하고, 상기 단부가 경사를 갖는 표시 장치이다.
- <19> 또한, 상기 경사부의 각도는 상기 제1 전극의 표면에 대한 양각이 20° 내지 80° 인 것을 특징으로 하는 청구항 3에 기재된 표시 장치가 개시된다.
- <20> 또한, 상기 절연막은 상기 제1 전극의 전체 주변에서 상기 제1 전극과 중첩하고 있는 표시 장치이다.
- <21> 또한, 상기 제1 전극, 발광 소자층 및 제2 전극의 적층 구조는 일렉트로 루미네센스 소자인 표시 장치이다.
- <22> 또한, 상기 제1 전극은 각 화소마다 분리 형성되어 있고, 상기 제1 전극은 박막 트랜지스터에 접속되는 표시 장치이다.
- <23> 또한, 상기 박막 트랜지스터의 상층에 평탄화 절연막을 구비하고, 상기 평탄화 절연막 상에 제1 전극을 구비한 표시 장치이다.
- <24> 또한, 상기 절연막은 평탄화 절연막인 표시 장치이다.
- <25> 또한, 상기 절연막은 착색되어 있는 표시 장치이다.

효 과

- <26> 본 발명에 따르면, 양극의 두께에 따른 발광 소자층의 단선에 기인하여 음극이 양극과 단락하는 것을 방지함과 동시에, 양극 엣지의 전계 집중에 따른 발광층의 열화를 억제할 수 있고, 또한 발광 소자층으로부터의 광에 의해 TFT의 누설 전류가 증대하는 것을 방지할 수 있음과 동시에, 발광 소자층으로부터의 광이 음극에서 반사하여 인접하는 표시 화소에 되돌아 입사되는 일이 없는 EL 표시 장치를 얻을 수 있다.

발명의 실시를 위한 구체적인 내용

- <27> 본 발명의 표시 장치를 유기 EL 표시 장치에 응용한 경우에 대해 이하에 설명한다.
- <28> <제1 실시예>
- <29> 도 1은 유기 EL 표시 장치의 표시 화소 부근을 나타내는 평면도를 나타내고, 도 2(a)는 도 1 내의 A-A 선을 따른 단면도를 나타내고, 도 2(b)는 도 1 내의 B-B 선을 따른 단면도를 나타낸다.
- <30> 도 1 및 도 2에 도시된 바와 같이, 게이트 신호선(51)과 드레인 신호선(52)에 둘러싸인 영역에 표시 화소(110)가 형성되어 있고, 매트릭스형으로 배치되어 있다.
- <31> 이 표시 화소(110)에는, 자발광 소자인 유기 EL 소자(60)와, 이 유기 EL 소자(60)에 전류를 공급하는 타이밍을 제어하는 스위칭용 TFT(30)와, 유기 EL 소자(60)에 전류를 공급하는 구동용 TFT(40)와, 보유 용량이 배치되어 있다. 또, 유기 EL 소자(60)는, 제1 전극인 양극(61)과 발광 재료로 이루어지는 발광 소자층(66)과, 제2 전극인 음극(67)으로 이루어져 있다.
- <32> 즉, 두 신호선(51, 52)의 교점 부근에는 스위칭용 TFT인 제1 TFT(30)가 구비되어 있고, 그 TFT(30)의 소스(33s)는 보유 용량 전극선(54) 사이에서 용량을 이루는 용량 전극(55)을 겸함과 동시에, EL 소자 구동용 TFT인

제2 TFT(40)의 게이트(41)에 접속되고, 제2 TFT의 소스(43s)는 유기 EL 소자(60)의 양극(61)에 접속되고, 다른 드레인(43d)은 유기 EL 소자(60)로 공급되는 전류원인 구동 전원선(53)에 접속된다.

<33> 또한, 게이트 신호선(51)과 병행하여 보유 용량 전극선(54)이 배치된다. 이 보유 용량 전극선(54)은 크롬 등으로 이루어져 있고, 게이트 절연막(12)을 통해 TFT의 소스(33s)와 접속된 용량 전극(55) 사이에서 전하를 축적하여 용량을 이루고 있다. 이 보유 용량은, 제2 TFT(40)의 게이트 전극(41)에 인가되는 전압을 보유하기 위해 설치된다.

<34> 도 2에 도시된 바와 같이, 유기 EL 표시 장치는, 유리나 합성 수지 등으로 이루어지는 기판 또는 도전성을 갖는 기판 또는 반도체 기판 등의 기판(10) 상에 TFT 및 유기 EL 소자를 순서대로 적층 형성하여 이루어진다. 단, 기판(10)으로서 도전성을 갖는 기판 및 반도체 기판을 이용하는 경우에는, 이들의 기판(10) 상에 SiO₂나 SiN 등의 절연막을 형성한 후에 제1, 제2 TFT 및 유기 EL 소자를 형성한다. 모든 TFT 는, 게이트 전극이 게이트 절연막을 통해 능동층의 상측에 있는, 소위 톱 게이트 구조이다.

<35> 우선, 스위칭용 TFT인 제1 TFT(30)에 대해 설명한다.

<36> 도 2(a)에 도시된 바와 같이, 석영 유리, 무알칼리 유리 등으로 이루어지는 절연성 기판(10) 상에 비정질 실리콘막(이하, 「a-Si막」이라고 칭함)을 CVD 법 등으로써 성막하고, 그 a-Si 막에 레이저광을 조사하여 용융 재결정화시켜 다결정 실리콘막(이하, 「p-Si 막」이라고 칭함.)으로 하고, 이것을 능동층(33)으로 한다. 그 위에, SiO₂막, SiN막의 단층 또는 적층체를 게이트 절연막(12)으로서 형성한다. 다시, 그 위에, Cr, Mo 등의 고용점 금속으로 이루어지는 게이트 전극(31)을 겸한 게이트 신호선(51), 및 Al로 이루어지는 드레인 전극(16)을 겸한 드레인 신호선(52)을 구비하고, 유기 EL 소자의 구동 전원이고 Al로 이루어지는 구동 전원선(53)이 배치된다. 게이트 전극(31)은 2개의 게이트 전극으로 이루어지는, 소위 이중 게이트 구조이다. 제1 TFT(30)는 스위칭 기능을 갖기 때문에, 오프 전류를 억제하기 위해 이 구조를 채용한다.

<37> 그 능동층(33)에는, 게이트 전극(31) 하측의 채널(33c)과, 이 채널(33c)의 양측에, 채널(33c) 상의 게이트 전극(31)을 마스크로 하여 이온 도핑하고, 다시 게이트 전극(31)의 양측을 레지스트로써 커버하여 이온 도핑하여 게이트 전극(31)의 양측에 저농도 영역(33LD)과 그 외측에 고농도 영역의 소스(33s) 및 드레인(33d)이 설치된다. 즉, 소위 LDD 구조이다.

<38> 그리고, 게이트 절연막(32) 및 능동층(33) 상의 전면에는, SiO₂막, SiN막 및 SiO₂막의 순서대로 적층된 층간 절연막(15)이 형성되고, 드레인(33d)에 대응하여 설치한 콘택 홀에 Al등의 금속을 충전한 드레인 전극(36)이 설치되고, 또한 전면에 유기 수지로 이루어져 표면을 평탄하게 하는 평탄화 절연막(17)이 형성된다.

<39> 다음에, 유기 EL 소자의 구동용 TFT인 제2 TFT(40)에 대해 설명한다.

<40> 도 2(b)에 도시된 바와 같이, 석영 유리, 무알칼리 유리 등으로 이루어지는 절연성 기판(10) 상에, a-Si막에 레이저광을 조사하여 다결정화한 p-si 막으로 이루어지는 능동층(43), 게이트 절연막(12), 및 Cr, Mo 등의 고용점 금속으로 이루어지는 게이트 전극(41)이 순서대로 형성되고, 그 능동층(43)에는, 채널(43c)과, 이 채널(43c)의 양측에 소스(43s) 및 드레인(43d)이 설치된다. 그리고, 게이트 절연막(12) 및 능동층(43) 상의 전면에 SiO₂막, SiN막 및 SiO₂막의 순서대로 적층된 층간 절연막(15)을 형성하고, 드레인(43d)에 대응하여 설치한 콘택 홀에 Al 등의 금속을 충전하여 구동 전원에 접속된 구동 전원선(53)이 배치된다. 게이트 전극(41)은 이중 게이트 구조의 경우를 나타냈지만, EL 소자(60)에 전류를 공급하는 기능을 갖는 구동용 TFT(40)이기 때문에, 게이트 전극이 하나의 단일 게이트 구조라도 좋다. 또한, 전면에, 예를 들면, 유기 수지로 이루어져 표면을 평탄하게 하는 평탄화 절연막(17)을 구비하고 있다. 그리고, 그 평탄화 절연막(17)의 소스(43s)에 대응한 위치에 콘택 홀을 형성하고, 이 콘택 홀을 통해 소스(43s)와 콘택한 ITO로 이루어지는 투명 전극, 즉 유기 EL 소자의 양극(61)을 평탄화 절연막(17) 상에 설치한다. 이 양극(61)은 각 표시 화소마다 섬 형상으로 분리 형성된다.

<41> 그리고, 도 1의 사선으로 나타낸 바와 같이, 양극(61)의 주변부에 그 단부가 위치하도록 절연막(19)을 배치한다. 즉, 양극(61)의 전체 주변에서 절연막(19)은 양극(61)과 중첩하고, 즉 양극(61)의 일부에 대응한 영역, 즉 도 1 내의 사선부 외의 영역에 개구부(68)를 갖는 절연막(19)을 양극 및 평탄화 절연막(17) 상에 형성한다. 따라서, 양극(61)의 단부에서, 양극(61)의 단부와 발광 소자층(66) 및 음극(67)은 이 절연막(19)에 의해 이격된다. 또, 절연막(19)은 양극(61)의 두께에 따른 단차에 의해 발광층을 단선하거나, 양극 주변부의 모서리에 전계 집중이 발생하지 않도록 형성되면 좋고, 양극(61)의 단부는 절연막(19)에 의해 발광 소자층(66) 및 음

극(67) 중 어느 한쪽만이 이격되면 좋다. 또한, 절연막(19)은 SiO_2 막, SiN 막 단층 또는 이들의 적층체로 이루어지는 절연막이라도 좋고, SiO_2 막으로 이루어지는 평탄화막이라도 좋고, 또한 감광성 수지로 이루어지는 평탄화 절연막이라도 좋다. 평탄화 절연막으로 함에 따라, 그 상층에 형성하는 음극(67)을 평탄하게 형성할 수 있어 단선을 방지할 수 있으므로 바람직하다.

<42> 또한, 이 절연막(19)은 양극(61)의 단부에서 양극(61)의 표면에 대해 경사져 있다. 이 양각($\theta 1$)은, 양극(61) 상에 형성하는 발광 소자층(66)이 단선하지 않은 각도인 것이 바람직하다. 양각을 너무 작게 하면 양극(61)을 덮는 면적이 커져 발광하는 면적이 작아지고, 또한 양각이 너무 크면 발광 소자층(66)이 단선하게 되므로, 이 양각($\theta 1$)은 20° 내지 80° 로 설정된다. 그 양각 $\theta 1$ 은, 바람직하게는 30° 내지 70° , 더욱 바람직하게는 30° 내지 60° , 더욱 바람직하게는 40° 내지 50° 이다. 양각을 너무 작게 하면 양극(61)을 덮는 면적이 커지고, 양각이 너무 크면 발광 소자층(66)이 단선하게 된다.

<43> 이 절연막의 경사는 습식 에칭, 또는 염소계의 에칭제 가스를 이용하여 건식 에칭함으로써 형성할 수 있다.

<44> 또한, 절연막(19)으로부터 노출한 양극(61), 및 절연막(19) 상에 발광 소자층(66) 및 제2 음극(67)을 적층한다.

<45> 이 때, 절연막(19)은 투명이 아니라 착색되어 있다. 예를 들면, 컬러 레지스트 등의 수지를 도포함으로써 형성할 수 있다. 또한, 착색하는 색은 발광하는 광을 차단할 수 있는 색이면 되지만, 바람직하게는 흑색이다. 흑색으로 함에 따라, 발광 소자층(66)으로부터 발광한 광이 금속으로 이루어진 음극(67)으로 진행하여 반사해 오는 광을 흡수할 수 있다. 예를 들면, 고정밀의 EL 표시 장치의 경우에는, 인접하는 표시 화소가 매우 근접하게 되지만, 그 경우라도 인접하는 표시 화소의 발광 소자층으로부터의 광이 음극으로부터의 반사광으로서 되돌아오는 것을 방지할 수 있다.

<46> 절연막에의 착색은, 점성을 갖는 수지인 레지스트에, 예를 들면, 흑색의 안료를 혼입하여 도포함으로써 착색을 실현할 수 있다.

<47> 즉, 절연막(19)의 콘택 홀인 개구부(68)는, 도 1 내의 사선부 이외의 흰 부분이다. 양극(61)과 절연막(19)은 양극(61)의 주변부에서 중첩한 형상이다.

<48> 유기 EL 소자(60)는, ITO 등의 투명 전극으로 이루어지는 양극(61), MTDATA 등으로 이루어지는 제1 홀 수송층(62), 및 TPD 등으로 이루어지는 제2 홀 수송층(63), 퀴나크리돈 유도체를 포함하는 Beq2 등으로 이루어지는 섬 형상의 발광층(64) 및 Beq2 등으로 이루어지는 전자 수송층(65)으로 이루어지는 발광 소자층(66), 불화 리튬(LiF)과 Al와의 적층체, 또는 Al과 Li와의 합금, 또는 마그네슘(Mg)과 은(Ag)과의 합금 등으로 이루어지는 음극(67)이 이 순서로 적층 형성된 구조이다. 이들 각 층의 적층 영역은 발광 영역이다. 이 발광 소자층(66)의 발광 재료를 소정의 색을 발광하는 재료로 선택함으로써, 각각의 색을 발광하는 표시 화소가 구성되고, 각 색의 표시 화소를 매트릭스형으로 배치함으로써 유기 EL 표시 장치가 완성된다. 발광 소자층으로부터의 광은, 도 2(b) 내에서 아래 방향으로 출사한다.

<49> 게이트 신호선(51)으로부터의 게이트 신호가 게이트 전극(31)에 인가되면, 스위칭용 TFT(30)가 온된다. 그 때문에, 드레인 신호선(52)으로부터 스위칭용 TFT(30)을 통해 드레인 신호가 구동용 TFT(40)의 게이트 전극(41)으로 공급되고, 그 게이트 전극(41)의 전위가 드레인 신호선(52)의 전위와 동일한 전위가 된다. 그리고, 게이트 전극(41)에 공급된 전류치에 상당하는 전류가 구동 전원에 접속된 구동 전원선(53)으로부터 EL 소자(60)로 공급된다. 이에 따라, EL 소자(60)가 발광한다.

<50> 이상과 같이, 양극(61)의 단부에 절연막(19)을 형성함으로써, 양극(61)의 두께에 따른 단차에 기인하여 발광 소자층(66)이 단선하여 양극(61)과 음극(67)이 단락하는 것을 방지할 수 있다. 또한, 양극(61)의 엣지에 전계 집중이 생기며, 이에 따라 발광 소자층(66)이 초기에 열화하는 것을 억제할 수 있다.

<51> 또한, 착색한 절연막(19)을, 투명 전극인 양극의 주변부, 및 TFT를 포함하는 전면에 설치함으로써, 발광 소자층(66)의 하층에 형성된 TFT에 발광 소자층(66)으로부터 발광되는 광은 도달하지 않으므로, TFT의 누설 전류가 증대하는 것을 방지할 수 있다.

<52> <제2 실시예>

<53> 도 3은 본 발명의 실시예의 유기 EL 소자 및 TFT를 구비한 EL 표시 장치의 하나의 화소를 나타내는 평면도를 나타내고, 도 4는 도 1 내의 A-A 선에 따른 단면도를 나타낸다.

- <54> 본 실시예가 제1 실시예와 다른 점은, EL 소자(60)를 구동하는 TFT가 하나인 점, 양극(61)을 층간 절연막(15) 상에 형성한 점이다.
- <55> 도 3 및 도 4에 도시된 바와 같이, 게이트 신호선(51)과 드레인 신호선(52)과의 교점 부근에 TFT(30)를 형성하고, 이 TFT(30)의 소스(13s)는 유기 EL 소자(60)의 양극(61)에 접속된다.
- <56> 도 4에 도시된 바와 같이, 표시 화소(110)는, 유리나 합성 수지 등으로 이루어지는 기판 또는 도전성을 갖는 기판 또는 반도체 기판 등의 기판(10) 상에 TFT 및 유기 EL 소자를 순서대로 적층 형성하여 이루어진다. 단, 기판(10)으로서 도전성을 갖는 기판 및 반도체 기판을 이용하는 경우에는, 이들의 기판(10) 상에 SiO₂나 SiN 등의 절연막을 형성한 위에 TFT를 형성한다.
- <57> 도 4에 도시된 바와 같이, 석영 유리, 무알칼리 유리 등으로 이루어지는 절연성 기판(10) 상에 Cr, Mo 등의 고용점 금속으로 이루어지는 게이트 전극(11) 및 게이트 전극(11)을 구비한 게이트 신호선(51)을 형성한다.
- <58> 그리고, 게이트 절연막(12), 및 p-Si막으로 이루어지는 능동층(13)을 순서대로 형성한다.
- <59> 그 능동층(13)에는, 게이트 전극(11) 상측의 채널(13c)과, 이 채널(13c)의 양측에, 채널(13c) 상의 스톱퍼 절연막(14)을 마스크로 하여 이온 도핑하고, 다시 게이트 전극(11)의 양측을 레지스트로써 커버하고 이온 도핑하여, 게이트 전극(11)의 양측에 저농도 영역(13LD)과 그 외측에 고농도 영역의 소스(13s) 및 드레인(13d)이 설치된다. 즉, 소위 LDD 구조이다.
- <60> 그리고, 게이트 절연막(12), 능동층(13) 및 스톱퍼 절연막(14) 상의 전면에 SiO₂막, SiN 막 및 SiO₂막의 순서대로 적층된 층간 절연막(15)을 형성한다.
- <61> 이 층간 절연막(15) 상에 ITO 등의 투명 도전성 재료로 이루어지는 투명 전극인 양극(61)을 형성한다. 그리고, 드레인(13d) 및 소스(13s)에 대응하여 설치한 콘택 홀에 Al등의 금속을 충전하여 드레인 전극(16) 및 소스 전극(18)을 형성한다. 이 때, 소스 전극(18)은 투명 전극인 양극(61)과 콘택한다.
- <62> 그리고, 이들의 양극(61), 소스 전극(18), 드레인 전극(16) 및 층간 절연막(15)의 전면을 덮도록 수지로 이루어져 표면을 평탄하게 하는 평탄화 절연막(17)을 형성한다. 이 평탄화 절연막(17)에는, 양극(61)에 대응한 위치에 콘택 홀을 형성한다. 이 때, 이 콘택 홀은, 도 3의 사선부로 나타낸 바와 같이, 양극(61)의 주변부와 중첩하여 형성한다.
- <63> 즉, 평탄화 절연막(17)의 콘택 홀인 개구부(68)는, 도 3 내의 사선부 외의 흰 부분이다. 양극(61)과 평탄화 절연막(17)은 양극(61)의 주변부에서 중첩한 형상이다.
- <64> 이 때, 평탄화 절연막(17)은 투명이 아니라 착색되어 있다. 예를 들면, 컬러 레지스트 등의 수지를 도포함으로써 형성할 수 있다. 또한, 착색하는 색은 발광하는 광을 차단할 수 있는 색이면 되지만, 바람직하게는 흑색이다. 흑색으로 함에 따라, 발광 소자층(66)으로부터 발광한 광이 금속으로 이루어진 음극(67)으로 진행하여 반사해 오는 광을 흡수할 수 있다. 예를 들면, 고정밀의 EL 표시 장치의 경우에는, 인접하는 표시 화소가 매우 근접하게 되지만, 그 경우라도 인접하는 표시 화소의 발광 소자층으로부터의 광이 음극으로부터의 반사광으로서 되돌아오는 것을 방지할 수 있다.
- <65> 평탄화 절연막에의 착색은 점성을 갖는 수지인 레지스트에, 예를 들면, 흑색의 안료를 혼입하여 도포함으로써 착색을 실현할 수 있다.
- <66> 이와 같이, 착색한 평탄화 절연막(17)을 투명 전극인 양극의 주변부, 및 TFT를 포함하는 전면에 설치함으로써, 발광 소자층(66)의 하층에 있는 TFT에는 발광 소자층(66)으로부터 발광되는 광이 도달하는 경우가 없으므로, TFT의 누설 전류가 증대하는 것을 방지할 수 있다.
- <67> 또한, 여기서, 평탄화 절연막(17)은 양극(61)의 단부에서 양극(61)의 표면에 대해 경사져 있다. 즉, 양극(61)에 대해 양각 $\theta 2$ 를 이루도록 경사져 있다.
- <68> 이 양각은, 양극(61) 상에 형성하는 발광 소자층(66)이 단선되지 않는 각도인 것이 바람직하다. 양각을 너무 작게 하면 양극(61)을 덮는 면적이 커져 발광하는 면적이 작아지고, 또한, 양각이 너무 크면 발광 소자층(66)이 단선하게 되므로, 이 양각($\theta 1$)은 20° 내지 80°로 설정된다. 그 양각 $\theta 1$ 은, 바람직하게는 30° 내지 70°, 더욱 바람직하게는 30° 내지 60°, 더욱 바람직하게는 40° 내지 50°이다. 양각을 너무 작게 하면 양극(61)을 덮는 면적이 커지고, 양각이 너무 크면 발광 소자층(66)이 단선하게 된다.

- <69> 이 절연막의 경사는 습식 에칭, 또는 염소계의 에칭제 가스를 이용하여 드라이 에칭함으로써 형성할 수 있다.
- <70> 또한, 유기 EL 소자(60)는, 평탄화 절연막(17)의 하층에 형성한 ITO 등의 투명 전극으로 이루어지는 양극(61), MTDATA로 이루어지는 제1 홀 수송층, TPD로 이루어지는 제2 홀 수송층, 퀴나크리돈 유도체를 포함하는 Beq2로 이루어지는 발광층 및 Beq2로 이루어지는 전자 수송층으로 이루어져, 평탄화 절연막(17)에 설치한 콘택 홀을 통해 양극(61)에 접속되는 발광 소자층(66), 마그네슘·인듐 합금으로 이루어지는 음극(67)이 이 순서로 적층 형성된 구조이다.
- <71> 또한, 유기 EL 소자는 양극으로부터 주입된 홀과 음극으로부터 주입된 전자가 발광층의 내부에서 재결합하고, 발광층을 형성하는 유기 분자를 여기하여 여기자가 생긴다. 이 여기자가 에너지를 잃는 과정에서 발광층으로부터 광이 방출되고, 이 광이 투명한 양극으로부터 투명 절연 기판을 통해 외부로 방출되어 발광한다. 본 실시 형태의 경우, EL 소자의 발광광은 도면의 아래 방향으로 출사한다.
- <72> 이상과 같이, 양극(61)의 단부에 평탄화 절연막(17)을 형성함으로써, 양극(61)의 두께에 따른 단차에 기인하여 발광 소자층(66)이 단선되어 양극(61)과 음극(67)이 단락하는 것을 방지할 수 있다. 또한, 양극(61)의 엣지에 전계 집중이 생기며, 이에 따라 발광 소자층(66)이 조기에 열화하는 것을 억제할 수 있다. 또한, 착색한 평탄화 절연막(17)을 투명 전극인 양극의 주변부 및 TFT를 포함하는 전면에 설치함으로써, 발광 소자층(66)의 하층에 있는 TFT에는 발광 소자층(66)으로부터 발광되는 광이 도달하는 경우가 없으므로, TFT의 누설 전류가 증대하는 것을 방지할 수 있다.
- <73> <제3 실시예>
- <74> 도 5는 본 발명의 제3 실시예인 EL 표시 장치의 단면도를 나타낸다. 또, 이 단면도는 도 3의 A-A 선에 따른 것이다.
- <75> 같은 도면에서 제2 실시예와 다른 점은, 층간 절연막(15)에 설치한 콘택 홀에 Al 등의 금속을 충전하여, 드레인 전극(16) 및 소스 전극(18)을 형성한 후에, 표면을 평탄하게 하는 평탄화 절연막(17)을 형성하고, 소스 전극에 대응한 위치의 평탄화 절연막(17)에 콘택 홀을 설치하여 ITO 등의 투명 도전 재료로 이루어지는 투명 전극(61)을 형성하고, 또한 투명 전극의 주변부에 중첩하여 전면에 절연막(19)을 설치한 점이다. 즉, 양극(61)을 평탄화 절연막(17) 상에 형성하여, 이 양극(61)의 단부에까지 미치는 절연막을 형성한 점이다. 다시 말하면, 평탄화 절연막(17)을 통해 드레인 전극(16) 및 소스 전극(18)과 다른 상층에 투명 전극(61)을 설치한 점이 제1 실시예와 다른 점이다.
- <76> 또한, 이 절연막(19)은 양극(61)의 단부에서 양극(61)의 표면에 대해 경사져 있다. 이 양각은, 양극(61) 상에 형성하는 발광 소자층(66)이 단선되지 않는 각도인 것이 바람직하다. 양각을 너무 작게 하면 양극(61)을 덮는 면적이 커져 발광하는 면적이 작아지고, 또한 양각이 지나치게 크면 발광 소자층(66)이 단선하게 되하므로, 이 양각($\theta 3$)은 20° 내지 80° 로 설정된다. 그 양각 $\theta 1$ 은, 바람직하게는 30° 내지 70° , 더욱 바람직하게는 30° 내지 60° , 더욱 바람직하게는 40° 내지 50° 이다. 양각을 너무 작게 하면 양극(61)을 덮는 면적이 커지고, 양각이 너무 크면 발광 소자층(66)이 단선하게 된다.
- <77> 또한, 이 때, 절연막(19)은 투명이 아니라 착색되어 있다. 예를 들면, 컬러 레지스트 등의 수지를 도포함으로써 형성할 수 있다. 또한, 착색하는 색은 발광하는 광을 차단할 수 있는 색이면 되지만, 바람직하게는 흑색이다. 흑색으로 함에 따라, 발광 소자층(66)으로부터 발광한 광이 금속으로 이루어진 음극(67)으로 진행하여 반사해 오는 광을 흡수할 수 있다. 예를 들면, 고정밀의 EL 표시 장치인 경우에는, 인접하는 표시 화소가 매우 근접하게 되지만, 그 경우라도 인접하는 표시 화소의 발광 소자층으로부터의 광이 음극으로부터의 반사광으로서 되돌아오는 것을 방지할 수 있다.
- <78> 절연막(19)에의 착색은 점성을 갖는 수지인 레지스트에, 예를 들면, 흑색의 안료를 혼입하여 도포함으로써 착색을 실현할 수 있다.
- <79> 즉, 절연막(19)의 콘택 홀인 개구부는, 도 3 내의 사선부 이외의 흰 부분이다. 양극(61)과 절연막(19)은 양극(61)의 주변부에서 중첩한 형상이다.
- <80> 또, 절연막(19)은 SiO_2 막, SiN 막 단층 또는 이들 적층체로 이루어지는 절연막이라도 좋고, SOG막으로 이루어지는 평탄화막이라도 좋고, 또한 감광성 수지로 이루어지는 평탄화 절연막이라도 좋다. 평탄화 절연막으로 함에

따라 그 상측에 형성하는 음극(67)을 평탄하게 형성하여 단선을 방지할 수 있으므로, 상기는 바람직하다.

<81> 본 실시예에서도, 제2 실시예와 마찬가지로, EL 소자의 양극인 투명 전극(61)의 두께에 따른 발광 소자층(66)의 단선에 기인하는 음극(67)과 양극(61)과의 단락을 방지할 수 있다. 또한, 본 실시예에 따르면, TFT 상에도 평탄하게 할 수 있기 때문에, 투명 전극(61)을 TFT 상에도 형성하는 것이 가능해진다. 또한, 양극(61)의 엣지에 전계 집중이 생기며, 이에 따라 발광 소자층(66)이 초기에 열화하는 것을 억제할 수 있다. 또한, 착색한 절연막(19)을 투명 전극인 양극의 주변부 및 TFT를 포함하는 전면에 설치함으로써, 발광 소자층(66)으로부터 발광되는 광은 발광 소자층의 하층에 있는 TFT에 도달하는 경우가 없으므로, TFT의 누설 전류가 증대하는 것을 방지할 수 있다.

<82> 또, 상술된 각 실시예에서는, 각 TFT는 게이트 전극을 능동층 밑에 설치한, 소위 보텀 게이트형의 TFT인 경우, 및 톱 게이트 구조의 경우에 대해 설명했지만, 본 발명은 어느 구조를 채용해도 동일한 효과를 얻을 수 있는 것이다. 또한, 능동층으로서 p-Si 막을 이용했지만, 미결정 실리콘막 또는 비정질 실리콘을 이용해도 좋다.

<83> 또한, 상술된 각 실시예에서는, 절연막(19), 층간 절연막(17)을 착색한 경우를 나타냈지만, 양극의 두께에 따른 발광 소자층의 단선에 기인하여 음극이 양극과 단락하는 것을 방지함과 동시에, 양극 엣지의 전계 집중에 따른 발광층의 열화를 억제하는 것에 대해서는 투명이라도 그 효과를 얻을 수 있는 것이다.

도면의 간단한 설명

<84> 도 1은 본 발명의 제1 실시예를 나타내는 EL 표시 장치의 평면도.

<85> 도 2는 본 발명의 제1 실시예를 나타내는 EL 표시 장치의 단면도.

<86> 도 3은 본 발명의 제2 실시예를 나타내는 EL 표시 장치의 평면도.

<87> 도 4는 본 발명의 제2 실시예를 나타내는 EL 표시 장치의 단면도.

<88> 도 5는 본 발명의 제3 실시예를 나타내는 EL 표시 장치의 단면도.

<89> 도 6은 종래의 EL 표시 장치의 평면도.

<90> 도 7은 종래의 EL 표시 장치의 단면도.

<91> <도면의 주요 부분에 대한 부호의 설명>

<92> 110 : 표시 화소

<93> 11, 31, 41 : 게이트

<94> 12 : 게이트 절연막

<95> 13s, 33s : 소스

<96> 13d, 33d : 드레인

<97> 13c, 33c : 채널

<98> 16, 36 : 드레인 전극

<99> 17 : 평탄화 절연막

<100> 18 : 소스 전극

<101> 19 : 절연막

<102> 30 : 제1 TFT

<103> 40 : 제2 TFT

<104> 53 : 구동 전원선

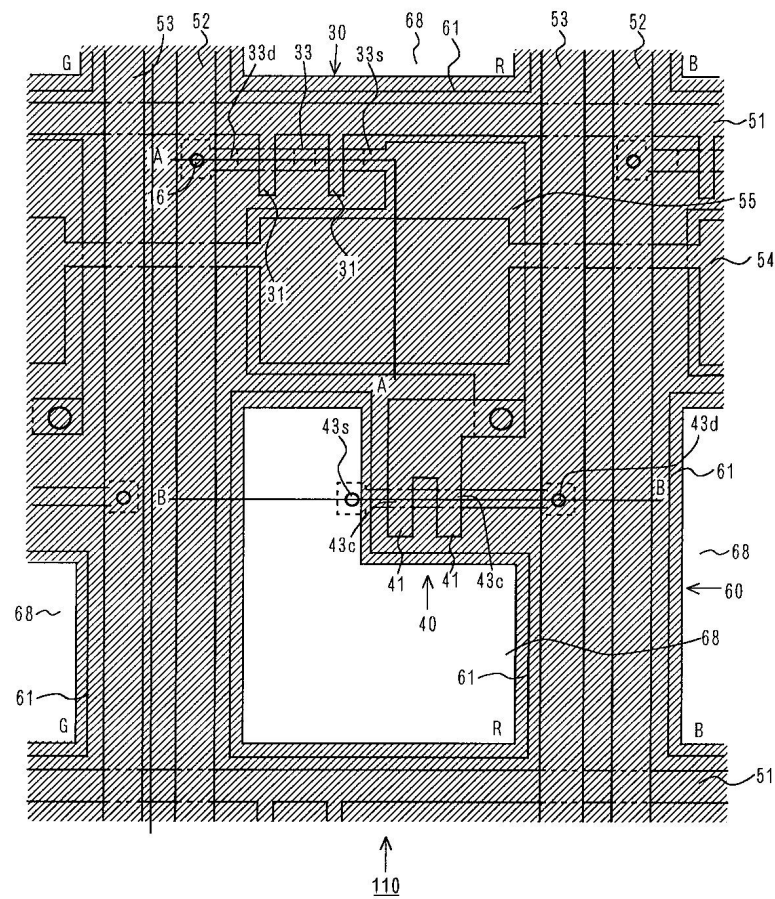
<105> 60 : 유기 EL 소자

<106> 61 : 양극(투명 전극)

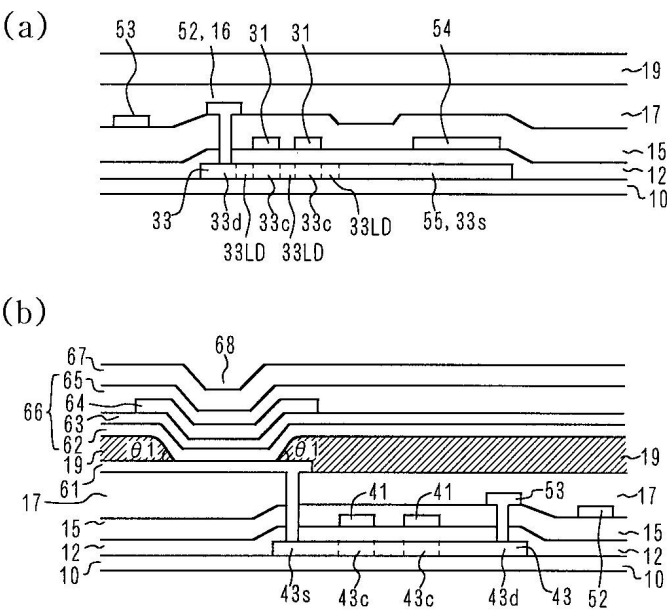
- <107> 66 : 발광 소자층
- <108> 67 : 음극
- <109> 68 : 개구부

도면

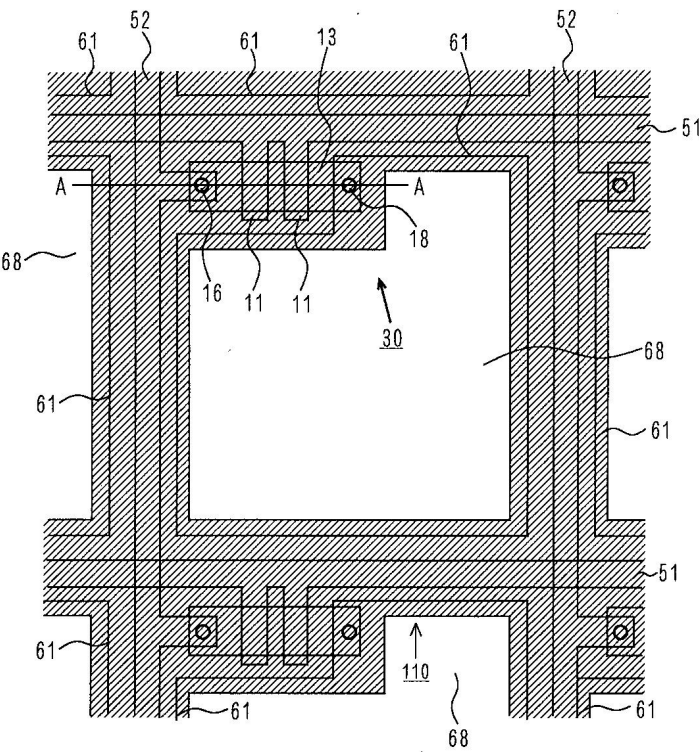
도면1



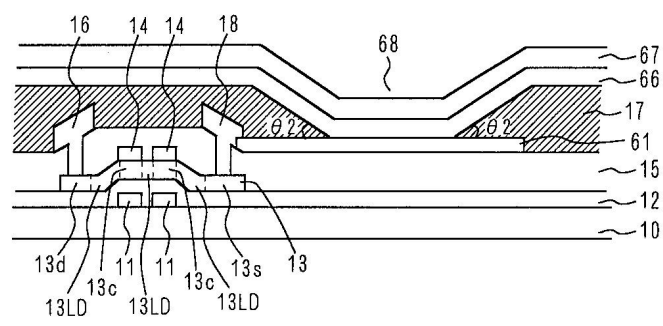
도면2



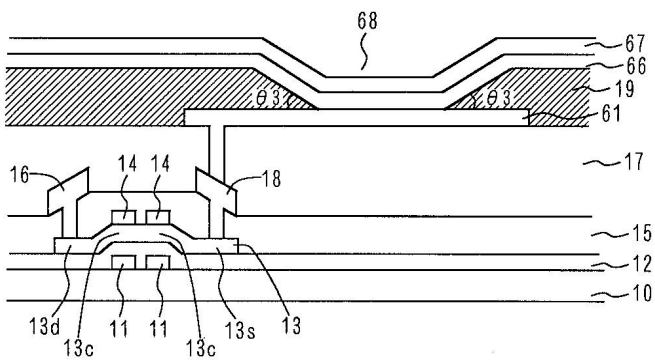
도면3



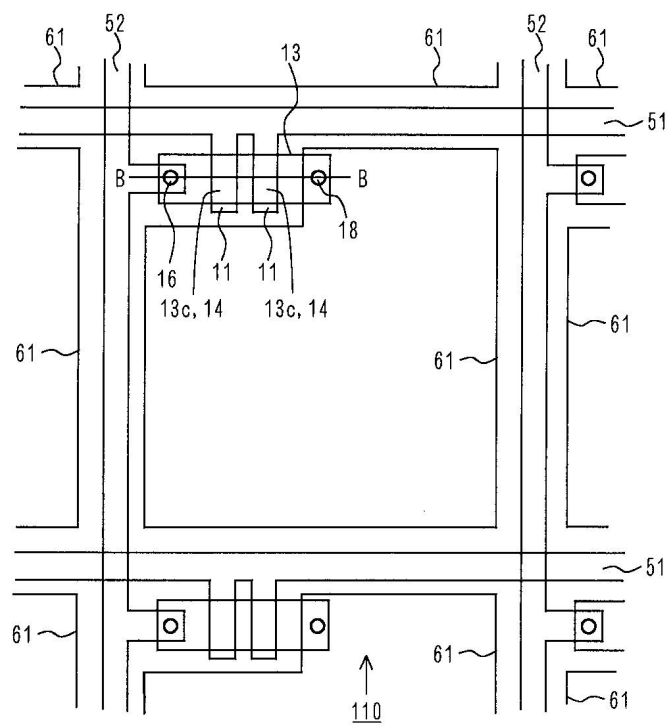
도면4



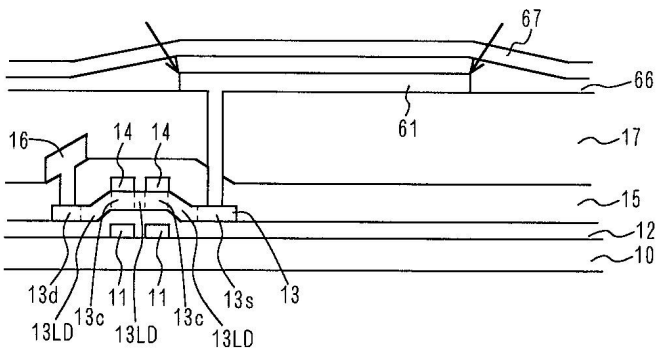
도면5



도면6



도면7



专利名称(译)	显示设备		
公开(公告)号	KR100919094B1	公开(公告)日	2009-09-28
申请号	KR1020080067477	申请日	2008-07-11
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
当前申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	YAMADA TSUTOMU		
发明人	YAMADA, TSUTOMU		
IPC分类号	H05B33/00 H01L27/32		
CPC分类号	H01L27/3246 H01L27/3272 H01L51/5284		
代理人(译)	LEE , JUNG HEE CHANG, SOO KIL		
优先权	1998341857 1998-12-01 JP 1998341858 1998-12-01 JP 1999283182 1999-10-04 JP 1999307126 1999-10-28 JP		
其他公开文献	KR1020080077067A		
外部链接	Espacenet		

摘要(译)

提供一种EL显示装置，其防止阴极和阳极由于阳极的厚度而由于发光元件层的断开而短路。EL元件60由阴极61，阴极67和介于两个电极之间的发光元件层66组成，

