



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년04월16일
(11) 등록번호 10-0822194
(24) 등록일자 2008년04월08일

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2002-0003714
(22) 출원일자 2002년01월22일
심사청구일자 2006년12월01일
(65) 공개번호 10-2003-0063548
(43) 공개일자 2003년07월31일
(56) 선행기술조사문헌
KR1020020088520 A

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

이주원

경상남도 진주시 집현면 덕오리 782

손철식

부산광역시 수영구 광안2동 170-1 16/3

허세준

부산광역시 수영구 광안4동 538-4 22/5

(74) 대리인

리엔목특허법인

전체 청구항 수 : 총 5 항

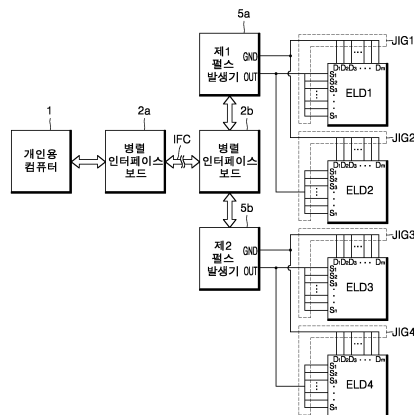
심사관 : 김남인

(54) 펄스 파형의 전압이 인가되는 전계발광 표시 패널의 에이징 방법

(57) 요약

본 발명은, 전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 발생하는 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출하기 위하여, 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 소정의 시간 동안에 소정의 전압을 인가하는 전계발광 표시 패널의 에이징 방법이다. 여기서, 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 제1 전압과 상기 제1 전압보다 낮은 제2 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가된다.

대표도 - 도2



특허청구의 범위

청구항 1

전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 발생하는 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출하기 위하여, 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 소정의 시간 동안에 소정의 전압을 인가하는 전계발광 표시 패널의 에이징 방법에 있어서,

상기 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 제1 전압과 상기 제1 전압보다 낮은 제2 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가되는 에이징 방법.

청구항 2

제1항에 있어서,

상기 모든 데이터 전극 라인들에 제1 전위가 인가되고, 상기 모든 주사 전극 라인들에 상기 제1 전위와 상기 제1 전위보다 높은 제2 전위가 주기적으로 교번하는 펄스 파형의 전위가 인가되는 에이징 방법.

청구항 3

제1항에 있어서,

상기 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 정극성 전압과 부극성 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가되는 에이징 방법.

청구항 4

제1항에 있어서,

상기 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 정극성 전압과 접지 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가되는 에이징 방법.

청구항 5

제1항에 있어서,

상기 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 접지 전압과 부극성 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가되는 에이징 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은, 전계발광 표시 패널의 에이징(aging) 방법에 관한 것으로서, 보다 상세하게는, 전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 발생하는 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출하기 위하여, 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 소정의 시간 동안에 소정의 전압을 인가하는 에이징 방법에 관한 것이다.
- <13> 도 1을 참조하면, 종래의 전계발광 표시 패널의 에이징 방법에 따른 에이징 장치는 개인용 컴퓨터(1), 병렬 인터페이스 보드들(2a,2b), 인터페이스 케이블(IFC), 전원 공급기들(3a,3b) 및 연결 지그들(JIG1,...,JIG4)을 포함한다.
- <14> 사용자의 조작에 의하여 개인용 컴퓨터(1)로부터 발생하는 제어 신호는 병렬 인터페이스 보드들(2a,2b)과 인터페이스 케이블(IFC)을 통하여 각각의 전원 공급기(3a,3b)의 동작을 제어한다. 이에 따라 전원 공급기들(3a,3b)은 에이징을 위한 직류 전압을 출력한다. 전원 공급기들(3a,3b)의 출력 단자들(+,-)로부터의 직류 전압은 연결 지그들(JIG1,...,JIG4)을 통하여 전계발광 표시 패널들(ELD1,...,ELD4)의 모든 주사 전극 라인들(S_1, \dots, S_n)과

모든 데이터 전극 라인들(D_1, \dots, D_m) 사이에 설정 시간 동안 인가된다. 예를 들어, 모든 데이터 전극 라인들(D_1, \dots, D_m)에 정극성 전위가 인가되고, 모든 주사 전극 라인들(S_1, \dots, S_n)에 접지 전위가 인가된다. 이러한 에이징 동작 상태는 전원 공급기들(3a, 3b)로부터 인터페이스 보드들(2a, 2b)과 인터페이스 케이블(IFC)을 통하여 개인용 컴퓨터(1)에 보고된다. 따라서, 사용자는 개인용 컴퓨터(1)를 통하여 에이징 동작 상태를 모니터링 및 제어할 수 있다.

<15> 요약하면, 전계발광 표시 패널들(ELD1, ..., ELD4)의 모든 주사 전극 라인들(S_1, \dots, S_n)과 모든 데이터 전극 라인들(D_1, \dots, D_m) 사이에 소정의 직류 전압이 소정의 설정 시간 동안 인가된다. 이에 따라, 전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 저항성 단락이 발생하는 경우, 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출할 수 있다. 하지만, 이와 같은 종래의 에이징 방법에 의하면, 일정한 직류 전압이 인가됨으로 인하여 다음과 같은 문제점들이 있다.

<16> 첫째, 저항성 단락 부위에 변하지 않는 양의 에너지가 인가되므로, 저항성 단락 부위가 받는 충격량이 상대적으로 적다. 따라서, 저항성 단락 부위의 절단 또는 검출 성능이 상대적으로 낮다.

<17> 둘째, 일정한 전압이 모든 전계발광 셀들에 지속적으로 인가됨에 의하여, 정상적인 전계발광 셀들이 손상되거나 그 수명이 단축된다.

<18> 그리고 셋째, 일정한 전압이 모든 전계발광 셀들에 지속적으로 인가됨에 의하여, 에이징을 위한 소비 전력이 상대적으로 높다.

발명이 이루고자 하는 기술적 과제

<19> 본 발명의 목적은, 전계발광 표시 패널의 에이징 방법에 있어서, 저항성 단락 부위의 절단 또는 검출 성능을 높이고, 정상적인 전계발광 셀들에 미치는 영향을 최소화하며, 에이징을 위한 소비 전력을 최소화할 수 있는 에이징 방법을 제공하는 것이다.

발명의 구성 및 작용

<20> 상기 목적을 이루기 위한 본 발명은, 전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 발생하는 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출하기 위하여, 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 소정의 시간 동안에 소정의 전압을 인가하는 전계발광 표시 패널의 에이징 방법이다. 여기서, 상기 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 제1 전압과 상기 제1 전압보다 낮은 제2 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가된다.

<21> 이에 따라, 다음과 같은 효과들을 얻을 수 있다.

<22> 첫째, 저항성 단락 부위에 주기적으로 변하는 양의 에너지가 인가되므로, 저항성 단락 부위가 받는 충격량이 상대적으로 크다. 따라서, 저항성 단락 부위의 절단 또는 검출 성능이 상대적으로 높다.

<23> 둘째, 높은 전압과 낮은 전압이 주기적으로 교번하면서 전계발광 셀들에 인가되므로, 정상적인 전계발광 셀들이 손상되지 않고 수명도 단축되지 않는다.

<24> 그리고 셋째, 높은 전압과 낮은 전압이 주기적으로 교번하면서 전계발광 셀들에 인가되므로, 에이징을 위한 소비 전력이 상대적으로 낮다.

<25> 이하, 본 발명에 따른 바람직한 실시예가 상세히 설명된다.

<26> 도 2를 참조하면, 본 발명의 전계발광 표시 패널의 에이징 방법에 따른 에이징 장치는 개인용 컴퓨터(1), 병렬 인터페이스 보드들(2a, 2b), 인터페이스 케이블(IFC), 펄스 발생기들(5a, 5b) 및 연결 지그들(JIG1, ..., JIG4)을 포함한다.

<27> 사용자의 조작에 의하여 개인용 컴퓨터(1)로부터 발생하는 제어 신호는 병렬 인터페이스 보드들(2a, 2b)과 인터페이스 케이블(IFC)을 통하여 각각의 펄스 발생기(5a, 5b)의 동작을 제어한다. 이에 따라 펄스 발생기들(5a, 5b)은 높은 전압과 낮은 전압이 주기적으로 교번하는 펄스 파형의 전압을 출력한다. 펄스 발생기들(5a, 5b)의 출력 단자들(OUT, GND)로부터의 펄스 파형의 전압은 연결 지그들(JIG1, ..., JIG4)을 통하여 전계발광 표시 패널들(ELD1, ..., ELD4)의 모든 주사 전극 라인들(S_1, \dots, S_n)과 모든 데이터 전극 라인들(D_1, \dots, D_m) 사이에 설정 시간

동안 인가된다. 보다 상세하게는, 모든 데이터 전극 라인들(D_1, \dots, D_m)에 0 볼트(V)의 접지 전위가 인가되고, 모든 주사 전극 라인들(S_1, \dots, S_n)에 낮은 전위와 높은 전위가 주기적으로 교번하는 펄스 파형의 전위가 인가된다. 이러한 에이징 동작 상태는 펄스 발생기들(5a, 5b)로부터 인터페이스 보드들(2a, 2b)과 인터페이스 케이블(IFC)을 통하여 개인용 컴퓨터(1)에 보고된다. 따라서, 사용자는 개인용 컴퓨터(1)를 통하여 에이징 동작 상태를 모니터링 및 제어할 수 있다.

<28> 도 3은 본 발명의 제1 실시예에 따라 도 2의 장치의 펄스 발생기들(5a, 5b)로부터 전계발광 표시 패널들(도 2의 ELD1, ..., ELD4)의 모든 주사 전극 라인들(도 2의 S_1, \dots, S_n)에 인가되는 전위의 파형을 보여준다. 도 3을 참조하면, 모든 주사 전극 라인들(S_1, \dots, S_n)에 15 볼트(V)의 정극성 전위와 -15 볼트(V)의 부극성 전위가 주기적으로 교번하는 펄스 파형의 전위가 인가된다. 여기서, 모든 데이터 전극 라인들(도 2의 D_1, \dots, D_m)에 0 볼트(V)의 접지 전위가 인가된다(도 2 참조). 따라서, 모든 데이터 전극 라인들(D_1, \dots, D_m)과 모든 주사 전극 라인들(S_1, \dots, S_n) 사이에 15 볼트(V)의 정극성 전압과 -15 볼트(V)의 부극성 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가된다.

<29> 도 4는 본 발명의 제2 실시예에 따라 도 2의 장치의 펄스 발생기들(5a, 5b)로부터 전계발광 표시 패널들(도 2의 ELD1, ..., ELD4)의 모든 주사 전극 라인들(도 2의 S_1, \dots, S_n)에 인가되는 전위의 파형을 보여준다. 도 4를 참조하면, 모든 주사 전극 라인들(S_1, \dots, S_n)에 15 볼트(V)의 정극성 전위와 0 볼트(V)의 접지 전위가 주기적으로 교번하는 펄스 파형의 전위가 인가된다. 여기서, 모든 데이터 전극 라인들(도 2의 D_1, \dots, D_m)에 0 볼트(V)의 접지 전위가 인가된다(도 2 참조). 따라서, 모든 데이터 전극 라인들(D_1, \dots, D_m)과 모든 주사 전극 라인들(S_1, \dots, S_n) 사이에 15 볼트(V)의 정극성 전압과 0 볼트(V)의 접지 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가된다.

<30> 도 5는 본 발명의 제3 실시예에 따라 도 2의 장치의 펄스 발생기들(5a, 5b)로부터 전계발광 표시 패널들(도 2의 ELD1, ..., ELD4)의 모든 주사 전극 라인들(도 2의 S_1, \dots, S_n)에 인가되는 전위의 파형을 보여준다. 도 4를 참조하면, 모든 주사 전극 라인들(S_1, \dots, S_n)에 -15 볼트(V)의 부극성 전위와 0 볼트(V)의 접지 전위가 주기적으로 교번하는 펄스 파형의 전위가 인가된다. 여기서, 모든 데이터 전극 라인들(도 2의 D_1, \dots, D_m)에 0 볼트(V)의 접지 전위가 인가된다(도 2 참조). 따라서, 모든 데이터 전극 라인들(D_1, \dots, D_m)과 모든 주사 전극 라인들(S_1, \dots, S_n) 사이에 -15 볼트(V)의 부극성 전압과 0 볼트(V)의 접지 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가된다.

발명의 효과

<31> 이상 설명된 바와 같이, 본 발명에 따른 전계발광 표시 패널의 에이징 방법에 의하면, 모든 데이터 전극 라인들과 주사 전극 라인들 사이에 높은 전압과 낮은 전압이 주기적으로 교번하는 펄스 파형의 전압이 인가됨에 따라, 다음과 같은 효과들을 얻을 수 있다.

<32> 첫째, 저항성 단락 부위에 주기적으로 변하는 양의 에너지가 인가되므로, 저항성 단락 부위가 받는 충격량이 상대적으로 크다. 따라서, 저항성 단락 부위의 절단 또는 검출 성능이 상대적으로 높다.

<33> 둘째, 높은 전압과 낮은 전압이 주기적으로 교번하면서 전계발광 셀들에 인가되므로, 정상적인 전계발광 셀들이 손상되지 않고 수명도 단축되지 않는다.

<34> 그리고 셋째, 높은 전압과 낮은 전압이 주기적으로 교번하면서 전계발광 셀들에 인가되므로, 에이징을 위한 소비 전력이 상대적으로 낮다.

<35> 본 발명은, 상기 실시예에 한정되지 않고, 청구범위에서 정의된 발명의 사상 및 범위 내에서 당업자에 의하여 변형 및 개량될 수 있다.

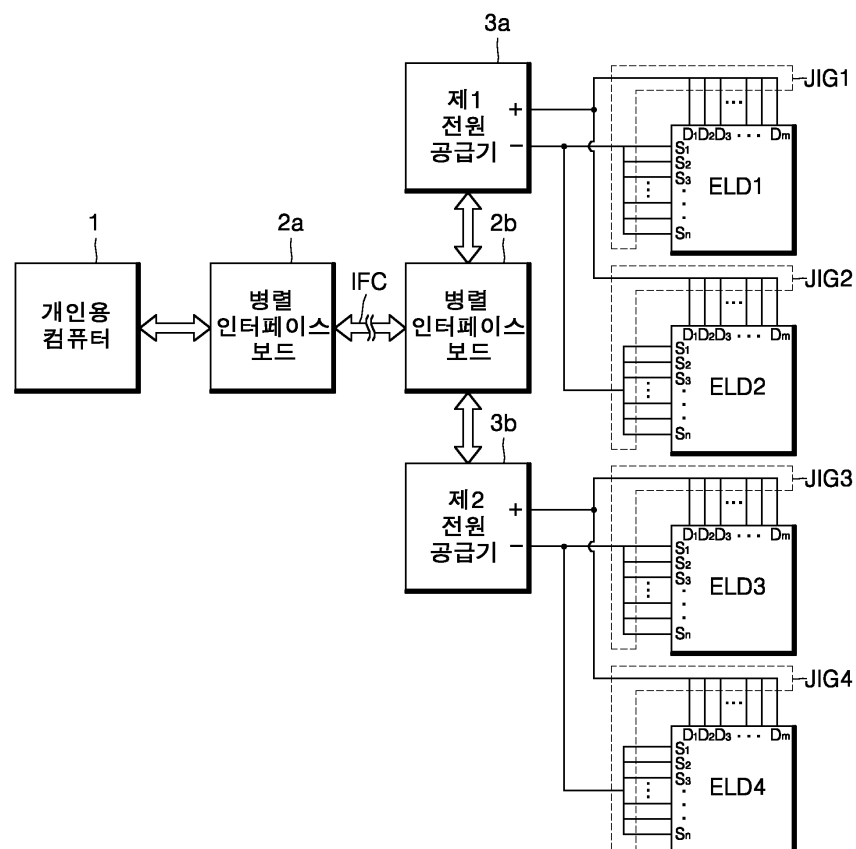
도면의 간단한 설명

<1> 도 1은 종래의 전계발광 표시 패널의 에이징 방법에 따른 에이징 장치를 보여주는 블록도이다.

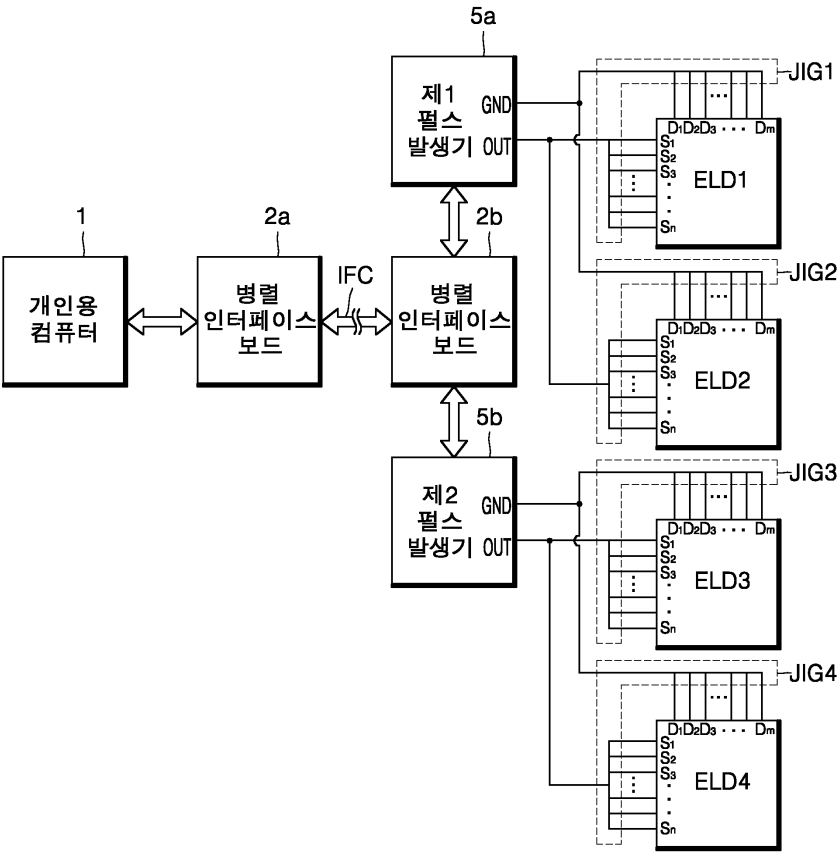
- <2> 도 2는 본 발명의 전계발광 표시 패널의 에이징 방법에 따른 에이징 장치를 보여주는 블록도이다.
- <3> 도 3은 본 발명의 제1 실시예에 따라 도 2의 장치의 펄스 발생기들로부터 전계발광 표시 패널들의 모든 주사 전극 라인들에 인가되는 전위의 파형도이다.
- <4> 도 4는 본 발명의 제2 실시예에 따라 도 2의 장치의 펄스 발생기들로부터 전계발광 표시 패널들의 모든 주사 전극 라인들에 인가되는 전위의 파형도이다.
- <5> 도 5는 본 발명의 제3 실시예에 따라 도 2의 장치의 펄스 발생기들로부터 전계발광 표시 패널들의 모든 주사 전극 라인들에 인가되는 전위의 파형도이다.
- <6> <도면의 주요 부분에 대한 부호의 설명>
- <7> 1...개인용 컴퓨터, 2a,2b...병렬 인터페이스 보드,
- <8> IFC...인터페이스 케이블, 3a,3b...전원 공급기,
- <9> JIG1,...,JIG4...연결 지그, ELD1,...,ELD4...전계발광 표시 패널,
- <10> S₁,...,S_n...주사 전극 라인들, D₁,...,D_m...데이터 전극 라인들,
- <11> 5a,5b...펄스 발생기.

도면

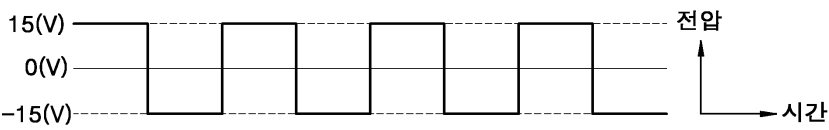
도면1



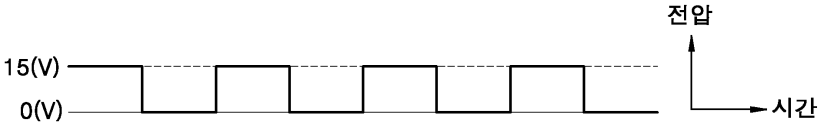
도면2



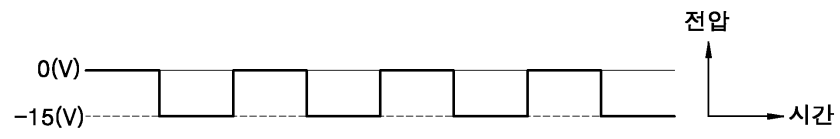
도면3



도면4



도면5



专利名称(译)	电致发光显示板的老化方法，其上施加有脉冲波形的电压		
公开(公告)号	KR100822194B1	公开(公告)日	2008-04-16
申请号	KR1020020003714	申请日	2002-01-22
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	LEE JU WON 이주원 SON CHEOL SIG 손철식 HEO SE JUN 허세준		
发明人	이주원 손철식 허세준		
IPC分类号	G09G3/30		
其他公开文献	KR1020030063548A		
外部链接	Espacenet		

摘要(译)

本发明涉及电致发光显示板的老化方法，其为了切断在电致发光显示板的一条数据电极线和一条扫描电极线之间产生的电阻性短路点作为电流的流动或者它检测到授权预定电压扫描电极线之间的所有数据电极线持续预定时间。这里，对所有数据电极线施加脉冲形状的电压，其中第一电压和低于第一电压的第二电压在扫描电极线之间周期性地交替。

