



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(51) Int. Cl.

H05B 33/22 (2006.01)

(45) 공고일자

2007년04월17일

(11) 등록번호

10-0708736

(24) 등록일자

2007년04월11일

(21) 출원번호 10-2005-0120928

(65) 공개번호

(22) 출원일자 2005년12월09일

(43) 공개일자

심사청구일자 2005년12월09일

(73) 특허권자 삼성에스디아이 주식회사  
경기 수원시 영통구 신동 575(72) 발명자 박용우  
경기 용인시 기흥읍 공세리 428-5이상민  
경기 용인시 기흥읍 공세리 428-5서민철  
경기 용인시 기흥읍 공세리 428-5

(74) 대리인 리엔목특허법인

(56) 선행기술조사문현

KR1020050050494 A

KR1020050090259 A

\* 심사관에 의하여 인용된 문현

**심사관 : 손희수**

전체 청구항 수 : 총 3 항

**(54) 유기 발광 디스플레이 장치****(57) 요약**

본 발명은 유기 발광 디스플레이 장치에 관한 것으로, 보다 상세하게는 별도의 콘택홀을 형성하지 않고 뱅크를 이용하여 유기 박막 트랜지스터와 캐패시터를 전기적으로 연결하는 유기 발광 디스플레이 장치에 관한 것이다. 유기 발광 디스플레이 장치는 기판 상에 형성된 소스/드레인 전극 및 캐패시터의 제1전극, 소스/드레인 전극 및 캐패시터의 제1전극 상부에 형성되고, 소스/드레인 전극의 소정부분을 노출시키는 뱅크, 소스/드레인 전극과 접하는 유기 반도체층, 유기 반도체층과 절연되는 게이트 전극 및 캐패시터의 제1전극과 절연되고, 소스/드레인 전극 중 어느 한 전극과 접하는 캐패시터의 제2전극을 포함한다.

**대표도**

도 2

## 특허청구의 범위

### 청구항 1.

기판 상에 형성된 소스/드레인 전극 및 캐패시터의 제1전극;

상기 소스/드레인 전극 및 캐패시터의 제1전극 상부에 형성되고, 상기 소스/드레인 전극의 일부를 노출시키는 뱅크;

상기 소스/드레인 전극과 접하는 유기 반도체층;

상기 유기 반도체층과 접연되는 게이트 전극; 및

상기 캐패시터의 제1전극과 접연되고, 상기 소스/드레인 전극 중 어느 한 전극과 접하는 캐패시터의 제2전극을 포함하는 유기발광 표시 장치.

### 청구항 2.

제 1항에 있어서, 상기 뱅크는

상기 소스/드레인 전극의 대향부분 및 상기 캐패시터의 제1전극에 인접하는 상기 소스/드레인 전극 중 어느 한 전극의 일부를 노출시키고, 상기 캐패시터의 제1전극을 덮도록 형성된 것을 특징으로 하는 유기발광 표시장치.

### 청구항 3.

제 1항에 있어서, 상기 뱅크는

$\text{SiO}_2$ ,  $\text{SiN}_x$ ,  $\text{Al}_2\text{O}_3$ ,  $\text{Ta}_2\text{O}_5$ , BST, PZT 등과 같은 무기 물질 또는 PMMA, PS, 폐놀계 고분자, 아크릴계 고분자, 폴리아미드와 같은 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계 고분자, p-자일리렌계 고분자, 비닐알콜계 고분자, 파릴렌 및 이들의 하나 이상을 포함하는 화합물 등과 같은 유기 물질로 형성되는 것을 특징으로 하는 유기발광 표시장치.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 디스플레이 장치에 관한 것으로, 보다 상세하게는 별도의 콘택홀을 형성하지 않고 뱅크를 이용하여 유기 박막 트랜지스터와 캐패시터를 전기적으로 연결하는 유기 발광 디스플레이 장치에 관한 것이다.

액정 디스플레이 소자나 유기 전계 방광 디스플레이 소자 또는 무기 전계 발광 디스플레이 소자 등 평판 디스플레이 장치에 사용되는 박막 트랜지스터(Thin Film Transistor: 이하, TFT라 함)는 각 픽셀의 동작을 제어하는 스위칭 소자 및 픽셀을 구동시키는 구동 소자로 사용된다.

이와 같은 통상적인 TFT는 고농도의 불순물로 도핑된 소스/드레인 영역과, 이 소스/드레인 영역 사이에 형성된 채널 영역을 갖는 반도체층과, 이 반도체층과 접연되어 상기 채널 영역에 대응되는 영역에 위치하는 게이트 전극과, 상기 소스/드레인 영역에 각각 접촉되는 소스/드레인 전극을 갖는다.

이러한 TFT와 캐패시터를 포함하는 유기 발광 디스플레이 장치 형성 시에 절연층이 게이트 전극과 소스/드레인 전극 사이에 절연막으로 형성되고, 캐패시터와의 연결을 위하여 절연막을 에칭하여 콘택홀을 형성한 후 증착 등의 방법으로 전극 간 연결을 이루고 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적인 과제는 유기 박막 트랜지스터와 캐패시터의 전기적인 연결을 위해 별도의 콘택홀을 형성하지 않고 뱅크를 이용함으로써 유기 박막 트랜지스터와 캐패시터 전극의 연결을 용이하게 하는 유기 발광 디스플레이 장치를 제공하는 데 있다.

### 발명의 구성

본 발명이 이루고자 하는 상기 기술적인 과제를 해결하기 위한 유기 발광 디스플레이 장치는 기판 상에 형성된 소스/드레인 전극 및 캐패시터의 제1전극; 상기 소스/드레인 전극 및 캐패시터의 제1전극 상부에 형성되고, 상기 소스/드레인 전극의 소정부분을 노출시키는 뱅크; 상기 소스/드레인 전극과 접하는 유기 반도체층; 상기 유기 반도체층과 절연되는 게이트 전극; 및 상기 캐패시터의 제1전극과 절연되고, 상기 소스/드레인 전극 중 어느 한 전극과 접하는 캐패시터의 제2전극을 포함하는 것이 바람직하다.

이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명한다.

도 1은 바텀 게이트 구조의 유기 발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.

도 1을 참조하면, 상기 유기 발광 디스플레이 장치는 기판(110) 상에 구비된다. 기판(110)은 예를 들어 폴리에틸렌 테리프탈레이트(polyethylene terephthalate: PET), 폴리에틸렌 나프탈레이트(polyethylene naphthalate: PEN), 폴리에테르 술폰(polyether sulfone: PES), 폴리에테르 이미드(polyether imide), 폴리페닐렌 셀파이드(polyphenylene sulfide: PPS), 폴리아릴레이트(polyallylate), 폴리이미드(polyimide), 폴리카보네이트(PC), 셀룰로오스 트리 아세테이트(TAC), 셀룰로오스 아세테이트 프로피오네이트(cellulose acetate propionate: CAP) 등과 같은 플라스틱 재일 수 있다.

상기 기판(110)의 상부에는 게이트 전극(121) 및 캐패시터의 제1 전극(122)이 형성된다. 게이트 전극(121)으로는 MoW, Al, Cr, Al/Cr 등과 같은 도전성 금속이나, 도전성 폴리아닐린(polyaniline), 도전성 폴리 피롤(poly pirrole), 도전성 폴리 티오펜(polythiophjene), 폴리에틸렌 디옥시티오펜(polyethylene dioxythiophene: PEDOT)과 폴리스티렌 술폰산(PSS) 등 다양한 도전성 폴리머가 사용될 수도 있는데, 기판(110)과의 밀착성, 게이트 전극(121) 상부에 형성되는 박막들의 평탄성, 패턴화를 위한 가공성, 및 후속 공정시 사용되는 화학 물질에 대한 내성을 고려하여 적절한 물질이 선택되어야 한다.

캐패시터의 하부전극 즉, 제1 전극(122)은 단일의 게이트 전극(121) 물질로 이루어질 수 있으나, 단일의 게이트 전극(121) 물질 대신에 ITO 막으로 형성할 수도 있으며, 또한 ITO 막과 게이트 전극(121) 물질의 적층 구조로 형성될 수도 있다.

게이트 전극(121) 및 캐패시터의 제1전극(122)이 형성된 후에, 뱅크(130)를 형성한다. 뱅크는 게이트 전극(121)을 소스/드레인 전극(140a,b) 및 유기 반도체층(150)과 절연시키도록 형성되고, 소스/드레인 전극(140a,b) 중 어느 한 전극이 캐패시터의 제1전극(122)과 전기적으로 연결되도록 형성되고, 캐패시터의 제1전극(122)과 캐패시터의 제2전극(142)이 절연되도록 형성된다.

뱅크(130)는 예를 들어 화학 기상 증착이나 스퍼터링 과정에 의한 SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, Ta<sub>2</sub>O<sub>5</sub>, BST, PZT 등과 같은 무기 물질로 구성될 수도 있고, 일반 범용 고분자로서의 PMMA(poly methylmethacrylate), PS(polystyrene), 폐놀계 고분자, 아크릴계 고분자, 폴리이미드(polyimide)와 같은 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계 고분자, p-자일리렌계 고분자, 비닐알콜계 고분자, 파릴렌(parylene), 및 이들의 하나 이상을 포함하는 화합물질 등과 같은 고분자 재료에 의한 유기 물질로 구성될 수도 있다.

상기와 같이 뱅크(130)가 형성된 후에, 뱅크(130) 상부에 소스/드레인 전극(140a,b)을 형성한다. 소스/드레인 전극(130a,b)은 ITO, IZO, ZnO 또는 In2O3 등과 같은 투명 도전성 물질로 이루어진 투명 전극일 수도 있고, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물을 포함하는 반사 전극과, 그 위에 형성되는 투명 전극으로 구성될 수도 있다. 소스/드레인 전극(140a,b) 중 어느 한 전극은 캐패시터의 제1전극(122)과 전기적으로 연결되도록 형성된다.

이후, 소스/드레인 전극(140a,b) 상부에는 유기 반도체층(150)을 형성한다. 유기 반도체층(150)은 고분자로서, 폴리티오펜 및 그 유도체, 폴리파라페닐렌비닐렌 및 그 유도체, 폴리파라페닐렌 및 그 유도체, 폴리플로렌 및 그 유도체, 폴리티오펜비닐렌 및 그 유도체, 폴리티오펜-헥테로고리방향족 공중합체 및 그 유도체를 포함할 수 있고, 저분자로서, 펜타센, 테트라센, 나프탈렌의 올리고아센 및 이들의 유도체, 알파-6-티오펜, 알파-5-티오펜의 올리고티오펜 및 이들의 유도체, 금속을 함유하거나 함유하지 않은 프탈로시아닌 및 이들의 유도체, 파이로멜리틱 디안하이드라이드 또는 파이로멜리틱 디이미드 및 이들의 유도체, 퍼릴렌테트라카르복시산 디안하이드라이드 또는 퍼릴렌테트라카르복실릭 디이미드 및 이들의 유도체를 포함할 수 있다.

그리고, 캐패시터의 제1전극(122)과 접연된 뱅크(130) 상부에 캐패시터의 제2전극(142)을 형성한다.

이후, 소스/드레인 전극(140a,b), 유기 반도체층(150) 및 캐패시터의 제2전극(142) 상부에 폐시베이션 층 및/또는 평탄화 층과 같은 보호층(170)을 형성한다.

보호층(170)의 상부에는 제1전극층(210)이 형성되는데, 제1전극층(210)은 보호층(170)에 형성되는 비어홀(211)을 통하여 소스/드레인 전극(140a,b) 중 어느 한 전극과 전기적으로 소통을 이룬다.

제1전극층(210)은 다양한 구성이 가능한데, 예를 들어, 제1전극층(210)은 ITO, IZO, ZnO 또는 In2O3 등과 같은 투명 도전성 물질로 이루어진 투명 전극일 수도 있고, 전면 발광형인 경우에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물을 포함하는 반사 전극과, 그 위에 형성되는 투명 전극으로 구성될 수도 있으며, 제1전극층(210)은 단일층, 이중층에 한정되지 않고, 다중 층으로 구성될 수도 있는 등 다양한 변형이 가능하다.

제1전극층(210)이 형성된 후, 상부에는 화소 개구부를 정의하기 위한 화소 정의층(220)이 형성된다. 화소 정의층(220)이 형성된 후, 적어도 화소 개구부를 포함한 영역에 유기 전계 발광부(230)가 구비된다. 유기 전계 발광부(230)로는 저분자 또는 고분자 유기막이 사용될 수 있는데, 저분자 유기막을 사용할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료로 구리 프탈로시아닌(CuPc), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘, 트리스-8-하이드록시퀴놀린 알루미늄(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이를 저분자 유기막은 친공증착의 방법으로 형성된다.

고분자 유기막의 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다. 상기와 같은 유기 전계 발광부를 구성하는 유기막들은 반드시 이에 한정되는 것은 아니고, 다양한 실시예들이 적용될 수 있음을 물론이다.

제2전극층(240)도, 제1전극층(210)의 경우에 마찬가지로 전극층의 극성 및 발광 유형에 따라 다양한 구성이 가능하다. 즉, 제2전극층(240)이 캐소드 전극으로 작동하고 발광 유형이 배면 발광형인 경우, 제2전극층(240)은 Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg, 및 이들의 화합물과 같이 일함수가 작은 재료로 하나 이상의 층으로 구성될 수도 있고, 전면 발광형인 경우, Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg, 및 이들의 화합물로 유기 전계 발광부(230)의 일면 상에 일함수를 맞추기 위한 전극을 형성한 후, 그 위에 ITO, IZO, ZnO, In2O3 등의 투명 전극을 형성할 수도 있으며, 제2전극층(240)은 전면 형성될 수도 있으나, 이에 국한되지 않고 다양한 구성을 취할 수도 있다. 한편, 상기 실시예에서는 제1전극층(210)이 애노드 전극으로, 그리고 제2전극층(240)이 캐소드 전극으로 작동하는 경우에 대하여 기술되었으나, 서로 반대의 극성을 구비할 수도 있는 등 다양한 구성이 가능하다.

도 2는 본 발명의 바람직한 실시예에 따른 탑 게이트 구조의 유기 발광 디스플레이 장치를 개략적으로 도시하는 도면이다.

도 2를 참조하면, 상기 유기 발광 디스플레이 장치는 기판(110) 상에 구비되며, 기판(110)은 상기에 개시된 물질들로 형성될 수 있다.

상기 기판(110)의 상부에는 소스/드레인 전극(140a,b) 및 캐패시터의 제1전극(122)을 형성한다. 소스/드레인 전극(140a,b)을 형성하는 물질들 및 캐패시터의 제1전극(122)을 형성하는 물질들은 상기에 개시되어 있으므로 이를 생략한다.

이후, 소스/드레인 전극(140a,b)의 상부 및 캐패시터의 제1전극(122) 상부에 뱅크(130)를 형성한다. 이때 소스/드레인 전극(140a,b)의 대향부분이 노출되도록 형성하고, 캐패시터의 제1전극(122)에 인접하는 소스/드레인 전극(140a,b) 중 어느 한 전극의 일부가 노출되도록 형성하며, 캐패시터의 제1전극(122)을 덮도록 형성한다.

이후, 대향부분이 노출된 소스/드레인 전극(140a,b) 사이에 잉크젯 방법으로 유기 반도체층(150)을 형성한다. 소스/드레인 전극(140a,b) 상부에 뱅크(130)가 형성되어 있어서, 잉크젯 방법으로 유기 반도체층(150)을 형성하더라도, 유기 반도체층(150)을 형성하는 물질이 뱅크(130) 밖으로 넘치지 않는다. 유기 반도체층(150)을 형성하는 물질들은 상기에 개시되어 있으므로 이를 생략한다.

이후, 소스/드레인 전극(140a,b) 및 유기 반도체층(150)과 게이트 전극(121)이 절연되도록 게이트 절연층(160)을 형성한다. 게이트 절연층(160)은, 예를 들어 화학 기상 증착이나 스퍼터링 과정에 의한 SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, Ta<sub>2</sub>O<sub>5</sub>, BST, PZT 등과 같은 무기 절연층으로 구성될 수도 있고, 일반 범용 고분자로서의 PMMA(poly methylmethacrylate), PS (polystyrene), 폐놀계 고분자, 아크릴계 고분자, 폴리이미드(polyimide)와 같은 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계 고분자, p-자일리렌계 고분자, 비닐알콜계 고분자, 파릴렌(parylene), 및 이들의 하나 이상을 포함하는 화합물 등과 같은 고분자 재료에 의한 유기 절연층으로 구성될 수도 있으며, 경우에 따라서는 복수의 층으로 형성될 수도 있는 등 다양한 구성이 가능한데, 절연 특성과 함께 유전율이 우수하고 기판과 열팽창률이 같거나 비슷한 재료로 선택되는 것이 바람직하다.

게이트 절연층(160) 상부에는 게이트 전극(121)이 형성되며, 게이트 전극(121)을 형성하는 물질들은 상기에 개시되어 있으므로 생략한다.

그리고, 뱅크(130)를 통하여 캐패시터의 제1전극(122)과 절연되도록 캐패시터의 제2전극(142)을 형성한다. 캐패시터의 제2전극(142)은 소스/드레인 전극(140a,b) 중 어느 한 전극과 연결되도록 한다. 그리고, 캐패시터의 제2전극(142)은 뱅크(130)를 통하여 게이트 전극(121)과 절연된다.

이후, 게이트 전극(121) 및 캐패시터의 제2전극(142) 상부에 폐시베이션 층 및/또는 평탄화 층과 같은 보호층(170)을 형성한다.

보호층(170)의 상부에는 제1전극층(210)이 형성되는데, 제1전극층(210)은 보호층(170)에 형성되는 비어홀(211)을 통하여 소스/드레인 전극(140a,b) 중 어느 한 전극과 전기적으로 소통을 이룬다. 제1전극층(210)을 형성하는 물질들은 상기에 개시되어 있으므로 생략한다.

제1전극층(210)이 형성된 후, 상부에는 화소 개구부를 정의하기 위한 화소 정의층(220)이 형성된다. 화소 정의층(220)이 형성된 후, 적어도 화소 개구부를 포함한 영역에 유기 전계 발광부(230)가 구비된다. 유기 전계 발광부(230)를 형성하는 물질들은 상기에 개시되어 있으므로 생략한다. 유기 전계 발광부(230) 상부에는 제2전극층(240)이 형성되며, 상기에 상세하게 설명되어 있으므로 생략한다.

상기한 실시 예들은 본 발명을 설명하기 위한 일 예들로서, 본 발명이 이에 한정되지는 않고, 본 발명에 따른 박막 트랜지스터는 유기 전계 발광 디스플레이 장치이외에도 액정 디스플레이 장치에도 적용 가능하며, 평판 디스플레이 장치 이외에도 화상이 구현되지 않는 드라이버 회로에도 장착 가능한 등, 다양한 변형예를 고려할 수도 있다.

### 발명의 효과

상술한 바와 같이 본 발명에 따르면, 유기 박막 트랜지스터와 캐패시터의 전기적인 연결을 위해 별도의 콘택홀을 형성하지 않고 뱅크를 이용함으로써 유기 박막 트랜지스터와 캐패시터 전극의 연결을 용이하게 할 수 있다.

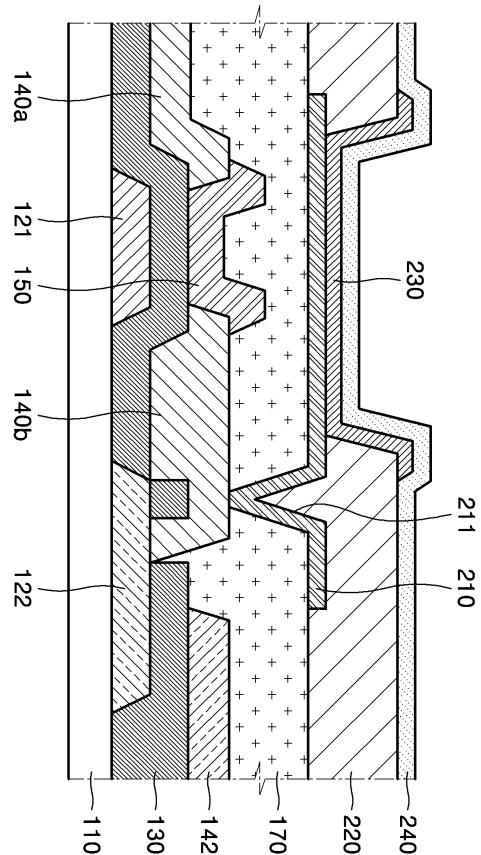
### 도면의 간단한 설명

도 1은 바텀 게이트 구조의 유기 발광 디스플레이 장치를 개략적으로 도시하는 단면도 이다.

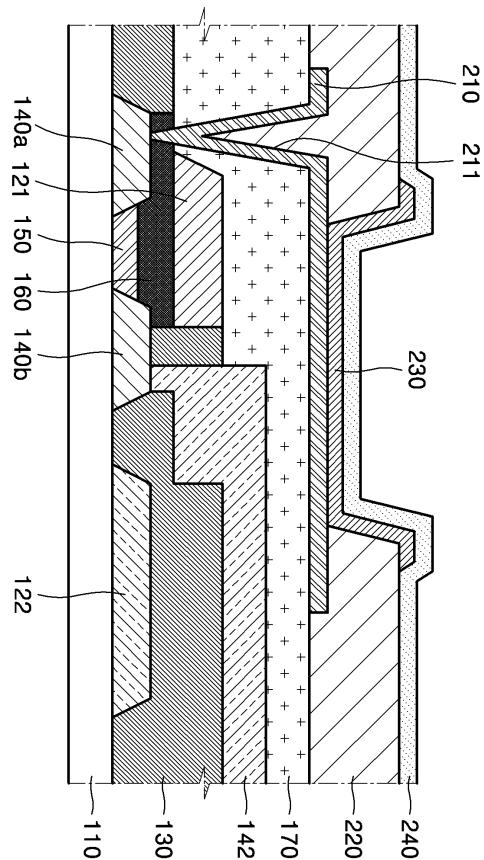
도 2는 본 발명의 바람직한 실시 예에 따른 탑 게이트 구조의 유기 발광 디스플레이 장치를 개략적으로 도시하는 도면이다.

도면

도면1



도면2



专利名称(译)	有机发光显示装置		
公开(公告)号	KR100708736B1	公开(公告)日	2007-04-11
申请号	KR1020050120928	申请日	2005-12-09
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	PARK YONG WOO 박용우 LEE SANG MIN 이상민 SUH MIN CHUL 서민철		
发明人	박용우 이상민 서민철		
IPC分类号	H05B33/22		
CPC分类号	H01L27/3246 H01L27/3248 H01L27/3262 H01L27/3265		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

用途：提供一种有机发光显示装置，通过使用堤岸将有机TFT与电容器电极连接，而不使用单独的接触孔。组成：有机发光显示设备包括源/漏电极（140a，140b），电容器（122）的第一电极，组（130），有机半导体层（150），栅电极（121）和电容器（142）的第二电极。源/漏电极和电容器的第一电极形成在基板上。堤形成在源/漏电极上并暴露出部分源/漏电极。有机半导体层与源/漏电极邻接。栅电极与有机半导体层绝缘。电容器的第二电极与电容器的第一电极绝缘。电容器的第二电极与源/漏电极中的一个相邻。

