



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0046403  
(43) 공개일자 2008년05월27일

(51) Int. Cl.

H05B 33/10 (2006.01)

(21) 출원번호 10-2006-0115819

(22) 출원일자 2006년11월22일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최희동

충남 서산시 음암면 탑곡리 3구 178번지

(74) 대리인

특허법인로얄

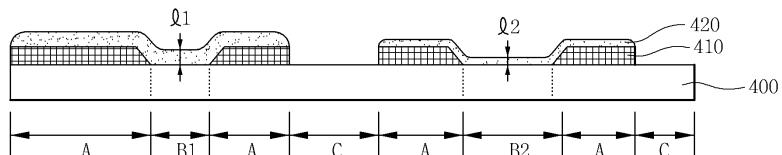
전체 청구항 수 : 총 8 항

(54) 하프톤 마스크 및 이를 이용한 유기전계발광표시장치의 제조방법

### (57) 요 약

본 발명은, 비투과 영역, 반투과 영역 및 전투과 영역을 포함하는 하프톤 마스크에 있어서, 상기 반투과 영역 중 동일한 소자에 대응하는 영역은 상기 반투과 영역의 면적에 따라 서로 다른 투과율을 갖는 하프톤 마스크 및 이를 이용한 유기전계발광표시장치의 제조방법을 제공한다.

대표도 - 도4



## 특허청구의 범위

### 청구항 1

비투과 영역, 반투과 영역 및 전투과 영역을 포함하는 하프톤 마스크에 있어서,

상기 반투과 영역 중 동일한 소자에 대응하는 영역은 상기 반투과 영역의 면적에 따라 서로 다른 투과율을 갖는 하프톤 마스크.

### 청구항 2

제 1 항에 있어서,

상기 동일한 소자에 대응하는 영역 중 면적이 작은 반투과 영역은 면적이 큰 반투과 영역에 비하여 낮은 투과율을 갖는 하프톤 마스크.

### 청구항 3

제 1 항에 있어서,

상기 반투과 영역은 투명기재층, 상기 투명기재층 상에 형성된 하프톤층을 포함하며, 상기 반투과 영역은 상기 하프톤층의 두께에 따라 서로 다른 투과율을 갖는 하프톤 마스크.

### 청구항 4

제 3 항에 있어서,

상기 하프톤층은 위상반전층 및 상기 위상반전층 상에 형성된 차광층을 포함하는 하프톤 마스크.

### 청구항 5

제 4 항에 있어서,

상기 차광층은 크롬 또는 산화 크롬을 포함하는 하프톤 마스크.

### 청구항 6

기판을 제공하는 단계;

상기 기판 상에 면적이 다른 제 1 및 제 2 게이트 전극을 형성하는 단계;

상기 제 1 및 제 2 게이트 전극 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 비정질 실리콘층, 오믹 콘택층 및 소오스/드레인 전극용 금속층을 순차적으로 적층하는 단계;

상기 소오스/드레인 금속층 상에 포토 레지스트를 도포하는 단계;

상기 포토 레지스트가 도포된 기판을, 전투과 영역, 반투과 영역 및 비투과 영역을 포함하고 상기 반투과 영역 중 제 1 및 제 2 게이트 전극에 대응하는 영역은 상기 반투과 영역의 면적에 따라 서로 다른 투과율을 갖는 하프톤 마스크를 이용하여 노광 및 현상하여, 영역별로 두께가 다르며 상기 제 1 및 제 2 게이트 전극에 대응하는 영역의 두께는 서로 동일한 포토 레지스트 패턴을 형성하는 단계; 및

상기 포토 레지스트 패턴을 이용하여 상기 소오스/드레인 금속층, 오믹 콘택층 및 비정질 실리콘층을 식각하여, 제 1 및 제 2 비정질 실리콘층, 제 1 및 제 2 오믹층 및 제 1 및 제 2 소오스/드레인 전극을 형성하는 단계; 를 포함하는 유기전계발광표시장치의 제조방법.

### 청구항 7

제 6 항에 있어서,

상기 제 1 및 제 2 비정질 실리콘층 중 제 1 및 제 2 게이트 전극에 대응하는 영역의 두께는 서로 실질적으로 동일한 유기전계발광표시장치의 제조방법.

## 청구항 8

제 6 항에 있어서,

상기 제 1 및 제 2 소오스/드레인 전극 상에 패시베이션막을 형성하는 단계;

상기 패시베이션막을 관통하여 상기 제 2 드레인 전극과 전기적으로 연결되는 제 1 전극을 형성하는 단계;

상기 제 1 전극 상에 유기발광층을 형성하는 단계; 및

상기 유기발광층 상에 제 2 전극을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

<10>

본 발명은 하프톤 마스크 및 이를 이용한 유기전계발광표시장치의 제조방법에 관한 것이다.

<11>

최근, 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 디스플레이(Liquid Crystal Display: LCD), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP), 전계방출표시장치(Field Emission Display: FED), 유기전계발광표시장치(Organic Light Emitting Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.

<12>

특히, 유기전계발광표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고 자체 발광이다. 또한, 시야각에 문제가 없어서 장치의 크기에 상관없이 동화상 표시 매체로서 장점이 있다. 또한, 저온 제작이 가능하고, 기존의 반도체 공정 기술을 바탕으로 제조 공정이 간단하므로 향후 차세대 평판 표시 장치로 주목받고 있다.

<13>

이와 같은 유기전계발광표시장치를 구동하는 방식에는 수동 매트릭스(passive matrix) 방식과 박막 트랜지스터 (thin film transistor)를 이용한 능동 매트릭스(active matrix) 방식이 있다. 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 박막 트랜지스터를 각 ITO(Indium Tin Oxide) 화소 전극에 연결하고 박막 트랜지스터의 게이트 전극에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동한다.

<14>

도 1은 일반적인 유기전계발광표시장치의 화소 회로를 도시한 회로도이다.

<15>

일반적으로 능동 매트릭스 방식의 유기전계발광표시장치는 두개의 트랜지스터 및 하나의 커패시터를 포함하는 구조로서, 스캔 라인(Sn)으로부터의 선택 신호에 응답하여 데이터 라인(Dm)으로부터의 데이터 신호를 전달하는 스위칭 트랜지스터(T1), 스위칭 트랜지스터(T1)를 통해 수신되는 데이터 신호를 저장하기 위한 커패시터(Cst), 커패시터(Cst)에 저장된 데이터 신호에 따라 구동 전류를 발생하기 위한 구동 트랜지스터(T2), 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드(OLED)를 포함한다.

<16>

상기와 같이, 유기전계발광표시장치의 화소 회로는 적어도 두개의 트랜지스터를 필요로 하며, 구동 방법에 따라 세 개 이상의 트랜지스터를 형성하기도 한다.

<17>

도 2는 일반적인 유기전계발광표시장치의 화소 구조를 도시한 평면도이다.

<18>

도 2를 참조하면, 유기전계발광표시장치는 각각 게이트 전극(210a, 210b), 반도체층(230a, 230b), 소오스/드레인 전극(250a, 250b, 250c, 250d)을 포함하는 두 개의 트랜지스터(T1, T2), 하부 전극(210c) 및 상부 전극(250e)을 가지는 커패시터(Cst) 및 어느 하나의 드레인 전극(250c)에 연결된 제 1 전극(260)을 포함하는 유기발광다이오드를 포함한다. 상기 두 개의 트랜지스터 중 하나는 도 1에 도시한 스위칭 트랜지스터(T1)이며, 다른 하나는 구동 트랜지스터(T2)이다. 이 중 구동 트랜지스터(T2)는 유기발광다이오드에 흐르는 전류의 양을 조절하여야 하기 때문에, 도면에는 편의상 동일한 크기로 도시하였으나, 스위칭 트랜지스터(T1)에 비하여 게이트 전극(210a, 210b)에 해당하는 영역, 즉, 채널 폭/길이(W/L)가 훨씬 클 수 있다.

<19>

도 3은 종래의 하프톤 마스크를 사용하여 포토 레지스트 패턴을 형성한 유기전계발광표시장치의 공정 단면도이

다.

- <20> 상기와 같은 트랜지스터들을 포함하는 유기전계발광표시장치를 형성하기 위하여 다수의 마스크 공정이 수행될 수 있는데, 이때, 제 1 및 제 2 게이트 전극(310a,310b) 및 게이트 절연막(320)이 형성된 기판 상에(300) 비정질 실리콘층(330), 오믹 콘택층(340), 소오스/드레인 금속층(350)을 순차적으로 적층하고 포토 레지스트를 도포한 다음, 이를 하프톤 마스크를 사용하여 노광 및 현상함으로써, 포토 레지스트 패턴(360)을 형성하게 된다.
- <21> 그러나, 상술한 바와 같이, 두 개의 트랜지스터의 크기가 다르기 때문에, 노광시 빛의 간섭 정도가 다르게 되어, 제 1 게이트 전극(310a)에 대응되는 영역 상의 포토 레지스트 패턴의 두께(d1)가 제 2 게이트 전극(310b)에 대응되는 영역 상의 포토 레지스트 패턴의 두께(d2)보다 얇아지게 된다.
- <22> 따라서, 상기와 같은 포토 레지스트 패턴(360)을 이용하여 비정질 실리콘층(330)을 식각하게 되면 양 트랜지스터의 비정질 실리콘층의 채널 영역의 두께가 달라지게 되어, 트랜지스터의 특성 또한 달라지게 되는 문제가 있다.

### 발명이 이루고자 하는 기술적 과제

- <23> 따라서, 본 발명은 크기가 다른 박막 트랜지스터들을 포함하는 유기전계발광표시장치 제조시, 박막 트랜지스터 특성의 균일도를 확보할 수 있는 하프톤 마스크 및 그 제조방법을 제공하는데 그 목적이 있다.

### 발명의 구성 및 작용

- <24> 상기와 같은 목적을 달성하기 위하여, 본 발명은, 비투과 영역, 반투과 영역 및 전투과 영역을 포함하는 하프톤 마스크에 있어서, 상기 반투과 영역 중 동일한 소자에 대응하는 영역은 상기 반투과 영역의 면적에 따라 서로 다른 투과율을 갖는 하프톤 마스크를 제공한다.
- <25> 상기 동일한 소자에 대응하는 영역 중 면적이 작은 반투과 영역은 면적이 큰 반투과 영역에 비하여 낮은 투과율을 갖을 수 있다.
- <26> 상기 반투과 영역은 투명기재층, 상기 투명기재층 상에 형성된 하프톤층을 포함하며, 상기 반투과 영역은 상기 하프톤층의 두께에 따라 서로 다른 투과율을 갖을 수 있다.
- <27> 상기 하프톤층은 위상반전층 및 상기 위상반전층 상에 형성된 차광층을 포함할 수 있다.
- <28> 또한, 본 발명은, 기판을 제공하는 단계, 상기 기판 상에 면적이 다른 제 1 및 제 2 게이트 전극을 형성하는 단계, 상기 제 1 및 제 2 게이트 전극 상에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 상에 비정질 실리콘층, 오믹 콘택층 및 소오스/드레인 전극용 금속층을 순차적으로 적층하는 단계, 상기 소오스/드레인 금속층 상에 포토 레지스트를 도포하는 단계, 상기 포토 레지스트가 도포된 기판을, 전투과 영역, 반투과 영역 및 비투과 영역을 포함하고 상기 반투과 영역 중 제 1 및 제 2 게이트 전극에 대응하는 영역은 상기 반투과 영역의 면적에 따라 서로 다른 투과율을 갖는 하프톤 마스크를 이용하여 노광 및 현상하여, 영역별로 두께가 다르며 상기 제 1 및 제 2 게이트 전극에 대응하는 영역의 두께는 서로 동일한 포토 레지스트 패턴을 형성하는 단계 및 상기 포토 레지스트 패턴을 이용하여 상기 소오스/드레인 금속층, 오믹 콘택층 및 비정질 실리콘층을 식각하여, 제 1 및 제 2 비정질 실리콘층, 제 1 및 제 2 오믹층 및 제 1 및 제 2 소오스/드레인 전극을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.
- <29> 상기 제 1 및 제 2 비정질 실리콘층 중 제 1 및 제 2 게이트 전극에 대응하는 영역의 두께는 서로 실질적으로 동일할 수 있다.
- <30> 이하, 첨부한 도면을 참조하여 본 발명의 실시예들을 상세하게 설명하도록 한다.
- <31> 도 4는 본 발명의 일 실시예에 따른 하프톤 마스크를 도시한 단면도이다.
- <32> 도 4를 참조하면, 본 발명의 일 실시예에 따른 하프톤 마스크는 비투과 영역(A), 반투과 영역(B1,B2) 및 전투과 영역(C)을 포함한다. 즉, 하프톤 마스크는 투명 기재층(400) 상에 패터닝된 제 1 차광층(410)과 위상반전층 및 제 2 차광층을 포함하는 하프톤층(420)을 구비함으로써, 각 영역의 투과율을 변화시킨다.
- <33> 또한 본 발명의 일 실시예에 따른 하프톤 마스크는 동일한 소자에 대응되는 반투과 영역(B1,B2)의 경우, 반투과 영역의 면적에 따라 투과율이 다를 수 있다. 예를 들면, 각각의 트랜지스터의 반도체층의 채널 영역에 대응하는 다수개의 반투과 영역들은 그 크기에 따라 투과율이 다를 수 있으며, 반투과 영역의 면적이 작을 경우, 투과율

이 작을 수 있다.

- <34> 동일한 소자 영역에 대응하는 복수개의 반투과 영역은 빛의 투과 정도가 동일하여, 하프톤 마스크의 반투과 영역에 의해 형성되는 영역의 포토 레지스트 패턴의 두께는 동일하여야 한다. 그러나, 반투과 영역의 면적이 달라지게 되는 경우, 빛의 간섭 정도가 달라져서 투과율이 변화하므로, 면적이 작은 반투과 영역에 의해 노광된 포토 레지스트 패턴의 두께는 면적이 큰 반투과 영역에 의해 노광된 포토 레지스트 패턴의 두께보다 얇아지게 된다. 따라서, 크기는 다르지만 동일한 소자인 경우, 상기 포토 레지스트 패턴을 이용한 식각 공정을 수행하게 되면, 두께가 달라지게 되며 이는 두 소자의 특성을 다르게 하는 결과를 가져온다.
- <35> 따라서, 본 발명의 일 실시예에 따른 하프톤 마스크는 동일한 소자 영역에 대응하는 복수개의 반투과 영역은 반투과 영역의 면적에 따라 다른 투과율을 가질 수 있으며, 특히 면적이 작은 반투과 영역(B1)은 면적이 큰 반투과 영역(B2)에 비하여 투과율이 높을 수 있다.
- <36> 상기 하프톤 마스크의 반투과 영역(B)은 투명 기재층(400) 및 하프톤층(420)을 포함할 수 있다. 상기 하프톤층(420)은 도시하지는 않았으나, 위상반전층 및 제 2 차광층을 포함할 수 있으며, 상기 반투과 영역(B)의 투과율은 하프톤층(420)의 두께, 특히 제 2 차광층의 두께에 의하여 조절될 수 있다.
- <37> 따라서, 면적이 작은 반투과 영역(B1)의 하프톤층(420)의 두께( $\ell 1$ )는 면적이 큰 반투과 영역(B2)의 하프톤층(420)의 두께( $\ell 2$ )보다 클 수 있다.
- <38> 상기 제 1 차광층(410) 및 제 2 차광층은 크롬 또는 산화크롬을 포함할 수 있으며, 그 외에도, 빛을 차단할 수 있으며, 빛과 반응성이 약한 물질이면 모두 이용할 수 있다.
- <39> 이하에서는 본 발명의 일 실시예에 따른 하프톤 마스크를 이용하여 유기전계발광표시장치의 제조방법을 설명하기로 한다.
- <40> 도 5a 내지 도 5d는 본 발명의 일 실시예에 따른 하프톤 마스크를 이용하여 유기전계발광표시장치의 제조방법을 설명하기 위한 공정별 단면도들이다.
- <41> 도 5a를 참조하면, 기판(500) 상에 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo) 등의 금속을 이용하여 금속층을 적층한 다음, 이를 패터닝하여 제 1 및 제 2 게이트 전극(510a, 510b)를 형성한다.
- <42> 여기서, 제 1 게이트 전극(510a)은 스위칭 트랜지스터를 형성하기 위한 것이며, 제 2 게이트 전극(510b)는 구동 트랜지스터를 형성하기 위한 것으로서, 그 크기가 다를 수 있다.
- <43> 도 5b를 참조하면, 제 1 및 제 2 게이트 전극(510a, 510b) 상에 산화 실리콘(SiO<sub>x</sub>) 또는 질화 실리콘(SiNx)을 이용하여 게이트 절연막(320)을 형성한다. 그런 다음, 게이트 절연막(320) 상에 비정질 실리콘층(530), 오믹 콘택층(540) 및 소오스/드레인 금속층(550)을 적층한다. 여기서, 오믹 콘택층(540)은 n<sup>+</sup> 이온이 도핑된 비정질 실리콘층일 수 있으며, 소오스/드레인 금속층(550)은 몰리브덴(Mo), 티타늄, 탄탈륨, 몰리브덴 합금(Mo alloy) 등을 포함할 수 있다.
- <44> 도 5c를 참조하면, 소오스/드레인 금속층(550) 상에 포토 레지스트(560)를 도포한 다음, 마스크를 열라인시키고, 노광을 수행한다. 이때, 상기 마스크는 투명기재층(600) 상에 제 1 차광층(610), 위상반전층과 제 2 차광층을 포함하는 하프톤층(620)을 구비하여 비투과 영역(A), 반투과 영역(B1,B2) 및 전투과 영역(C)을 포함하는 하프톤 마스크일 수 있다. 그리고, 반투과 영역(B1,B2) 중 동일한 소자 영역, 즉 여기서는 제 1 및 제 2 게이트 전극(510a, 510b)에 대응하는 반투과 영역(B1,B2)은 그 면적에 따라 서로 다른 투과율을 갖을 수 있다. 여기서, 제 1 게이트 전극(510a)에 대응되는 반투과 영역(B1)은 제 2 게이트 전극(510b)에 대응되는 반투과 영역(B2)보다 면적이 작으므로, 투과율이 높을 수 있다. 즉, 하프톤층(620)의 두께가 두꺼울 수 있다.
- <45> 도 5d를 참조하면, 상기 하프톤 마스크에 의해 노광된 포토 레지스트를 현상하여 영역별로 두께가 다른 포토 레지스트 패턴(560a)을 형성한다. 여기서, 제 1 및 제 2 게이트 전극(510a, 510b)에 대응하는 영역의 포토 레지스트 패턴의 두께(d1, d2)는 같을 수 있다.
- <46> 그런 다음, 상기 포토 레지스트 패턴(560a)를 이용하여 습식 식각을 수행하여, 소오스/드레인 금속층(550)을 패터닝한 다음, 건식 식각을 수행하여 오믹 콘택층(540)과 비정질 실리콘층(530)을 패터닝한다. 이어서, 애싱(Ashing) 공정으로 제 1 및 제 2 게이트 전극(510a, 510b)에 대응하는 영역 상의 하프톤 포토 레지스트 패턴을 제거한 다음, 건식 식각을 수행하여 제 1 및 제 2 게이트 전극(510a, 510b)에 대응하는 영역 상의 소오스/드레인 금속층(550) 및 오믹 콘택층(540)을 식각한다. 그리고, 스트립 공정으로 소스/드레인 금속층(550) 상에 남아 있

는 포토 레지스트 패턴을 제거하면, 도 5d에 도시한 바와 같이, 각각 제 1 및 제 2 게이트 전극(510a, 510b), 게이트 절연막(520), 제 1 및 제 2 비정질 실리콘층(530a, 530b), 제 1 및 제 2 오믹 콘택층(540a, 540b, 540c, 540d) 및 제 1 및 제 2 소오스/드레인 전극(550a, 550b, 550c, 550d)를 포함하며, 서로 크기가 다른 두 개의 트랜지스터를 형성할 수 있다.

<47> 여기서, 상기 두 개의 트랜지스터는 본 발명의 일 실시예에 따른 하프톤 마스크를 사용하여 형성하였기 때문에, 각각, 게이트 전극과 대응하는 영역, 즉, 채널 영역의 두께가 동일한 비정질 실리콘층을 포함할 수 있다. 따라서, 두 개의 트랜지스터의 특성의 균일도가 확보될 수 있는 장점이 있다.

<48> 이어서, 도시하지는 않았지만, 상기 제 1 및 제 2 소오스/드레인 전극(550a, 550b, 550c, 550d)을 포함한 기판 상에 패시베이션막을 형성하고, 패시베이션막을 관통하여 드레인 전극(550d)과 연결되는 제 1 전극을 형성할 수 있으며, 제 1 전극 상에 유기발광층 및 제 2 전극을 형성함으로써, 유기전계발광표시장치를 형성할 수 있다.

<49> 본 발명을 특정의 실시예에 관련하여 도시하고 설명하였지만, 본 발명이 그에 한정되는 것이 아니고, 이하의 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변화될 수 있다는 것을 당 업계에서 통상의 지식을 가진 자는 용이하게 알 수 있을 것이다.

### 발명의 효과

<50> 본 발명은 서로 다른 크기를 갖는 트랜지스터들을 포함하는 유기전계발광표시장치의 제조시, 트랜지스터 특성의 균일도를 확보할 수 있는 효과가 있다.

### 도면의 간단한 설명

<1> 도 1은 유기전계발광표시장치의 화소 회로를 도시한 회로도이다.

<2> 도 2는 유기전계발광표시장치의 화소 구조를 도시한 평면도이다.

<3> 도 3은 종래의 하프톤 마스크를 사용하여 포토 레지스트 패턴을 형성한 유기전계발광표시장치의 공정단면도이다.

<4> 도 4는 본 발명의 일 실시예에 따른 하프톤 마스크를 도시한 단면도이다.

<5> 도 5a 내지 도 5d는 본 발명의 일 실시예에 따른 하프톤 마스크를 사용하여 유기전계발광표시장치를 제조하는 방법을 설명하기 위한 공정별 단면도들이다.

<6> \* 도면의 주요 부분에 대한 부호의 설명

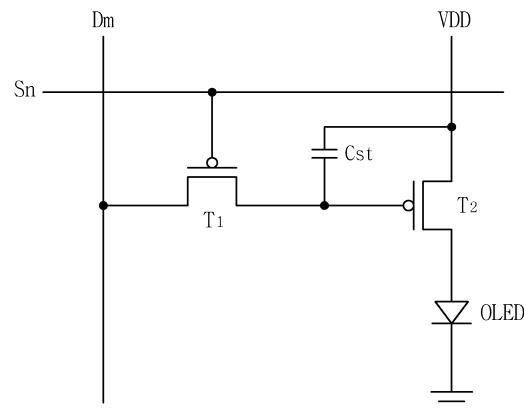
<7> A: 비투과 영역                    B: 반투과 영역

<8> C: 전투과 영역                    400: 투명 기재층

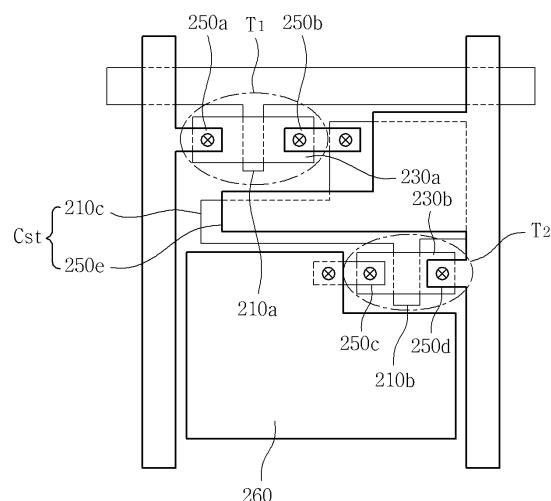
<9> 410: 차광층                            420: 하프톤층

## 도면

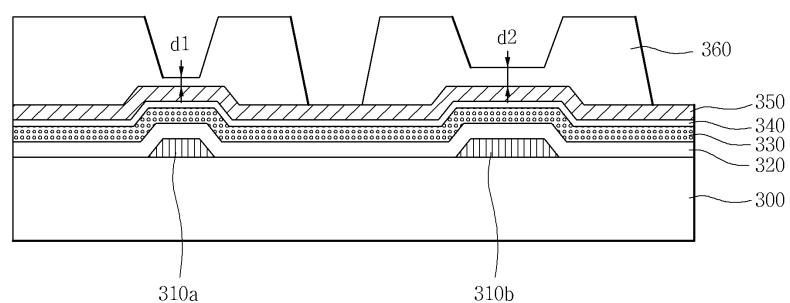
## 도면1



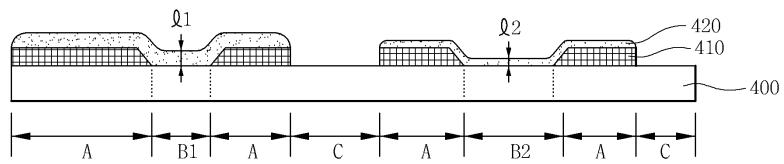
## 도면2



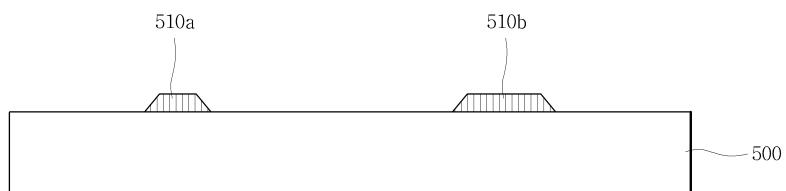
## 도면3



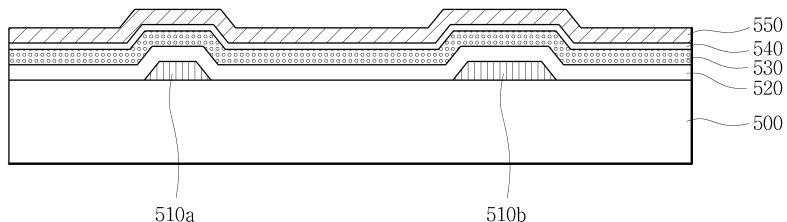
도면4



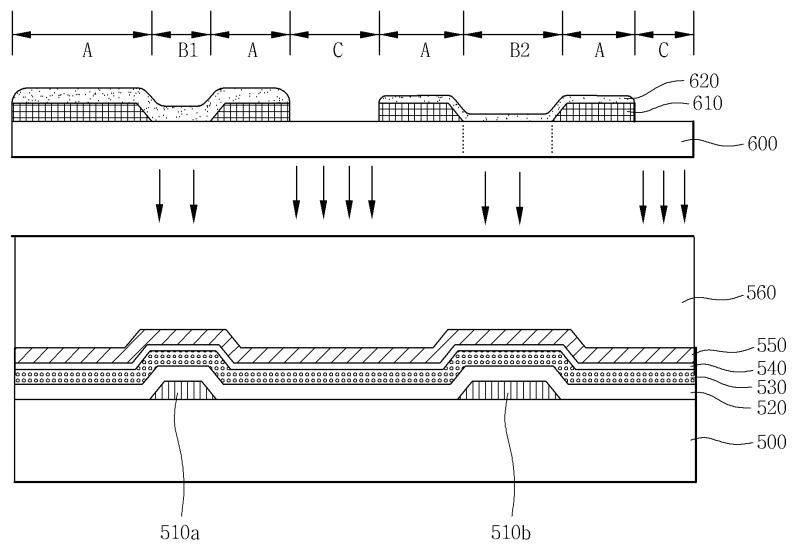
도면5a



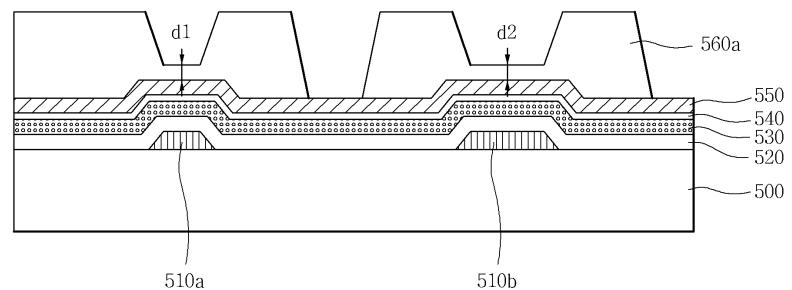
도면5b



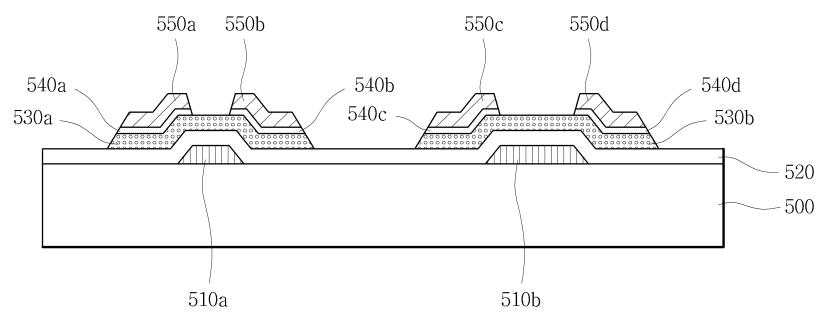
도면5c



도면5d



도면5e



专利名称(译)	半色调掩模和使用其的有机电致发光显示器的制造方法		
公开(公告)号	<a href="#">KR1020080046403A</a>	公开(公告)日	2008-05-27
申请号	KR1020060115819	申请日	2006-11-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HEE DONG		
发明人	CHOI, HEE DONG		
IPC分类号	H05B33/10		
CPC分类号	H01L27/1288 H01L51/0011 H01L51/56 H01L2251/558		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

本发明涉及一种半色调掩模，包括非透射区域，半透射区域和透射区域，其中对应于透反区域中的元件的区域是具有取决于透反区域的面积的不同透射率的半色调区域，掩模和使用其制造有机电致发光显示器的方法。

