

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0079519
(43) 공개일자 2006년07월06일

(21) 출원번호 10-2004-0117735

(22) 출원일자 2004년12월31일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416
재단법인서울대학교산학협력재단
서울특별시 관악구 봉천동 산 4-2

(72) 발명자 유봉현
경기도 용인시 수지읍 풍덕천리 1167번지 진산마을 삼성5차아파트 524
동 402호
한민구
서울 강남구 압구정1동 현대아파트 85동 201호

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 표시 장치 및 그 구동 방법

요약

본 발명은 표시 장치 및 그 구동 방법에 관한 것으로, 이 표시 장치는, 발광 소자, 그리고 구동 전압과 발광 소자 사이에 연결되어 발광 소자에 구동 전류를 공급하는 제1 및 제2 구동 트랜지스터를 포함한다. 이때, 제1 및 제2 구동 트랜지스터의 제어 단자에 동일한 제어 전압 또는 서로 다른 극성의 제어 전압이 인가되며, 제1 구동 트랜지스터의 제어 단자 전극은 반도체 하부에 배치되어 있으며, 제2 구동 트랜지스터의 제어 단자 전극은 반도체 상부에 배치되어 있다. 본 발명에 의하면, 2개의 구동 트랜지스터를 형성하면서도 이들이 화소에서 차지하는 면적을 줄일 수 있으며, 또한 서로 다른 극성의 제어 전압을 각 구동 트랜지스터에 인가함으로써 구동 트랜지스터의 열화를 방지할 수 있다.

대표도

도 1

색인어

표시 장치, 유기 발광 소자, 박막 트랜지스터, 축전기, 열화

명세서

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 유기 발광부에 대한 등가 회로도이다.

도 2는 본 발명의 한 실시예에 따른 유기 발광부의 단면도이다.

도 3은 본 발명의 한 실시예에 따른 유기 발광 소자의 개략도이다.

도 4는 본 발명의 다른 실시예에 따른 유기 발광부의 단면도이다.

도 5는 본 발명의 실시예에 따른 유기 발광부의 구동 트랜지스터의 전류 흐름을 도시한 개략도이다.

도 6은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 블록도이다.

도 7은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.

도 8은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 블록도이다.

도 9는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.

도 10은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 구동부에 입력되는 전압을 도시한 파형도이다.

도 11은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 블록도이다.

도 12는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 장치 및 그 구동 방법에 관한 것이다.

최근 퍼스널 컴퓨터나 텔레비전 등의 경량화 및 박형화에 따라 표시 장치도 경량화 및 박형화가 요구되고 있으며, 이러한 요구에 따라 음극선관(cathode ray tube, CRT)이 평판 표시 장치로 대체되고 있다.

이러한 평판 표시 장치에는 액정 표시 장치(liquid crystal display, LCD), 전계 방출 표시 장치(field emission display, FED), 유기 발광 표시 장치(organic light emitting display), 플라스마 표시 장치(plasma display panel, PDP) 등이 있다.

일반적으로 능동형 평판 표시 장치에서는 복수의 화소가 행렬 형태로 배열되며, 주어진 휘도 정보에 따라 각 화소의 광 강도를 제어함으로써 화상을 표시한다. 이 중 유기 발광 표시 장치는 형광성 유기 물질을 전기적으로 여기 발광시켜 화상을 표시하는 표시 장치로서, 자기 발광형이고 소비 전력이 작으며, 시야각이 넓고 화소의 응답 속도가 빠르므로 고품질의 동영상 화상을 표시하기 용이하다.

유기 발광 표시 장치는 유기 발광 소자(organic light emitting diode, OLED)와 이를 구동하는 박막 트랜지스터(thin film transistor, TFT)를 구비한다. 이 박막 트랜지스터는 활성층(active layer)의 종류에 따라 다결정 규소(poly silicon) 박막 트랜지스터와 비정질 규소(amorphous silicon) 박막 트랜지스터 등으로 구분된다. 다결정 규소 박막 트랜지스터를 채용한 유기 발광 표시 장치는 여러 가지 장점이 있어서 일반적으로 널리 사용되고 있으나 박막 트랜지스터의 제조 공정이 복잡하고 이에 따라 비용도 증가한다. 또한 이러한 유기 발광 표시 장치로는 대화면을 얻기가 어렵다.

한편 비정질 규소 박막 트랜지스터를 채용한 유기 발광 표시 장치는 대화면을 얻기 용이하고, 다결정 규소 박막 트랜지스터를 채용한 유기 발광 표시 장치보다 제조 공정의 수효도 상대적으로 적다. 그러나 비정질 규소 박막 트랜지스터가 유기 발광 소자에 지속적으로 전류를 공급해 줌에 따라 비정질 규소 박막 트랜지스터 자체의 문턱 전압(V_{th})이 천이되어 열화될 수 있다. 이것은 동일한 데이터 전압이 인가되더라도 불균일한 전류가 유기 발광 소자에 흐르게 하는데, 결국 이로 인하여 유기 발광 표시 장치의 화질 열화가 발생한다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명이 이루고자 하는 기술적 과제는 비정질 규소 박막 트랜지스터를 구비하면서도 문턱 전압 열화를 방지할 수 있는 표시 장치 및 그 구동 방법을 제공하는 것이다.

발명의 구성 및 작용

이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 표시 장치는, 발광 소자, 그리고 구동 전압과 상기 발광 소자 사이에 연결되어 상기 발광 소자에 구동 전류를 공급하는 제1 및 제2 구동 트랜지스터를 포함하고, 상기 제1 및 제2 구동 트랜지스터의 제어 단자에 동일한 제어 전압 또는 서로 다른 극성의 제어 전압이 인가되며, 상기 제1 구동 트랜지스터의 제어 단자 전극은 반도체 하부에 배치되어 있으며, 상기 제2 구동 트랜지스터의 제어 단자 전극은 상기 반도체 상부에 배치되어 있다.

상기 제1 및 제2 구동 트랜지스터의 제어 단자에 연결되어 있는 축전기, 그리고 주사 신호에 따라 데이터 전압을 상기 축전기에 전달하는 스위칭 트랜지스터를 더 포함하고, 상기 제1 및 제2 구동 트랜지스터의 제어 단자는 서로 연결될 수 있다.

상기 제1 및 제2 구동 트랜지스터의 제어 단자에 각각 인가되는 제1 및 제2 제어 전압은 프레임마다 극성이 바뀔 수 있다.

상기 제1 구동 트랜지스터의 제어 단자에 연결되어 있으며, 제1 제어 전압을 충전하여 상기 제1 구동 트랜지스터의 제어 단자에 인가하는 제1 축전기, 그리고 상기 제2 구동 트랜지스터의 제어 단자에 연결되어 있으며, 제2 제어 전압을 충전하여 상기 제2 구동 트랜지스터의 제어 단자에 인가하는 제2 축전기를 더 포함할 수 있다.

주사 신호에 따라 상기 제1 축전기에 제1 데이터 전압을 전달하는 제1 스위칭 트랜지스터, 그리고 상기 주사 신호에 따라 상기 제2 축전기에 제2 데이터 전압을 전달하는 제2 스위칭 트랜지스터를 더 포함할 수 있다.

상기 제1 및 제2 데이터 전압은 서로 다른 극성을 가질 수 있다.

상기 제1 및 제2 데이터 전압은 프레임마다 극성이 바뀔 수 있다.

제1 주사 신호에 따라 상기 제1 축전기에 제1 데이터 전압을 전달하는 제1 스위칭 트랜지스터, 상기 제1 주사 신호에 따라 상기 제2 축전기에 제2 데이터 전압을 전달하는 제2 스위칭 트랜지스터, 제2 주사 신호에 따라 상기 제1 축전기에 상기 제2 데이터 전압을 전달하는 제3 스위칭 트랜지스터, 그리고 상기 제2 주사 신호에 따라 상기 제2 축전기에 상기 제1 데이터 전압을 전달하는 제4 스위칭 트랜지스터를 더 포함할 수 있다.

상기 제1 및 제2 데이터 전압은 서로 다른 극성을 가질 수 있다.

상기 제1 및 제2 주사 신호는 서로 다른 프레임에서 활성화될 수 있다.

상기 제1 및 제2 구동 트랜지스터는 비정질 규소 박막 트랜지스터일 수 있다.

상기 제1 및 제2 구동 트랜지스터는 nMOS 박막 트랜지스터일 수 있다.

상기 발광 소자는 유기 발광층을 포함할 수 있다.

본 발명의 다른 실시예에 따른 표시 장치는, 기판, 상기 기판 위에 형성되어 있는 제1 제어 전극, 상기 제1 제어 전극 위에 형성되어 있는 절연막, 상기 절연막 위에 형성되어 있는 반도체, 상기 반도체 위에 형성되어 있는 입력 전극 및 출력 전극, 상기 입력 전극 및 상기 출력 전극 위에 형성되어 있는 보호막, 그리고 상기 보호막 위에 형성되어 있는 제2 제어 전극을 포함하며, 상기 제1 및 제2 제어 전극에 서로 다른 극성의 제1 및 제2 제어 전압이 각각 인가된다.

상기 제1 및 제2 제어 전압은 프레임마다 극성이 바뀔 수 있다.

상기 반도체와 상기 보호막 사이에 형성되어 있는 에치 스톱퍼를 더 포함할 수 있다.

본 발명의 다른 실시예에 따른, 발광 소자, 상기 발광 소자에 연결되어 있는 제1 및 제2 구동 트랜지스터 및 상기 제1 및 제2 구동 트랜지스터에 각각 연결되어 있는 제1 및 제2 축전기를 포함하는 표시 장치의 구동 방법은, 제1 프레임에서 상기 제1 구동 트랜지스터의 제어 단자에 정극성의 제어 전압을 인가하는 단계, 상기 제1 프레임에서 상기 제2 구동 트랜지스터의 제어 단자에 부극성의 제어 전압을 인가하는 단계, 제2 프레임에서 상기 제1 구동 트랜지스터의 제어 단자에 부극성의 제어 전압을 인가하는 단계, 그리고 상기 제2 프레임에서 상기 제2 구동 트랜지스터의 제어 단자에 정극성의 제어 전압을 인가하는 단계를 포함한다.

상기 제1 프레임에서 상기 제1 축전기에 정극성의 데이터 전압을 인가하는 단계, 상기 제1 프레임에서 상기 제2 축전기에 부극성의 데이터 전압을 인가하는 단계, 상기 제2 프레임에서 상기 제1 축전기에 부극성의 데이터 전압을 인가하는 단계, 그리고 상기 제2 프레임에서 상기 제2 축전기에 정극성의 데이터 전압을 인가하는 단계를 더 포함할 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 다른 부분과 "직접" 연결되어 있는 경우뿐 아니라 또 다른 부분을 "통하여" 연결되어 있는 경우도 포함한다.

이제 본 발명의 실시예에 따른 표시 장치 및 그 구동 방법에 대하여 첨부한 도면을 참고로 하여 상세하게 설명한다.

먼저, 도 1 내지 도 3을 참고로 하여 본 발명의 한 실시예에 따른 유기 발광부에 대하여 설명한다.

도 1은 본 발명의 한 실시예에 따른 유기 발광부에 대한 등가 회로도이고, 도 2는 본 발명의 한 실시예에 따른 유기 발광부의 단면도이며, 도 3은 본 발명의 한 실시예에 따른 유기 발광 소자의 개략도이다.

도 1에 도시한 바와 같이, 본 실시예에 따른 유기 발광부는 제1 및 제2 구동 트랜지스터(Qd1, Qd2)와 유기 발광 소자(OLED)를 포함한다.

제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 삼단자 소자로서, 그 입력 단자는 서로 연결되어 구동 전압(Vdd)을 인가받으며, 그 출력 단자도 서로 연결되어 있으며 유기 발광 소자(OLED)에 연결되어 있다. 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 제어 단자는 각각 제어 전압(Vg1, Vg2)을 인가받는다.

유기 발광 소자(OLED)의 애노드(anode)와 캐소드(cathode)는 각각 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 출력 단자와 공통 전압(Vss)에 연결되어 있다. 유기 발광 소자(OLED)는 애노드와 캐소드 사이에 유기 발광 소자의 문턱 전압 이상의 전압이 인가되면 발광하며 제1 및 제2 구동 트랜지스터(Qd1, Qd2)가 공급하는 전류(I_{OLED})의 크기에 따라 세기를 달리하여 발광한다. 이에 따라 유기 발광 소자(OLED)는 화상을 표시한다. 한편, 이 전류(I_{OLED})의 크기는 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 제어 단자와 출력 단자 사이의 전압의 크기에 의존한다.

제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 비정질 규소 또는 다결정 규소로 이루어진 n채널 금속 산화막 반도체(nMOS) 트랜지스터로 이루어진다. 그러나 이들 트랜지스터(Qd1, Qd2)는 pMOS 트랜지스터로도 이루어질 수 있으며, 이 경우 pMOS 트랜지스터와 nMOS 트랜지스터는 서로 상보형(complementary)이므로 pMOS 트랜지스터의 동작과 전압 및 전류는 nMOS 트랜지스터의 그것과 반대가 된다.

그러면, 이러한 유기 발광 소자(OLED)와 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 구조에 대하여 설명한다.

도 2에 도시한 바와 같이, 절연 기판(110) 위에 알루미늄과 알루미늄 합금 등 알루미늄 계열의 금속, 은과 은 합금 등 은 계열의 금속, 구리와 구리 합금 등 구리 계열의 금속, 몰리브덴과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬, 티타늄, 탄탈륨 따위로 이루어진 제1 제어 단자 전극(control electrode)(124)이 형성되어 있다. 제1 제어 단자 전극(124)은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 20-80°이다.

제1 제어 단자 전극(124) 위에는 질화규소(SiNx) 따위로 이루어진 절연막(insulating layer)(140)이 형성되어 있다.

절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polycrystalline silicon) 등으로 이루어진 반도체(154)가 형성되어 있다.

반도체(154)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다.

반도체(154)와 저항성 접촉 부재(163, 165)의 측면은 경사져 있으며 경사각은 30-80°이다.

저항성 접촉 부재(163, 165) 및 절연막(140) 위에는 크롬 또는 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어진 입력 단자 전극(input electrode)(173)과 출력 단자 전극(output electrode)(175)이 형성되어 있다.

입력 단자 전극(173)과 출력 단자 전극(175)은 서로 분리되어 있으며 제1 제어 단자 전극(124)을 기준으로 양쪽에 위치한다. 제1 제어 단자 전극(124), 입력 단자 전극(173) 및 출력 단자 전극(175)은 반도체(154)와 함께 제1 구동 트랜지스터(Qd1)를 이루며, 그 채널(channel)은 입력 단자 전극(173)과 출력 단자 전극(175) 사이의 반도체(154)에 형성된다.

입력 단자 전극(173) 및 출력 단자 전극(175)도 반도체(154) 등과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

입력 단자 전극(173) 및 출력 단자 전극(175)과 노출된 반도체(154) 부분의 위에는 유기 물질, 플라스마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 또는 질화규소(SiNx) 등으로 이루어진 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)을 이루는 물질은 평탄화 특성 또는 감광성(photosensitivity)을 가질 수 있다.

보호막(180)에는 출력 단자 전극(175)을 드러내는 접촉 구멍(contact hole)(185)이 형성되어 있다.

보호막(180) 위에는 접촉 구멍(185)을 통하여 출력 단자 전극(175)과 물리적·전기적으로 연결되어 있는 화소 전극(190)이 형성되어 있다. 화소 전극(190)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질이나 알루미늄 또는 은 합금의 반사성이 우수한 물질로 형성할 수 있다.

또한 보호막(180) 위에는 화소 전극(190)과 동일한 물질로 이루어진 제2 제어 단자 전극(126)이 형성되어 있다. 제2 제어 단자 전극(126)도 기판(110) 면에 대하여 경사져 있으며 그 경사각은 20-80°이다.

제2 제어 단자 전극(126)은 입력 단자 전극(173) 및 출력 단자 전극(175) 위에 위치한다. 제2 제어 단자 전극(126), 입력 단자 전극(173) 및 출력 단자 전극(175)은 반도체(154)와 함께 제2 구동 트랜지스터(Qd2)를 이루며, 그 채널은 입력 단자 전극(173)과 출력 단자 전극(175) 사이의 반도체(154)에 형성된다.

보호막(180) 및 제2 제어 단자 전극(126) 상부에는 유기 절연 물질 또는 무기 절연 물질로 이루어져 있으며, 유기 발광 셀을 분리시키기 위한 격벽(803)이 형성되어 있다. 격벽(803)은 화소 전극(190) 가장자리 주변을 둘러싸서 유기 발광층(70)이 채워질 영역을 한정하고 있다.

격벽(803)에 둘러싸인 화소 전극(190) 위의 영역에는 유기 발광층(70)이 형성되어 있다.

유기 발광층(70)은, 도 3에 도시한 바와 같이, 발광층(emitting layer, EML) 외에 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함할 수 있다.

격벽(803) 위에는 격벽(803)과 동일한 모양의 패턴으로 이루어져 있으며, 금속과 같이 낮은 비저항을 가지는 도전 물질로 이루어진 보조 전극(272)이 형성되어 있다. 보조 전극(272)은 이후에 형성되는 공통 전극(270)과 접촉하며, 공통 전극(270)에 전달되는 신호가 왜곡되는 것을 방지하는 기능을 한다.

격벽(803), 유기 발광층(70) 및 보조 전극(272) 위에는 공통 전압(Vss)이 인가되는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO 또는 IZO 등의 투명한 도전 물질로 이루어져 있다. 만약 화소 전극(190)이 투명한 경우에는 공통 전극(270)은 칼슘(Ca), 바륨(Ba), 알루미늄(Al) 등을 포함하는 금속으로 이루어질 수 있다.

불투명한 화소 전극(190)과 투명한 공통 전극(270)은 표시판의 상부 방향으로 화상을 표시하는 전면 발광(top emission) 방식의 유기 발광 표시 장치에 적용하며, 투명한 화소 전극(190)과 불투명한 공통 전극(270)은 표시판의 아래 방향으로 화상을 표시하는 배면 발광(bottom emission) 방식의 유기 발광 표시 장치에 적용한다.

화소 전극(190), 유기 발광층(70) 및 공통 전극(270)은 도 1에 도시한 유기 발광 소자(OLED)를 이루며, 화소 전극(190)은 애노드, 공통 전극(270)은 캐소드 또는 화소 전극(190)은 캐소드, 공통 전극(270)은 애노드가 된다. 유기 발광 소자(OLED)는 발광층(EML)을 형성하는 유기 물질에 따라 삼원색, 예를 들면 적색, 녹색, 청색 중 하나를 고유하게 표시하여 이들 삼원색의 공간적 합으로 원하는 색상을 표시한다.

이와 같이 본 실시예에 따른 유기 발광부에 의하면 제1 및 제2 제어 단자 전극(124, 126)을 반도체(154)의 하부 및 상부에 각각 배치함으로써 2개의 구동 트랜지스터(Qd1, Qd2)를 형성하면서도 이들이 화소에서 차지하는 면적을 줄일 수 있다.

그러면 본 발명의 다른 실시예에 따른 유기 발광부에 대하여 도 4 및 도 5를 참고로 하여 설명한다.

도 4는 본 발명의 다른 실시예에 따른 유기 발광부의 단면도이고, 도 5는 본 발명의 실시예에 따른 유기 발광부의 구동 트랜지스터의 전류 흐름을 도시한 개략도이다.

본 실시예에 따른 유기 발광부의 등가 회로는 도 1에 도시한 것과 동일하며, 도 4에 도시한 유기 발광부의 단면 구조는 도 2에 도시한 단면 구조와 대부분 동일하므로 이에 대한 상세한 설명은 생략하고 차이점에 대하여만 설명한다.

도 4에 도시한 바와 같이, 반도체(154) 위에 에치 스톱퍼(etch stopper)(142)가 형성되어 있다. 에치 스톱퍼(142)는 질화 규소 등으로 이루어지며 반도체(154)의 채널 패터닝 시에 발생하는 반도체(154) 상부의 손상을 방지한다.

그러면, 본 실시예에 따른 유기 발광부를 형성하는 방법에 대하여 설명함으로써 이에 대하여 좀 더 상세하게 설명한다.

먼저 절연 기판(110) 위에 스퍼터링(sputtering) 등의 방법으로 알루미늄과 알루미늄 합금 등 알루미늄 계열의 금속, 은과 은 합금 등 은 계열의 금속, 구리와 구리 합금 등 구리 계열의 금속, 몰리브덴과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진 도전막을 형성한다.

이후 사진 식각 공정으로 도전막을 식각하여 제1 제어 단자 전극(124)을 형성한다.

제1 제어 단자 전극(124)을 덮도록 PECVD(plasma enhanced chemical vapor deposition) 등의 방법으로 절연막(140), 수소화 비정질 규소막, 에치 스톱퍼 막을 차례로 적층하고, 에치 스톱퍼 막을 패터닝하여 에치 스톱퍼(142)를 형성한다. 절연막(140) 및 에치 스톱퍼 막은 질화 규소 따위로 형성한다.

그리고, N+가 도핑된 비정질 규소막을 적층한 후, 수소화 비정질 규소막, N+가 도핑된 비정질 규소막을 패터닝하여 반도체(154) 및 저항성 접촉 부재(163, 165)를 형성하고, 에치 스톱퍼(142)를 드러낸다.

그 다음, 크롬 또는 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어진 도전막을 스퍼터링 따위로 적층한 후, 사진 식각 공정으로 도전막을 식각하여 입력 단자 전극(173) 및 출력 단자 전극(175)을 형성한다.

입력 단자 전극(173) 및 출력 단자 전극(175) 위에 보호막(180)을 적층한 후 사진 식각 공정으로 접촉 구멍(185)을 형성한다. 감광성을 가지는 유기막으로 형성할 경우에는 사진 공정만으로 접촉 구멍(185)을 형성할 수 있다.

이후 보호막(180) 위에 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄 또는 은 합금의 등의 반사성이 우수한 금속을 증착한 후 패터닝하여 제2 제어 단자 전극(126) 및 접촉 구멍(185)을 통해 출력 단자 전극(175)과 연결되는 화소 전극(190)을 형성한다.

다음, 보호막(180) 위에 검정색 안료를 포함하는 유기막을 도포한 후 패터닝하여 격벽(803)을 형성한다. 유기막이 감광성을 가질 경우에는 사진 식각만으로 격벽을 형성할 수 있다.

그리고 각 화소 영역에 유기 발광층(70)을 형성한다. 이때 유기 발광층은 다층 구조로 이루어지는 것이 보통이다. 유기 발광층은 마스크 후 증착하거나, 잉크젯 프린팅 등의 방법을 통하여 형성한다.

다음, 격벽(803) 위에 저저항 물질로 이루어진 보조 전극(272)을 형성한 후 유기 발광층(70) 및 보조 전극(272) 위에 알루미늄 또는 은 합금의 등의 반사성이 우수한 금속이나 ITO 또는 IZO 등의 투명한 도전 물질을 증착하여 공통 전극(270)을 형성한다.

이때, 유기 발광층(70)과 공통 전극(270) 사이에 전도성 유기 물질을 도포하여 버퍼층을 형성할 수 있다.

한편, 본 발명의 실시예에 따른 유기 발광부의 제1 및 제2 제어 단자 전극(124, 126)에 인가된 전압(Vg1, Vg2)에 의한 전류 흐름을 도 5에 도시하였다. 전압(Vg1)에 의한 전류는 반도체(154)의 하부 계면을 통하여 흐르고, 전압(Vg2)에 의한 전류는 반도체(154)의 상부 계면을 통하여 흐른다.

그런데 본 실시예에서와 같이 에치 스톱퍼(142)를 형성한 후 수소화 비정질 규소막 및 N+가 도핑된 비정질 규소막을 패터닝함으로써 반도체(154) 상부 계면의 손상을 방지할 수 있다. 이에 따라 제2 구동 트랜지스터(Qd2)의 채널인 반도체(154) 상부의 계면 특성을 우수하게 하여 제2 구동 트랜지스터(Qd2)의 전압-전류 특성을 향상시킬 수 있다.

그러면 본 발명의 실시예에 따른 유기 발광부를 포함하는 유기 발광 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 6은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 블록도이고, 도 7은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.

도 6에 도시한 바와 같이, 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 표시판(display panel)(300) 및 이에 연결된 주사 구동부(400)와 데이터 구동부(500), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

표시판(300)은 등가 회로로 볼 때 복수의 신호선(G_1-G_n , D_1-D_m), 복수의 구동 전압선(도시하지 않음), 그리고 이들에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)를 포함한다.

신호선은 주사 신호를 전달하는 복수의 주사 신호선(G_1-G_n)과 데이터 신호를 전달하는 데이터선(D_1-D_m)을 포함한다. 주사 신호선(G_1-G_n)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(D_1-D_m)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

구동 전압선은 구동 전압(Vdd)을 전달하며, 행 또는 열 방향으로 뻗어 있다.

도 7에 보이는 것처럼, 각 화소는 유기 발광 소자(OLED), 제1 및 제2 구동 트랜지스터(Qd1, Qd2), 축전기(Cst) 및 스위칭 트랜지스터(Qs)를 포함한다.

제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 삼단자 소자로서, 그 입력 단자는 서로 연결되어 구동 전압(Vdd)을 인가받고, 그 출력 단자도 서로 연결되어 유기 발광 소자(OLED)에 연결되어 있으며, 그 제어 단자도 서로 연결되어 스위칭 트랜지스터(Qs) 및 축전기(Cst)에 연결되어 있다.

유기 발광 소자(OLED)의 애노드와 캐소드는 각각 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 출력 단자와 공통 전압(Vss)에 연결되어 있다.

스위칭 트랜지스터(Qs)도 삼단자 소자로서, 제어 단자 및 입력 단자는 각각 주사 신호선(G_1-G_n) 및 데이터선(D_1-D_m)에 연결되어 있으며 출력 단자는 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 제어 단자 및 축전기(Cst)에 연결되어 있다. 스위

칭 트랜지스터(Qs)도 구동 트랜지스터(Qd1, Qd2)와 마찬가지로, 비정질 규소 또는 다결정 규소로 이루어진 n채널 금속 산화막 반도체(nMOS) 트랜지스터로 이루어진다. 스위칭 트랜지스터(Qs)는 주사 신호에 따라 데이터선(D₁-D_m)으로부터의 데이터 전압을 제1 및 제2 구동 트랜지스터(Qd1, Qd2) 및 축전기(Cst)에 전달한다.

축전기(Cst)는 제1 및 제2 구동 트랜지스터(Qd1, Qd2) 및 스위칭 트랜지스터(Qs)와 구동 전압(Vdd) 사이에 연결되어 있으며, 스위칭 트랜지스터(Qs)로부터의 데이터 전압을 충전하여 유지한다.

제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 제어 단자와 출력 단자 사이의 전압(Vgs)의 크기에 의존하는 제1 및 제2 전류를 각각 출력하며, 유기 발광 소자(OLED)는 제1 및 제2 전류의 합인 전류(I_{OLED})의 크기에 따라 세기를 달리하여 발광함으로써 화상을 표시한다.

유기 발광 소자(OLED)와 제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 앞서 설명한 유기 발광부와 동일하므로 이에 대한 상세한 설명을 생략한다.

다시 도 6을 참조하면, 주사 구동부(400)는 표시판(300)의 주사 신호선(G₁-G_n)에 연결되어 스위칭 트랜지스터(Qs)를 턴 온시킬 수 있는 고전압(Von)과 턴 오프시킬 수 있는 저전압(Voff)의 조합으로 이루어진 주사 신호를 주사 신호선(G₁-G_n)에 인가하며 복수의 집적 회로로 이루어질 수 있다.

데이터 구동부(500)는 표시판(300)의 데이터선(D₁-D_m)에 연결되어 화상 신호를 나타내는 데이터 전압을 화소에 인가하며 복수의 집적 회로로 이루어질 수 있다.

신호 제어부(600)는 주사 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

주사 구동부(400) 및 데이터 구동부(500)는 복수의 구동 집적 회로 칩의 형태로 표시판(300) 위에 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 표시판(300)에 부착될 수도 있다. 이와는 달리, 주사 구동부(400) 및 데이터 구동부(500)는 표시판(300)에 집적될 수도 있다. 한편, 데이터 구동부(500)와 신호 제어부(600) 등은 원 칩(one-chip)이라고도 하는 하나의 복합 IC에 집적되어 구현될 수도 있다. 이때, 주사 구동부(400)는 선택적으로 복합 IC에 집적될 수 있다.

그러면 이러한 유기 발광 표시 장치의 표시 동작에 대하여 좀 더 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 표시판(300)의 동작 조건에 맞게 적절히 처리하고 주사 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 주사 제어 신호(CONT1)를 주사 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)는 데이터 구동부(500)로 내보낸다.

주사 제어 신호(CONT1)는 고전압(Von)의 주사 시작을 지시하는 수직 동기 시작 신호(STV)와 고전압(Von)의 출력을 제어하는 적어도 하나의 클록 신호 등을 포함한다.

데이터 제어 신호(CONT2)는 한 화소 행의 데이터 전송을 알리는 수평 동기 시작 신호(STH)와 데이터선(D₁-D_m)에 해당 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK) 등을 포함한다.

먼저, 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대한 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 각 영상 데이터(DAT)에 대응하는 데이터 전압을 해당 데이터선(D₁-D_m)에 인가한다.

주사 구동부(400)는 신호 제어부(600)로부터의 주사 제어 신호(CONT1)에 따라 고전압(Von)을 주사 신호선(G₁-G_n)에 인가하여 이 주사 신호선(G₁-G_n)에 연결된 스위칭 트랜지스터(Qs)를 턴 온시키며, 이에 따라 데이터선(D₁-D_m)에 인가된 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs)를 통하여 해당 축전기(Cst)에 인가된다.

축전기(Cst)는 데이터 전압을 충전하여 1 프레임 동안 유지하며, 제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 축전기(Cst)에 충전된 전압과 출력 단자 전압의 차 전압에 기초한 전류를 생성하여 유기 발광 소자(OLED)에 내보낸다. 유기 발광 소자(OLED)는 제1 및 제2 구동 트랜지스터(Qd1, Qd2)로부터의 전류의 합인 전류(I_{OLED})에 따라 발광하여 해당 화상을 표시한다.

1 수평 주기(또는 "1H") [수평 동기 신호(H_{sync}), 데이터 인에이블 신호(DE)의 한 주기]가 지나면 데이터 구동부(500)와 게이트 구동부(400)는 다음 행의 화소에 대하여 동일한 동작을 반복한다. 이러한 방식으로, 한 프레임(frame) 동안 모든 주사 신호선(G_1-G_n)에 대하여 차례로 고전압(V_{on})을 인가하여 모든 화소에 데이터 전압을 인가한다.

본 실시예에 의하면, 통상의 하나의 구동 트랜지스터에 인가하는 데이터 전압에 비하여 낮은 데이터 전압을 제1 및 제2 구동 트랜지스터(Qd1, Qd2)에 인가하여 통상의 구동 트랜지스터에 의한 출력 전류와 동일한 전류(I_{OLED})를 얻을 수 있다. 따라서 통상의 구동 트랜지스터에 가해지는 높은 전압에 의한 스트레스를 방지할 수 있어서 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 열화를 방지할 수 있다.

그러면 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에 대하여 도 8 내지 도 10을 참고로 하여 상세하게 설명한다.

도 8은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 블록도이고, 도 9는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이며, 도 10은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 구동 트랜지스터에 인가되는 제어 전압을 도시한 파형도이다.

도 8에 도시한 바와 같이, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 표시판(display panel)(300) 및 이에 연결된 주사 구동부(400)와 데이터 구동부(500), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

표시판(300)은 등가 회로로 볼 때 복수의 신호선($G_{o1}-G_{en}$, $D_{p1}-D_{nm}$), 복수의 구동 전압선(도시하지 않음), 그리고 이들에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소를 포함한다.

신호선은 홀수 및 짝수 번째 프레임에서 주사 신호를 각각 전달하는 복수의 주사 신호선($G_{o1}-G_{on}$) 및 주사 신호선($G_{e1}-G_{en}$)과 정극성 및 부극성의 데이터 신호를 각각 전달하는 복수의 데이터선($D_{p1}-D_{pm}$) 및 데이터선($D_{n1}-D_{nm}$)을 포함한다. 주사 신호선($G_{o1}-G_{en}$)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선($D_{p1}-D_{nm}$)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다. 여기서 정극성 및 부극성은 각각 공통 전압(V_{ss})에 대하여 양의 값 및 음의 값을 의미한다.

구동 전압선은 구동 전압(V_{dd})을 전달하며, 행 또는 열 방향으로 뻗어 있다.

도 9에 도시한 바와 같이, 각 화소는 유기 발광 소자(OLED), 제1 및 제2 구동 트랜지스터(Qd1, Qd2), 제1 및 제2 축전기(Cst1, Cst2), 그리고 제1 내지 제4 스위칭 트랜지스터(Qs1-Qs4)를 포함한다.

제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 삼단자 소자로서, 그 입력 단자는 서로 연결되어 구동 전압(V_{dd})을 인가받고, 그 출력 단자도 서로 연결되어 유기 발광 소자(OLED)에 연결되어 있다. 제1 구동 트랜지스터(Qd1)의 제어 단자는 제1 축전기(Cst1)와 제1 및 제4 스위칭 트랜지스터(Qs1, Qs4)에 연결되어 있으며, 제2 구동 트랜지스터(Qd2)의 제어 단자는 제2 축전기(Cst2)와 제2 및 제3 스위칭 트랜지스터(Qs2, Qs3)에 연결되어 있다.

유기 발광 소자(OLED)의 애노드와 캐소드는 각각 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 출력 단자와 공통 전압(V_{ss})에 연결되어 있다.

제1 내지 제4 스위칭 트랜지스터(Qs1-Qs4)도 삼단자 소자로서, 제1 및 제2 스위칭 트랜지스터(Qs1, Qs2)의 제어 단자는 주사 신호선($G_{o1}-G_{on}$)에 연결되어 있고, 제3 및 제4 스위칭 트랜지스터(Qs3, Qs4)의 제어 단자는 주사 신호선($G_{e1}-G_{en}$)에 연결되어 있다. 제1 및 제3 스위칭 트랜지스터(Qs1, Qs3)의 입력 단자는 데이터선($D_{n1}-D_{nm}$)에 연결되어 있으며, 제2 및 제4 스위칭 트랜지스터(Qs2, Qs4)의 입력 단자는 데이터선($D_{p1}-D_{pm}$)에 연결되어 있다. 제1 및 제4 스위칭 트랜지스터

(Qs1, Qs4)의 출력 단자는 제1 구동 트랜지스터(Qd1)의 제어 단자 및 제1 축전기(Cst1)에 연결되어 있고, 제2 및 제3 스위칭 트랜지스터(Qs2, Qs3)의 출력 단자는 제2 구동 트랜지스터(Qd2)의 제어 단자 및 제2 축전기(Cst2)에 연결되어 있다.

스위칭 트랜지스터(Qs1-Qs4)도 구동 트랜지스터(Qd1, Qd2)와 마찬가지로, 비정질 규소 또는 다결정 규소로 이루어진 n 채널 금속 산화막 반도체(nMOS) 트랜지스터로 이루어진다. 스위칭 트랜지스터(Qs1-Qs4)는 주사 신호에 따라 데이터선(D_{p1}-D_{nm})으로부터의 데이터 전압을 구동 트랜지스터(Qd1, Qd2) 및 축전기(Cst1, Cst2)에 전달한다.

제1 축전기(Cst1)는 제1 구동 트랜지스터(Qd1)의 제어 단자와 구동 전압(Vdd) 사이에 연결되어 있으며, 스위칭 트랜지스터(Qs1, Qs4)로부터의 데이터 전압을 충전하여 유지한다.

제2 축전기(Cst2)는 제2 구동 트랜지스터(Qd2)의 제어 단자와 구동 전압(Vdd) 사이에 연결되어 있으며, 스위칭 트랜지스터(Qs2, Qs3)로부터의 데이터 전압을 충전하여 유지한다.

제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 제어 단자와 출력 단자 사이의 전압(V_{gs})의 크기에 의존하는 제1 및 제2 전류를 각각 출력하며, 유기 발광 소자(OLED)는 제1 또는 제2 전류의 크기에 따라 세기를 달리하여 발광함으로써 화상을 표시한다.

유기 발광 소자(OLED)와 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 구조는 앞서 설명한 유기 발광부와 동일하므로 이에 대한 상세한 설명을 생략한다.

다시 도 9를 참조하면, 주사 구동부(400)는 표시판(300)의 주사 신호선(G_{o1}-G_{en})에 연결되어 스위칭 트랜지스터(Qs1-Qs4)를 턴 온시킬 수 있는 고전압(Von)과 턴 오프시킬 수 있는 저전압(Voff)의 조합으로 이루어진 주사 신호를 주사 신호선(G_{o1}-G_{en})에 인가하며 복수의 집적 회로로 이루어질 수 있다.

데이터 구동부(500)는 표시판(300)의 데이터선(D_{p1}-D_{nm})에 연결되어 화상 신호를 나타내는 정극성의 데이터 전압을 데이터선(D_{p1}-D_{pm})에 인가하고, 구동 트랜지스터(Qd1, Qd2)의 안정도를 개선하기 위한 부극성의 데이터 전압을 데이터선(D_{n1}-D_{nm})에 인가하며, 복수의 집적 회로로 이루어질 수 있다.

신호 제어부(600)는 주사 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

그러면 이러한 유기 발광 표시 장치의 표시 동작에 대하여 좀 더 상세하게 설명한다.

먼저, 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대한 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 각 영상 데이터(DAT)에 대응하는 정극성의 데이터 전압을 해당 데이터선(D_{p1}-D_{pm})에 인가한다. 또한 데이터 구동부(500)는 부극성의 데이터 전압을 해당 데이터선(D_{n1}-D_{nm})에 인가한다. 부극성의 데이터 전압은 일정한 크기를 가질 수도 있으나, 이전 프레임의 정극성의 데이터 전압의 크기에 비례하는 것이 바람직하다.

홀수 번째 프레임에서, 주사 구동부(400)는 신호 제어부(600)로부터의 주사 제어 신호(CONT1)에 따라 고전압(Von)을 주사 신호선(G_{o1}-G_{on})에 인가하여 이 주사 신호선(G_{o1}-G_{on})에 연결된 스위칭 트랜지스터(Qs1, Qs2)를 턴 온시킨다. 이에 따라 데이터선(D_{p1}-D_{pm})에 인가된 정극성의 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs2)를 통하여 해당 축전기(Cst2)에 인가되며, 데이터선(D_{n1}-D_{nm})에 인가된 부극성의 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs1)를 통하여 해당 축전기(Cst1)에 인가된다. 제2 축전기(Cst2)에 충전된 정극성의 전압에 따라 제2 구동 트랜지스터(Qd2)는 턴 온되어 전류를 내보내며, 유기 발광 소자(OLED)는 이 전류(I_{OLED})에 따라 발광한다. 한편 제1 구동 트랜지스터(Qd1)는 제1 축전기(Cst1)에 충전된 부극성의 전압에 의하여 역바이어스 된다. 각 행의 화소에 대하여 이와 같은 동작을 반복한다.

짝수 번째 프레임에서, 주사 구동부(400)는 신호 제어부(600)로부터의 주사 제어 신호(CONT1)에 따라 고전압(Von)을 주사 신호선(G_{e1}-G_{en})에 인가하여 이 주사 신호선(G_{e1}-G_{en})에 연결된 스위칭 트랜지스터(Qs3, Qs4)를 턴 온시킨다. 이에 따라 데이터선(D_{p1}-D_{pm})에 인가된 정극성의 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs4)를 통하여 해당 축전기

(Cst1)에 인가되며, 데이터선($D_{n1}-D_{nm}$)에 인가된 부극성의 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs3)를 통하여 해당 축전기(Cst2)에 인가된다. 제1 축전기(Cst1)에 충전된 정극성의 전압에 따라 제1 구동 트랜지스터(Qd1)는 턴 온되어 전류를 내보내며, 유기 발광 소자(OLED)는 이 전류(I_{OLED})에 따라 발광한다. 한편 제2 구동 트랜지스터(Qd2)는 제2 축전기(Cst1)에 충전된 부극성의 전압에 의하여 역바이어스 된다. 각 행의 화소에 대하여 이와 같은 동작을 반복한다.

도 10에 도시한 바와 같이, 한 화소의 구동 트랜지스터(Qd1, Qd2)의 제어 단자에 각각 인가되는 제어 전압(V_{g1} , V_{g2})은 한 프레임에서 극성이 서로 반대이며, 매 프레임마다 극성이 바뀐다. 정극성의 제어 전압(V_{dp})은 영상을 표시하는 데이터 전압이고, 부극성의 제어 전압(V_{dn})은 역바이어스를 제공하기 위한 전압이다. 부극성의 제어 전압(V_{dn})에 의하면 이전 프레임에서의 정극성의 제어 전압(V_{dp})에 의한 스트레스를 해소하여 구동 트랜지스터(Qd1, Qd2)의 열화를 방지할 수 있다. 부극성의 제어 전압(V_{dn})의 크기는 이전 프레임의 정극성의 제어 전압(V_{dp})의 크기보다 큰 것이 바람직하다.

이와 같이 본 실시예에 의하면 한 프레임에서는 정극성의 제어 전압을 어느 한 구동 트랜지스터에 인가하고 부극성의 제어 전압을 다른 구동 트랜지스터에 인가하며, 다음 프레임에서는 이와 반대의 극성의 제어 전압을 각 구동 트랜지스터에 인가함으로써 화상을 표시하면서 구동 트랜지스터의 열화를 방지할 수 있다.

그러면 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에 대하여 도 11 및 도 12를 참고로 하여 상세하게 설명한다.

도 11은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 블록도이고, 도 12는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.

도 11에 도시한 바와 같이, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 표시판(display panel)(300) 및 이에 연결된 주사 구동부(400)와 데이터 구동부(500), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

표시판(300)은 등가 회로로 볼 때 복수의 신호선(G_1-G_n , $D_{11}-D_{2m}$), 복수의 구동 전압선(도시하지 않음), 그리고 이들에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소를 포함한다.

신호선은 주사 신호를 전달하는 복수의 주사 신호선(G_1-G_n)과 데이터 신호를 전달하는 복수의 데이터선($D_{11}-D_{2m}$)을 포함한다. 주사 신호선(G_1-G_n)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선($D_{11}-D_{2m}$)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

구동 전압선은 구동 전압(V_{dd})을 전달하며, 행 또는 열 방향으로 뻗어 있다.

도 12에 도시한 바와 같이, 각 화소는 유기 발광 소자(OLED), 제1 및 제2 구동 트랜지스터(Qd1, Qd2), 제3 및 제4 축전기(Cst3, Cst4), 그리고 제5 및 제6 스위칭 트랜지스터(Qs5, Qs6)를 포함한다.

제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 삼단자 소자로서, 그 입력 단자는 서로 연결되어 구동 전압(V_{dd})을 인가받고, 그 출력 단자도 서로 연결되어 유기 발광 소자(OLED)에 연결되어 있다. 제1 구동 트랜지스터(Qd1)의 제어 단자는 제3 축전기(Cst3)와 제5 스위칭 트랜지스터(Qs5)에 연결되어 있으며, 제2 구동 트랜지스터(Qd2)의 제어 단자는 제4 축전기(Cst4)와 제6 스위칭 트랜지스터(Qs6)에 연결되어 있다.

유기 발광 소자(OLED)의 애노드와 캐소드는 각각 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 출력 단자와 공통 전압(V_{ss})에 연결되어 있다.

제5 및 제6 스위칭 트랜지스터(Qs5, Qs6)도 삼단자 소자로서, 그 제어 단자는 주사 신호선(G_1-G_n)에 연결되어 있고, 입력 단자는 각각 데이터선($D_{11}-D_{1m}$) 및 데이터선($D_{21}-D_{2m}$)에 연결되어 있다. 제5 스위칭 트랜지스터(Qs5)의 출력 단자는 제1 구동 트랜지스터(Qd1)의 제어 단자 및 제3 축전기(Cst3)에 연결되어 있고, 제6 스위칭 트랜지스터(Qs6)의 출력 단자는 제2 구동 트랜지스터(Qd2)의 제어 단자 및 제4 축전기(Cst4)에 연결되어 있다.

스위칭 트랜지스터(Qs5, Qs6)도 구동 트랜지스터(Qd1, Qd2)와 마찬가지로, 비정질 규소 또는 다결정 규소로 이루어진 n 채널 금속 산화막 반도체(nMOS) 트랜지스터로 이루어진다. 제5 스위칭 트랜지스터(Qs5)는 주사 신호에 따라 데이터선

($D_{11}-D_{1m}$)으로부터의 데이터 전압을 제1 구동 트랜지스터(Qd1) 및 제3 축전기(Cst3)에 전달하고, 제6 스위칭 트랜지스터(Qs6)는 주사 신호에 따라 데이터선($D_{21}-D_{2m}$)으로부터의 데이터 전압을 제2 구동 트랜지스터(Qd2) 및 제4 축전기(Cst4)에 전달한다.

제3 축전기(Cst3)는 제1 구동 트랜지스터(Qd1)의 제어 단자와 구동 전압(Vdd) 사이에 연결되어 있으며, 제5 스위칭 트랜지스터(Qs5)로부터의 데이터 전압을 충전하여 유지한다.

제4 축전기(Cst4)는 제2 구동 트랜지스터(Qd2)의 제어 단자와 구동 전압(Vdd) 사이에 연결되어 있으며, 제6 스위칭 트랜지스터(Qs6)로부터의 데이터 전압을 충전하여 유지한다.

제1 및 제2 구동 트랜지스터(Qd1, Qd2)는 제어 단자와 출력 단자 사이의 전압(V_{gs})의 크기에 의존하는 제1 및 제2 전류를 각각 출력하며, 유기 발광 소자(OLED)는 제1 또는 제2 전류의 크기에 따라 세기를 달리하여 발광함으로써 화상을 표시한다.

유기 발광 소자(OLED)와 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 구조는 앞서 설명한 유기 발광부와 동일하므로 이에 대한 상세한 설명을 생략한다.

다시 도 12를 참조하면, 주사 구동부(400)는 표시판(300)의 주사 신호선(G_1-G_n)에 연결되어 스위칭 트랜지스터(Qs5, Qs6)를 턴 온시킬 수 있는 고전압(V_{on})과 턴 오프시킬 수 있는 저전압(V_{off})의 조합으로 이루어진 주사 신호를 주사 신호선(G_1-G_n)에 인가하며 복수의 집적 회로로 이루어질 수 있다.

데이터 구동부(500)는 표시판(300)의 데이터선($D_{11}-D_{2m}$)에 연결되어 데이터선($D_{11}-D_{1m}$)과 데이터선($D_{21}-D_{2m}$)에 정극성의 데이터 전압 및 부극성의 데이터 전압을 교대로 인가하며, 복수의 집적 회로로 이루어질 수 있다.

신호 제어부(600)는 주사 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

그러면 이러한 유기 발광 표시 장치의 표시 동작에 대하여 좀 더 상세하게 설명한다.

먼저, 홀수 번째 프레임에서, 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대한 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 각 영상 데이터(DAT)에 대응하는 정극성의 데이터 전압을 해당 데이터선($D_{11}-D_{1m}$)에 인가한다. 또한 데이터 구동부(500)는 부극성의 데이터 전압을 해당 데이터선($D_{21}-D_{2m}$)에 인가한다. 부극성의 데이터 전압은 일정한 크기를 가질 수도 있으나, 이전 프레임의 정극성의 데이터 전압의 크기에 비례하는 것이 바람직하다.

주사 구동부(400)는 신호 제어부(600)로부터의 주사 제어 신호(CONT1)에 따라 고전압(V_{on})을 주사 신호선(G_1-G_n)에 인가하여 이 주사 신호선(G_1-G_n)에 연결된 스위칭 트랜지스터(Qs5, Qs6)를 턴 온시킨다. 이에 따라 데이터선($D_{11}-D_{1m}$)에 인가된 정극성의 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs5)를 통하여 해당 축전기(Cst3)에 인가되며, 데이터선($D_{21}-D_{2m}$)에 인가된 부극성의 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs6)를 통하여 해당 축전기(Cst4)에 인가된다. 제3 축전기(Cst3)에 충전된 정극성의 전압에 따라 제1 구동 트랜지스터(Qd1)는 턴 온되어 전류를 내보내며, 유기 발광 소자(OLED)는 이 전류(I_{OLED})에 따라 발광한다. 한편 제2 구동 트랜지스터(Qd2)는 제4 축전기(Cst4)에 충전된 부극성의 전압에 의하여 역바이어스 된다. 각 행의 화소에 대하여 이와 같은 동작을 반복한다.

짝수 번째 프레임에서, 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대한 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 각 영상 데이터(DAT)에 대응하는 정극성의 데이터 전압을 해당 데이터선($D_{21}-D_{2m}$)에 인가한다. 또한 데이터 구동부(500)는 부극성의 데이터 전압을 해당 데이터선($D_{11}-D_{1m}$)에 인가한다. 부극성의 데이터 전압은 일정한 크기를 가질 수도 있으나, 이전 프레임의 정극성의 데이터 전압의 크기에 비례하는 것이 바람직하다.

주사 구동부(400)는 신호 제어부(600)로부터의 주사 제어 신호(CONT1)에 따라 고전압(V_{on})을 주사 신호선(G_1-G_n)에 인가하여 이 주사 신호선(G_1-G_n)에 연결된 스위칭 트랜지스터(Qs5, Qs6)를 턴 온시킨다. 이에 따라 데이터선($D_{21}-D_{2m}$)

에 인가된 정극성의 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs6)를 통하여 해당 축전기(Cst4)에 인가되며, 데이터선(D₁₁-D_{1m})에 인가된 부극성의 데이터 전압이 턴 온된 스위칭 트랜지스터(Qs5)를 통하여 해당 축전기(Cst3)에 인가된다. 제4 축전기(Cst4)에 충전된 정극성의 전압에 따라 제2 구동 트랜지스터(Qd2)는 턴 온되어 전류를 내보내며, 유기 발광 소자(OLED)는 이 전류(I_{OLED})에 따라 발광한다. 한편 제1 구동 트랜지스터(Qd1)는 제3 축전기(Cst3)에 충전된 부극성의 전압에 의하여 역바이어스 된다. 각 행의 화소에 대하여 이와 같은 동작을 반복한다.

본 실시예에서도 앞선 실시예에서와 같이, 도 10에 도시한 것처럼, 한 화소의 구동 트랜지스터(Qd1, Qd2)의 제어 단자에 각각 인가되는 제어 전압(Vg1, Vg2)은 한 프레임에서 극성이 서로 반대이며, 매 프레임마다 극성이 바뀐다. 이에 따라 정극성의 제어 전압에 의하여 화상을 표시하고, 부극성의 제어 전압에 의하여 구동 트랜지스터의 열화를 방지할 수 있다. 또한 본 실시예에 의하면 앞선 실시예에서의 화소에 비하여 스위칭 트랜지스터 및 주사 신호선의 수효가 적으므로 화소의 개구율을 높일 수 있다.

발명의 효과

이와 같이, 본 발명에 의하면, 구동 트랜지스터의 제어 단자 전극을 반도체의 하부 및 상부에 배치함으로써 2개의 구동 트랜지스터를 형성하면서도 이들이 화소에서 차지하는 면적을 줄일 수 있어서 개구율을 높일 수 있다.

또한 2개의 구동 트랜지스터의 제어 단자를 서로 연결하여 낮은 데이터 전압으로 출력 전류를 생성함으로써 높은 전압에 의한 스트레스를 방지하여 구동 트랜지스터의 열화를 방지할 수 있다.

또한 한 프레임에서는 정극성의 제어 전압을 어느 한 구동 트랜지스터에 인가하고 부극성의 제어 전압을 다른 구동 트랜지스터에 인가하며, 다음 프레임에서는 이와 반대의 극성의 제어 전압을 각 구동 트랜지스터에 인가함으로써 구동 트랜지스터의 열화를 방지할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

(57) 청구의 범위

청구항 1.

발광 소자, 그리고

구동 전압과 상기 발광 소자 사이에 연결되어 상기 발광 소자에 구동 전류를 공급하는 제1 및 제2 구동 트랜지스터를 포함하고,

상기 제1 및 제2 구동 트랜지스터의 제어 단자에 동일한 제어 전압 또는 서로 다른 극성의 제어 전압이 인가되며,

상기 제1 구동 트랜지스터의 제어 단자 전극은 반도체 하부에 배치되어 있으며, 상기 제2 구동 트랜지스터의 제어 단자 전극은 상기 반도체 상부에 배치되어 있는

표시 장치.

청구항 2.

제1항에서,

상기 제1 및 제2 구동 트랜지스터의 제어 단자에 연결되어 있는 축전기, 그리고

주사 신호에 따라 데이터 전압을 상기 축전기에 전달하는 스위칭 트랜지스터
를 더 포함하고,
상기 제1 및 제2 구동 트랜지스터의 제어 단자는 서로 연결되어 있는
표시 장치.

청구항 3.

제1항에서,
상기 제1 및 제2 구동 트랜지스터의 제어 단자에 각각 인가되는 제1 및 제2 제어 전압은 프레임마다 극성이 바뀌는 표시
장치.

청구항 4.

제1항에서,
상기 제1 구동 트랜지스터의 제어 단자에 연결되어 있으며, 제1 제어 전압을 충전하여 상기 제1 구동 트랜지스터의 제어
단자에 인가하는 제1 축전기, 그리고
상기 제2 구동 트랜지스터의 제어 단자에 연결되어 있으며, 제2 제어 전압을 충전하여 상기 제2 구동 트랜지스터의 제어
단자에 인가하는 제2 축전기
를 더 포함하는 표시 장치.

청구항 5.

제4항에서,
주사 신호에 따라 상기 제1 축전기에 제1 데이터 전압을 전달하는 제1 스위칭 트랜지스터, 그리고
상기 주사 신호에 따라 상기 제2 축전기에 제2 데이터 전압을 전달하는 제1 스위칭 트랜지스터
를 더 포함하는 표시 장치.

청구항 6.

제5항에서,
상기 제1 및 제2 데이터 전압은 서로 다른 극성을 가지는 표시 장치.

청구항 7.

제6항에서,

상기 제1 및 제2 데이터 전압은 프레임마다 극성이 바뀌는 표시 장치.

청구항 8.

제4항에서,

제1 주사 신호에 따라 상기 제1 축전기에 제1 데이터 전압을 전달하는 제1 스위칭 트랜지스터,

상기 제1 주사 신호에 따라 상기 제2 축전기에 제2 데이터 전압을 전달하는 제2 스위칭 트랜지스터,

제2 주사 신호에 따라 상기 제1 축전기에 상기 제2 데이터 전압을 전달하는 제3 스위칭 트랜지스터, 그리고

상기 제2 주사 신호에 따라 상기 제2 축전기에 상기 제1 데이터 전압을 전달하는 제4 스위칭 트랜지스터

를 더 포함하는 표시 장치.

청구항 9.

제8항에서,

상기 제1 및 제2 데이터 전압은 서로 다른 극성을 가지는 표시 장치.

청구항 10.

제9항에서,

상기 제1 및 제2 주사 신호는 서로 다른 프레임에서 활성화되는 표시 장치.

청구항 11.

제1항 내지 제10항 중 어느 한 항에서,

상기 제1 및 제2 구동 트랜지스터는 비정질 규소 박막 트랜지스터인 표시 장치.

청구항 12.

제1항 내지 제10항 중 어느 한 항에서,

상기 제1 및 제2 구동 트랜지스터는 nMOS 박막 트랜지스터인 표시 장치.

청구항 13.

제1항 내지 제10항 중 어느 한 항에서,

상기 발광 소자는 유기 발광층을 포함하는 표시 장치.

청구항 14.

기관,

상기 기관 위에 형성되어 있는 제1 제어 전극,

상기 제1 제어 전극 위에 형성되어 있는 절연막,

상기 절연막 위에 형성되어 있는 반도체,

상기 반도체 위에 형성되어 있는 입력 전극 및 출력 전극,

상기 입력 전극 및 상기 출력 전극 위에 형성되어 있는 보호막, 그리고

상기 보호막 위에 형성되어 있는 제2 제어 전극

을 포함하며,

상기 제1 및 제2 제어 전극에 서로 다른 극성의 제1 및 제2 제어 전압이 각각 인가되는

표시 장치.

청구항 15.

제14항에서,

상기 제1 및 제2 제어 전압은 프레임마다 극성이 바뀌는 표시 장치.

청구항 16.

제14항에서,

상기 반도체와 상기 보호막 사이에 형성되어 있는 에치 스톱퍼를 더 포함하는 표시 장치.

청구항 17.

발광 소자, 상기 발광 소자에 연결되어 있는 제1 및 제2 구동 트랜지스터 및 상기 제1 및 제2 구동 트랜지스터에 각각 연결되어 있는 제1 및 제2 축전기를 포함하는 표시 장치의 구동 방법으로서,

제1 프레임에서 상기 제1 구동 트랜지스터의 제어 단자에 정극성의 제어 전압을 인가하는 단계,

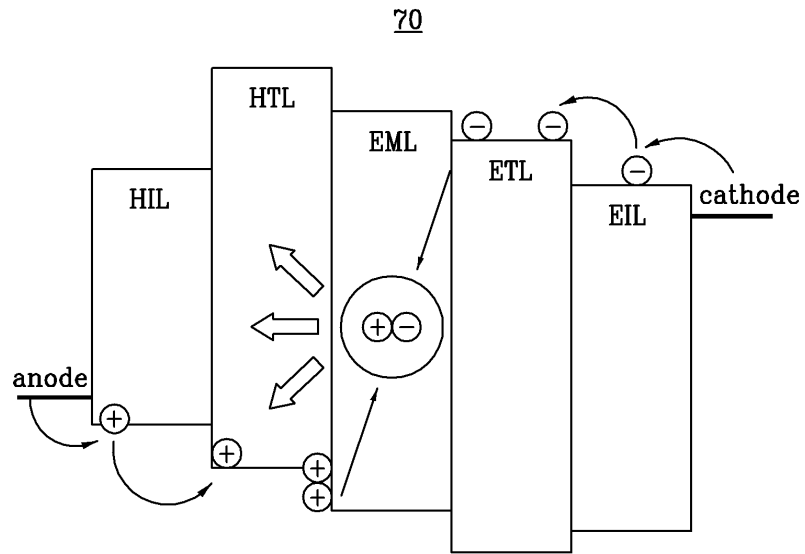
상기 제1 프레임에서 상기 제2 구동 트랜지스터의 제어 단자에 부극성의 제어 전압을 인가하는 단계,

제2 프레임에서 상기 제1 구동 트랜지스터의 제어 단자에 부극성의 제어 전압을 인가하는 단계, 그리고

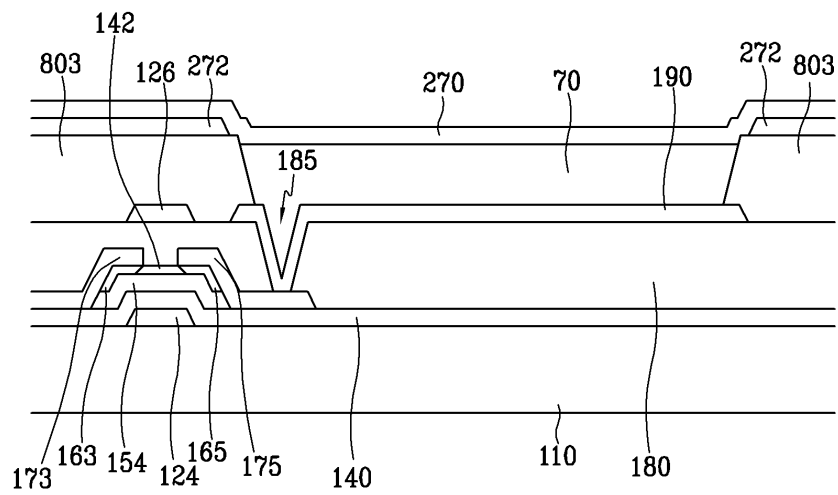
상기 제2 프레임에서 상기 제2 구동 트랜지스터의 제어 단자에 정극성의 제어 전압을 인가하는 단계

를 포함하는 표시 장치의 구동 방법.

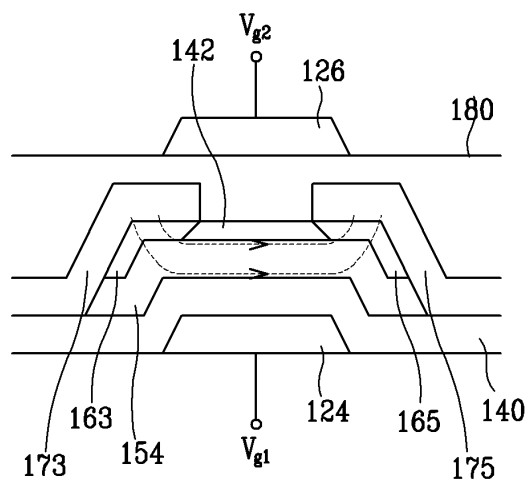
도면3



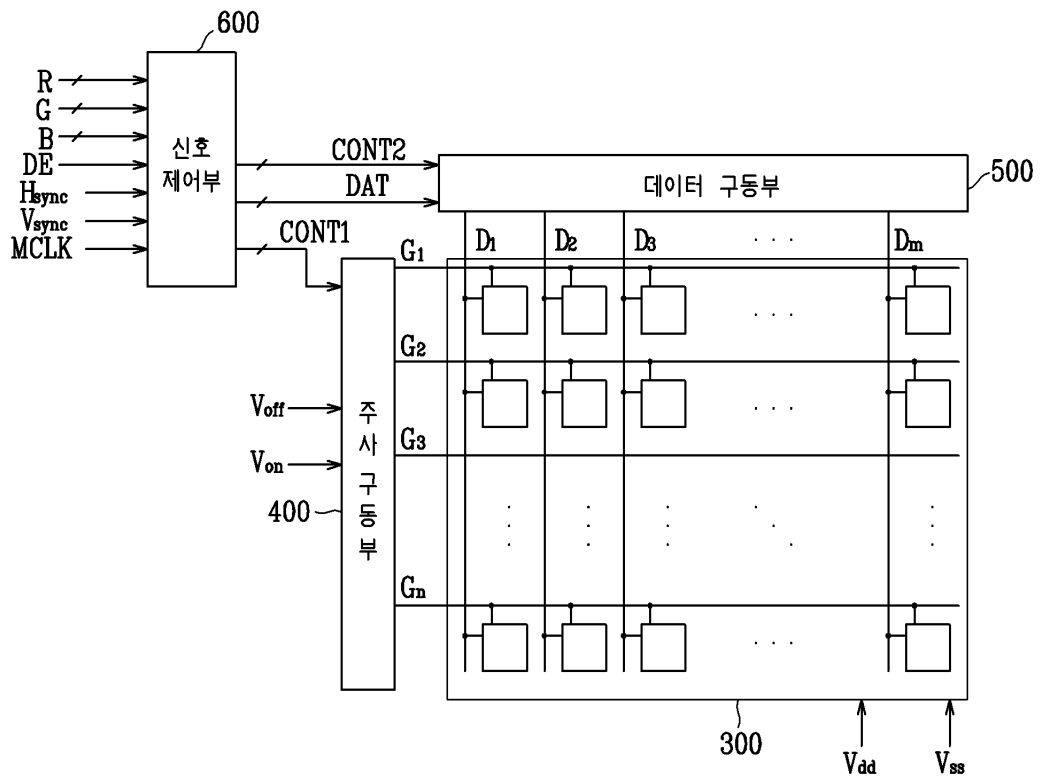
도면4



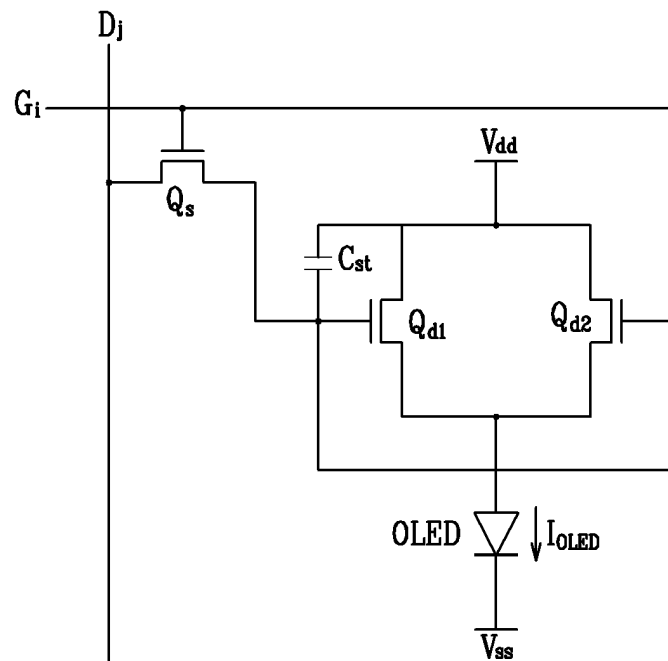
도면5



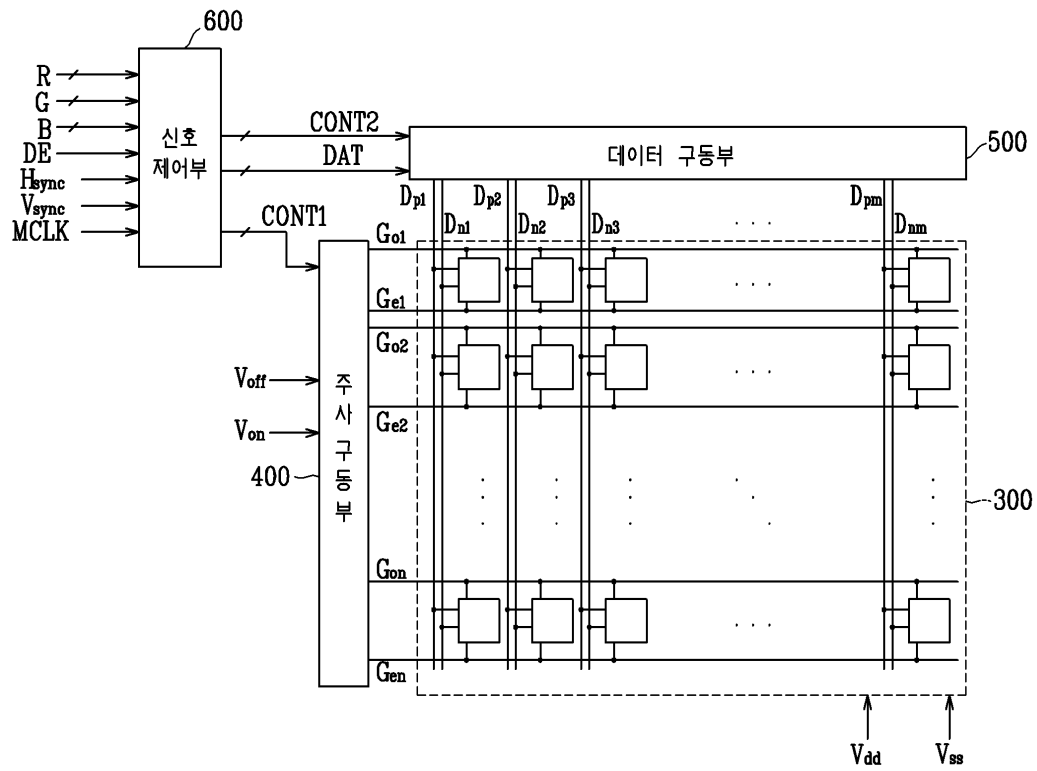
도면6



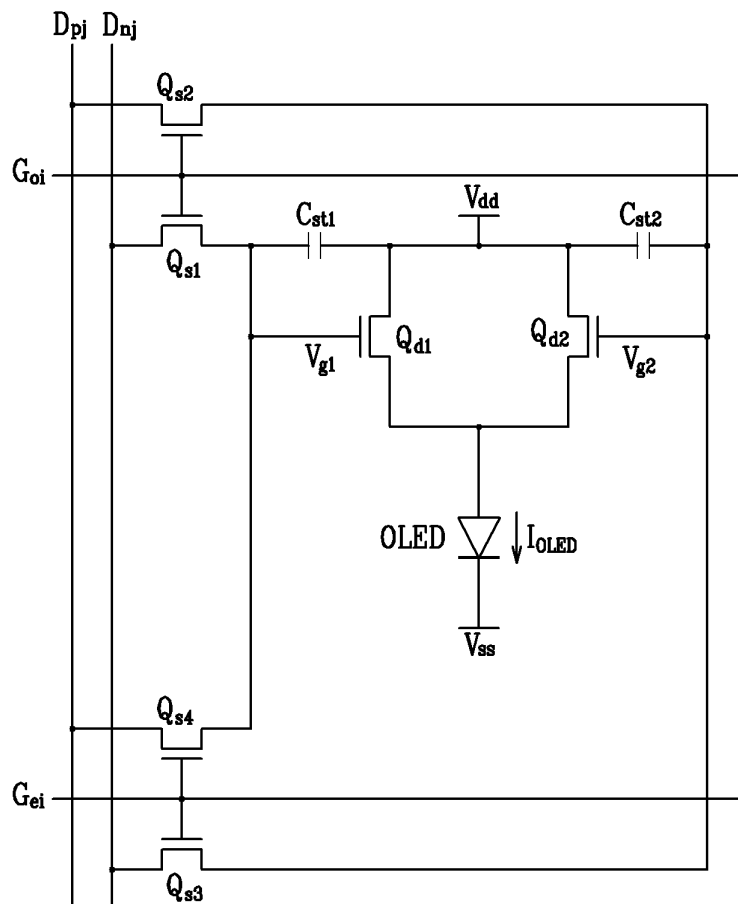
도면7



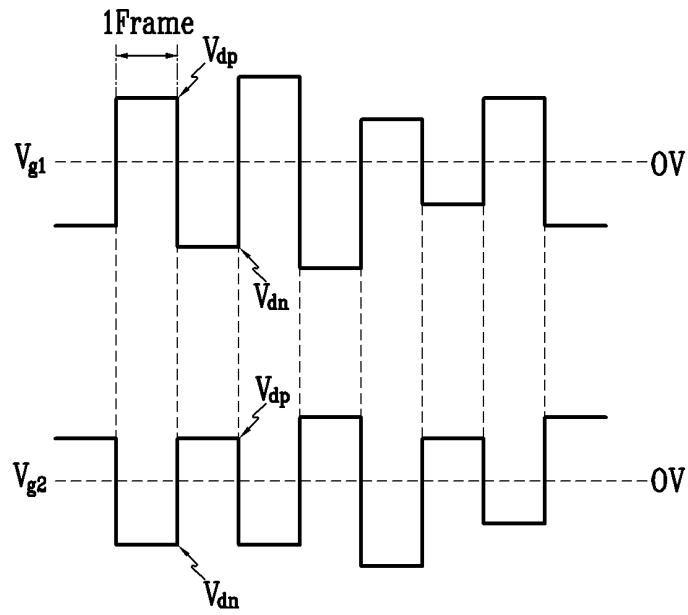
도면8



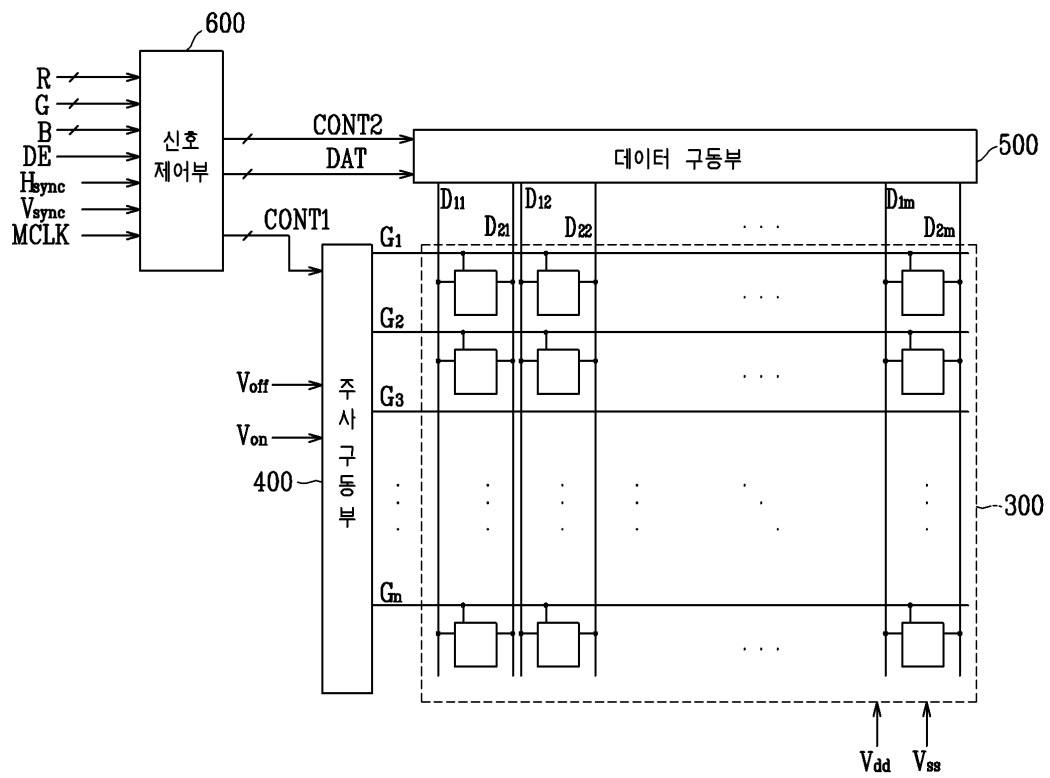
도면9



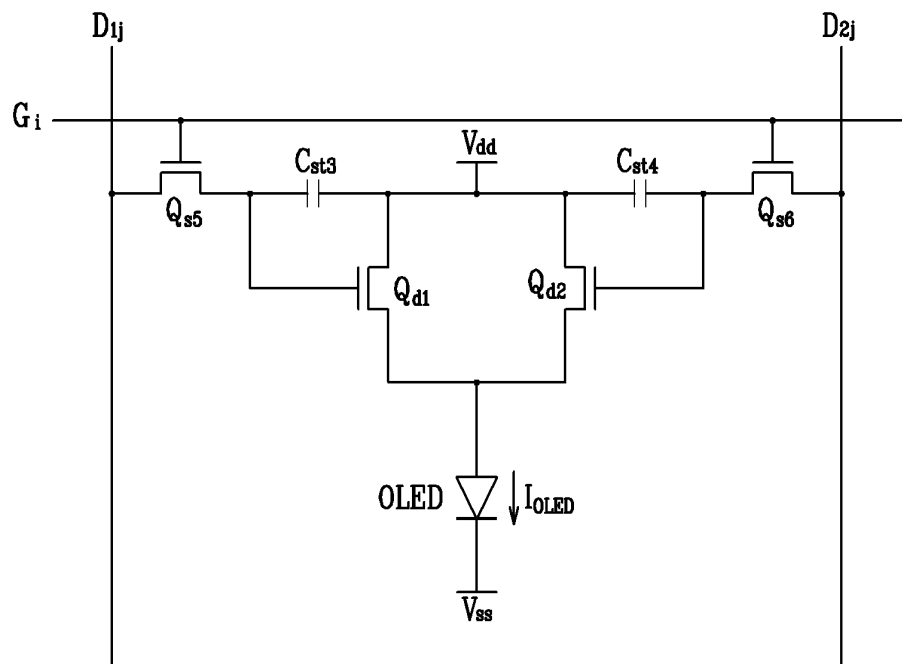
도면10



도면11



도면12



专利名称(译)	显示装置及其驱动方法		
公开(公告)号	KR1020060079519A	公开(公告)日	2006-07-06
申请号	KR1020040117735	申请日	2004-12-31
[标]申请(专利权)人(译)	三星电子株式会社 首尔大学校产学协力团		
申请(专利权)人(译)	三星电子有限公司 首尔国立大学产学合作基金会基金会		
[标]发明人	YOU BONGHYUN 유봉현 HAN MIN GOO 한민구		
发明人	유봉현 한민구		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/0417 G09G2300/0823 G09G2300/0842 G09G2300/0852 G09G2310/0262 G09G2320/043		
其他公开文献	KR101142996B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种显示设备及其驱动方法，该显示装置连接在所述发光元件，并且驱动电压和发光元件之间包括第一和用于提供驱动电流到发光元件的第二驱动晶体管。在这种情况下，第一和第二，相同的控制电压或不同的极性，以驱动晶体管的控制端子的控制电压，第1驱动晶体管的控制端电极设置在半导体下部，第2驱动晶体管的控制端子电极设置在半导体的上侧。根据本发明，同时形成两个驱动器晶体管，他们可以减少由像素占用的面积，并且还可以防止驱动晶体管的劣化通过施加不同极性的控制电压施加到每个驱动晶体管。1 指数方面 显示器件，有机发光器件，薄膜晶体管，电容器，劣化

