

## (19) 대한민국특허청(KR)

### (12) 공개특허공보(A)

(51) Int. Cl.

G09G 3/30 (2006.01)  
G09G 3/20 (2006.01)

(11) 공개번호 10-2006-0048834  
(43) 공개일자 2006년05월18일

(21) 출원번호 10-2005-0068701  
(22) 출원일자 2005년07월28일

(30) 우선권주장	JP-P-2004-00288030	2004년09월30일	일본(JP)
	JP-P-2004-00288039	2004년09월30일	일본(JP)
	JP-P-2005-00166024	2005년06월06일	일본(JP)

(71) 출원인 세이코 앱스 가부시키가이샤  
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 발명자 하라 히로유키  
일본국 나가노켄 스와시 오와 3-3-5 세이코 앱스 가부시키가이샤내

(74) 대리인 문두현  
문기상

**심사청구 : 있음**

### (54) 화소 회로, 화소 구동 방법 및 전자 기기

#### 요약

본 발명은 제어 동작이나 회로 구성을 보다 간소하게 구성할 수 하는 전기 광학 장치의 구동 회로, 구동 방법 및 전자 기기를 제공한다.

본 발명의 화소 회로는, 전기 광학 소자(OLED)를 발광시키는 화소 회로(20)에 있어서, 전기 광학 소자의 구동 전류로에 삽입되는 트랜지스터(TETC)와, 구동 전류로의 전류값을 설정하는 전류값 설정 회로(21)와, 공급되는 화소 신호의 레벨을 기억하는 레벨유지 수단(CSD)과, 기억된 화소 신호 레벨과 공급되는 경사 레벨 신호(VREF)를 비교하고, 비교 결과에 기초하여 트랜지스터(TETC)의 동작을 제어하는 비교 회로(23)를 구비한다.

#### 대표도

도 2

#### 색인어

화소 회로, 구동 회로, 박막 트랜지스터, 전기 광학 장치

#### 명세서

## 도면의 간단한 설명

도 1은 유기 EL 표시 장치의 예를 설명하는 블록도.

도 2는 본 발명의 화소 구동 회로의 예를 설명하는 회로도.

도 3은 도 2의 화소 구동 회로에 사용되는 비교 회로의 예를 설명하는 회로도.

도 4는 비교 회로의 동작(SEL1 레벨 H, SEL2 레벨 L)을 설명하는 설명도.

도 5는 비교 회로의 동작(SEL1 레벨 L, SEL2 레벨 H)을 설명하는 설명도.

도 6은 매트릭스 형상으로 배치된 화소 구동 회로의 동작을 설명하는 타이밍 차트.

도 7은 다른 비교 회로의 예를 설명하는 회로도.

도 8은 VREF의 다른 신호 파형 예를 설명하는 그래프.

도 9는 VREF의 다른 신호 파형 예를 설명하는 그래프.

도 10은 전기 광학 장치(유기 EL 표시 장치)의 예를 설명하는 블록도.

도 11은 본 발명의 제 1 실시예의 화소 회로의 예를 설명하는 회로도.

도 12는 도 11의 화소 회로에 공급되는 신호를 설명하는 타이밍 차트.

도 13은 화소 회로의 동작을 설명하는 설명도로, (a)는 신호 SEL1 레벨 「H」 및 신호 SEL2 레벨 「L」의 경우, (b)는 신호 SEL1 레벨 「L」, 신호 SEL2 레벨 「H」의 경우를 나타내는 도면.

도 14는 제 2 실시예의 화소 회로를 설명하는 회로도.

도 15는 도 14의 화소 회로에 공급되는 신호를 설명하는 타이밍 차트.

도 16은 전기 광학 장치를 적용할 수 있는 전자 기기의 예를 나타내는 도면.

도 17은 전기 광학 장치를 적용할 수 있는 전자 기기의 예를 나타내는 도면.

\*도면의 주요 부분에 대한 부호의 설명\*

10 : 유기 EL 표시 장치(전기 광학 장치)

11 : 데이터 드라이버부

12 : 주사 드라이버부

13 : 액티브 매트릭스부

14 : 전환부

20 : 화소 회로

23 : 비교 회로

24 : PMOS 인버터 회로

25 : NMOS 인버터 회로

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 화상을 형성하는 전기 광학 장치의 화소 회로, 전기 광학 장치의 화소 회로의 구동 방법 및 전기 광학 장치를 사용한 전자 기기에 관한 것이다.

전기 광학 장치로서는, 액정 표시 장치나 유기 EL(electroluminescence) 표시 장치 등이 알려져 있다. 유기 EL 표시 장치는 화소를 구성하는 전기 광학 소자가 유기 EL 재료로 이루어지고, 자연광, 넓은 시야각, 밝고, 고속 응답, 저소비 전력이라는 우수한 특징을 구비함과 동시에, 폴리실리콘 TFT(박막 트랜지스터)를 사용한 주변회로에 의해, 더욱 소형화, 경량화를 실현할 수 있는 것으로부터 주목받고 있다.

그런데, 이러한 종류의 유기 EL 표시 장치는 화소 간의 휘도 편차가 있어, 이것을 억제하기 위해서, 전류 프로그램 방식을 비롯한 각종의 구동 방식이 제안되어 있다(예를 들면, 미국특허 제6,229506B1호(특허문헌1)).

#### 발명이 이루고자 하는 기술적 과제

전류 프로그램 방식은 TFT의 포화 영역에서 TFT를 동작시키고 있기 때문에, TFT 및 유기 EL 발광 소자(이하, "OLED"라고 함)의 특성 편차를 보상할 수 있다는 특징을 갖는다.

그러나, 종래의 전류 프로그램 방식에서는, 저계조 영역에서의 기입의 부족이나, 구동 트랜지스터의 동작점의 변동에 의한 OLED로의 공급 전류의 변화에 의해 계조 어긋남이 발생한다는 문제점이 있었다.

그래서, 본 출원인은 "전류 프로그램형 시간 계조 방식"(일本国 특허출원 제2003-367501호)을 제안했다.

이 기술은, 유지 커페시터, 구동 트랜지스터, 전기 광학 소자를 갖는 화소에 대하여 데이터 전류를 공급하고, 그 데이터 전류의 값에 따라 구동 트랜지스터로부터 공급되는 구동 전류에 기초하여 전기 광학 소자가 구동되는 전기 광학 소자의 구동 방법에 있어서, 입력한 계조 데이터에 관계없이, 미리 정해진 일정한 값의 데이터 전류를 상기 화소에 공급하여 상기 전기 광학 소자를 구동시키는 단계와, 계조 데이터에 기초하여 상기 전기 광학 소자의 구동 시간을 마련한 것이다. 그에 따라, 기입 부족, 동작점 변동은 해소될 수 있게 된다.

그러나, 상기 제안의 기술을 실제의 OLED 표시 패널에 사용할 경우, 표시 패널을 구성하는 각 화소에 대하여 발광 시간을 개개의 화소마다 제어하지 않으면 안되어 제어 동작이나 회로 구성이 복잡하다.

따라서, 본 발명은 제어 동작이나 회로 구성은 더욱 간소하게 구성할 수 있는 전기 광학 장치의 구동 회로, 구동 방법 및 전자 기기를 제공하는 것을 목적으로 한다.

#### 발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 화소 회로는, 전기 광학 소자를 발광시키는 화소 회로에 있어서, 상기 전기 광학 소자의 구동 전류로에 삽입되는 트랜지스터와, 상기 구동 전류로의 전류값을 설정하는 전류값 설정 회로와, 공급되는 화소 신호의 레벨을 기억하는 레벨 유지 수단과, 기억된 화소 신호 레벨과 공급되는 경사 레벨 신호를 비교하고, 비교 결과에 기초하여 상기 트랜지스터의 동작을 제어하는 비교 회로를 구비한다.

또한, 본 발명의 화소 회로는, 전기 광학 소자를 발광시키는 화소 회로에 있어서, 상기 전기 광학 소자의 구동 전류로에 삽입되는 트랜지스터와, 상기 구동 전류로의 전류값을 설정하는 전류값 설정 회로와, 시간축 상에서 선행하는 일련의 화소

신호로 이루어지는 화소열 신호 부분과 이것에 후속하는 경사 레벨 신호 부분을 포함하는 복합 신호로부터, 1개의 화소 신호를 추출하여 그 레벨과 후속의 경사 레벨 신호를 레벨 비교하고, 비교 결과에 기초하여 상기 트랜지스터의 동작 시간을 제어하는 비교 회로를 구비한다.

바람직하게는, 상기 전류값 설정 회로는 상기 구동 전류로에 삽입되는 구동 트랜지스터와, 상기 구동 트랜지스터에 소정값의 전류를 공급하는 전류 공급원과, 상기 구동 트랜지스터에 상기 소정값의 전류를 공급했을 때의 상기 구동 트랜지스터의 게이트 전압을 유지하는 커패시터를 포함한다.

바람직하게는, 상기 전기 광학 소자는 유기 EL 발광 소자이다.

또한, 본 발명의 전자 기기는, 상술한 화소 회로를 화상 표시기에 포함하는 것을 특징으로 한다.

본 발명의 화소 구동 방법은, 기판 위에 2차원으로 배치된 복수의 화소를 발광시키는 화소 구동 방법에 있어서, 미리 각 화소에 공급하는 전류 레벨을 설정하는 과정과, 각 화소가 표시해야 할 화소 신호를 각 화소의 영역에 기억하는 과정과, 공급되는 경사 레벨 신호와 각 화소의 화소 신호 레벨을 비교하여 상기 전류 레벨에 의한 각 화소의 발광 시간을 제어하는 과정을 포함한다.

또한, 본 발명의 화소 구동 방법은, 화소를 발광시키는 화소 구동 방법에 있어서, 미리 화소에 공급하는 전류 레벨을 설정하는 과정과, 상기 화소가 표시해야 할 화소 신호를 기억하는 과정과, 공급되는 경사 레벨 신호와 상기 화소의 화소 신호를 비교하여 상기 전류 레벨에 의한 상기 화소의 발광 시간을 제어하는 과정을 포함한다.

또한, 본 발명의 화소 구동 방법은, 기판 위에 2차원으로 배치된 복수의 전기 광학 소자를 발광시키는 화소 구동 방법에 있어서, 미리 각 전기 광학 소자에 공급하는 전류 레벨을 설정하는 과정과, 시간축 상에서 선행하는 일련의 화소 신호로 이루어지는 화소열 신호 부분과 이것에 후속하는 경사 레벨 신호 부분을 포함하는 복합 신호로부터 각 전기 광학 소자의 배치 영역에 대응하는 화소 신호를 선택하여 그 레벨을 기억하는 과정과, 각 전기 광학 소자의 배치 영역에 각각 대응지어진 각 화소 신호의 레벨과 공급되는 경사 레벨 신호를 비교하여 상기 전류 레벨에 의한 각 전기 광학 소자의 발광 시간을 제어하는 과정을 포함한다.

또한, 본 발명의 화소 구동 방법은, 전기 광학 소자를 발광시키는 화소 구동 방법에 있어서, 미리 상기 전기 광학 소자에 공급하는 전류 레벨을 설정하는 과정과, 시간축 상에서 선행하는 일련의 화소 신호로 이루어지는 화소열 신호 부분과 이것에 후속하는 경사 레벨 신호 부분을 포함하는 복합 신호로부터, 1개의 화소 신호를 추출하여 그 레벨을 기억하는 과정과, 기억된 상기 화소 신호의 레벨과 상기 경사 레벨 신호를 레벨 비교하여 설정된 상기 전류 레벨에 의한 상기 전기 광학 소자의 발광 시간을 제어하는 과정을 포함한다.

본 발명에서는, 전기 광학 소자의 화소를 구동함에 있어서, 전류 프로그램 방식에 의해 미리 각 화소에 공급하는 전류 레벨을 설정하고, 또한 각 화소가 표시해야 할 화소 신호를 각 화소의 영역에 기억해 둔다. 다음에, 전체 화소에 경사 레벨 신호를 공급하여, 각 화소의 화소 신호 레벨과 비교한다. 그 결과에 기초하여 미리 설정한 전류 레벨에 의한 각 화소의 발광 시간을 제어한다. 그에 따라, 비교적으로 간소한 제어 순서에 의해 작동하는 다계조의 표시기를 얻을 수 있게 된다.

### [실시예 1]

이하, 본 발명의 실시예에 대해서 도면을 참조하면서 설명한다.

도 1은 본 발명의 전기 광학 장치의 일례인 유기 EL 표시 장치의 전기적 접속을 나타내는 블록 회로도이다. 도 1에서, 유기 EL 표시 장치(10)는 데이터 드라이버부(11), 주사 드라이버부(12) 및 액티브 매트릭스부(13)를 구비하고 있다. 액티브 매트릭스부(13)는 후술하는 화소 회로(20)를 매트릭스 형상으로 복수배치해서 구성되어 있다. 데이터 드라이버부(11)는 각 화소 회로(20)에 화상의 각 화소의 휘도에 상당하는 아날로그 데이터 신호(VDAT)를 공급한다. 주사 드라이버부(12)는 각 행의 각 화소 회로(20)에 기입시 선택 신호(SEL1) 및 발광시 선택 신호(SEL2)를 공급한다. 또한, 각 화소 회로(20)는 도시하지 않은 신호원으로부터 일정한 프로그램 전류(IPRG) 및 참조 전위(VREF)의 공급을 받고, 전원으로부터 OLED의 전원 전압(VOEL)의 공급을 받고 있다.

후술하는 바와 같이, 주사 드라이버부(12)에 의해 액티브 매트릭스부(13)의 각 행의 화소 회로군이 순차적으로 선택되어, 각 행의 화소 회로군에 데이터 드라이버부에 의해 발광 시간에 상당하는 신호 레벨(VDAT)이 기입된다.

각 화소 회로에 유지된 신호 레벨(VDAT)과 각 화소 회로에 공급되는 경사 전압 레벨(VREF)의 비교에 의해 화소인 OLED의 발광 시간이 결정된다.

도 2는 상술한 화소 회로(20)의 구성예를 나타내고 있다. 화소 회로(20)는 전류 프로그램을 실현하기 위한 전류 프로그램 회로(21), OLED를 구동하는 구동 회로(22), 비교 회로(23)로 구성되어 있다. 각 회로에서 불리는 트랜지스터는 박막 트랜지스터(TFT)이다.

전류 프로그램 회로(21)는 유기 EL 전원 전압(VOEL)과 프로그램 전류원(IPRG) 사이에 직렬로 접속된 유지 용량(CS), NMOS 트랜지스터(T21 및 T22)로 구성된다. 유지 용량(CS)의 양단은 후술의 구동 회로(22)의 구동 트랜지스터(TDRV)의 게이트·소스 간에 접속된다. 트랜지스터(T21 및 T22)의 공통 접속부는 PMOS의 구동 트랜지스터(TDRV)의 드레인에 접속되고, 양쪽 트랜지스터의 게이트에는 기입시 선택 신호(SEL1)가 공급된다.

구동 회로(22)는 유기 EL의 전원 전압원(VOEL)과 음극 전압원(VCAT) 사이에 직렬로 접속된, PMOS 트랜지스터(TDRV), 게이트에 발광시 선택 신호(SEL2)가 공급되는 NMOS 트랜지스터(T23), 게이트에 비교 회로(23)가 접속되는 NMOS의 발광 시간 제어 트랜지스터(TETC), OLED로 구성된다.

전류 프로그램 회로(21)는 기입시 선택 신호(SEL1)가 온(레벨 H)으로 되고, 발광시 선택 신호(SEL2)가 오프(레벨 L)로 되면, 트랜지스터(T21 및 T22)가 도통하여, 구동 트랜지스터(TDRV)를 다이오드 접속으로 한다. 프로그램 전류원(IPRG)으로부터 구동 트랜지스터(TDRV)로 프로그램 전류(IPR)를 흐르게 하면, 전류(IPR)가 흐른 트랜지스터(TDRV)의 게이트 전압이 유지 용량(CS)에 기억된다. 이에 따라, OLED의 발광시 전류가 설정 가능해진다.

비교 회로(23)에는, 발광 시간에 대응한 해당 화소의 아날로그 데이터 신호(VDAT) 및 참조 전위(VREF)가 입력된다. 그 출력단은 발광 시간 제어 트랜지스터(TETC)의 게이트 단자에 접속되어 있다. 비교 회로(23)는 데이터 신호(VDAT)가 경사 전압의 참조 전위(VREF)를 넘는 기간 동안, 출력을 레벨 H로 한다. 또한, 트랜지스터(TETC)를 PMOS로 구성한 경우에는, 데이터 신호(VDAT)가 경사 전압의 참조 전위(VREF)를 넘는 기간 동안, 출력을 레벨 L로 한다.

도 3은 비교 회로(23)의 구성예를 나타내고 있다.

도 3에 나타내는 유기 EL 전원(VOEL) 및 전원(VSS)(0볼트) 간에 PMOS 트랜지스터(T231) 및 NMOS 트랜지스터(T232)가 출력 단자(OUT)를 거쳐서 직렬로 접속된다. 입력 단자(VDAT)와 전원(VSS) 간에 NMOS 트랜지스터(T234 및 T235)가 직렬로 접속된다. 트랜지스터(T234 및 T235)의 접속점과 트랜지스터(T231)의 게이트 간에 데이터 신호 유지 용량(CSD)이 접속된다. 입력 단자(VREF)와 전원(VSS) 간에 NMOS 트랜지스터(T237 및 T236)가 직렬로 접속된다. 트랜지스터(T237 및 T236)의 접속점과 트랜지스터(T232)의 게이트 간에 참조 전위 유지 용량(CSR)이 접속된다. 트랜지스터(T231) 및 트랜지스터(T232)의 양쪽 게이트는 접속되어, NMOS 트랜지스터(T233)를 통해서 출력 단자(OUT)에 접속된다.

트랜지스터(T233, T235, T236)의 각 게이트에는 기입시 선택 신호(SEL1)가 공급된다. 트랜지스터(T234 및 T237)의 게이트에는 발광시 선택 신호(SEL2)가 공급된다.

비교 회로(23)에 공급되는 기입시 선택 신호(SEL1)가 레벨 「H」, 발광시 선택 신호(SEL2)가 레벨 「L」 인 경우, 비교 회로(23)는 트랜지스터(T233, T235 및 T236)의 도통, 트랜지스터(T234 및 T237)의 비도통에 의해 도 4에 나타낸 바와 같이 된다. VDAT 단자에 공급되는 아날로그 데이터 신호(VDAT)에 의해 데이터 유지 용량(CSD)은 충전되어, 상기 데이터 신호의 레벨을 유지한다. 한편, 참조 전위유지 용량(CSR)은 일단이 전원(VSS)에 접속된다. 비교 회로(23)의 출력은 CMOS 인버터의 특성에 의해 결정되는 인버터 중심(VN)으로 된다.

또한, 기입시 선택 신호(SEL1)가 레벨 「L」, 발광시 선택 신호(SEL2)가 레벨 「H」 인 경우, 비교 회로(23)는 트랜지스터(T233, T235 및 T236)의 비도통, 트랜지스터(T234 및 T237)의 도통에 의해 도 5에 나타낸 바와 같이 된다. 입력 단자(VREF) 및 전원(VSS) 간에 참조 전위 유지 용량(CSR) 및 데이터 유지 용량(CSD)이 직렬로 접속된다. 데이터 유지 용량(CSD)의 전하의 극성은 반전해서 접속된다. 참조 전위 유지 용량(CSR) 및 데이터 유지 용량(CSD)의 접속점은 PMOS 트랜지스터(T231) 및 NMOS 트랜지스터(T232)로 이루어지는 CMOS 인버터의 입력단으로 되어 있다.

초기의 상태에서는 CMOS 인버터의 입력은 인버터 중심(VN)으로 되어 있고, 중간적인 상태를 유지하고 있다. 그 결과, OLED의 부하 전류 회로가 형성되어 표시 소자가 발광한다.

다음에, 입력 단자에 참조 전위 신호(VREF)가 공급되면 참조 전위 유지 용량(CSR)이 충전되어, 데이터 유지 용량(CSD)의 부전하는 상쇄되어, CMOS 인버터의 입력은 정방향을 향하여 변화된다. 데이터 유지 용량(CSD)과 참조 전위 유지 용량(CSR)이 같을 때, CMOS 인버터의 입력(VN')은  $VN' = VN + 0.5(VREF - VDAT)$ 로 주어진다. 참조 전위 신호(VREF)의 레벨이 데이터 유지 용량(CSD)에 유지된 레벨을 넘으면, CMOS 인버터의 입력은 정전압 레벨로 되어, 트랜지스터(T231)는 비도통, 트랜지스터(T232)는 도통되어 출력단(OUT)은 전원(VSS)(레벨L)을 출력단(OUT)에 출력한다. 출력단(OUT)에 레벨 L이 출력되면 트랜지스터(TETC)는 비도통되어, OLED의 부하 전류 회로가 개방되어 표시 소자가 소등된다.

이와 같이 비교 회로(23)는 아날로그 데이터 신호(VDAT)를 유지 용량(CSD)에 축적하고, 참조 전위(VREF)를 유지 용량(CSR)에 축적한다. 그리고, 데이터 신호(VDAT)가 참조 전위(VREF)보다도 클 때, 출력(OUT)은 레벨 H로 된다. 반대로, 데이터 신호(VDAT)가 참조 전위(VREF)보다도 작을 때, 출력(OUT)은 레벨 L로 된다. 상술한 바와 같이 비교 회로(23)의 출력(OUT)은 트랜지스터(TETC)의 게이트 입력으로 되어 있다. 따라서, 해당 화소에 공급하는 아날로그 데이터 신호(VDAT)의 레벨에 따라 OLED의 발광 시간을 제어할 수 있다.

도 6은 데이터 신호의 기입으로부터 발광까지의 일련의 동작을 설명하는 타이밍 차트이다. 또한, 기입시 선택 신호(SEL1)는 액티브 매트릭스부(13)에 대응해서 n행분 준비되어 있다. 발광시 선택 신호(SEL2)도 n행분 준비되지만, 1행분만 SEL2(\*)로서 나타내고 있다. 데이터 드라이버부(11)로부터 출력되는 아날로그 데이터 신호(VDAT)는 액티브 매트릭스부(13)의 1열분의 신호만 나타내고 있다. 참조 전위(VREF)는 각 화소에 공통인 파형이므로 1개의 신호만 나타내고 있다.

도 6에 나타낸 바와 같이, 화상의 1 화면의 표시 처리 기간에 상당하는 1 프레임 기간은 기입 시간과 발광 시간으로 나눌 수 있다. 전반의 기입 기간에서, 주사 드라이버부(12)는 각 행의 기입시 선택 신호(SEL1(1)~SEL1(n))를 순차적으로 레벨 H로 설정한다. 데이터 드라이버부(11)는 각 행의 화소에 기입시 선택 신호(SEL1(1)~SEL1(n))에 동기해서 아날로그 데이터 신호(VDAT)를 공급하고, 아날로그 데이터 신호(VDAT)의 신호 레벨을 각 화소의 유지 용량(CSD)에 축적시킨다. 기입 기간 동안에, 각 화소에는 프로그램 전류(IPRG)도 공급되고 있어, 상술한 바와 같이 기입시 선택 신호(SEL1) 및 발광시 선택 신호(SEL2)의 공급에 대응한 구동 회로의 동작에 의해 구동 트랜지스터(TDRV)가 이 프로그램 전류(IPRG)를 흐르게 하기 위해서 필요한 게이트 전압이 유지 용량(CS)에 축적된다.

후반의 발광 기간에서는, 각 행의 발광시 선택 신호(SEL2(1)~SEL2(n)) (도면 중에는, SEL2(\*)로서 나타내고 있다)가 일제히 레벨 H로 되고, 전체 화소의 발광시 선택 신호가 일제히 레벨 H로 되어, 참조 전위(VREF)가 유지 용량(CSR)에 공급된다(도 5 참조). 이 실시예에서는, 참조 전위(VREF)는 시간 경과와 함께 레벨이 상승하는 스위프(sweep) 신호이다. 비교 회로(23)는 전번의 기입 기간에서 기억되어 있는 아날로그 데이터 신호(VDAT)와 참조 전위(VREF)의 비교를 행한다.

데이터 신호(VDAT)가 참조 전위(VREF)보다도 클 경우에는, 비교 회로의 출력(OUT)은 레벨 H로 되어, 발광 시간 제어 트랜지스터(TETC)는 온 상태로 된다. 그 결과, OLED에는 기입 기간에서 기억된 프로그램 전류(IPRG)가 공급되어 발광 상태가 된다. 한편, 데이터 신호(VDAT)가 참조 전위(VREF)보다도 작을 경우에는, 비교 회로의 출력(OUT)은 오프 상태로 된다. 그 결과, OLED에는 프로그램 전류(IPRG)가 공급되지 않아, 비발광 상태가 된다. 참조 전위(VREF)를 스위프 신호로 하고 있으므로, 기입 기간에 기억되는 데이터 신호(VDAT)의 대소에 의해 OLED의 발광 시간을 제어할 수 있다.

### [실시예 2]

비교 회로의 구성은 도 2에 기재된 것에 한정되지 않는다. 예를 들면, 도 7에 나타낸 바와 같이, 일부의 트랜지스터(T236 및 T237)를 복수의 화소에서 공통화(공용)할 수도 있다. 도 7에서, 도 3과 대응하는 부분에는 동일한 부호를 붙이 있다. 동작은 도 3의 비교 회로와 같으므로 설명은 생략한다. 비교 회로는 동작이 같으면 구성이 달라도 된다.

### [실시예 3]

비교 회로에 공급되는 참조 전위는 각종의 형태의 것을 사용하는 것이 가능하다. 도 8에 나타내는 예는, 참조 전위(VREF)로서, 1 프레임 주기의 중앙부에서 신호 레벨이 최소값이 되는 M자 모양의 신호 파형을 사용하고 있다. 이러한 스위프 신호이어도, 데이터 유지 용량(CSD)에 유지된 아날로그 데이터 신호(VDAT)의 신호 레벨에 따라 OLED의 발광 전류(IOLED)의 공급 시간(발광 시간)을 제어할 수 있다.

또한, 도 9에 나타내는 비교 회로에 공급되는 참조 전위의 예는, 참조 전위(VREF)로서, 1 프레임 주기로 신호 레벨이 최소 값이 되는 곳이 2군데 있는 W자 모양의 신호 파형을 사용하고 있다. 이러한 스위프 신호를 사용함으로써, OLED의 발광 전류(IOLED)의 공급 시간(발광 시간)을 더욱 세밀하게 제어할 수 있다. 즉, OLED의 발광시와 비발광시의 간격을 보다 짧게 할 수 있다. 이에 따라, 화상 재생 시에, 시각 상보다 매끄러운 화상 표시를 얻을 수 있다.

또한, 도시하지 않았지만, 참조 전위(VREF)로서 톱니 형상의 신호 파형을 사용할 수도 있다.

상기한 실시예에 의하면, 전류 프로그램을 사용한 시분할 계조 방식에 의해 OLED를 구동할 때에, 시간 제어의 수단으로서 비교 회로를 사용함으로써 액티브 매트릭스를 구성하는 각 화소의 계조 제어를 동시에 행할 수 있다. 각 화소의 복잡한 제어 동작을 회피하면서, 종래의 전류 프로그램 방식에 보여지는 계조 어긋남을 억제할 수 있게 되어 상태가 양호하다.

또한, 상기한 실시예의 화소의 구동 회로를 사용함으로써, 미리 각 화소에 공급하는 전류 레벨을 설정하고, 각 화소가 표시해야 할 화소 신호를 각 화소의 영역에 기억하고, 공급되는 경사 레벨 신호와 각 화소의 화소 신호 레벨을 비교하여, 전류 레벨에 의한 각 화소의 발광 시간을 제어하고, 기판 위에 2차원으로 배치된 복수의 화소를 발광시키는 화소 구동 방법이 실행 가능해진다.

#### [실시예 4]

본 발명의 제5 설명에 대해서 도 10 내지 도 13을 참조해서 설명한다.

이 실시예에서는, 발광 시간 제어 트랜지스터(TFT)를 화소 회로의 전기 광학 소자의 전류로에 설치한다. 발광 시간 제어 트랜지스터의 게이트·드레인 간을 단락하고, 임계값을 기억함과 동시에 발광 시간에 상당하는 아날로그 신호를 각 화소 회로에 기억한다. 참조 전위(스위프 신호)를 전체 화소 회로에 일제히 공급하고, 아날로그 신호와 참조 전위의 대소 관계에 의해 발광 시간 제어 트랜지스터의 온/오프 동작이 제어되어, 각 화소 회로의 전기 광학 소자의 발광 시간이 제어된다.

도 10은 본 발명의 전기 광학 장치의 일례인 유기 EL 표시 장치(10)의 전기적 접속을 나타내는 블록 회로도이다. 도 10에서, 유기 EL 표시 장치(10)는 데이터 드라이버부(11), 주사 드라이버부(12), 액티브 매트릭스부(13) 및 전환부(14)를 구비하고 있다. 액티브 매트릭스부(13)는 후술의 화소 회로(20)를 매트릭스 형상으로 복수 배치해서 구성되어 있다. 데이터 드라이버부(11)는 화상의 각 화소의 휙도에 상당하는 아날로그 데이터 신호(VDAT)를 출력한다. 전환부(14)는 아날로그 데이터 신호(VDAT) 및 도시하지 않은 신호원으로부터 출력되는 참조 전위(VREF)를 선택적으로 전환해서 각 화소 회로(20)에 공급한다. 주사 드라이버부(12)는 각 행의 각 화소 회로(20)에 기입시 선택 신호(SEL1) 및 발광시 선택 신호(SEL2)를 공급한다. 또한, 각 화소 회로(20)는 후술의 전류원으로부터 일정한 프로그램 전류(IPRG)의 공급을 받고, 전원으로부터 OLED의 전원 전압(VOEL)의 공급을 받고 있다.

주사 드라이버부(12)는 액티브 매트릭스부(13)의 각 행의 화소 회로군을 순차적으로 선택한다. 이 동안, 전환부(14)는 데이터 드라이버부(11)의 출력을 선택하고, 각 행의 화소 회로군에 각 화소의 발광 시간에 상당하는 신호 레벨(VDAT)을 기입한다. 전체 화소 회로(20)에 화소 데이터(아날로그 데이터 신호)의 기입이 종료하면, 전환부(14)는 참조 전위(VREF)를 선택해서 전체 화소 회로(20)에 공급한다. 각 화소 회로(20)에 유지된 신호 레벨(VDAT)과 각 화소 회로(20)에 공급되는 경사 전압(VREF)의 비교에 의해 화소인 OLED의 발광 시간이 결정된다.

도 11은 상기한 화소 회로(20)의 구성예를 나타내고 있다. 화소 회로(20)는 전류 프로그램을 실현하기 위한 전류 프로그램 회로(21), OLED를 구동하는 구동 회로(22), PMOS 인버터 회로(24)로 구성되어 있다. 각 회로에서 불리는 트랜지스터는 박막 트랜지스터(TFT)이다.

전류 프로그램 회로(21)는 유기 EL 전원 전압(VOEL)과 프로그램 전류원(IPRG) 사이에 직렬로 접속된 유지 용량(CS), NMOS 트랜지스터(T21 및 T22)로 구성된다. 유지 용량(CS)의 양단은 후술의 구동 회로(22)의 구동 트랜지스터(TDRV)의 게이트·소스 간에 접속된다. 트랜지스터(T21 및 T22)의 공통 접속부는 PMOS의 구동 트랜지스터(TDRV)의 드레인에 접속되고, 양쪽 트랜지스터의 게이트에는 기입시 선택 신호(SEL1)가 공급된다.

구동 회로(22)는 유기 EL의 전원 전압원(VOEL)과 음극 전압원(VCAT) 사이에 직렬로 접속된, PMOS 트랜지스터(TDRV), 게이트에 발광시 선택 신호(SEL2)가 공급되는 NMOS 트랜지스터(T23), OLED로 구성된다.

PMOS 인버터 회로(24)는 OLED의 전류로에 설치된 발광 시간 제어 트랜지스터(TETC), 발광 시간 제어 트랜지스터(TETC)의 게이트·드레인 간에 접속된 임계값 초기화 트랜지스터(TINI) 및 발광 시간 제어 트랜지스터(TETC)의 게이트에 접속된 데이터 신호 저장 용량(CD)으로 구성된다. 데이터 신호 저장 용량(CD)을 거쳐서 발광 시간 제어 트랜지스터(TETC)에는 복합 신호(VDAT/VREF)가 공급된다. 임계값 초기화 트랜지스터(TINI)의 게이트에는 기입시 선택 신호(SEL1)가 공급된다.

후술하는 바와 같이, PMOS 인버터 회로(24)는 아날로그 데이터 신호(VDAT)의 레벨과 참조 전위(VREF)의 레벨을 비교하는 레벨 비교기로서 기능한다.

복합 신호(VDAT)/VREF는 전환부(14)의 동작에 의해, 1 프레임 주기의 전반에 있어서 화소별 데이터를 실은 아날로그 데이터 신호(VDAT) 부분과, 1 프레임 주기의 후반에 있어서 경사 레벨 신호(스위프 신호)인 참조 전위(VREF) 부분으로 구성된다(후술의 도 12 참조).

PMOS 인버터 회로(24)는 아날로그 신호(VDAT)가 참조 전위(VREF)보다도 작을 경우, 발광 시간 제어 트랜지스터(TETC)는 도통 상태가 된다. 아날로그 신호(VDAT)가 참조 전위(VREF)보다도 클 경우, 발광 시간 제어 트랜지스터(TETC)는 비도통 상태가 된다.

전류 프로그램 회로(21)는 기입시 선택 신호(SEL1)가 온(레벨 H)으로 되고, 발광시 선택 신호(SEL2)가 오프(레벨 L)로 되면, 트랜지스터(T21 및 T22)가 도통하여, 구동 트랜지스터(TDRV)를 다이오드 접속으로 한다.

프로그램 전류원(IPRG)으로부터 구동 트랜지스터(TDRV)에 프로그램 전류(IPR)를 흐르게 하면, 전류(IPR)가 흐른 트랜지스터(TDRV)의 게이트 전압(임계값 전압)이 유지 용량(CS)에 기억된다. 이에 따라, 유기 EL 표시 소자의 발광시 전류가 설정 가능해진다.

도 12은 데이터 신호의 기입으로부터 발광까지의 일련의 동작을 설명하는 타이밍 차트이다. 주사 드라이버부(12)의 출력인 기입시 선택 신호(SEL1)는 액티브 매트릭스부(13)에 대응해서 n행분 준비되어 있다. 발광시 선택 신호(SEL2)도 n행분 준비되지만, 도 12에서는 1행분만 SEL2(\*)로서 나타내고 있다. 전환부(14)로부터 출력되는 복합 신호(VDAT/VREF)는 액티브 매트릭스부(13)의 1열분의 신호만 나타내고 있다.

도 12에 나타낸 바와 같이, 화상의 1 화면의 표시 처리 기간에 상당하는 1 프레임 기간은 전반의 기입 시간과 후반의 발광 시간으로 나눌 수 있다. 기입 기간에서, 주사 드라이버부(12)는 각 행의 기입시 선택 신호(SEL1(1)~SEL1(n))를 순차적으로 레벨 H로 설정한다.

도 13의 (a)에 나타낸 바와 같이, 임계값 초기화 트랜지스터(TINI)가 도통하여, 발광 시간 제어 트랜지스터(TETC)의 게이트·드레인 간이 단락되어, 다이오드 접속된 발광 시간 제어 트랜지스터(TETC)의 게이트 전압(VG)에 임계값 전압이 나타난다.

또한, 전환부(14)는 각 행의 화소에 기입시 선택 신호(SEL1(1)~SEL1(n))에 동기해서 복합 신호의 아날로그 데이터 신호(VDAT)를 공급하고, 아날로그 데이터 신호(VDAT)의 신호 레벨을 각 화소의 저장 용량(CD)에 축적시킨다.

기입 기간 동안에 있어서, 각 화소에는 프로그램 전류(IPRG)도 공급되고 있다. 상술한 바와 같이 기입시 선택 신호(SEL1) 레벨 H 및 발광시 선택 신호(SEL2)레벨 L에 대응해서 트랜지스터(T21 및 T22)가 도통, 트랜지스터(T23)가 비도통함으로써 구동 트랜지스터(TDRV)가 이 프로그램 전류(IPRG)을 흐르게 하기 위해서 필요한 게이트 전압이 유지 용량(CS)에 축적된다.

도 12에 나타낸 바와 같이, 후반의 발광 기간에서는, 각 행의 발광시 선택 신호(SEL2(1)~SEL2(n)) (도면 중에는, SEL2(\*)로서 나타내고 있다)가 일제히 레벨 H로 되고, 전체 화소의 발광시 선택 신호(SEL2)가 일제히 레벨 H로 되고, 전환부(14)의 전환 동작에 의해 복합 신호(VDAT/VREF)의 참조 전위(VREF)가 저장 용량(CD)에 공급된다. 이 실시예에서는, 참조 전위(VREF)는 시간 경과와 함께 레벨이 하강하는 스위프 신호이다.

PMOS 인버터 회로(24)는 전번의 기입 기간에서 데이터 신호 저장 용량(CD)에 기억되어 있는 아날로그 데이터 신호(VDAT)와 참조 전위(VREF)의 대소 관계에 의해, 발광 시간 제어 트랜지스터(TETC)의 동작을 결정한다.

데이터 신호(VDAT)가 참조 전위(VREF)보다도 작을 경우에는, 도 13의 (b)에 나타낸 바와 같이, 발광 시간 제어 트랜지스터(TETC)는 도통 상태가 된다. 그 결과, OLED에는 기입 기간에서 기억된 프로그램 전류(IPRG)가 공급되어 발광 상태가 된다.

한편, 데이터 신호(VDAT)가 참조 전위(VREF)보다도 클 경우에는, 발광 시간 제어 트랜지스터(TETC)는 비도통 상태가 된다. 그 결과, OLED에는 프로그램 전류(IPRG)가 공급되지 않아, 비발광 상태가 된다.

실시예에서는 참조 전위(VREF)를 스위프 신호로 하고 있으므로, 기입 기간에 기억되는 데이터 신호(VDAT)의 대소에 의해 OLED의 발광 시간을 제어할 수 있다.

이와 같이, 실시예의 화소 구동 방법은 미리 각 전기 광학 소자에 공급하는 전류 레벨을 설정하고(프로그램 전류 방식), 시간축 상에서 선행하는 일련의 화소 신호로 이루어지는 화소열 신호 부분과 이것에 후속하는 경사 레벨 신호 부분을 포함하는 복합 신호로부터 각 전기 광학 소자의 배치 영역에 대응하는 화소 신호를 선택해서 그 레벨을 기억하고, 각 전기 광학 소자의 배치 영역에 각각 대응지어진 각 화소 신호의 레벨과 공급되는 경사 레벨 신호를 비교하여 전류 레벨에 의한 각 전기 광학 소자의 발광 시간을 제어한다.

#### [실시예 5]

도 14 및 도 15는 본 발명의 제5 실시예를 나타내고 있다.

도 14에서, 도 11에 나타낸 화소 회로(20)와 대응하는 부분에는 동일한 부호를 붙이고, 상기 부분의 설명은 생략한다.

이 실시예에서는, 제4 실시예의 PMOS 인버터 회로(24)를 NMOS 인버터 회로(25)로 구성하고 있다. NMOS 인버터 회로(25)는 NMOS의 발광 시간 제어 트랜지스터(TETC), 발광 시간 제어 트랜지스터(TETC)의 게이트·드레인 간에 접속되는 임계값 초기화 트랜지스터(TINI) 및 데이터 신호 저장 용량(CD)으로 구성되어 있다. 다른 회로 구성은 도 11에 나타낸 구성과 같다.

이 NMOS 인버터 회로(25)는 아날로그 신호(VDAT)가 참조 전위(VREF)보다도 클 경우, 발광 시간 제어 트랜지스터(TETC)를 도통 상태로 한다. 반대로, 아날로그 신호(VDAT)가 참조 전위(VREF)보다도 작을 경우, 발광 시간 제어 트랜지스터(TETC)를 비도통으로 한다.

그래서, 도 15의 타이밍 차트에 나타낸 바와 같이, 참조 전위(VREF)의 스위프의 변화 방향을 제4 실시예의 경우와는 반대로(증가 방향으로) 함으로써 NMOS 인버터 회로(25)를 사용했을 경우에도 제4 실시예의 화소 회로(20)와 같은 동작을 얻을 수 있다.

상기한 실시예에 의하면, 전류 프로그램을 사용한 시분할 계조 방식에 의해 OLED를 구동할 때에, 시간 제어의 수단으로서 편(片) 채널 인버터를 적용함으로써 액티브 매트릭스를 구성하는 각 화소의 계조 제어를 동시에 행할 수 있다. 각 화소의 복잡한 제어동작을 회피하면서, 종래의 전류 프로그램 방식에 보여지는 계조 어긋남을 억제하는 것이 가능해져 상태가 양호하다. 또한, 발광 시간의 제어 수단으로서 2 입력의 비교 회로를 사용했을 경우에 비교해서 소자수 및 배선수를 대폭 감할 수 있고, 표시 장치로서 중요한 개구율의 확보가 용이하게 된다. 사용 소자수의 감소는 신뢰성의 향상의 관점으로부터도 바람직하다.

또한, 상기한 실시예의 화소 구동 회로를 사용함으로써, 미리 각 전기 광학 소자에 공급하는 전류 레벨을 설정하고, 시간축 상에서 선행하는 일련의 화소 신호로 이루어지는 화소열 신호 부분과 이것에 후속하는 경사 레벨 신호 부분을 포함하는 복합 신호로부터 각 전기 광학 소자의 배치 영역에 대응하는 화소 신호를 선택해서 그 레벨을 기억하고, 각 전기 광학 소자의 배치 영역에 각각 대응지어진 각 화소 신호의 레벨과 공급되는 경사 레벨 신호를 비교하여 전류 레벨에 의한 각 전기 광학 소자의 발광 시간을 제어하는, 기판 위에 2차원으로 배치된 복수의 전기 광학 소자를 발광시키는 화소 구동 방법을 실현하는 것이 가능해진다.

#### [실시예 6]

도 16 및 도 17은 상술한 전기 광학 장치(화상 표시기)를 적용할 수 있는 전자 기기의 예를 나타내는 도면이다.

도 16의 (a)는 휴대 전화에의 적용예이며, 상기 휴대 전화(230)는 안테나부(231), 음성 출력부(232), 음성 입력부(233), 조작부(234) 및 본 발명의 전기 광학 장치(200)를 구비하고 있다.

이와 같이, 본 발명에 따른 전기 광학 장치는 표시부로서 이용가능하다.

도 16의 (b)는 비디오 카메라에의 적용예이며, 상기 비디오 카메라(240)는 수상부(241), 조작부(242), 음성 입력부(243) 및 본 발명의 전기 광학 장치(200)를 구비하고 있다.

도 16의 (c)는 휴대형 퍼스널 컴퓨터(소위 PDA)에의 적용예이며, 상기 컴퓨터(250)는 카메라부(251), 조작부(252) 및 본 발명에 따른 전기 광학 장치(200)를 구비하고 있다.

도 16의 (d)는 헤드 마운트 디스플레이에의 적용예이며, 상기 헤드 마운트 디스플레이(260)는 밴드(261), 광학계 수납부(262) 및 본 발명에 따른 전기 광학 장치(200)를 구비하고 있다.

도 16의 (e)는 리어형 프로젝터에의 적용예이며, 상기 프로젝터(270)는 케이싱(271)에, 광원(272), 합성 광학계(273), 미러(274, 275), 스크린(276) 및 본 발명에 따른 전기 광학 장치(200)를 구비하고 있다.

도 16의 (f)는 프론트 데스크형 프로젝터에의 적용예이며, 상기 프로젝터(280)는 케이싱(282)에 광학계(281) 및 본 발명에 따른 전기 광학 장치(200)를 구비하여, 화상을 스크린(283)에 표시 가능하게 되어 있다.

도 17의 (a)는 텔레비전에의 적용예이며, 상기 텔레비전(300)은 본 발명에 따른 전기 광학 장치(200)를 구비하고 있다.

또한, 퍼스널 컴퓨터 등에 사용할 수 있는 모니터 장치에 대하여도 마찬가지로 본 발명에 따른 전기 광학 장치를 적용할 수 있다.

도 17의 (b)는 롤업(roll up)식 텔레비전에의 적용예이며, 상기 롤업식 텔레비전(310)은 본 발명에 따른 전기 광학 장치(200)를 구비하고 있다.

### 발명의 효과

이상 설명한 바와 같이 본 발명에 따르면, 전류 프로그램 방식을 사용한 시분할 구동 방식에 있어서, 화소의 발광 시간 제어로서 비교 수단(비교 회로)을 사용하는 구성으로 했기 때문에, 번잡한 제어 동작이 회피될 수 있게 된다.

또한, 본 발명에 따르면, 전류 프로그램 방식을 사용한 시분할 구동 방식에 있어서, 화소의 발광 시간 제어로서 1 입력형의 비교 수단(비교 회로)을 사용하는 구성으로 했기 때문에, 번잡한 제어 동작이 회피될 수 있게 된다. 또한, 화소 회로를 구성하는 소자 수 및 배선 수를 줄일 수 있게 된다.

### (57) 청구의 범위

#### 청구항 1.

전기 광학 소자를 발광시키는 화소 회로로서,

상기 전기 광학 소자의 구동 전류로에 삽입되는 트랜지스터와,

상기 구동 전류로의 전류값을 설정하는 전류값 설정 회로와,

공급되는 화소 신호의 레벨을 기억하는 레벨 유지수단과,

기억된 화소 신호 레벨과 공급되는 경사 레벨 신호를 비교하고, 비교 결과에 기초하여 상기 트랜지스터의 동작을 제어하는 비교 회로

를 구비하는 화소 회로.

## 청구항 2.

전기 광학 소자를 발광시키는 화소 회로로서,

상기 전기 광학 소자의 구동 전류로에 삽입되는 트랜지스터와,

상기 구동 전류로의 전류값을 설정하는 전류값 설정 회로와,

시간축 상에서 선행하는 일련의 화소 신호로 이루어지는 화소열 신호 부분과 이것에 후속하는 경사 레벨 신호 부분을 포함하는 복합 신호로부터, 1개의 화소 신호를 추출하여 그 레벨과 후속의 경사 레벨 신호를 레벨 비교하고, 비교 결과에 기초하여 상기 트랜지스터의 동작 시간을 제어하는 비교 회로

를 구비하는 화소 회로.

## 청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 전류값 설정 회로는, 상기 구동 전류로에 삽입되는 구동 트랜지스터와, 상기 구동 트랜지스터에 소정값의 전류를 공급하는 전류 공급원과, 상기 구동 트랜지스터에 상기 소정값의 전류를 공급했을 때의 상기 구동 트랜지스터의 게이트 전압을 유지하는 커페시터를 포함하는 화소 회로.

## 청구항 4.

제 1 항 또는 제 2 항에 있어서,

상기 전기 광학 소자는 유기 EL 발광 소자인 화소 회로.

## 청구항 5.

제 1 항 또는 제 2 항에 기재된 화소 회로를 화상 표시기에 포함하는 전자 기기.

## 청구항 6.

기판 위에 2차원으로 배치된 복수의 화소를 발광시키는 화소 구동 방법으로서,

미리 각 화소에 공급하는 전류 레벨을 설정하는 과정과,

각 화소가 표시해야 할 화소 신호를 각 화소의 영역에 기억하는 과정과,

공급되는 경사 레벨 신호와 각 화소의 화소 신호 레벨을 비교하여 상기 전류 레벨에 의한 각 화소의 발광 시간을 제어하는 과정

을 포함하는 화소 구동 방법.

### 청구항 7.

화소를 발광시키는 화소 구동 방법으로서,

미리 화소에 공급하는 전류 레벨을 설정하는 과정과,

상기 화소가 표시해야 할 화소 신호를 기억하는 과정과,

공급되는 경사 레벨 신호와 상기 화소의 화소 신호를 비교하여 상기 전류 레벨에 의한 상기 화소의 발광 시간을 제어하는 과정

을 포함하는 화소 구동 방법.

### 청구항 8.

기판 위에 2차원으로 배치된 복수의 전기 광학 소자를 발광시키는 화소 구동 방법으로서,

미리 각 전기 광학 소자에 공급하는 전류 레벨을 설정하는 과정과,

시간축 상에서 선행하는 일련의 화소 신호로 이루어지는 화소열 신호 부분과 이것에 후속하는 경사 레벨 신호 부분을 포함하는 복합 신호로부터 각 전기 광학 소자의 배치 영역에 대응하는 화소 신호를 선택하여 그 레벨을 기억하는 과정과,

각 전기 광학 소자의 배치 영역에 각각 대응지어진 각 화소 신호의 레벨과 공급되는 경사 레벨 신호를 비교하여 상기 전류 레벨에 의한 각 전기 광학 소자의 발광 시간을 제어하는 과정

을 포함하는 화소 구동 방법.

### 청구항 9.

전기 광학 소자를 발광시키는 화소 구동 방법으로서,

미리 상기 전기 광학 소자에 공급하는 전류 레벨을 설정하는 과정과,

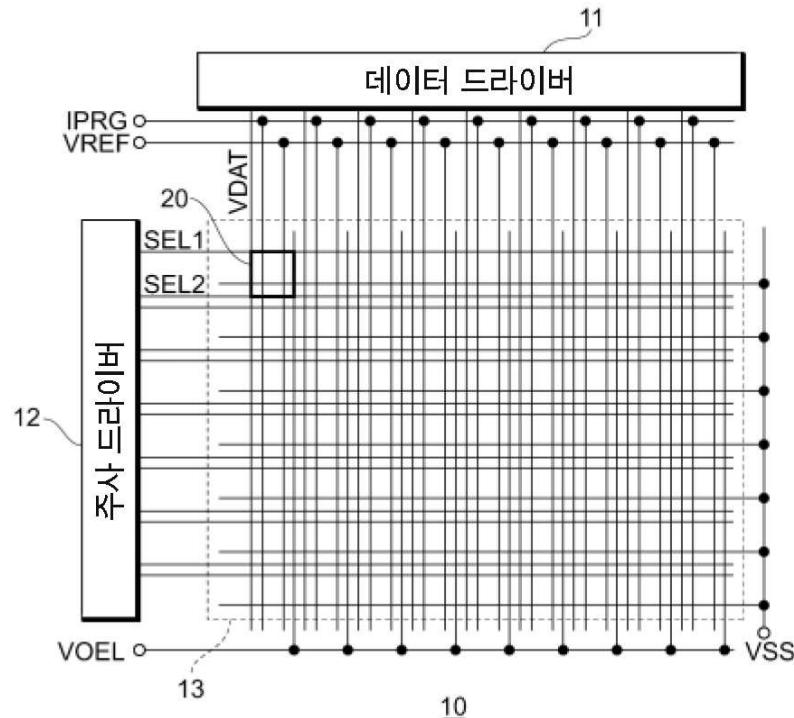
시간축 상에서 선행하는 일련의 화소 신호로 이루어지는 화소열 신호 부분과 이것에 후속하는 경사 레벨 신호 부분을 포함하는 복합 신호로부터, 1개의 화소 신호를 추출하여 그 레벨을 기억하는 과정과,

기억된 상기 화소 신호의 레벨과 상기 경사 레벨 신호를 레벨 비교하여 설정된 상기 전류 레벨에 의한 상기 전기 광학 소자의 발광 시간을 제어하는 과정

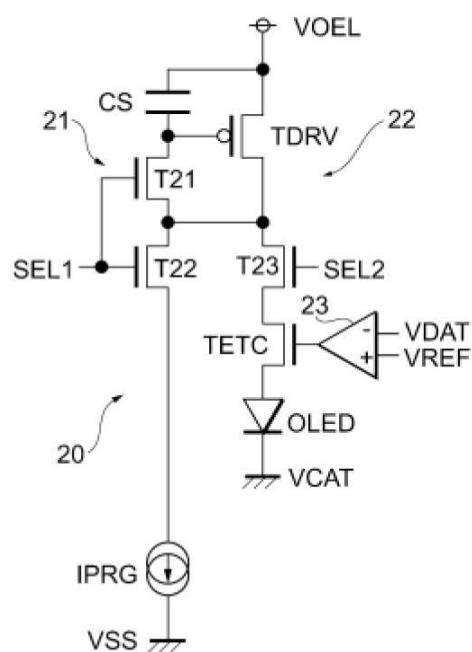
을 포함하는 화소 구동 방법.

**도면**

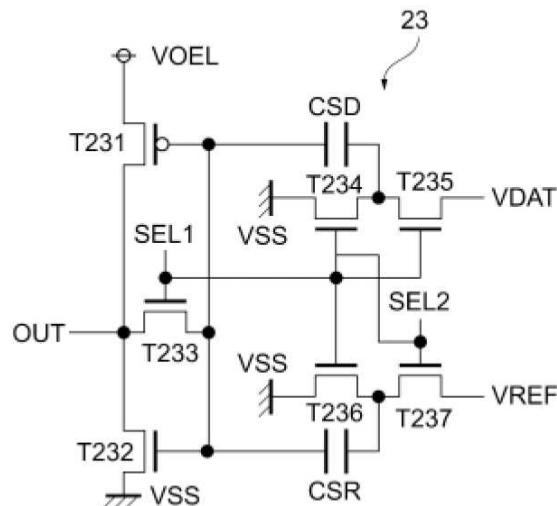
도면1



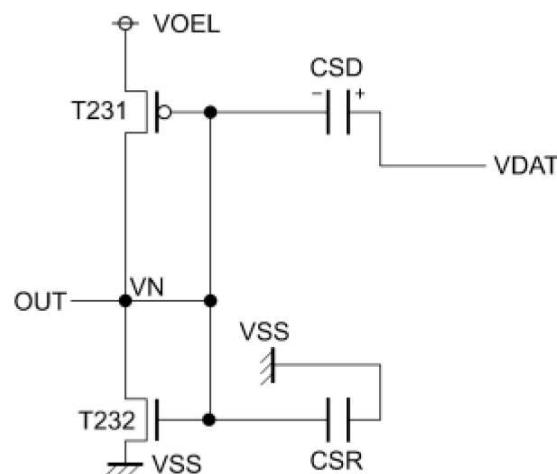
도면2



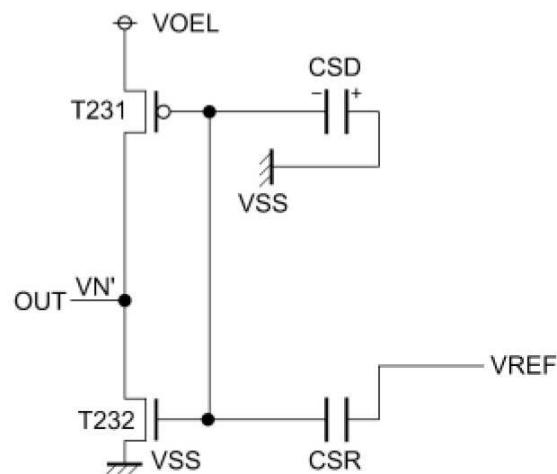
도면3



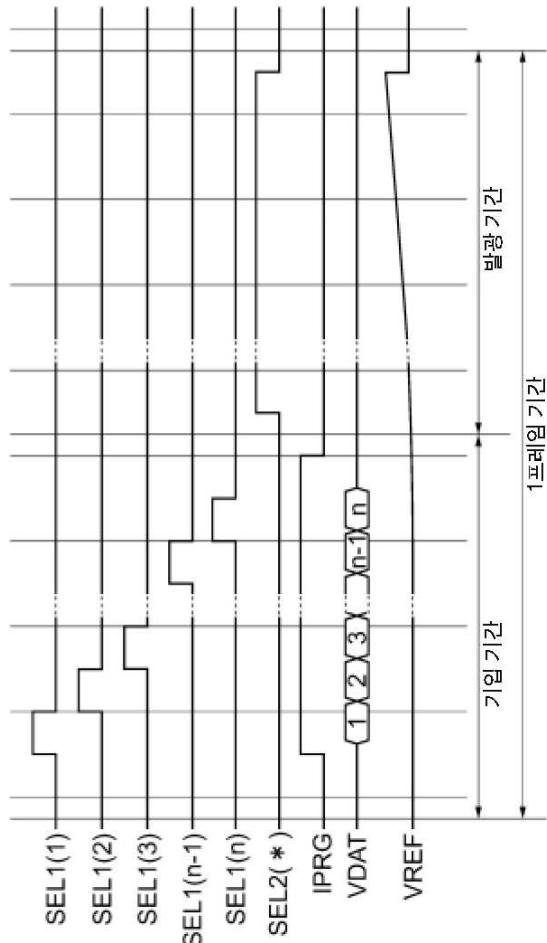
도면4



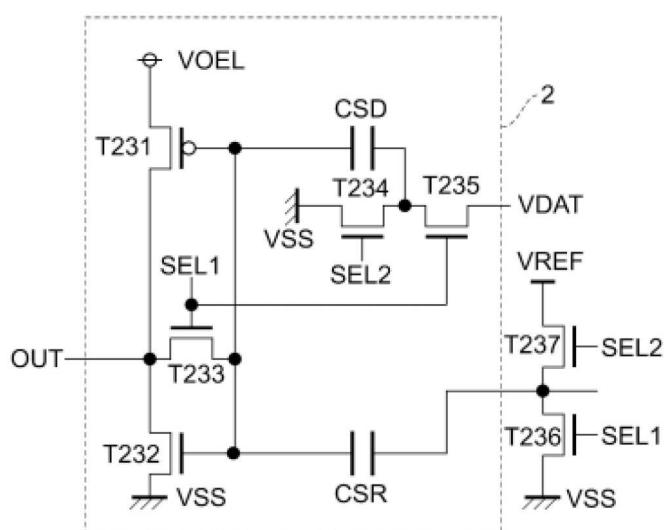
도면5



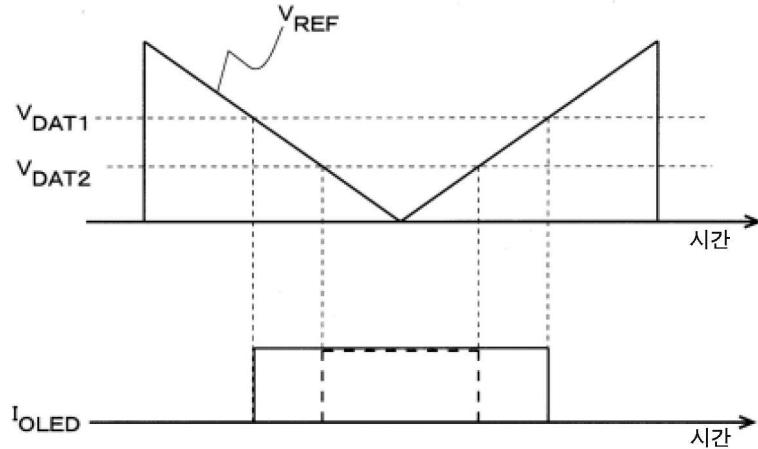
도면6



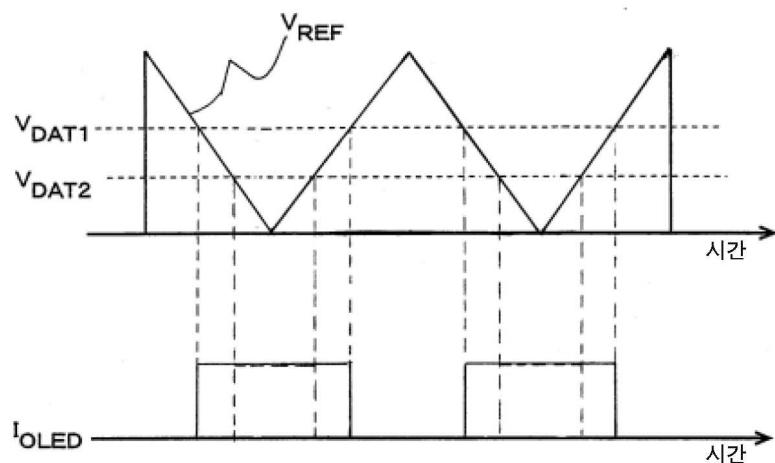
도면7



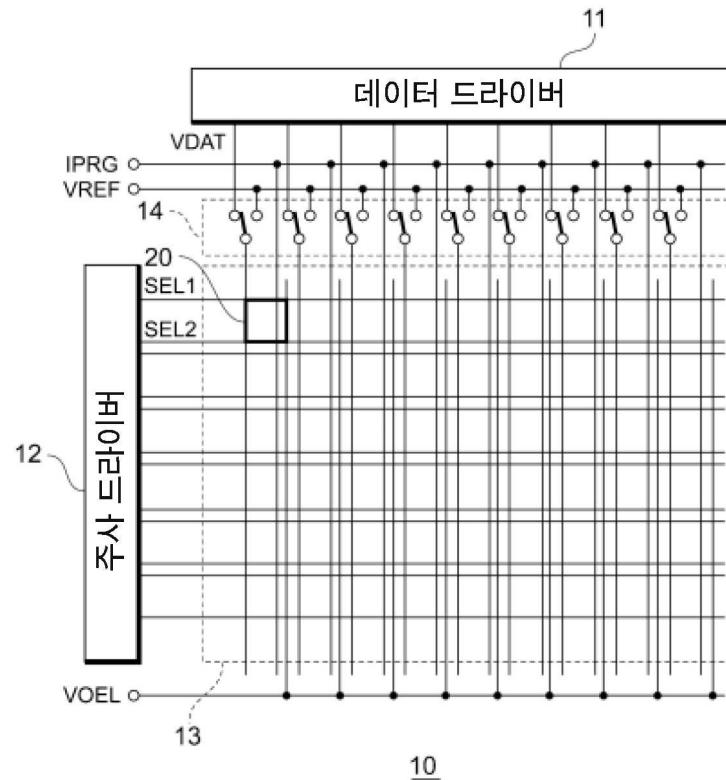
도면8



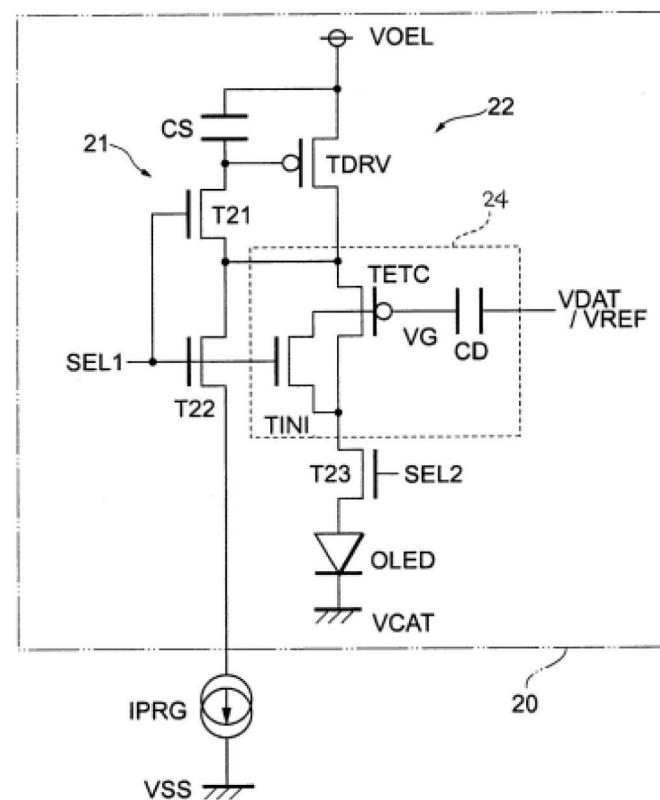
도면9



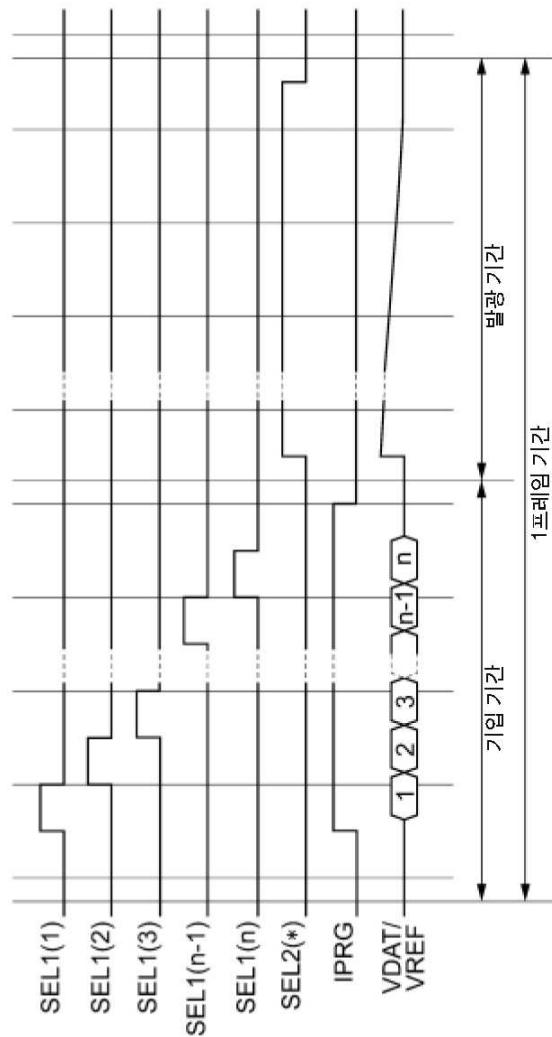
도면10



도면11

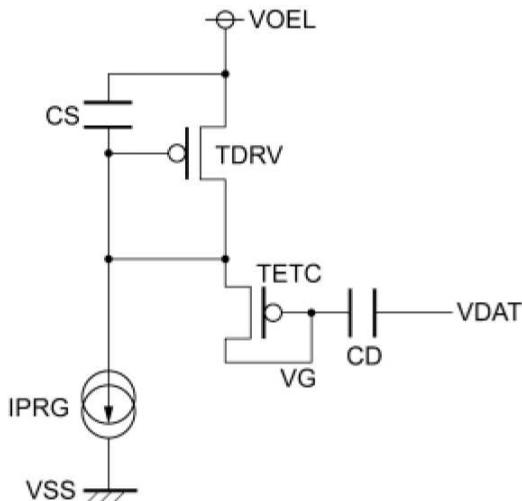


도면12

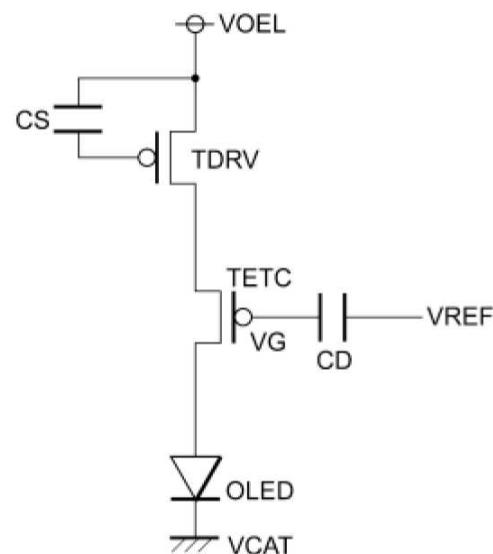


## 도면13

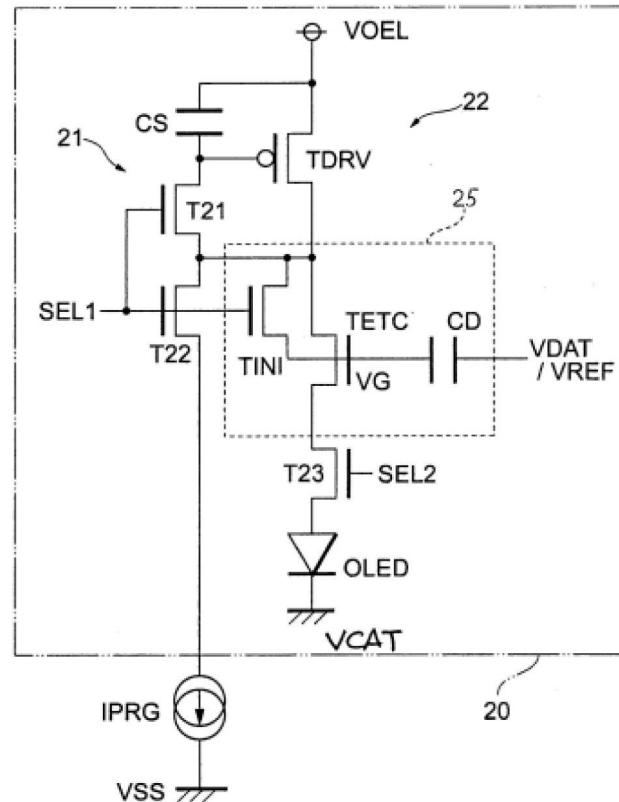
(a) 기입시



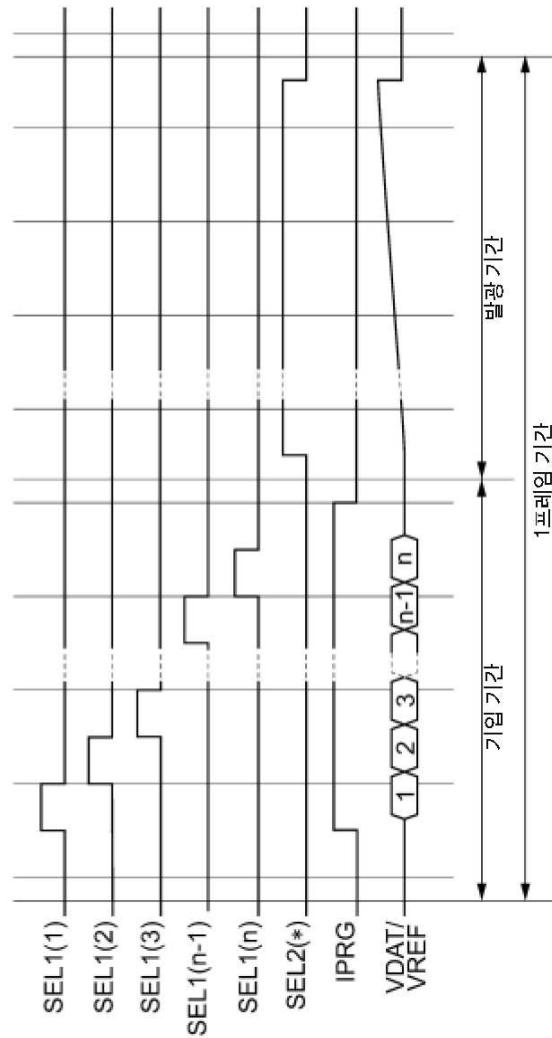
(b) 발광시



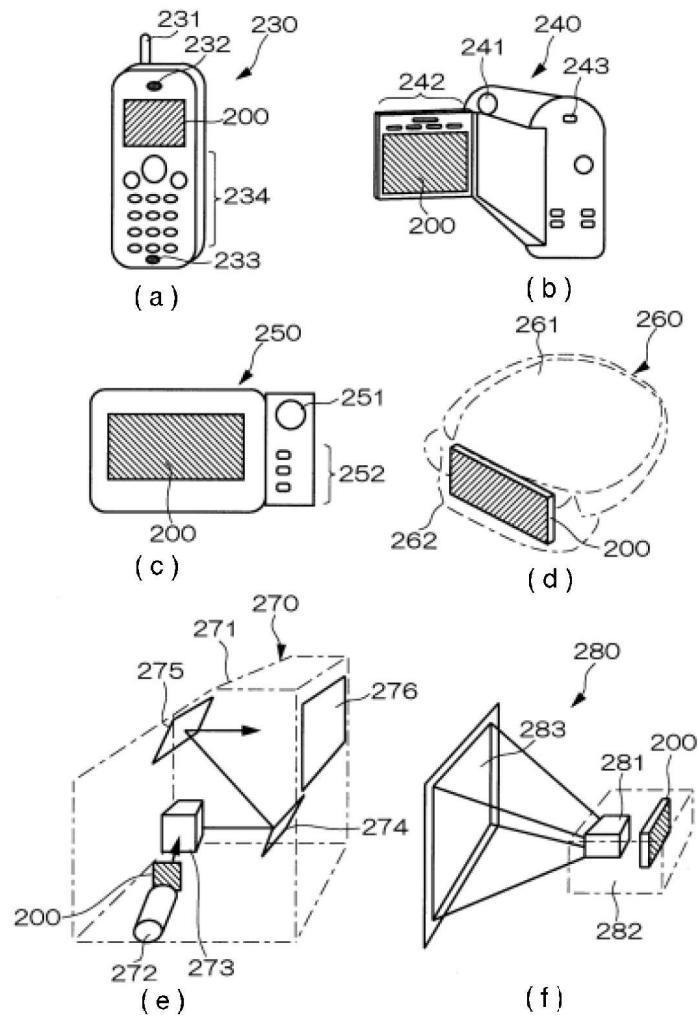
도면14



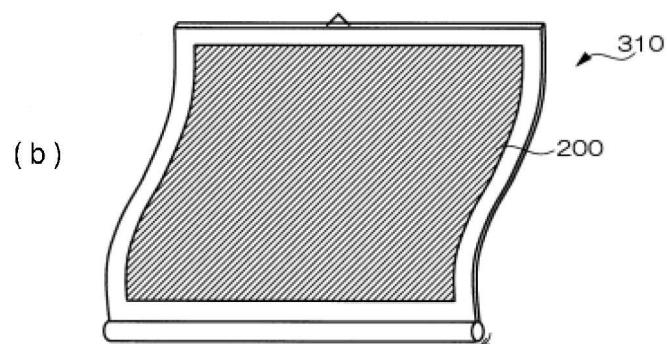
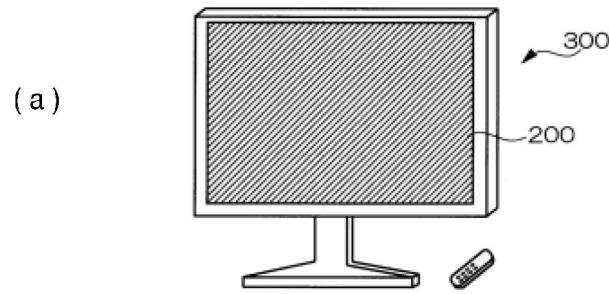
도면15



## 도면16



도면17



专利名称(译)	像素电路，像素驱动方法和电子设备		
公开(公告)号	<a href="#">KR1020060048834A</a>	公开(公告)日	2006-05-18
申请号	KR1020050068701	申请日	2005-07-28
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	HARA HIROYUKI		
发明人	HARA, HIROYUKI		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G2300/0852 G09G2310/0259 G09G2300/0861 G09G3/325 G09G3/2014 G09G2310/066		
代理人(译)	MOON , KI桑		
优先权	2004288030 2004-09-30 JP 2004288039 2004-09-30 JP 2005166024 2005-06-06 JP		
其他公开文献	<a href="#">KR100704259B1</a>		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

本发明提供一种能够简化控制操作和电路配置的电光装置的驱动电路，驱动方法和电子设备。本发明的像素电路是用于发射电光元件(OLED)的像素电路(20)，包括插入电光元件的驱动电流路径中的晶体管(TETC)，电流用于存储所提供的像素信号的电平的电平设置电路(CSD)，以及用于将所存储的像素信号电平与所提供的斜率电平信号(VREF)进行比较的比较器电路以及用于控制TETC的操作的比较电路23。2指针方面 像素电路，驱动电路，薄膜晶体管，电光器件

