

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) . Int. Cl.⁷

H05B 33/10
H05B 33/14
G09F 9/30

(11) 공개번호 10-2005-0094882
(43) 공개일자 2005년09월28일

(21) 출원번호 10-2005-7013726
(22) 출원일자 2005년07월26일
번역문 제출일자 2005년07월26일
(86) 국제출원번호 PCT/JP2004/000648
국제출원일자 2004년01월26일

(87) 국제공개번호 WO 2004/068446
국제공개일자 2004년08월12일

(30) 우선권주장 JP-P-2003-00017189 2003년01월27일 일본(JP)

(71) 출원인 도시바 마쓰시따 디스플레이 테크놀로지 컴퍼니, 리미티드
일본 도쿄도 미나토구 4초메 고난 1-8

(72) 발명자 마쓰나가, 이꾸오
일본 도쿄도 미나토구 고난 4초메 1-8 도시바 마쓰시따디스플레이 테크
놀로지 컴퍼니, 리미티드 지적재산권 본부 내

(74) 대리인 장수길
구영창
이중희

심사청구 : 있음

(54) 유기 EL 디스플레이의 제조 방법

요약

절연 기판(11)과, 전원 단자와, 기판(11) 상에서 배열함과 함께 각각 유기 EL 소자(30) 및 화소 회로를 포함한 복수의 화소(31)와, 화소 회로(31)를 폐복합과 함께 유기 EL 소자(30)와 기판(11)의 사이에 개재한 유기 평탄화막을 포함한 유기 EL 디스플레이(1)의 제조 방법으로서, 화소(31) 중에서 멸점 및/또는 휘점으로서 시인될 수 있는 것을 선택하는 것과, 선택한 화소(31)에 포함되는 화소 회로의, 유기 평탄화막과 기판(11) 사이에 위치한 부분에 기판(11)을 통하여 에너지선을 조사하여, 선택한 화소(31)에 포함되는 유기 EL 소자(30)를 전원 단자로부터 전기적으로 절단하는 것을 포함한 방법이 제공된다.

대표도

도 8

색인어

절연 기판, 전원 단자, 기판, 화소 회로

명세서

기술분야

본 발명은, 유기 EL(일렉트로루미네센스) 디스플레이의 제조 방법에 관한 것이다.

배경기술

최근, 유기 EL 소자를 이용한 디스플레이가 개발되고 있다. 유기 EL 소자는, 한 쌍의 전극 사이에 발광층을 협지한 구조로, 이들 전극 사이를 흐르는 구동 전류에 따른 휘도로 발광 동작을 행한다.

유기 EL 디스플레이의 제조 프로세스에서는, 발광층을 형성할 때, 그 재료로서 저분자 유기 재료를 사용하는 경우에는 진공 증착법을 이용하고 있다. 또한, 발광층의 재료로서 고분자 유기 재료를 사용하는 경우에는, 고분자 유기 재료를 함유한 용액을 도포하여 이루어지는 도포막을 건조하는 방법을 채용하고 있다.

어떠한 경우에도, 양극과 음극이 발광층의 부분적인 누락에 의해 단락되는 경우가 있어, 화소 결점으로서 시인된다. 또한, 양극과 음극 사이에서 단락을 발생시키지 않아도, 어떤 유기 EL 소자의 특성이 다른 유기 EL 소자의 특성으로부터 어긋난 경우에는, 전자는 화소 결점 혹은 휘점 화소로서 시인되게 된다.

또한, 이러한 휘도 어긋남은, 각각의 화소마다 구동용 트랜지스터 등을 형성하여 액티브 매트릭스 구동을 행하는 경우에는, 다른 요인으로도 생길 수 있다. 예를 들면, 임의의 화소의 구동용 트랜지스터의 특성이 다른 화소의 구동용 트랜지스터의 특성으로부터 어긋난 경우에는, 전자는 화소 결점 혹은 휘점 화소로서 시인되게 된다.

상기한 휘도 어긋남 중, 화소 결점은, 휘점 화소에 비하면 시인되기 어렵다. 그 때문에 휘점 화소를 멀접화하여, 예를 들면, 휘점 화소에 포함되는 구동용 트랜지스터의 드레인과 유기 EL 소자의 양극을 접속하고 있는 배선을 YAG 레이저의 제2고조파를 조사하여 용단함으로써, 휘점 화소를 눈에 띠지 않게 할 수 있다.

또한, 양극과 음극과의 단락에 기인한 화소 결점에 대해서는, 각각의 화소에서, 양극을 상호 이격한 복수의 도전층으로 구성함과 함께 이들 도전층과 구동용 트랜지스터의 드레인을 복수개의 배선을 통하여 접속하는 것이 유효하다. 즉, 이러한 구조를 채용하면, 음극과의 사이에서 단락을 발생시킨 도체층과 구동용 트랜지스터의 드레인을 접속하고 있는 배선만을 상기한 레이저광 조사에 의해 용단함으로써, 음극과의 사이에서 단락을 발생시킨 도체층과 그것과 동일한 화소에 포함되는 다른 도체층을 절연할 수 있다. 그 때문에, 해당 화소가 화소 결점으로서 시인되는 것을 억제할 수 있다.

그런데, 음극은 공통 전극으로서 형성되기 때문에, 상기한 레이저광 조사에 의해 배선이 용단되었는지를, 투과광을 이용하여 확인할 수는 없다. 그렇기 때문에, 이 확인에는 낙사광을 이용하게 되지만, 금속으로 이루어지는 배선 표면에서의 반사와 음극 표면에서의 반사를 구별하는 것은 어렵다.

또한, 금속은, 그 높은 반사율이나 용융 상태에서의 점성 혹은 유동성 등에 기인하여, 그 용단에 매우 높은 에너지를 필요로 한다. 그 때문에, 상기한 레이저광 조사에 의한 배선의 용단에 수반하여, 그 주변부가 손상을 받기 쉽다. 예를 들면, 배선과 음극 사이의 절연층이 파괴되어 이들이 단락되는 경우가 있다. 또한, 본래는 용단하면 안되는 배선까지도 용단되는 경우가 있다.

<발명의 개시>

본 발명의 목적은, 유기 EL 디스플레이의 구성 요소에 원하지 않는 손상을 주지 않고 휘점 화소 혹은 멀접 화소의 유기 EL 소자를 전류 경로로부터 잘라 버리는 기술을 제공하는 것에 있다.

본 발명의 제1 측면에 따르면, 광 투과성의 절연 기판과, 전원 단자와, 상기 절연 기판 상에서 매트릭스 형상으로 배열함과 함께 각각 유기 EL 소자 및 상기 전원 단자로부터 상기 유기 EL 소자에의 전력의 공급을 제어하는 화소 회로를 구비한 복수의 화소와, 상기 화소 회로와 상기 유기 EL 소자 사이에 개재한 유기 평탄화막을 구비한 유기 EL 디스플레이의 제조 방법으로서, 상기 복수의 화소 중에서 멀접 및/또는 휘점으로서 시인될 수 있는 것을 선택하는 것과, 상기 선택한 화소에

포함되는 상기 화소 회로의, 상기 유기 평탄화막과 상기 절연 기판 사이에 위치한 부분에 상기 절연 기판을 통하여 에너지 선을 조사하여, 상기 선택한 화소에 포함되는 상기 유기 EL 소자를 상기 전원 단자로부터 전기적으로 절단하는 것을 포함한 방법이 제공된다.

본 발명의 제2 측면에 따르면, 광 투과성의 절연 기판과, 전원 단자와, 상기 절연 기판 상에서 매트릭스 형상으로 배열함과 함께 각각 유기 EL 소자 및 상기 전원 단자로부터 상기 유기 EL 소자에의 전력의 공급을 제어하는 화소 회로를 구비한 복수의 화소와, 상기 화소 회로의 적어도 일부를 피복함과 함께 상기 유기 EL 소자를 둘러싼 격벽 절연층을 구비하고, 상기 격벽 절연층은 유기 절연층을 포함한 유기 EL 디스플레이의 제조 방법으로서, 상기 복수의 화소 중에서 멀점 및/또는 휘점으로서 시인될 수 있는 것을 선택하는 것과, 상기 선택한 화소에 포함되는 상기 화소 회로의 일부에 상기 절연 기판을 통하여 에너지선을 조사하여, 상기 선택한 화소에 포함되는 상기 유기 EL 소자를 상기 전원 단자로부터 전기적으로 절단하는 것을 포함한 방법이 제공된다.

본 발명의 제3 측면에 따르면, 광 투과성의 절연 기판과, 전원 단자와, 상기 절연 기판 상에서 매트릭스 형상으로 배열함과 함께 각각 유기 EL 소자 및 상기 전원 단자로부터 상기 유기 EL 소자에의 전력의 공급을 제어하는 화소 회로를 구비한 복수의 화소를 구비한 유기 EL 디스플레이의 제조 방법으로서, 상기 복수의 화소 중에서 멀점 및/또는 휘점으로서 시인될 수 있는 것을 선택하는 것과, 상기 선택한 화소에 포함되는 상기 화소 회로의 일부에 상기 절연 기판을 통하여 에너지선을 조사하여, 상기 선택한 화소에 포함되는 상기 유기 EL 소자를 상기 전원 단자로부터 전기적으로 절단하는 것을 포함하고, 상기 에너지선의 조사는, 상기 화소 회로의 에너지선이 조사되는 부분의 체적 $V(\mu\text{m}^3)$ 과 그 부분에 조사하는 상기 에너지선의 에너지 $R(\text{mJ})$ 이 부등식 : $0.067 \times V < R < 0.17 \times V$ 로 나타내는 관계를 만족하도록 행하는 방법이 제공된다.

도면의 간단한 설명

도 1은 본 발명의 제1 양태에 따른 방법으로 제조 가능한 유기 EL 디스플레이의 일례를 개략적으로 도시하는 단면도.

도 2는 도 1에 도시하는 유기 EL 디스플레이에서 채용 가능한 회로 구성의 일례를 개략적으로 도시하는 평면도.

도 3은 본 발명의 제1 양태에 따른 수복 방법의 일례를 개략적으로 도시하는 평면도.

도 4는 본 발명의 제1 양태에 따른 수복 방법의 일례를 개략적으로 도시하는 평면도.

도 5는 본 발명의 제1 양태에 따른 수복 방법의 다른 예를 개략적으로 도시하는 평면도.

도 6은 본 발명의 제1 양태에 따른 수복 방법의 다른 예를 개략적으로 도시하는 평면도.

도 7은 본 발명의 제1 양태에 따른 방법으로 제조 가능한 유기 EL 디스플레이의 다른 예를 개략적으로 도시하는 단면도.

도 8은 도 7에 도시하는 유기 EL 디스플레이에서 채용 가능한 회로 구성의 일례를 개략적으로 도시하는 평면도.

도 9는 본 발명의 제1 양태에 따른 수복 방법의 또 다른 예를 개략적으로 도시하는 평면도.

도 10은 본 발명의 제1 양태에 따른 수복 방법의 또 다른 예를 개략적으로 도시하는 평면도.

도 11은 본 발명의 제2 양태에 따른 수복 방법의 일례를 개략적으로 도시하는 평면도.

도 12는 레이저광 조사 시험에 이용한 유기 EL 디스플레이의 일부를 개략적으로 도시하는 평면도.

도 13은 본 발명의 제3 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 단면도.

<발명을 실시하기 위한 최량의 형태>

이하, 본 발명의 몇개의 양태에 대하여, 도면을 참조하면서 상세히 설명한다. 또한, 각 도면에서, 동일하거나 또는 유사한 구성 요소에는 동일한 참조 부호를 붙이고, 중복되는 설명은 생략한다.

도 1은, 본 발명의 제1 양태에 따른 방법에 의해 제조 가능한 유기 EL 디스플레이의 일례를 개략적으로 도시하는 단면도이다. 도 1에 도시하는 유기 EL 디스플레이(1)는, 상호 대향한 어레이 기판(2) 및 밀봉 기판(3)과 이들 사이에 개재한 시일충(4)을 구비하고 있다. 시일충(4)은 밀봉 기판(3)의 주연을 따라 형성되어 있으며, 그것에 따라, 어레이 기판(2)과 밀봉 기판(3) 사이에 밀폐된 공간을 형성하고 있다. 이 공간은, 예를 들면, Ar 가스 등의 희가스나 N₂ 가스와 같은 불활성 가스로 채워져 있다.

어레이 기판(2)은, 클래스판 등의 광 투과성을 갖는 절연 기판(11)을 갖고 있다. 기판(11) 상에는, 언더코트층으로서, 예를 들면 SiN_X층(12)과 SiO₂층(13)이 순차적으로 적층되어 있다. 언더코트층 상에는, 채널 및 소스·드레인인 형성된 폴리실리콘층과 같은 반도체층(14), 게이트 절연막(15), 및 게이트 전극(16)이 순차적으로 적층되어 있고, 이들은 톱 게이트형의 박막 트랜지스터(이하, TFT라고 함)(20)를 구성하고 있다.

게이트 절연막(15) 및 게이트 전극(16) 상에는, SiO₂ 등으로 이루어지는 충간 절연막(21)이 형성되어 있다. 충간 절연막(21) 상에는 전극 배선(도시 생략) 및 소스·드레인 전극(23)이 형성되어 있고, 이들은, SiN_X 등으로 이루어지는 패시베이션 막(24)으로 매립되어 있다. 또한, 소스·드레인 전극(23)은, 충간 절연막(21)에 형성된 컨택트홀을 통하여 TFT(20)의 소스·드레인에 전기적으로 접속되어 있다.

패시베이션 막(24) 상에는, 복수의 양극(25)이 상호 이격하여 병치되어 있다. 여기서는, 양극(25)은 ITO 등의 광 투과성을 갖는 도전막으로 구성된다. 각각의 양극(25)은, 드레인 전극(23)에 전기적으로 접속되어 있다.

패시베이션 막(24) 상에는, 또한 절연층(26a)이 형성되어 있다. 절연층(26a)은, 예를 들면, 친액성의 무기 절연층이다. 절연층(26a)은, 양극(25)에 대응한 위치에 관통 홀을 갖고 있으며, 패시베이션 막(24)의 양극(25)으로부터 노출된 부분과 양극(25)의 주연부를 피복하고 있다.

절연층(26a) 상에는, 절연층(26b)이 형성되어 있다. 절연층(26b)은, 예를 들면, 발광성의 유기 절연층이다. 절연층(26b)은, 양극(25)에 대응한 위치에, 절연층(26a)의 관통 홀과 동일하거나 혹은 그것보다도 큰 직경의 관통 홀을 갖고 있다.

또한, 절연층(26a)과 절연층(26b)의 적층체는, 양극(25)에 대응한 위치에 관통 홀을 갖는 격벽 절연층(26)을 구성하고 있다. 격벽 절연층(26)은, 절연층(26a)과 절연층(26b)과의 적층체로 구성하여도 되고, 혹은 절연층(26b)만으로 구성하여도 된다.

격벽 절연층(26)의 관통 홀 내에서 노출된 양극(25) 상에는, 발광층을 포함한 유기물층(27)이 형성되어 있다. 이 발광층은, 예를 들면, 발광색이 적색, 녹색, 또는 청색인 루미네센스성 유기 화합물을 포함한 박막이다. 유기물층(27)은, 발광층 외에 추가로, 예를 들면, 양극(25)으로부터 발광층에의 정공의 주입을 막개하는 역할을 완수하는 버퍼층 등을 더 포함할 수 있다.

격벽 절연층(26) 및 유기물층(27) 상에는 공통 전극(음극)(28)이 형성되어 있다. 음극(28)은, 패시베이션 막(24) 및 격벽 절연층(26)에 형성된 컨택트홀(도시 생략)을 통하여 전극 배선에 전기적으로 접속되어 있다. 각각의 유기 EL 소자(30)는, 이들 양극(25), 유기물층(27), 및 음극(28)으로 구성되어 있다.

도 2는, 도 1에 도시하는 유기 EL 디스플레이(1)에서 채용 가능한 회로 구성의 일례를 개략적으로 도시하는 평면도이다. 도 2에 도시한 바와 같이 이 유기 EL 디스플레이(1)는, 기판(11) 상에 매트릭스 형상으로 배치된 주사 신호선(41) 및 영상 신호선(42)을 구비하고 있고, 화소(31)는 주사 신호선(41)과 영상 신호선(42)과의 교차부 근방에 배치되어 있다.

주사 신호선(41)은 화소의 행 방향으로 연장됨과 함께 열 방향으로 배열되어 있고, 이들은 주사 신호선 드라이버(51)에 접속되어 있다. 한편, 영상 신호선(42)은 화소의 열 방향으로 연장됨과 함께 행 방향으로 배열되어 있으며, 이들은 영상 신호선 드라이버(52)에 접속되어 있다.

각각의 화소(31)는, 구동용 제어 소자인 구동용 트랜지스터(20)와, 유기 EL 소자(30)와, 선택용 스위치인 선택용 트랜지스터(32)와, 캐페시터(33)로 구성되어 있다. 이 예에서는, 구동용 트랜지스터(20)는 p 채널 TFT이고, 선택용 트랜지스터(32)는 n 채널 TFT이다.

구동용 트랜지스터(20) 및 유기 EL 소자(30)는, 한쌍의 전압 전원 단자 사이에서 직렬로 접속되어 있다. 캐패시터(33)는, 구동용 트랜지스터(20)의 게이트와 정전위 단자, 이 예에서는 제1 전원 단자 사이에 접속되어 있다. 선택용 트랜지스터(32)는, 영상 신호선(42)과 구동용 트랜지스터(20)의 게이트 사이에 접속되어 있고, 그 게이트는 주사 신호선(41)에 접속되어 있다.

또한, 구동용 트랜지스터(20)와 선택용 트랜지스터(32)와 캐패시터(33)와 이들을 접속하는 배선은 화소 회로를 구성하고 있다. 이 화소 회로는, 주사 신호선 구동 회로(51)로부터 주사 신호선(41)을 통하여 공급되는 주사 신호와, 영상 신호선 구동 회로(52)로부터 영상 신호선(42)을 통하여 공급되는 영상 신호에 기초하여, 제1 전원 단자로부터 유기 EL 소자(30)에의 전류의 크기를 제어한다.

본 양태에서는, 임의의 화소(31)가 휙점 화소로서 시인된 경우, 이하에 설명한 바와 같이, 그 화소(31)에 포함되는 화소 회로의 폴리실리콘부의, 절연층(26b)과 절연 기판(11) 사이에 위치한 부분에 대하여, 기판(11)측으로부터 에너지선을 조사한다. 이에 의해, 유기 EL 소자(30)를 제1 전원 단자로부터 전기적으로 절단하여, 앞의 화소(31)를 휙점 화소로서 시인되기 어렵게 한다.

도 3 및 도 4는, 본 발명의 제1 양태에 따른 수복 방법의 일례를 개략적으로 도시하는 평면도이다. 또한, 도 3 및 도 4는, 도 1에 도시하는 유기 EL 디스플레이(1)를 기판(11)측으로부터 본 경우에 관찰될 수 있는 구동용 트랜지스터(20)를 도시하고 있다. 또한, 도 3 및 도 4에서, 참조 번호 43은 전원과 구동용 트랜지스터(20)의 소스를 접속하는 배선(예를 들면, 소스 전극(23))을 나타내고, 참조 번호 44는 구동용 트랜지스터(20)의 드레인과 유기 EL 소자(30)의 양극(25)을 접속하는 배선(예를 들면, 드레인 전극(23))을 나타내고, 참조 번호 60은 레이저광의 빔 스포트을 나타내고 있다.

이 방법에서는, 임의의 화소(31)가 휙점 화소 혹은 멸점 화소로서 시인된 경우, 그 화소(31)에 포함되는 화소 회로의 폴리실리콘부의, 절연층(26b)과 절연 기판(11) 사이에 위치한 부분에 대하여, 기판(11)측으로부터 에너지선, 예를 들면 YAG 레이저의 제2 고조파를 조사한다. 이에 의해, 도 4에 도시한 바와 같이 폴리실리콘층(14)을 분단한다.

폴리실리콘층(14)을 분단하면, 그 화소(31)의 유기 EL 소자(30)에 전력이 공급되지 않게 된다. 그 때문에, 그 화소(31)가 휙점 화소로서 시인되고 있던 경우에는, 폴리실리콘층(14)을 분단함으로써, 그 화소(31)를 멸점화로 하여 시인되도록 하는 것, 즉 휙점 화소로서 시인되기 어렵게 할 수 있다. 또한, 그 화소(31)가 멸점 화소로서 시인되고 있던 경우에는, 폴리실리콘층(14)을 분단함으로써, 표시에 기여하지 않는 화소(31)에 의한 전력 소비를 저감할 수 있다.

또한, 폴리실리콘층(14)은, 금속 배선 등과 비교하여, 상기한 레이저광을 훨씬 높은 효율로 흡수한다. 그 때문에, 폴리실리콘층(14)은, 금속 배선을 레이저광 조사에 의해 용단하는 경우에 비하여, 비교적 낮은 에너지의 레이저광 조사에 의해 분단할 수 있다.

게다가, 이 예에서는, 구동용 트랜지스터(20)의 폴리실리콘층(14)은, 절연층(26b)과 절연 기판(11) 사이에 위치하고 있다. 절연층(26b)의 재료로서 사용하는 유기 절연체의 대부분은, 광 투과성의 무기 절연체와 비교하여, 폴리실리콘층(14)의 분단 등에 사용하는 레이저광을 더 높은 효율로 흡수한다. 또한, 절연층(26b)은, $2\mu\text{m}$ 내지 $3\mu\text{m}$ 정도의 비교적 두꺼운 층으로, 표시에는 기여하지 않다. 또한, 기판(11)과 절연층(26b) 사이에는, 레이저광 조사에 의해 손상을 받기 쉬운 유기물층(27)이나 음극(28)은 존재하지 않는다.

따라서, 이 방법에 의하면, 화소(31)가 휙점 또는 멸점을 발생시켜, 전류 경로로부터 유기 EL 소자를 레이저광 조사에 의해 잘라 버릴 때에, 레이저광 조사부의 주변부가 손상을 받는 것을 방지할 수 있다.

또한, 통상적으로, 폴리실리콘층(14)은, 음극(28)에 비하여 가시광에 관한 반사율이 훨씬 낮다. 그 때문에, 상기한 레이저광 조사에 의해 폴리실리콘층(14)이 분단되었는지를, 낙사광을 이용하여 확인할 수 있다.

폴리실리콘층(14)은, 상기한 레이저광 조사에 의해 완전하게 분단되는 것이 바람직하지만, 완전하게 분단되지 않아도 된다. 이것은, 폴리실리콘층(14)에 레이저광을 조사하면, 그 조사부의 적어도 일부를 아몰퍼스로 할 수 있기 때문이다. 즉, 아몰퍼스 실리콘의 비저항은 폴리실리콘의 비저항에 비하여 높으므로, 상기한 레이저광 조사에 의해 폴리실리콘층(14)이 물리적으로 분단되지 않는 경우에도, 그 화소(31)의 유기 EL 소자(30)에 전력이 공급되기 어렵게 된다. 따라서, 폴리실리콘층(14)을 완전하게 분단한 경우만큼은 아니라고 해도, 상기한 바와 거의 동등한 효과를 얻을 수 있다.

상기한 방법에서는, 휘점 화소나 멸점 화소는, 예를 들면 모든 화소(31)를 동일한 조건에서 구동하면서 표시면을 관찰함으로써 찾아낼 수 있다. 또한, 상기한 처리에 의해 휘점 화소가 시인되기 어렵게 된 것도, 예를 들면 모든 화소(31)를 동일한 조건에서 구동하면서 표시면을 관찰함으로써 확인할 수 있다.

상기한 분리 처리는, 화소(31)를 완성시킨 후이면 언제 행해도 된다. 예를 들면, 상기한 분리 처리는, 도 1에 도시하는 어레이 기판(2)을 완성한 시점에 행하여도 되고, 혹은 도 1에 도시하는 상태의 유기 EL 디스플레이(1)에 대하여 행하여도 되며, 혹은 기판(11)의 외면에 외광 반사 방지용의 편광 필름을 접착한 후에 행해도 된다. 앞에서 설명한 바와 같이, 이 방법에 따르면 비교적 낮은 에너지의 레이저광 조사에 의해 화소(31)의 유기 EL 소자를 잘라 버릴 수 있으므로, 기판(11)의 외면에 반사 방지용의 편광 필름을 접착한 후에 행하여도, 편광 필름은 거의 손상을 받지 않는다.

또한, 앞의 예에서는, 분리 처리 시에, 구동용 트랜지스터(20)의 폴리실리콘층(14)에 대하여 레이저광을 조사하였지만, 선택용 트랜지스터(32)의 폴리실리콘층(14)에 대하여 레이저광을 조사하여도 된다. 단, 통상적으로, 전자쪽이, 후자에 비하여, 휘점 화소를 더 확실하게 시인되는 것을 어렵게 할 수 있다.

또한, 앞의 예에서는, 도 2에 도시하는 회로 구성을 채용하였지만, 다른 회로 구성을 채용할 수도 있다. 이 경우, 유기 EL 소자(30)에의 전력의 공급을 저감하는 것이 가능하면, 앞의 레이저광 조사는 어떠한 트랜지스터에 대하여 행해도 된다.

도 3 및 도 4를 참조하면서 설명한 예에서는, 화소 회로에 포함되는 트랜지스터의 반도체층을, 레이저광을 조사할 폴리실리콘부로서 이용하였다. 이 레이저광을 조사할 폴리실리콘부는, 트랜지스터의 반도체층에 한정되지 않고, 화소 회로에 포함되는 배선이어도 된다.

예를 들면, 화소 회로에 포함되는 복수의 전기 소자끼리 접속한 배선, 및/또는, 이들 전기 소자를 각각 유기 EL 소자(30)와 주사 신호선(41)과 영상 신호선(42)과 도시하지 않은 전원선에 접속한 배선 중 적어도 하나는 폴리실리콘부를 포함하고 있어도 된다. 예를 들면, 이들 배선 중 적어도 하나를, 상호 직렬 접속된 금속부와 폴리실리콘부로 구성하여도 된다. 이 하에 설명한 바와 같이, 그 폴리실리콘부에 대하여 레이저광 조사를 행함으로써도 앞의 수복 처리를 행할 수 있다.

도 5 및 도 6은, 본 발명의 제1 양태에 따른 처리 방법의 다른 예를 개략적으로 도시하는 평면도이다. 또한, 도 5 및 도 6은, 도 1에 도시하는 유기 EL 디스플레이(1)를 기판(11)측으로부터 본 경우에 관찰될 수 있는 구조를 도시하고 있다.

도 5 및 도 6에 도시하는 구조에서는, 배선(44)은, 금속부(드레인 전극)(23)와, 불순물을 고농도 도핑함으로써 도전성을 부여한 폴리실리콘부(114)와, 금속부(123)로 구성되어 있다. 이 폴리실리콘부(114)는, 절연층(26b)과 절연 기판(11) 사이에 위치하고 있다.

이러한 구조를 채용한 유기 EL 디스플레이(1)에서는, 임의의 화소(31)가 휘점 화소 또는 멸점 화소로서 시인되는 경우에, 예를 들면 도 5에 도시한 바와 같이 그 화소(31)에 대응한 폴리실리콘부(114)에 대하여, 기판(11)측으로부터 에너지선, 예를 들면 YAG 레이저의 제2 고조파를 조사하여도 된다. 이렇게 하면, 도 6에 도시한 바와 같이 배선(44)을 폴리실리콘부(114)의 위치에서 분단하거나, 혹은 폴리실리콘부(114)의 적어도 일부를 아몰퍼스화할 수 있다. 이에 의해, 그 화소(31)의 유기 EL 소자(30)에의 전력 공급을 저감할 수 있다. 이러한 방법에서도, 도 3 및 도 4를 참조하면서 설명한 것과 마찬가지의 효과를 얻을 수 있다.

또한, 도 5 및 도 6의 구조를 채용하는 경우, 금속부(23, 123)는 동일한 프로세스로 형성하여도 된다. 또한, 폴리실리콘부(114)와 폴리실리콘층(14)의 소스·드레인과는 동일한 프로세스로 형성하여도 된다.

화소에 이하의 구조를 채용함과 함께 분리 처리에 도 5 및 도 6을 참조하여 설명한 방법을 이용하면, 화소 내의 유기 EL 소자를 부분적으로 잘라 버릴 수 있고, 남은 부분을 동작시킴으로써, 휘점 화소 및 멸점 화소를 수복할 수 있다.

도 7은, 본 발명의 제1 양태에 따른 방법으로 제조 가능한 유기 EL 디스플레이의 다른 예를 개략적으로 도시하는 단면도이다. 또한, 도 8은, 도 7에 도시하는 유기 EL 디스플레이에서 채용 가능한 회로 구성의 일례를 개략적으로 도시하는 평면도이다.

도 7 및 도 8에 도시하는 예에서는, 하나의 화소(31)는 구동용 트랜지스터(20)와 제2 전원(여기서는 GND) 사이에서 상호 병렬로 접속된 복수의 유기 EL 소자(여기서는 2개의 유기 EL 소자(30a, 30b))를 포함하고 있다. 이러한 구조를 채용하

면, 임의의 화소(31)가 휘점 화소 또는 멀점 화소로서 시인되었다고 하여도, 그 화소(31)에 포함되는 유기 EL 소자(30a, 30b) 중 한쪽만 요인으로 되어 있는 것이면, 이하에 설명한 바와 같이, 그 유기 EL 소자만을 구동용 트랜지스터(20)로부터 절연하면, 해당 화소(31)를 정상적인 화소로서 동작시킬 수 있다.

도 9 및 도 10은, 본 발명의 제1 양태에 따른 수복 방법의 또 다른 예를 개략적으로 도시하는 평면도이다. 또한, 도 9 및 도 10은, 도 7 및 도 8에 도시하는 유기 EL 디스플레이(1)를 기판(11)측으로부터 본 경우에 관찰될 수 있는 구조를 도시하고 있다.

도 9 및 도 10에 도시하는 구조에서는, 배선(44)은, 금속부(드레인 전극)(23)와, 불순물을 도핑함으로써 도전성을 부여한 폴리실리콘부(114)과, 금속부(123)로 구성되어 있다. 폴리실리콘부(114)는 유기 EL 소자(30a, 30b)에 대응한 2개의 양극(25)측에서 분기하고 있으며, 구동용 트랜지스터(20)의 드레인과 GND 사이에서 이들 양극(25)을 병렬 접속하고 있다. 이 폴리실리콘부(114)는, 유기 절연층(26b)과 절연 기판(11) 사이에 위치하고 있다.

이러한 구조를 채용한 유기 EL 디스플레이(1)에서, 예를 들면 임의의 화소(31)가 그 유기 EL 소자(30b)에 기인하여 휘점 화소 혹은 멀점 화소로서 시인된 경우, 도 9에 도시한 바와 같이 그 화소(31)에 포함되는 폴리실리콘부(114)의 분기점보다도 양극(25)측의 위치에 대하여, 기판(11)측으로부터 에너지선, 예를 들면 YAG 레이저의 제2 고조파를 조사한다. 이에 의해, 도 10에 도시한 바와 같이 폴리실리콘부(114)를 분기점보다도 양극(25)측의 위치에서 분단하거나, 혹은 폴리실리콘부(114)의 분기점보다도 양극(25)측에 위치한 부분을 적어도 부분적으로 아몰페스화한다. 이렇게 하면, 유기 EL 소자(30b)만을 제1 전원 단자 및 제2 전원 단자 사이의 전류 경로로부터 잘라 버릴 수 있어, 그 화소(31)에 포함되는 유기 EL 소자(30b)에의 전력 공급을 저감할 수 있다.

이러한 방법에 의하면, 도 3 및 도 4를 참조하면서 설명한 것과 마찬가지의 효과를 얻을 수 있다. 또한, 이 방법에서는, 휘점 화소로서 시인된 화소(31)에 포함되는 유기 EL 소자(30b)에의 전력 공급을 상기한 수복 처리에 의해 저감하였다고 해도, 그 화소(31)에 포함되는 유기 EL 소자(30a)에의 전력 공급은 유지된다. 그 때문에, 이 방법에 의하면, 휘점을 더 눈에 띠지 않게 함과 함께, 통상 동작시킬 수 있다. 또한, 화소(31)가 멀점 화소로서 시인된 경우에도 마찬가지의 방법을 채용함으로써, 불필요한 전류 공급을 억제하여, 정상적인 유기 EL 소자(30a)를 동작시키는 것이 가능하게 된다.

또한, 도 9 및 도 10을 참조하면서 설명한 방법에서는, 휘점 화소 또는 멀점 화소로서 시인되는 화소(31)의 유기 EL 소자(30a)만이 그 요인으로 되어 있는지, 혹은 유기 EL 소자(30b)만이 그 요인으로 되어 있는지, 혹은 유기 EL 소자(30a, 30b)의 쌍방이 그 요인으로 되어 있는지는, 예를 들면, 이하의 방법에 의해 판별할 수 있다. 즉, 우선 모든 화소를 동일한 조건에서 구동하면서 표시면을 관찰함으로써 휘점이나 멀점을 발생시킨 화소(31)를 특정하고, 계속하여 그 화소(31)를 현미경 등으로 관찰하여, 이물이나 이상부가 있는 유기 EL 소자(30a 또는 30b)를 특정한다. 이러한 방법으로 특정한 유기 EL 소자(30a 또는 30b)를 앞의 처리에 의해 전원으로부터 전기적으로 절연함으로써, 대부분의 휘점 화소 혹은 멀점 화소를 눈에 띠지 않게 할 수 있으므로, 마치 정상적인 화소로서 동작시킬 수 있다. 또한, 상기한 수복 처리 후, 재차 모든 화소(31)를 동일한 조건에서 구동하면서 표시면을 관찰하면, 수복할 결함을 포함하고 있음에도 불구하고 앞의 현미경에 의한 관찰에 의해 발견할 수 없었던 EL 소자(30a 또는 30b)를 용이하게 검출할 수 있다. 따라서, 여기서 검출된 EL 소자(30a 또는 30b)에 대해서도 앞의 수복 처리에 의해 전원으로부터 전기적으로 절연하여도 된다.

화소(31)에 도 9의 구조를 채용하는 경우, 금속부(23, 123)는 동일한 프로세스로 형성하여도 된다. 또한, 폴리실리콘부(114)와 폴리실리콘층(14)의 소스·드레인은 동일한 프로세스로 형성하여도 된다.

이어서, 본 발명의 제2 양태에 대하여 설명한다. 제1 양태에서는, 휘점 혹은 멀점을 발생시킨 화소(31)를, 폴리실리콘 등의 반도체로 이루어지는 구성 요소에의 레이저광 조사를 행함으로써 처리하였다. 제2 양태에서는, 휘점 혹은 멀점을 발생시킨 화소(31)를 수복하기 위한 레이저광 조사는, 제1 양태와 마찬가지로, 화소 회로의 절연층(26b)과 절연 기판(11) 사이에 위치한 부분에 대하여 행한다. 단, 제2 양태에서는, 화소 회로의 레이저광을 조사하는 부분의 치수와, 그 위치에 레이저광이 형성하는 빔 스포트의 치수를 동일하게 한다. 이에 의해, 제2 양태에서는, 레이저광 조사를 행할 구성 요소의 재료로서, 폴리실리콘 등의 반도체 외에 추가로, 금속 재료도 사용 가능하게 한다.

도 11은, 본 발명의 제2 양태에 따른 수복 방법의 일례를 개략적으로 도시하는 평면도이다. 또한, 도 11은, 도 1에 도시한 것과 거의 마찬가지의 구조를 갖는 유기 EL 디스플레이(1)를 기판(11)측으로부터 본 경우에 관찰될 수 있는 구조를 도시하고 있다. 또한, 도 11에서, 참조 부호 60a 및 60b는 레이저광의 빔 스포트의 위치를 나타내고 있다.

도 11의 구조에서, 격벽 절연층(26)을 구성하고 있는 절연층(26b)에는, 양극(25)에 대응한 형상, 여기서는 대략 정팔각 형상의 관통 훌이 형성되어 있다. 이 절연층(26b)은, 유기 절연체로 이루어지며, 구동용 트랜지스터(20) 등을 포함하는 화소 회로를 피복하고 있다.

제2 양태에서는, 휙점 또는 멀접을 발생시킨 유기 EL 소자를 잘라 버리기 위한 레이저광 조사는, 제1 양태와 마찬가지로, 화소 회로의 절연층(26b)과 절연 기판(11) 사이에 위치한 부분에 대하여 행한다. 예를 들면, 도 11에 도시한 바와 같이 빔 스폰이 위치(60a) 또는 위치(60b)에 형성되도록 레이저광 조사를 행한다.

예를 들면 HRC(하드 수지 코트)로 대표되는 아크릴 수지 등과 같이, 절연층(26b)의 재료로서 사용하는 유기 절연체의 대부분은, 광 투과성의 무기 절연체와 비교하여, 폴리실리콘층(14) 등의 반도체층의 분단 등에 사용하는 레이저광이나 소스·드레인 전극(23) 등의 금속층의 용단에 사용하는 레이저광을 더 높은 효율로 흡수한다. 또한, 반도체층의 분단이나 아몰퍼스화 및 용단에는, 예를 들면 YAG 레이저의 제2 고조파를 이용할 수 있다.

또한, 절연층(26b)은, 비교적 두꺼운 층으로, 표시에는 기여하지 않는다. 또한, 기판(11)과 절연층(26b) 사이에는, 레이저광 조사에 의해 손상을 받기 쉬운 유기물층(27)이나 음극(28)은 존재하지 않는다.

따라서, 금속층을 용단하는 경우, 이하와 같이 레이저광 조사를 행하면, 그 주변부가 손상받는 것을 억제하는 것이 가능하게 된다. 여기서는, 위치(60a)에서 드레인 전극(23)을 용단하는 경우를 예로 설명한다.

레이저광이 드레인 전극(23)의 표면의 위치에 형성하는 빔 스폰의 치수가 드레인 전극(23)의 폭보다도 크면, 레이저광 조사를 개시하고나서 드레인 전극(23)이 용단되기까지의 기간에, 일부의 레이저광이 절연층(26b)에 입사한다. 드레인 전극(23)은 금속 재료로 이루어지기 때문에, 그 용단에는 비교적 큰 에너지가 필요하다. 그렇기 때문에, 절연층(26b)의 파괴에 기인한 음극(28)과 드레인 전극(23) 등의 단락이나 음극(28)의 파괴를 발생시킬 가능성성이 있다. 예를 들면, 음극(28)이 부분적으로 누락되면, 그 누락부로부터 절연층(26b)을 통하여 유기물층(27) 등에 수분이 침입될 우려가 있다.

이것에 대하여, 레이저광이 드레인 전극(23)의 표면의 위치에 형성하는 빔 스폰의 치수를 드레인 전극(23)의 폭과 동일하게 하면, 레이저광 조사를 개시하고나서 드레인 전극(23)이 용단되기까지의 기간에 레이저광이 절연층(26b)에 입사하지 않는다. 즉, 이 경우, 레이저광이 절연층(26b)에 입사하는 기간은, 드레인 전극(23)이 용단된 후에만 된다. 드레인 전극(23)이 용단된 후, 즉시 레이저광 조사를 정지하면, 절연층(26b)의 파괴를 발생하지 않고, 절연층(26b)에 레이저광을 흡수 시킬 수 있다. 즉, 절연층(26b)이 파괴되는 것을 방지함과 함께, 레이저광이 음극(28)에 도달하는 것을 억제하는 것이 가능하게 된다. 따라서, 드레인 전극(23)과 음극(28)과의 단락이나 음극(28)의 파괴가 발생하는 것을 방지할 수 있다.

또한, 유기 EL 소자(30)에의 전력 공급을 저감하기 위한 레이저광 조사를, 금속층에 대하여 행하는 대신에, 반도체층에 대하여 행하면, 각종 제어가 용이하게 된다.

반도체층을 분단 또는 아몰퍼스화하기 위해 필요한 레이저광의 에너지는, 금속층을 용단하기 위해 필요한 레이저광의 에너지보다도 작다. 그 때문에, 보다 긴 시간에 걸쳐 절연층(26b)에 레이저광이 조사되었다고 해도, 드레인 전극(23)과 음극(28)과의 단락이나 음극(28)의 파괴가 발생하는 것을 방지할 수 있다. 따라서, 금속층을 용단하는 대신에 반도체층을 분단 또는 아몰퍼스화하면, 보다 용이하게 유기 EL 소자(30)에의 전력 공급을 저감할 수 있다.

음극(28) 등의 파괴를 방지하는 것이 가능한 레이저광 조사 조건의 예를 이하에 기재한다.

도 12는, 레이저광 조사 시험에 이용한 유기 EL 디스플레이의 일부를 개략적으로 도시하는 평면도이다. 또한, 도 12는, 도 1에 도시한 것과 거의 마찬가지의 구조를 갖는 유기 EL 디스플레이(1)를 기판(11)측으로부터 본 경우에 관찰될 수 있는 구조의 일부, 구체적으로는 폴리실리콘층(14)을 확대하여 도시하고 있다. 이 폴리실리콘층(14)은 기판(11)과 절연층(26b) 사이에 위치하고 있다.

본 예에서는, 폴리실리콘층(14)의 폭은 $3\mu m$ 로 하고, 두께는 $0.5\mu m$ 로 하였다. 또한, 레이저광이 폴리실리콘층(14)의 표면의 위치에 형성하는 빔 스폰은 사각 형상으로 하고, 그 치수는 $3\mu m \times 6\mu m$ 로 하였다.

이러한 조건 하에서, 폴리실리콘층(14)에 레이저광을 조사하여, 레이저광 조사 후의 폴리실리콘층(14) 및 음극(28)의 상태 및 멀접화의 가부를 조사하였다. 그 결과를 이하의 표 1에 기재한다.

표 1.

조사 에너지 밀도 ($mJ/\mu m^2$)	폴리실리콘층의 상태	음극의 상태	멸점화
0.0167	비분단	○	불가능
0.0250	비분단	□	불가능
0.0333	비분단	□	불가능
0.0417	분단	□	가능
0.0833	분단	△	가능
0.1250	분단	△	가능
0.1667	분단	△	가능

상기 표 1에서, 「폴리실리콘층의 상태」는, 현미경으로 관찰한, 레이저광 조사 후의 폴리실리콘층(14)의 상태를 나타내고 있다. 또한, 「○」는, 음극(28)이 레이저광 조사에 의한 영향을 받지 않았던 것을 나타내고 있다. 「□」는, 범스폿(60)의 폴리실리콘층(14)과의 비중복부에 대응한 위치에서 음극(28)에 천공이 발생한 것을 나타내고 있다. 「△」는, 범스폿(60)에 대응한 위치 전체에서 음극(28)에 천공이 발생한 것을 나타내고 있다.

상기한 예에서는, 조사 에너지 밀도가 $0.0333mJ/\mu m^2$ 보다도 큰 경우, 화소(31)를 멸점화할 수 있었다. 또한, 이 예에서는, 조사 에너지 밀도가 $0.0833mJ/\mu m^2$ 보다도 작은 경우, 범스폿(60)과 폴리실리콘층(14)과의 중복부에 대응한 위치에서 음극(28)에 천공은 발생하고 있지 않다.

폴리실리콘층(14)의 범스폿(60)과의 중복부의 체적 V는, $3\mu m \times 3\mu m \times 0.5\mu m = 4.5\mu m^3$ 이다. 따라서, 범스폿(60)의 치수를 폴리실리콘층(14)의 폭과 일치시키는 경우, 앞의 체적 V(μm^3)과 조사 에너지 R(mJ)이 이하의 부등식으로 나타내는 관계를 만족하면, 음극(28)에 천공을 발생시키지 않고 화소(31)를 멸점화할 수 있다.

$$0.067 \times V < R < 0.17 \times V$$

이어서, 본 발명의 제3 양태에 대하여 설명한다. 제1 및 제2 양태에서는, 레이저광 조사는, 화소 회로의 절연층(26b)과 절연 기판(11) 사이에 위치한 부분에 대하여 행하였다. 이것에 대하여, 제3 양태에서는, 양극(25)의 기초로서 유기 절연체로 이루어지는 평탄화층을 형성하고, 레이저광 조사는, 화소 회로의 평탄화층과 절연 기판(11) 사이에 위치하는 층에 대하여 행한다.

도 13은 본 발명의 제3 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 단면도이다. 이 유기 EL 디스플레이(1)는, 패시베이션막(24)과 양극(25) 및 절연층(26a) 사이에 유기 절연체로 이루어지는 평탄화층(29)이 형성되어 있는 것 이외에는, 도 1의 유기 EL 디스플레이(1)와 마찬가지의 구조를 갖고 있다.

예를 들면, 아크릴 수지 등과 같이, 평탄화층(29)의 재료로서 사용하는 유기 절연체의 대부분은, 반도체층의 분단이나 아몰퍼스화에 사용하는 레이저광 및 금속층의 용단에 사용하는 레이저광을 높은 효율로 흡수한다. 그 때문에, 레이저광 조사 할 반도체층 또는 금속층이 기판(11)과 평탄화층(29) 사이에 있으면, 평탄화층(29)을 제2 양태에서 절연층(26b)에 관하여 전술한 것과 마찬가지의 용도로 이용할 수 있다. 즉, 제2 양태에서 설명한 것과 마찬가지의 레이저광 조사를 평탄화층(29) 보다 하층에서 행함으로써, 전극 사이의 단락이나 음극(28)의 파괴를 발생하지 않고 가공을 행할 수 있다.

본 양태에서는, 앞의 레이저광 조사는, 평탄화층(29)과 절연층(26b)과의 중복부에 대하여 행하는 것이 바람직하다. 이렇게 하면, 평탄화층(29) 및 절연층(26b)의 쌍방에 레이저광을 흡수시킬 수 있다.

전술한 제1 내지 제3 양태에서는, 양극(25)을 패시베이션막(24) 상에 형성하였지만, 양극(25)은 층간 절연막(21) 상에, 즉 영상 신호선(42)과 양극(25)을 동일 평면 상에 형성하여도 된다. 또한, 상기 양태에서는 유기 EL 디스플레이(1)를 소자가 형성된 어레이 기판측을 표시면으로 하는 하면 발광형으로 하였지만, 대향 기판측을 표시면으로 하는 상면 발광형으로 할 수도 있다. 하면 발광형으로 한 경우에는 모듈 조립 후에 가공 작업을 하는 것이 가능하게 된다. 또한, 어레이 기판(2)을 대향 기판(3)에 의해 실링하는 경우, 기판 사이의 공간에 건조제를 봉입함으로써, 소자의 장기 수명화를 도모하는 것도 가능하고, 또한 대향 기판(3)과 어레이 기판(2) 사이에 수지를 충전하여 방열 특성을 향상시킬 수도 있다.

또다른 이익 및 변형은, 당업자에게는 용이하다. 그렇기 때문에, 본 발명은, 그보다 넓은 측면에서, 여기에 기재된 특정한 기재나 대표적인 양태에 한정되어서는 안된다. 따라서, 첨부된 청구의 범위 및 그 등가물에 의해 규정되는 본 발명의 포괄적 개념의 진의 또는 범위로부터 일탈하지 않는 범위 내에서, 여러가지 변형이 가능하다.

(57) 청구의 범위

청구항 1.

광 투과성의 절연 기판과, 전원 단자와, 상기 절연 기판 상에서 매트릭스 형상으로 배열함과 함께 각각 유기 EL 소자 및 상기 전원 단자로부터 상기 유기 EL 소자에의 전력의 공급을 제어하는 화소 회로를 구비한 복수의 화소와, 상기 화소 회로를 피복함과 함께 상기 유기 EL 소자와 상기 절연 기판의 사이에 개재한 유기 평탄화막을 구비한 유기 EL 디스플레이의 제조 방법으로서,

상기 복수의 화소 중에서 멀점 및/또는 휘점으로서 시인될 수 있는 것을 선택하는 것과,

상기 선택한 화소에 포함되는 상기 화소 회로의, 상기 유기 평탄화막과 상기 절연 기판 사이에 위치한 부분에 상기 절연 기판을 통하여 에너지선을 조사하여, 상기 선택한 화소에 포함되는 상기 유기 EL 소자를 상기 전원 단자로부터 전기적으로 절단하는 것을 포함한 방법.

청구항 2.

제1항에 있어서,

상기 유기 EL 디스플레이는, 상기 유기 평탄화막을 개재하여 상기 화소 회로의 적어도 일부를 피복함과 함께 상기 유기 EL 소자를 둘러싼 격벽 절연층을 더 구비하고, 상기 격벽 절연층은 유기 절연층을 포함하며,

상기 에너지선은, 상기 선택한 화소에 포함되는 상기 화소 회로의, 상기 유기 평탄화막과 상기 절연 기판 사이이고, 또한 상기 유기 절연층과 상기 절연 기판 사이에 위치한 부분에 조사하는 방법.

청구항 3.

제1항에 있어서,

상기 에너지선의 조사는, 상기 화소 회로의 에너지선이 조사되는 부분의 체적 $V(\mu\text{m}^3)$ 과 그 부분에 조사하는 상기 에너지선의 에너지 $R(\text{mJ})$ 이 부등식 : $0.067 \times V < R < 0.17 \times V$ 로 나타내는 관계를 만족하도록 행하는 방법.

청구항 4.

광 투과성의 절연 기판과, 전원 단자와, 상기 절연 기판 상에서 매트릭스 형상으로 배열함과 함께 각각 유기 EL 소자 및 상기 전원 단자로부터 상기 유기 EL 소자에의 전력의 공급을 제어하는 화소 회로를 구비한 복수의 화소와, 상기 화소 회로의 적어도 일부를 피복함과 함께 상기 유기 EL 소자를 둘러싼 격벽 절연층을 구비하고, 상기 격벽 절연층은 유기 절연층을 포함한 유기 EL 디스플레이의 제조 방법으로서,

상기 복수의 화소 중에서 멀점 및/또는 휘점으로서 시인될 수 있는 것을 선택하는 것과,

상기 선택한 화소에 포함되는 상기 화소 회로의, 상기 유기 절연층과 상기 절연 기판 사이에 위치한 부분에 상기 절연 기판을 통하여 에너지선을 조사하여, 상기 선택한 화소에 포함되는 상기 유기 EL 소자를 상기 전원 단자로부터 전기적으로 절단하는 것을 포함한 방법.

청구항 5.

광 투과성의 절연 기판과, 전원 단자와, 상기 절연 기판 상에서 매트릭스 형상으로 배열함과 함께 각각 유기 EL 소자 및 상기 전원 단자로부터 상기 유기 EL 소자에의 전력의 공급을 제어하는 화소 회로를 구비한 복수의 화소를 구비한 유기 EL 디스플레이의 제조 방법으로서,

상기 복수의 화소 중에서 멀접 및/또는 휙접으로서 시인될 수 있는 것을 선택하는 것과,

상기 선택한 화소에 포함되는 상기 화소 회로의 일부에 상기 절연 기판을 통하여 에너지선을 조사하여, 상기 선택한 화소에 포함되는 상기 유기 EL 소자를 상기 전원 단자로부터 전기적으로 절단하는 것을 포함하고, 상기 에너지선의 조사는, 상기 화소 회로의 에너지선이 조사되는 부분의 체적 $V(\mu\text{m}^3)$ 와 그 부분에 조사하는 상기 에너지선의 에너지 $R(\text{mJ})$ 이 부등식 : $0.067 \times V < R < 0.17 \times V$ 로 나타내는 관계를 만족하도록 행하는 방법.

청구항 6.

제1항 내지 제5항 중 어느 한 항에 있어서,

상기 화소 회로는, 제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자를 구비하고, 상기 유기 EL 소자는 상기 제2 단자와 제2 전원 단자 사이에 접속되고, 상기 에너지선은 상기 구동 제어 소자에 조사하는 방법.

청구항 7.

제1항 내지 제5항 중 어느 한 항에 있어서,

상기 화소 회로는, 제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자를 구비하고, 상기 유기 EL 소자는 상기 제2 단자와 제2 전원 단자 사이에 접속되고, 상기 에너지선은, 상기 제1 전원 단자와 상기 제1 단자를 접속하는 배선 또는 상기 제2 단자와 상기 유기 EL 소자를 접속하는 배선에 조사하는 방법.

청구항 8.

제1항 내지 제5항 중 어느 한 항에 있어서,

제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자를 구비하고,

상기 유기 EL 소자는, 상호 이격하고 또한 상기 제2 단자에 병렬적으로 접속된 복수의 양극과, 제2 전원 단자에 접속됨과 함께 상기 복수의 음극과 대향한 음극과, 상기 복수의 양극과 상기 음극 사이에 개재하고 또한 빌광층을 포함한 유기물층을 구비하며,

상기 에너지선은, 상기 선택한 화소에 포함되는 상기 복수의 양극 중 하나와 상기 제2 단자를 접속하고 있는 배선에 조사하는 방법.

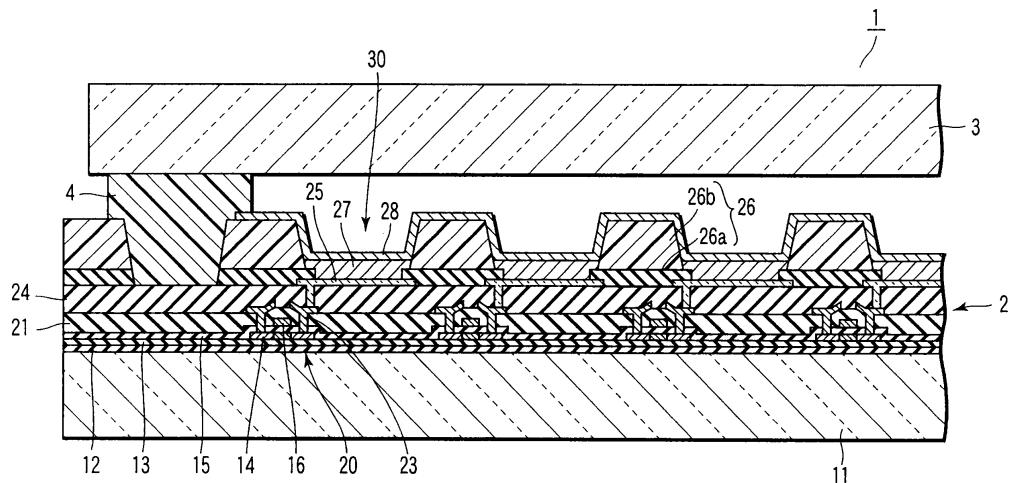
청구항 9.

제1항 내지 제5항 중 어느 한 항에 있어서,

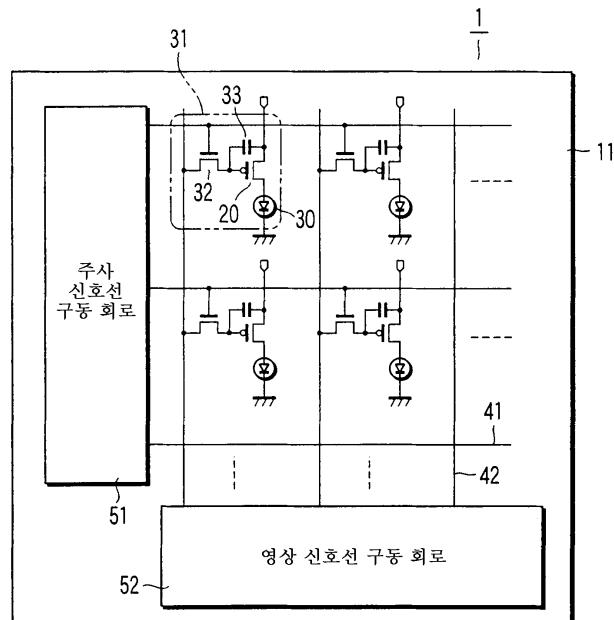
상기 화소 회로의 상기 에너지 선을 조사하는 부분은 폴리실리콘으로 이루어지는 방법.

도면

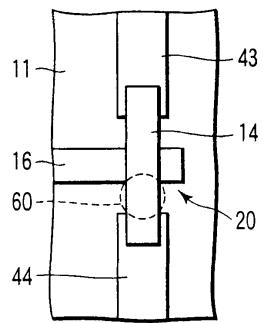
도면1



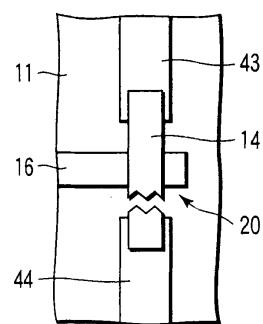
도면2



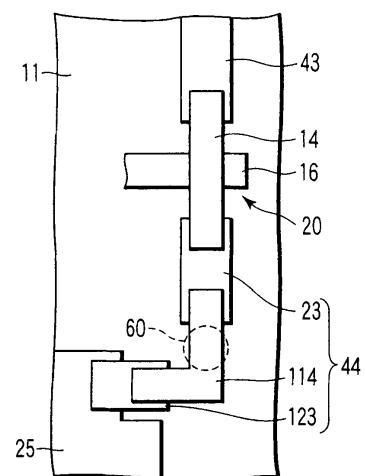
도면3



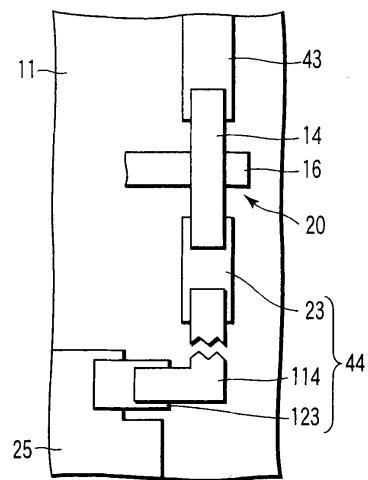
도면4



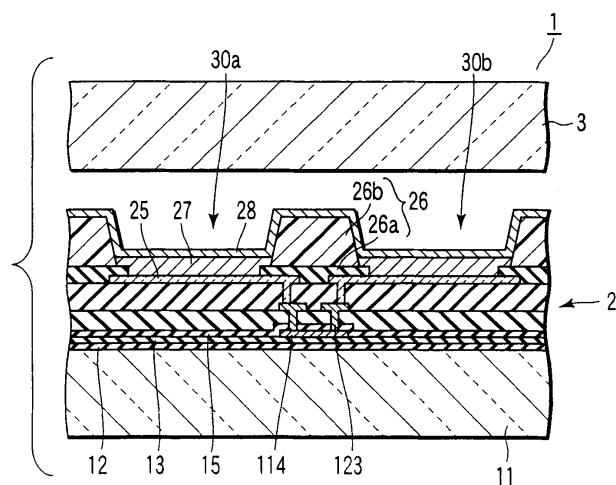
도면5



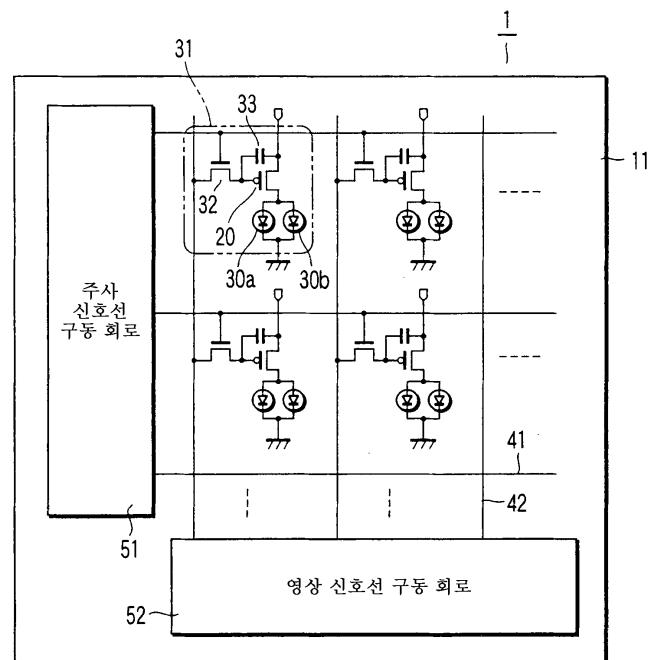
도면6



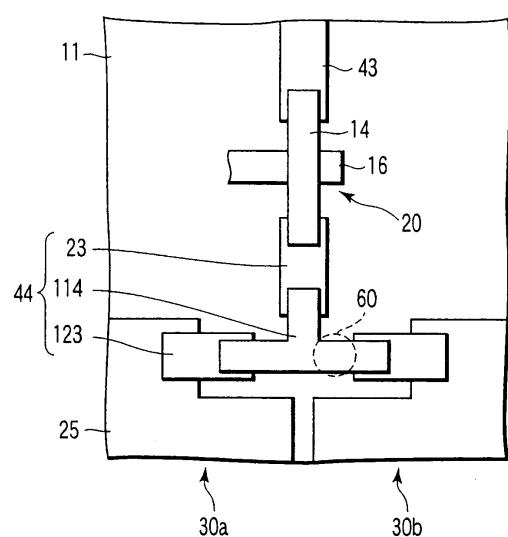
도면7



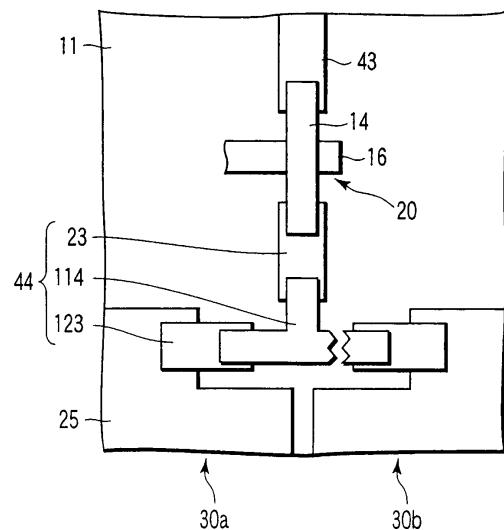
도면8



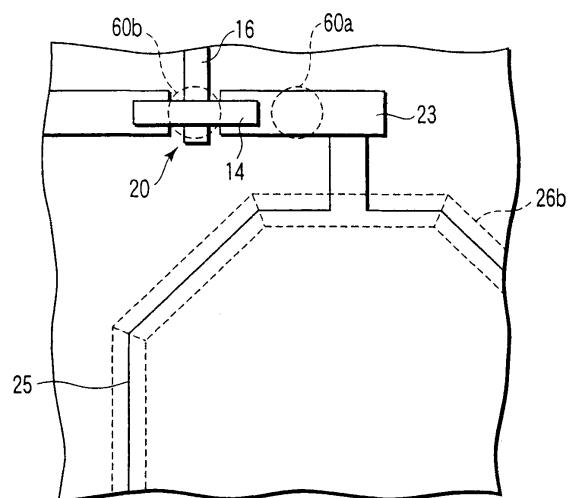
도면9



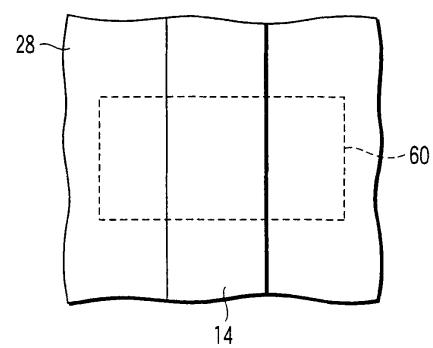
도면10



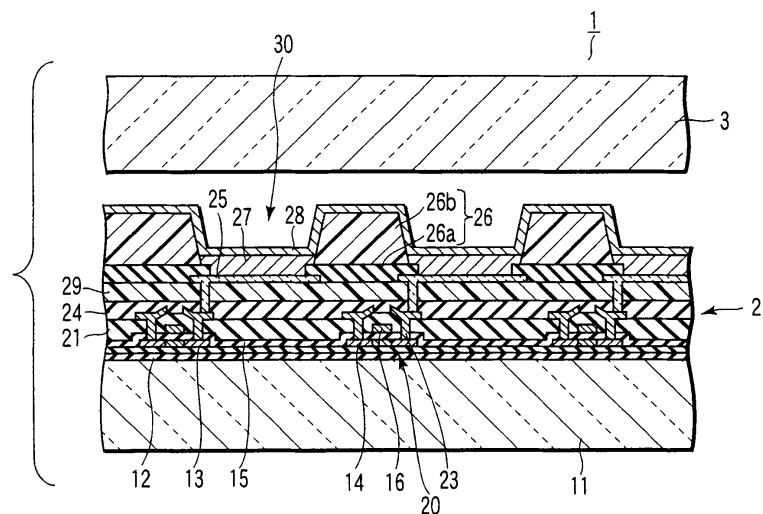
도면11



도면12



도면13



专利名称(译)	有机EL显示器的制造方法		
公开(公告)号	KR1020050094882A	公开(公告)日	2005-09-28
申请号	KR1020057013726	申请日	2004-01-26
申请(专利权)人(译)	可否让我这个小粉丝展示中心		
当前申请(专利权)人(译)	可否让我这个小粉丝展示中心		
[标]发明人	MATSUNAGA IKUO		
发明人	MATSUNAGA, IKUO		
IPC分类号	H01L27/32 H01L51/56 H05B33/14 H05B33/10 G09F9/30		
CPC分类号	H01L2251/568 H01L51/56 H01L27/3244 H01L27/3246		
代理人(译)	CHANG, SOO KIL LEE , JUNG HEE		
优先权	2003017189 2003-01-27 JP		
外部链接	Espacenet		

摘要(译)

布置在基板11上并且分别包括有机EL元件30和像素电路的多个像素31和像素电路31被绝缘基板11覆盖，制造包括插入在有机EL元件30和基板11之间的有机平坦化膜的有机EL显示器1的方法是选择能够在视觉上识别为死点的一个和/或能量线经由基板11照射到位于有机平坦化膜和基板11之间的所选像素31中的像素电路的一部分，以形成有机EL元件30)从电源端子提供。8指针方面绝缘基板，电源端子，基板和像素电路

