



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년09월17일
(11) 등록번호 10-0759692
(24) 등록일자 2007년09월11일

(51) Int. Cl.

H05B 33/22(2006.01) H05B 33/10(2006.01)

(21) 출원번호 10-2006-0040220

(22) 출원일자 2006년05월03일

심사청구일자 2006년05월03일

(56) 선행기술조사문헌

KR1020030034325A

(뒷면에 계속)

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

조수범

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙 연구소

(74) 대리인

신영무

전체 청구항 수 : 총 16 항

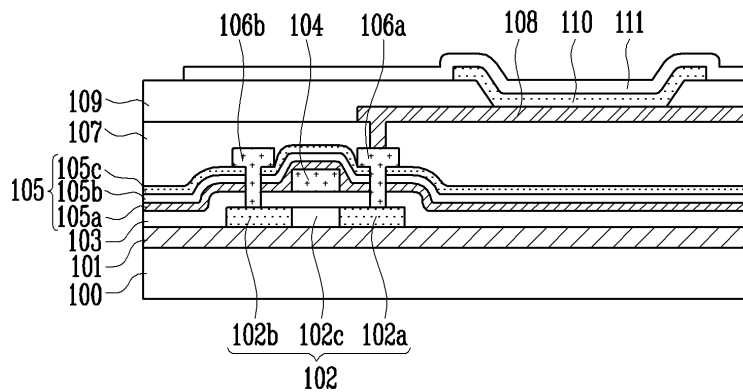
심사관 : 손희수

(54) 유기전계발광 소자 및 그의 제조 방법

(57) 요약

본 발명은 유기전계발광 소자 및 그의 제조 방법에 관한 것으로, 절연 기판 상에 형성되며 소스 및 드레인 영역을 포함하는 반도체층, 반도체층 상에 형성되며 반도체층과 절연되는 게이트 전극, 게이트 전극을 포함하는 전체 상부면에 형성되며 소스 및 드레인 영역이 노출되도록 콘택홀이 형성된 층간절연막, 콘택홀을 통해 소스 및 드레인 영역과 연결되는 소스 및 드레인 전극, 소스 및 드레인 전극을 포함하는 전체 상부면에 형성되며 소스 또는 드레인 전극이 노출되도록 비아홀이 형성된 평탄화막, 비아홀을 통해 소스 또는 드레인 전극과 연결된 제 1 전극, 제 1 전극 상에 형성된 유기 박막층, 유기 박막층 상에 형성된 제 2 전극을 포함하며, 층간절연막이 적어도 이층 구조로 형성되고 불화탄소막을 포함한다. 불화탄소막을 포함하는 다층 구조의 층간절연막에 의해 유기물, 무기물, 수분 등과 같은 불순물이 반도체층으로 침투하지 못하여 트랜지스터의 전기적 특성 변화가 방지된다.

대표도 - 도2



(56) 선행기술조사문헌

KR1020030057970A

KR1020040013273 A

KR1020040051212 A

특허청구의 범위

청구항 1

절연 기관,

상기 절연 기관 상에 형성되며, 소스 및 드레인 영역을 포함하는 반도체층,

상기 반도체층 상에 형성되며, 상기 반도체층과 절연되는 게이트 전극,

상기 게이트 전극을 포함하는 전체 상부면에 형성되며, 상기 소스 및 드레인 영역이 노출되도록 콘택홀이 형성된 층간절연막,

상기 콘택홀을 통해 상기 소스 및 드레인 영역과 연결되는 소스 및 드레인 전극,

상기 소스 및 드레인 전극을 포함하는 전체 상부면에 형성되며, 상기 소스 또는 드레인 전극이 노출되도록 비아홀이 형성된 평탄화막,

상기 비아홀을 통해 상기 소스 또는 드레인 전극과 연결된 제 1 전극,

상기 제 1 전극 상에 형성된 유기 박막층,

상기 유기 박막층 상에 형성된 제 2 전극을 포함하며,

상기 층간절연막이 적어도 이층 구조로 형성되고, 불화탄소막을 포함하는 유기전계발광 소자.

청구항 2

제 1 항에 있어서, 상기 절연 기관과 상기 반도체층 사이에 형성된 버퍼층을 더 포함하는 유기전계발광 소자.

청구항 3

제 1 항에 있어서, 상기 게이트 전극이 게이트 절연막에 의해 상기 반도체층과 절연되는 유기전계발광 소자.

청구항 4

제 1 항에 있어서, 상기 층간절연막이 상기 불화탄소막 및 TEOS막이 적층된 구조로 형성된 유기전계발광 소자.

청구항 5

제 1 항에 있어서, 상기 층간절연막이 상기 불화탄소막, 실리콘 질화막 및 TEOS막이 적층된 구조로 형성된 유기전계발광 소자.

청구항 6

제 1 항에 있어서, 상기 층간절연막이 실리콘 질화막, 상기 불화탄소막 및 TEOS막이 적층된 구조로 형성된 유기전계발광 소자.

청구항 7

제 1 항에 있어서, 상기 불화탄소막이 테프론을 포함하는 군에서 선택된 하나로 이루어진 유기전계발광 소자.

청구항 8

절연 기관 상에 소스 및 드레인 영역을 포함하는 반도체층을 형성하는 단계,

상기 반도체층을 포함하는 전체 상부면에 게이트 절연막을 형성하는 단계,

상기 반도체층 상부의 상기 게이트 절연막 상에 게이트 전극을 형성하는 단계,

상기 게이트 전극을 포함하는 전체 상부면에 적어도 이층 구조로 형성되며, 불화탄소막을 포함하는 층간절연막을 형성하는 단계,

상기 소스 및 드레인 영역이 노출되도록 상기 층간절연막에 콘택홀을 형성하는 단계,

상기 콘택홀을 통해 상기 소스 및 드레인 영역과 연결되도록 소스 및 드레인 전극을 형성하는 단계,
 상기 소스 및 드레인 전극을 포함하는 전체 상부면에 평탄화막을 형성한 후 상기 소스 또는 드레인 전극이 노출되도록 상기 평탄화막에 비아홀을 형성하는 단계,
 상기 비아홀을 통해 상기 소스 또는 드레인 전극과 연결되도록 제 1 전극을 형성하는 단계,
 상기 제 1 전극 상에 유기 박막층을 형성하는 단계,
 상기 유기 박막층 상에 제 2 전극을 형성하는 단계를 포함하는 유기전계발광 소자의 제조 방법.

청구항 9

제 8 항에 있어서, 상기 절연 기판 상에 버퍼층을 형성하는 단계를 더 포함하는 유기전계발광 소자의 제조 방법.

청구항 10

제 8 항에 있어서, 상기 층간절연막을 형성하는 단계는 상기 게이트 전극을 포함하는 전체 상부면에 상기 불화탄소막을 형성하는 단계,
 상기 불화탄소막 상에 TEOS막을 형성하는 단계를 포함하는 유기전계발광 소자의 제조 방법.

청구항 11

제 10 항에 있어서, 상기 불화탄소막은 플라즈마 증착법 또는 코팅 방법으로 형성하고, 상기 TEOS막은 플라즈마 증착법으로 형성하는 유기전계발광 소자의 제조 방법.

청구항 12

제 8 항에 있어서, 상기 층간절연막을 형성하는 단계는 상기 게이트 전극을 포함하는 전체 상부면에 상기 불화탄소막을 형성하는 단계,
 상기 불화탄소막 상에 실리콘 질화막을 형성하는 단계,
 상기 실리콘 질화막 상에 TEOS막을 형성하는 단계를 포함하는 유기전계발광 소자의 제조 방법.

청구항 13

제 12 항에 있어서, 상기 불화탄소막은 플라즈마 증착법 또는 코팅 방법으로 형성하고, 상기 실리콘 질화막 및 상기 TEOS막은 플라즈마 증착법으로 형성하는 유기전계발광 소자의 제조 방법.

청구항 14

제 8 항에 있어서, 상기 층간절연막을 형성하는 단계는 상기 게이트 전극을 포함하는 전체 상부면에 실리콘 질화막을 형성하는 단계,
 상기 실리콘 질화막 상에 상기 불화탄소막을 형성하는 단계,
 상기 불화탄소막 TEOS막을 형성하는 단계를 포함하는 유기전계발광 소자의 제조 방법.

청구항 15

제 14 항에 있어서, 상기 불화탄소막은 플라즈마 증착법 또는 코팅 방법으로 형성하고, 상기 실리콘 질화막 및 상기 TEOS막은 플라즈마 증착법으로 형성하는 유기전계발광 소자의 제조 방법.

청구항 16

제 8 항에 있어서, 상기 불화탄소막이 테프론을 포함하는 군에서 선택된 하나로 이루어진 유기전계발광 소자의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 유기전계발광 소자 및 그의 제조 방법에 관한 것으로, 보다 상세하게는 불순물의 침투로 인한 소자의 전기적 특성 저하가 방지되도록 한 유기전계발광 소자 및 그의 제조 방법에 관한 것이다.
- <16> 유기전계발광 소자(Organic light emitting device)는 자체발광 특성을 갖는 차세대 표시 소자로서, 액정표시 소자(Liquid Crystal Display Device; LCD)에 비해 시야각, 콘트라스트(contrast), 응답속도, 소비전력 등의 측면에서 우수한 특성을 갖는다.
- <17> 유기전계발광 소자는 애노드 전극, 유기 박막층 및 캐소드 전극으로 구성되며, 애노드 전극과 캐소드 전극에 소정의 전압이 인가되면 애노드 전극을 통해 주입되는 정공과 캐소드 전극을 통해 주입되는 전자가 발광층에서 재결합하게 되고, 이 과정에서 발생하는 에너지 차이에 의해 빛을 방출한다.
- <18> 이러한 유기전계발광 소자는 주사선(scan line)과 신호선(signal line) 사이에 매트릭스 방식으로 연결되어 화소를 구성하는 패시브 매트릭스(passive matrix) 방식과, 각 화소의 동작이 스위치 역할을 하는 박막 트랜지스터(Thin Film Transistor; TFT)에 의해 제어되는 액티브 매트릭스(active matrix) 방식으로 구성될 수 있다.
- <19> 도 1은 박막 트랜지스터를 포함하는 종래의 유기전계발광 소자를 설명하기 위한 개략적인 단면도이다.
- <20> 기판(10) 상에 버퍼층(11)이 형성되고, 버퍼층(11) 상에 소스 및 드레인 영역(12a 및 12b)과 채널 영역(12c)을 포함하는 반도체층(12)이 형성된다. 반도체층(12) 상부에는 게이트 절연막(13)에 의해 반도체층(12)과 절연되는 게이트 전극(14)이 형성되고, 게이트 전극(14)을 포함하는 전체 상부면에는 소스 및 드레인 영역(12a 및 12b)이 노출되도록 콘택홀이 형성된 층간절연막(15)이 형성된다. 층간절연막(15) 상에는 콘택홀을 통해 소스 및 드레인 영역(12a 및 12b)과 연결되는 소스 및 드레인 전극(16a 및 16b)이 형성되고, 소스 및 드레인 전극(16a 및 16b)을 포함하는 전체 상부면에는 소스 또는 드레인 전극(16a 또는 16b)이 노출되도록 비아홀이 형성된 평탄화막(17)이 형성된다. 그리고 평탄화막(17) 상에는 비아홀을 통해 소스 또는 드레인 전극(16a 또는 16b)과 연결되는 애노드 전극(18) 및 발광 영역을 정의하기 위해 애노드 전극(18)을 소정 부분 노출시키기 위한 화소 정의막(19)이 형성되고, 애노드 전극(18) 상에는 유기 박막층(20) 및 캐소드 전극(21)이 형성된다.
- <21> 상기와 같이 구성된 종래의 유기전계발광 소자에서 층간절연막(15)은 실리콘 질화막(SiNx)이나 TEOS(Tetra Ethyl-Ortho Silicate)막으로 형성된다. 그러나 층간절연막(15)이 실리콘 질화막(SiNx)이나 TEOS막으로 형성되면 후속 열처리 과정에서 발생하는 유기물, 무기물, 수분 등과 같은 불순물이 반도체층(12)의 활성 영역으로 침투하게 되고, 온도 및 습도가 높은 사용 환경에서 수분의 침투로 인해 트랜지스터의 전기적 특성이 변화되어 소자의 신뢰성이 저하된다.

발명이 이루고자 하는 기술적 과제

- <22> 본 발명의 목적은 불순물이 활성 영역으로 침투되지 못하도록 함으로써 소자의 전기적 특성 변화가 방지될 수 있도록 한 유기전계발광 소자 및 그의 제조 방법을 제공하는 데 있다.

발명의 구성 및 작용

- <23> 상기한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광 소자는 절연 기판, 상기 절연 기판 상에 형성되며 소스 및 드레인 영역을 포함하는 반도체층, 상기 반도체층 상에 형성되며 상기 반도체층과 절연되는 게이트 전극, 상기 게이트 전극을 포함하는 전체 상부면에 형성되며 상기 소스 및 드레인 영역이 노출되도록 콘택홀이 형성된 층간절연막, 상기 콘택홀을 통해 상기 소스 및 드레인 영역과 연결되는 소스 및 드레인 전극, 상기 소스 및 드레인 전극을 포함하는 전체 상부면에 형성되며 상기 소스 또는 드레인 전극이 노출되도록 비아홀이 형성된 평탄화막, 상기 비아홀을 통해 상기 소스 또는 드레인 전극과 연결된 제 1 전극, 상기 제 1 전극 상에 형성된 유기 박막층, 상기 유기 박막층 상에 형성된 제 2 전극을 포함하며, 상기 층간절연막이 적어도 이중 구조로 형성되고 불화탄소막을 포함한다.
- <24> 상기한 목적을 달성하기 위한 본 발명의 다른 일 측면에 따른 유기전계발광 소자의 제조 방법은 절연 기판 상에 소스 및 드레인 영역을 포함하는 반도체층을 형성하는 단계, 상기 반도체층을 포함하는 전체 상부면에 게이트

절연막을 형성하는 단계, 상기 반도체층 상부의 상기 게이트 절연막 상에 게이트 전극을 형성하는 단계, 상기 게이트 전극을 포함하는 전체 상부면에 적어도 이층 구조로 형성되며 불화탄소막을 포함하는 층간절연막을 형성하는 단계, 상기 소스 및 드레인 영역이 노출되도록 상기 층간절연막에 콘택홀을 형성하는 단계, 상기 콘택홀을 통해 상기 소스 및 드레인 영역과 연결되도록 소스 및 드레인 전극을 형성하는 단계, 상기 소스 및 드레인 전극을 포함하는 전체 상부면에 평탄화막을 형성한 후 상기 소스 또는 드레인 전극이 노출되도록 상기 평탄화막에 비아홀을 형성하는 단계, 상기 비아홀을 통해 상기 소스 또는 드레인 전극과 연결되도록 제 1 전극을 형성하는 단계, 상기 제 1 전극 상에 유기 박막층을 형성하는 단계, 상기 유기 박막층 상에 제 2 전극을 형성하는 단계를 포함한다.

<25> 그러면 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다. 이하의 실시예는 이 기술 분야에서 통상적인 지식을 가진 자에게 본 발명이 충분히 이해되도록 제공되는 것으로서, 여러 가지 형태로 변형될 수 있으며, 본 발명의 범위가 다음에 기술되는 실시예에 한정되는 것은 아니다.

<26> 도 2는 본 발명의 바람직한 실시예에 따른 유기전계발광 소자를 설명하기 위한 단면도이다.

<27> 투명 또는 불투명 절연물로 이루어진 기판(100) 상에 버퍼층(101)이 형성되고, 버퍼층(101) 상에 소스 및 드레인 영역(102a 및 102b)과 채널 영역(102c)을 포함하는 반도체층(102)이 형성된다. 반도체층(102) 상부에는 게이트 절연막(103)에 의해 반도체층(102)과 절연되는 게이트 전극(104)이 형성되고, 게이트 전극(104)을 포함하는 전체 상부면에는 소스 및 드레인 영역(102a 및 102b)이 노출되도록 콘택홀이 형성된 층간절연막(105)이 형성된다. 층간절연막(105) 상에는 콘택홀을 통해 소스 및 드레인 영역(102a 및 102b)과 연결되는 소스 및 드레인 전극(106a 및 106b)이 형성되고, 소스 및 드레인 전극(106a 및 106b)을 포함하는 전체 상부면에는 소스 또는 드레인 전극(106a 또는 106b)이 노출되도록 비아홀이 형성된 평탄화막(107)이 형성된다. 그리고 평탄화막(107) 상에는 비아홀을 통해 소스 또는 드레인 전극(106a 또는 106b)과 연결된 애노드 전극(108) 및 발광 영역을 정의하기 위해 애노드 전극(108)을 소정 부분 노출시키기 위한 화소 정의막(109)이 형성되고, 애노드 전극(108) 상에는 유기 박막층(110) 및 캐소드 전극(111)이 형성된다.

<28> 층간절연막(105)은 이층 이상의 다층 구조로 형성되며, 불화탄소막을 포함한다. 예를 들어, 다층 구조의 실시예로서, 도면에 도시된 바와 같이, 불화탄소막(105a), 실리콘 질화막(105b) 및 TEOS막(105c)이 순차적으로 적층된 구조로 형성되거나, 실리콘 질화막(105b), 불화탄소막(105a) 및 TEOS막(105c)이 순차적으로 적층된 구조로 형성될 수 있다. 또는 이층 구조의 실시예로서, 불화탄소막(105a) 및 TEOS막(105c)이 적층된 구조로 형성될 수 있다.

<29> 그러면 상기와 같이 구성되는 본 발명의 실시예에 따른 유기전계발광 소자의 제조 방법을 도 3a 내지 도 3f를 통해 설명하면 다음과 같다.

<30> 도 3a를 참조하면, 기판(100) 상에 소스 및 드레인 영역(102a 및 102b)과 채널 영역(102c)을 포함하는 반도체층(102)을 형성한다. 기판(100)은 전면 발광 구조인 경우 불투명한 물질로 이루어진 기판을 사용할 수 있으며, 배면 발광 구조인 경우 유리나 같이 투명한 물질로 이루어진 기판을 사용할 수 있다. 이 때 열에 의한 기판(100)의 피해를 방지하고 기판(100)으로부터 이온이 외부로 확산되는 것을 방지하기 위해 기판(100) 상에 실리콘 산화막(SiO_2)이나 실리콘 질화막(SiN_x)으로 버퍼층(101)을 형성한 후 반도체층(102)을 형성할 수 있다.

<31> 도 3b를 참조하면, 반도체층(102)을 포함하는 전체 상부면에 게이트 절연막(103)을 형성한다. 그리고 채널 영역(102c) 상부의 게이트 절연막(103) 상에 게이트 전극(104)을 형성한다.

<32> 도 3c를 참조하면, 게이트 전극(104)을 포함하는 전체 상부면에 층간절연막(105)을 형성한다. 이 때 층간절연막(105)은 이층 이상의 다층 구조로 형성하며, 불화탄소막을 포함하도록 형성한다. 예를 들어, 다층 구조의 실시예로서, 도면에 도시된 바와 같이, 게이트 전극(104)을 포함하는 전체 상부면에 불화탄소막(105a)을 형성한 후 불화탄소막(105a) 상에 실리콘 질화막(105b) 및 TEOS막(105c)을 순차적으로 형성하거나, 다른 실시예로서, 게이트 전극(104)을 포함하는 전체 상부면에 실리콘 질화막(105b)을 형성한 후 실리콘 질화막(105b) 상에 불화탄소막(105a) 및 TEOS막(105c)을 순차적으로 형성할 수 있다. 또는 이층 구조의 실시예로서, 게이트 전극(104)을 포함하는 전체 상부면에 불화탄소막(105a)을 형성한 후 불화탄소막(105a) 상에 TEOS막(105c)을 형성할 수 있다.

<33> 불화탄소막(105a)은 테프론(Teflon; 액체 또는 고체 상태의 불화탄소물: 제품명) 등을 포함하는 군에서 선택된 하나로 형성할 수 있으며, 유기전계발광 소자의 특성상 낮은 온도에서 증착이 가능한 플라즈마 화학기상증착(PECVD)과 같은 플라즈마 증착법 또는 코팅 방법을 이용하여 500 내지 2000Å의 두께로 형성할 수 있고, 실리콘 질화막(105b) 및 TEOS막(105c)은 플라즈마 증착법을 이용하여 1500 내지 2500Å의 두께 및 2500 내지 3500Å의

두께로 형성할 수 있다.

- <34> 도 3d를 참조하면, 층간절연막(105)을 패터닝하여 소스 및 드레인 영역(102a 및 102b)의 반도체층(102)이 노출되도록 콘택홀을 형성한다. 그리고 콘택홀이 매립되도록 전체 상부면에 금속을 증착한 후 패터닝하여 콘택홀을 통해 소스 및 드레인 영역(102a 및 102b)과 연결되는 소스 및 드레인 전극(106a 및 106b)을 형성한다.
- <35> 도 3e를 참조하면, 소스 및 드레인 전극(106a 및 106b)을 포함하는 전체 상부면에 평탄화막(107)을 형성한 후 평탄화막(107)을 패터닝하여 소스 또는 드레인 전극(106a 또는 106b)이 노출되도록 비아홀을 형성한다. 그리고 비아홀이 매립되도록 전체 상부면에 전극 물질을 증착한 후 패터닝하여 비아홀을 통해 소스 또는 드레인 전극(106a 또는 106b)과 연결되는 애노드 전극(108)을 형성한다.
- <36> 도 3f를 참조하면, 전체 상부면에 화소 정의막(109)을 형성한 후 발광 영역을 정의하기 위해 애노드 전극(108)의 소정 부분이 노출되도록 화소 정의막(109)을 패터닝한다. 그리고 노출된 애노드 전극(108) 상에 유기 박막층(110)을 형성하고, 유기 박막층(110) 상에 캐소드 전극(111)을 형성한다. 유기 박막층(110)은 정공 수송층, 유기발광층 및 전자 수송층이 적층된 구조로 형성하거나, 정공 주입층과 전자 주입층이 더 포함되도록 형성할 수 있다.
- <37> 상기와 같이 제조된 본 발명의 유기전계발광 소자는 층간절연막(105)이 불화탄소막(105a)을 포함하는 다층 구조로 형성된다. 불화탄소막(105a)은 유전상수가 낮고 막질이 단단하며 화학적 안정성이 높고 수분의 차단 효과가 높은 것으로 알려져 있다("Moisture absorption studies of Fluorocarbon films deposited from Pentafluoroethane and Octafluorocyclobutane plasmas", Ravindra V. Tanikella et. al., Journal of Electronic Materials Vol. 31, No. 10, 2002, pp. 1096 참조). 따라서 불화탄소막(105a)을 포함하는 다층 구조의 층간절연막(105)을 형성함으로써 기생 캐패시턴스가 낮아 신호 지연(time delay)이 감소되고, 열처리 과정에서 발생하는 유기물, 무기물, 수분 등과 같은 불순물이 반도체층(102)으로 침투하지 못하여 트랜지스터의 전기적 특성 변화가 방지된다. 또한, 불화탄소막(105a)은 플라즈마 증착법 또는 코팅 방법으로 저온에서 용이하게 형성할 수 있으므로 유기전계발광 소자의 전기적 특성 변화가 발생되지 않으며, 증착률(step coverage) 및 매립(gap fill) 특성이 우수하여 높은 표면 평탄도를 얻을 수 있고, 일반적인 사진 및 식각 공정으로 패터닝이 가능하다.
- <38> 이상에서와 같이 상세한 설명과 도면을 통해 본 발명의 최적 실시예를 개시하였다. 용어들은 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

- <39> 상술한 바와 같이 본 발명은 층간절연막을 불화탄소막을 포함하는 다층 구조로 형성한다. 유전상수가 낮고 막질이 단단하며 화학적 안정성이 높고 수분의 차단 효과가 높은 불화탄소막에 의해 신호 지연이 감소되어 소자의 전기적 특성이 향상되고, 유기물, 무기물, 수분 등과 같은 불순물의 침투가 방지되어 트랜지스터의 전기적 특성 변화가 방지된다. 따라서 유기전계발광 소자의 전기적 특성 및 신뢰성이 향상될 수 있다. 또한, 저온에서 증착이 가능하고 증착률 및 매립 특성이 우수하며 일반적인 사진 및 식각 공정으로 패터닝이 가능한 불화탄소막을 사용함으로써 기존 공정의 적용이 가능해진다.

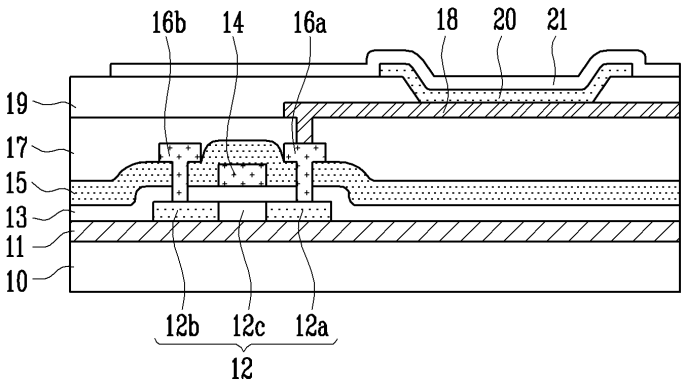
도면의 간단한 설명

- <1> 도 1은 종래의 유기전계발광 소자를 설명하기 위한 단면도.
- <2> 도 2는 본 발명에 따른 유기전계발광 소자를 설명하기 위한 단면도.
- <3> 도 3a 내지 도 3f는 본 발명에 따른 유기전계발광 소자의 제조 방법을 설명하기 위한 단면도.
- <4> <도면의 주요 부분에 대한 부호의 설명>
- <5> 10, 100: 기판 11, 101: 버퍼층
- <6> 12, 102: 반도체층

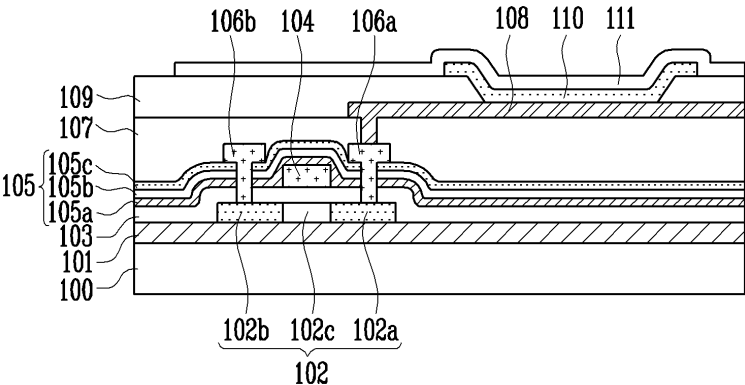
- <7> 12a 및 12b, 102a 및 102b: 소스 및 드레인 영역
- <8> 12c, 102c: 채널 영역 13, 103: 게이트 절연막
- <9> 14, 104: 게이트 전극 15, 105: 층간절연막
- <10> 16a 및 16b, 106a 및 106b: 소스 및 드레인 전극
- <11> 17, 107: 평탄화층 18, 108: 애노드 전극
- <12> 19, 109: 화소 정의막 20, 110: 유기 박막층
- <13> 21, 111: 캐소드 전극 105a: 불화탄소막
- <14> 105b: 실리콘 질화막 105c: TEOS막

도면

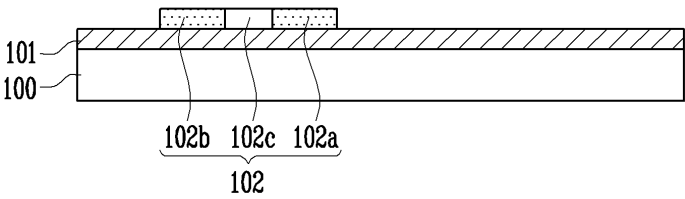
도면1



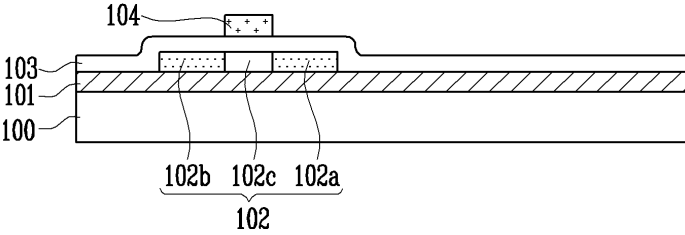
도면2



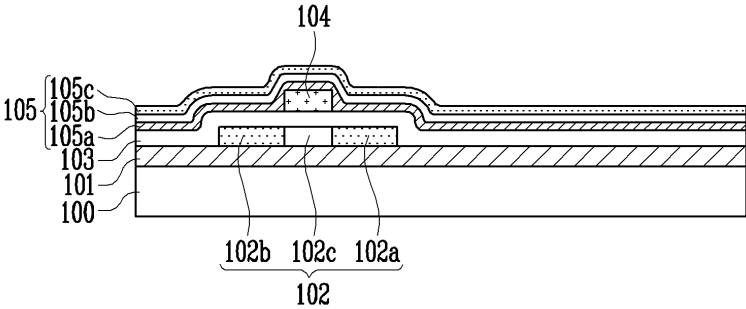
도면3a



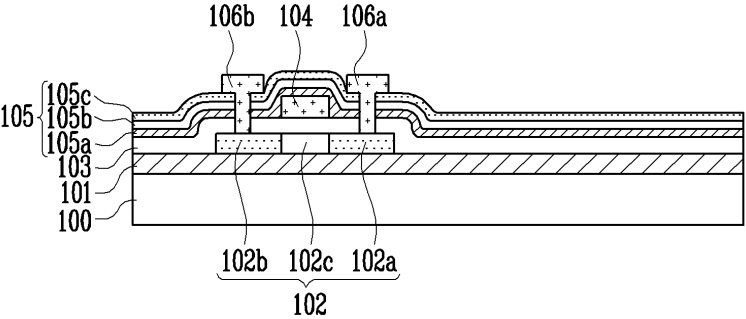
도면3b



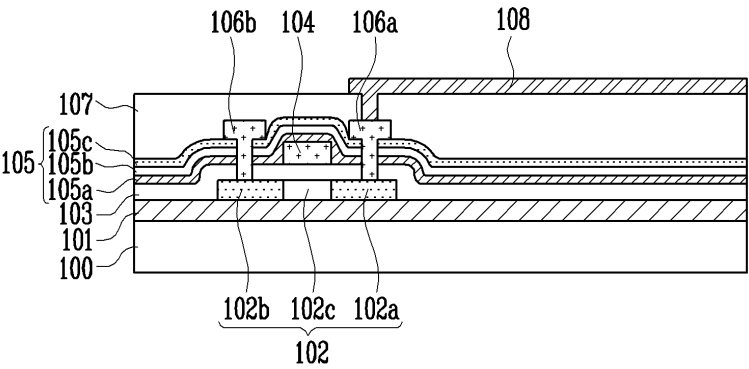
도면3c



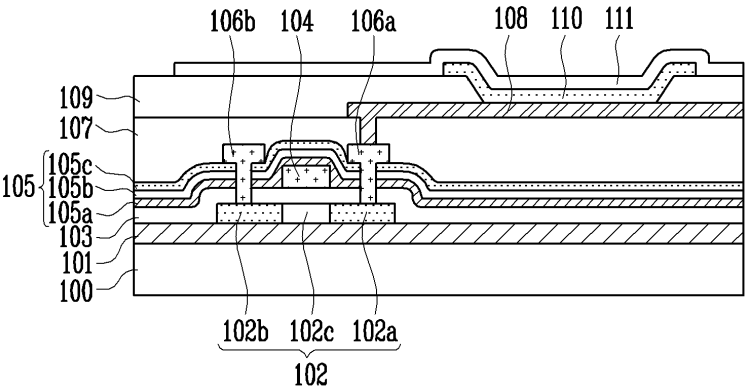
도면3d



도면3e



도면3f



专利名称(译)	有机电致发光器件及其制造方法		
公开(公告)号	KR100759692B1	公开(公告)日	2007-09-17
申请号	KR1020060040220	申请日	2006-05-03
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	JO SOO BEOM SOOBEOM JO 조수범		
发明人	조수범		
IPC分类号	H05B33/22 H05B33/10 H01L51/52 H01L51/56 C23C16/455		
CPC分类号	H01L51/5237 H01L51/56 H01L51/5253 C23C16/45536 H05B33/10		
代理人(译)	Sinyoungmu		
外部链接	Espacenet		

摘要(译)

提供一种有机发光显示装置及其制造方法，以通过防止晶体管的电特性的变化来改善有机发光装置的电特性和可靠性。有机发光显示装置包括绝缘基板（100），半导体层（102），栅电极（104），层间绝缘膜（105），源电极和漏电极（106a，106b），平坦化膜（107），第一电极，有机薄膜层（110）和第二电极。半导体层（102）形成在绝缘基板（100）上，并包括源区和漏区（102a，102b）。栅电极（104）形成在半导体层（102）上，并与半导体层（102）绝缘。该层间绝缘膜（105）形成在包括栅电极（104）的整个上表面上，并具有接触孔以暴露源区和漏区（102a，102b）。源电极和漏电极（106a，106b）通过接触孔与源区和漏区（102a，102b）连接。平坦化膜（107）形成在包括源电极和漏电极（106a，106b）的整个上表面上，并且具有通孔以暴露源电极和漏电极（106a，106b）。第一电极通过通孔与源电极和漏电极（106a，106b）连接。有机薄膜层（110）形成在第一电极上。第二电极形成在有机薄膜层（110）上。层间绝缘层（105）具有双层结构并包括a碳氟化合物薄膜。

