



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/10 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년06월27일 10-0732430 2007년06월20일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2006-0059708 2006년06월29일 2006년06월29일	(65) 공개번호 (43) 공개일자
----------------------------------	---	------------------------

(73) 특허권자	주식회사 대우일렉트로닉스 서울특별시 마포구 아현동 686
(72) 발명자	김상욱 경기 수원시 장안구 율전동410-3 102
(74) 대리인	특허법인아주

(56) 선행기술조사문헌 JP2000235891 A KR1020010014509 A KR1020060055614 A	JP2001290441 A KR1020040024484 A
---	-------------------------------------

심사관 : 나광표

전체 청구항 수 : 총 4 항

(54) 오엘이디 패널의 제조방법

(57) 요약

패널의 상하부 간의 휘도차를 보상함과 동시에 패널의 데드 스페이스를 감소시킬 수 있는 오엘이디 패널의 제조방법이 제공된다. 본 발명에 의한 오엘이디 패널의 제조방법은 상기 기판 상에 일 방향으로 복수개의 양전극층을 형성하는 단계; 복수개의 양전극층이 형성된 기판 상에 일부 영역을 노출시켜 일 방향으로 크기가 다른 화소 영역이 차례대로 반복 형성되도록 절연막을 형성하는 단계; 절연막 상에 양전극층과 수직 교차하는 방향으로 복수개의 격벽을 형성하는 단계; 화소 영역의 노출된 양전극층 상에 발광유기물층을 형성하는 단계; 및 발광유기물층 상에 형성되며, 복수개의 격벽 사이에 격벽과 동일한 방향으로 복수개의 음전극층을 형성하는 단계를 포함한다.

대표도

도 3e

특허청구의 범위

청구항 1.

상기 기관 상에 일 방향으로 복수개의 양전극층을 형성하는 단계;

상기 복수개의 양전극층이 형성된 상기 기관 상에 일부 영역을 노출시켜 상기 일 방향으로 크기가 다른 화소 영역이 차례대로 반복 형성되도록 절연막을 형성하는 단계;

상기 절연막 상에 상기 양전극층과 수직 교차하는 방향으로 복수개의 격벽을 형성하는 단계;

상기 화소 영역의 노출된 상기 양전극층 상에 발광유기물층을 형성하는 단계; 및

상기 발광유기물층 상에 복수개의 음전극층을 형성하는 단계를 포함하는 오엘이디 패널의 제조방법.

청구항 2.

제1항에 있어서,

상기 화소 영역은 두 개의 서로 다른 크기를 가지는 것을 특징으로 하는 오엘이디 패널의 제조방법.

청구항 3.

제1항에 있어서,

상기 화소 영역은 세 개의 서로 다른 크기를 가지는 것을 특징으로 하는 오엘이디 패널의 제조방법.

청구항 4.

제1항에 있어서,

상기 음전극층은 상기 화소 영역의 크기에 대응하는 폭을 가지도록 형성되는 것을 특징으로 하는 오엘이디 패널의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 오엘이디 패널의 제조방법에 관한 것으로서, 더욱 상세하게는 화소 영역(pixel)의 크기를 다르게 형성함으로써 패널의 상하부 간에 발생하는 휘도차를 보상함과 동시에 패널의 데드 스페이스를 감소시킬 수 있도록 한 오엘이디 패널의 제조방법에 관한 것이다.

일반적으로, 오엘이디(OLED: ORGANIC LIGHT EMITTING DIODE) 소자는 낮은 전압에서 구동이 가능하고 박형화, 광시야각, 빠른 응답속도 등 LCD에서 문제로 지적되고 있는 결점을 해소할 수 있으며, 다른 디스플레이 소자에 비해 중형 이하에서는 TFT-LCD와 동등하거나 그 이상의 화질을 가질 수 있다는 점과 제조 공정이 단순하여 향후 가격 경쟁에서 유리하다는 등의 장점을 가진 차세대 디스플레이로 주목받고 있다.

이러한 오엘이디 소자는 투명 유리 기판 상에 양전극으로서 ITO 투명 전극 패턴이 형성되어 있는 형태를 가진 하판과 기판 상에 음전극으로서 금속 전극이 형성되어 있는 상판 사이의 공간에 유기 발광성 소재가 형성되어, 투명 전극과 금속 전극 사이에 소정의 전압이 인가될 때 유기 발광성 소재에 전류가 흐르면서 빛을 발광하는 성질을 이용하는 디스플레이 장치이다.

그런데, 종래에는 오엘이디 소자 설계 시 도 1에 도시한 바와 같이 스캔라인(10)의 폭을 동일하게 설계할 경우, 패널(20)의 데드 스페이스(Dead Space)는 줄일 수 있으나 구동 시 스캔라인(10)의 임피던스 차로 인한 전압 감소로 인하여 패널(20) 상부로 갈수록 휘도가 감소하는 문제점이 있다.

이러한 문제는 패널(20)의 해상도가 커지면 커질수록 전체 휘도의 균일도(Uniformity)가 떨어지는 현상을 초래하게 된다.

한편, 패널 상하부의 휘도차를 보상하기 위해서 종래에는 도 2에 도시한 바와 같이 패널(20)의 스캔라인(10)의 폭을 다르게 하여 라인(10) 간의 전압 드랍(drop)의 차이를 보상해주는 등저항 설계를 하였다.

그러나, 도 2와 같이 등저항 설계를 하게 되면 패널(20)의 해상도가 커질수록 패널(20)의 데드 스페이스도 그에 따라 커지게 된다. 즉, 전체적인 패널(20) 사이즈가 커지게 된다.

따라서, 패널의 상하부간의 휘도차를 보상함과 동시에 패널의 데드 스페이스를 줄일 수 있는 오엘이디 소자를 제조하는 방법이 요청된다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 패널의 상하부 간의 휘도차를 보상함과 동시에 패널의 데드 스페이스를 감소시킬 수 있는 오엘이디 패널의 제조방법을 제공하는 데에 있다.

본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성

상기의 기술적 과제를 해결하기 위한 본 발명의 실시예에 따른 오엘이디 패널의 제조방법은 상기 기판 상에 일 방향으로 복수개의 양전극층을 형성하는 단계; 복수개의 양전극층이 형성된 기판 상에 일부 영역을 노출시켜 일 방향으로 크기가 다른 화소 영역이 차례대로 반복 형성되도록 절연막을 형성하는 단계; 절연막 상에 양전극층과 수직 교차하는 방향으로 복수개의 격벽을 형성하는 단계; 화소 영역의 노출된 양전극층 상에 발광유기물층을 형성하는 단계; 및 발광유기물층 상에 형성되며, 복수개의 격벽 사이에 격벽과 동일한 방향으로 복수개의 음전극층을 형성하는 단계를 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 첨부 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다.

또한, 도면에서 층과 막 또는 영역들의 크기 두께는 명세서의 명확성을 위하여 과장되어 기술된 것이며, 어떤 막 또는 층이 다른 막 또는 층의 "상에" 형성된다고 기재된 경우, 상기 어떤 막 또는 층이 상기 다른 막 또는 층의 위에 직접 존재할 수도 있고, 그 사이에 제3의 다른 막 또는 층이 개재될 수도 있다.

도 3a 내지 도 3e는 본 발명의 실시예에 따른 오엘이디 패널을 제조하는 방법을 설명하기 위한 제조공정도이다.

먼저, 도 3a를 참조하면, 기판(100) 상에 일 방향으로 복수개의 양전극층(110)을 스퍼터링(sputtering) 또는 이온 플랜팅(ion planting) 방법을 이용하여 형성한다. 이때, 기판(100)은 본 발명의 실시예에 따른 오엘이디 패널을 형성하기 위한 베이스 층으로서, 유리 기판과 같은 투명한 절연 기판이 주로 사용된다. 하지만, 투명성이 뛰어난 플라스틱 기판을 사용할 수도 있다.

양전극층(110)은 이후에 형성되는 발광유기물층에서 발광된 빛이 투과되어야 하므로 투명한 성질을 지녀야 하는데, 일반적으로 ITO(Indium Tin Oxide) 전극 또는 IZO(Indium Zinc Oxide) 전극이 사용된다.

그러나, ITO 전극 또는 IZO 전극도 산화물 전극이므로 전기전도도가 낮아 신호의 전달 속도가 현저하게 떨어져 신호 지연(signal delay)의 원인이 될 수 있는바, 이 문제점을 해결하기 위해 ITO 전극 또는 IZO 전극을 따라 실선 형태의 크롬(Cr) 전극을 배치할 수도 있다.

한편, 기판(100)이 유리인 경우, 유리로부터 ITO 전극 또는 IZO 전극으로 금속이온이 이동하지 않도록 유리와 ITO 전극(또는 IZO 전극) 사이에 이산화규소(SiO_2)의 얇은 막을 배리어(Barrier)층으로 사용할 수도 있다.

다음에, 도 3b를 참조하면, 복수개의 양전극층(110)이 형성된 기판(100) 상에 일부 영역을 노출시켜 절연막(120)을 형성한다. 이때, 절연막(120)은 일 방향으로 크기가 다른 화소 영역이 차례대로 반복 형성되도록 형성한다. 본 실시예에서는 도시된 바와 같이 2개의 서로 다른 크기를 가지는 화소 영역이 교대로 형성되도록 절연막(120)을 형성하고 있다. 하지만, 이에 제한되지 않고 3개의 서로 다른 크기를 가지는 화소 영역이 순차적으로 반복 형성되도록 절연막(120)을 형성할 수도 있다.

이와 같이 절연막(120)을 형성함으로써 패널의 상하부 간에 발생하는 휘도 차이를 보상할 수 있을 뿐만 아니라, 도 2에 도시한 바와 같이 스캔 라인(10)을 등저항 설계할 필요가 없으므로 패널의 데드 스페이스를 감소시킬 수 있다.

다음에, 도 3c를 참조하면, 절연막(120) 상에 양전극층(110)과 수직 교차하는 방향으로 복수개의 격벽(130)을 형성한다. 격벽(130)은 이후에 형성되는 음전극층들에 의한 화소 영역의 전기적 쇼트(short)를 방지하기 위한 것이다.

따라서, 격벽(130)은 전기적 절연효과가 있으며 인접 화소 영역들 간의 음전극층들을 차단시킬 수 있는 역테이퍼 형상을 가지도록 형성되는 것이 바람직하다. 또한, 격벽(130)은 역테이퍼 형상으로 형성할 수 있도록 네거티브 감광막(negative PR)을 이용하여 형성하는 것이 바람직하다.

다음에, 도 3d를 참조하면, 화소 영역의 노출된 양전극층 상에 발광유기물층(140)을 형성한다. 발광유기물층(140)은 발광층 등을 포함하여 단층 또는 다층 구조를 이루며, 전기장을 받으면 전기적으로 여기되어 그 결과 빛을 발생한다. 참고로, 발광층의 재료로는 일반적으로 알루미늄착체(Alq_3)가 가장 많이 사용되고 있다.

이러한 발광유기물층(140)은 CVD(Chemical Vapor Deposition)를 사용하여 형성할 수도 있으나, 일반적으로 진공증착법을 이용하여 형성한다.

다음에, 도 3e를 참조하면, 발광유기물층(140) 상에 음전극층(150)을 형성하되, 복수개의 격벽(130) 사이에 격벽(130)과 동일한 방향으로 복수개의 음전극층(150)을 형성한다. 이때, 음전극층(150)은 화소 영역의 크기에 대응하는 폭을 가지도록 형성되는 것이 바람직하다.

즉, 서로 다른 두 개의 크기를 가지는 화소 영역 중 크기가 작은 화소 영역에 형성된 발광유기물층(140) 상에 형성되는 음전극층(150)은 크기가 작은 화소 영역에 대응되는 폭을 가지도록 형성되고, 크기가 큰 화소 영역에 형성된 발광유기물층(140) 상에 형성되는 음전극층(150)은 크기가 큰 화소 영역에 대응되는 폭을 가지도록 형성되는 것이 바람직하다.

이러한 음전극층(150)은 크롬, 알루미늄 등과 같은 금속 물질로 이루어지며, 음전극층(150)의 하부면은 발광유기물층(140)에서 발생하는 빛을 기판(100) 방향으로 반사시킬 수 있도록 거울면으로 형성할 수 있다.

이와 같이, 본 발명의 실시예에 따른 오엘이디 패널의 제조방법은 기관의 일 방향으로 서로 다른 크기를 가지는 화소 영역을 차례대로 반복 형성함으로써, 전압 강하(IR Drop)에 의해 패널의 상하부 간에 발생하는 휘도 차이를 보상할 수 있으며, 종래와 같이 패널의 상하부 간의 휘도차를 보상하기 위하여 음전극층들과 연결되는 배선(스캔 라인)의 폭을 다르게 형성하는 등저항 설계를 할 필요가 없어 패널 상의 데드 스페이스를 감소시킬 수 있다.

이상 첨부된 도면 및 표를 참조하여 본 발명의 실시예들을 설명하였으나, 본 발명은 상기 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 제조될 수 있으며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

본 발명의 실시예에 따른 오엘이디 패널의 제조방법에 의하면, 기관의 일 방향으로 서로 다른 크기를 가지는 화소 영역을 순차적으로 반복 형성함으로써 패널의 상하부 간에 발생하는 휘도차를 보상함과 동시에 패널 상에 존재하는 데드 스페이스를 감소시킬 수 있다. 이에 따라, 전체적인 패널 사이즈도 감소시킬 수 있다.

도면의 간단한 설명

도 1 및 도 2는 종래기술에 따른 오엘이디 패널을 나타낸 도면이다.

도 3a 내지 도 3e는 본 발명의 실시예에 따른 오엘이디 패널을 제조하는 방법을 설명하기 위한 제조공정도이다.

<도면의 주요 부분에 대한 부호의 설명>

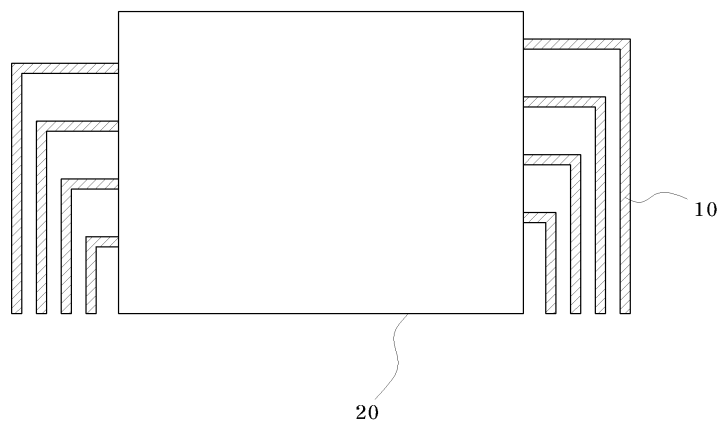
100: 기관 110: 양전극층

120: 절연막 130: 격벽

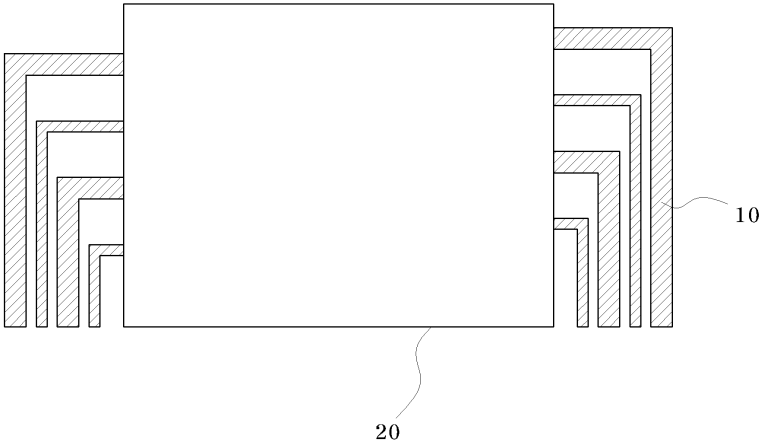
140: 발광유기물층 150: 음전극층

도면

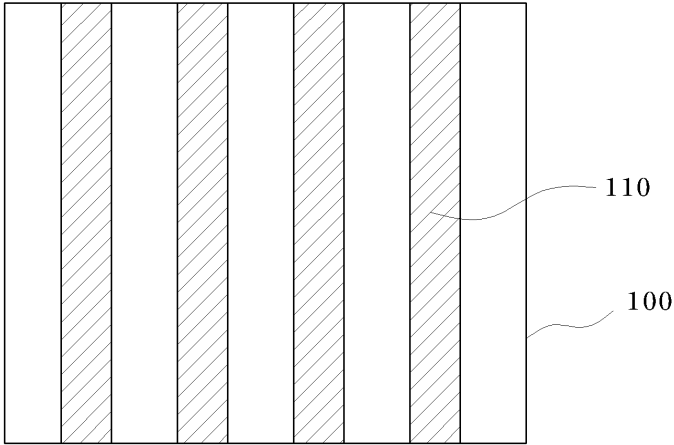
도면1



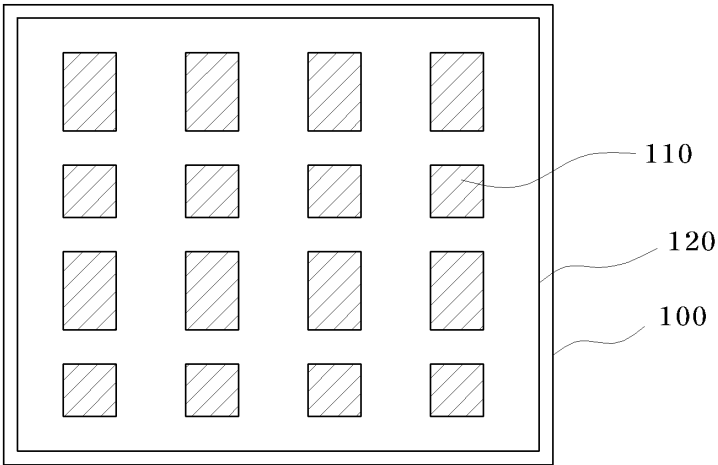
도면2



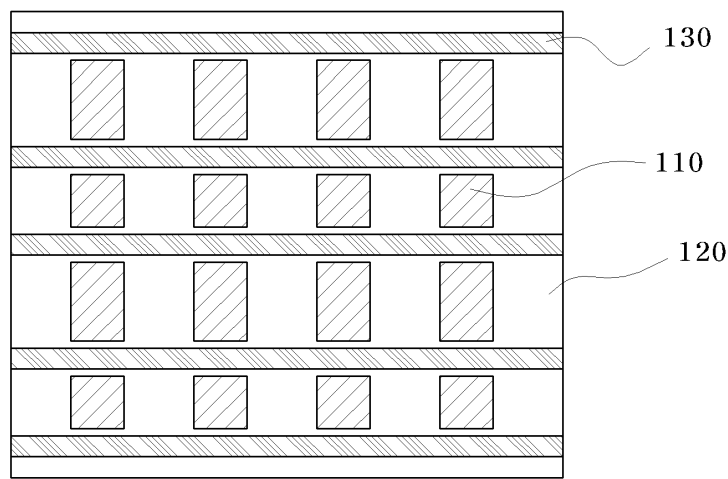
도면3a



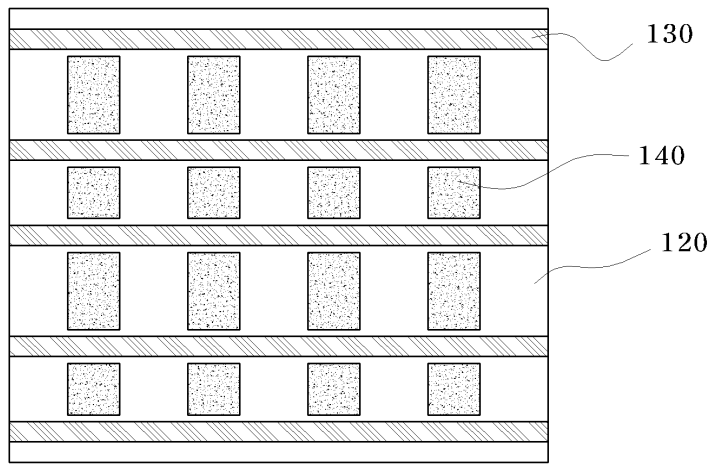
도면3b



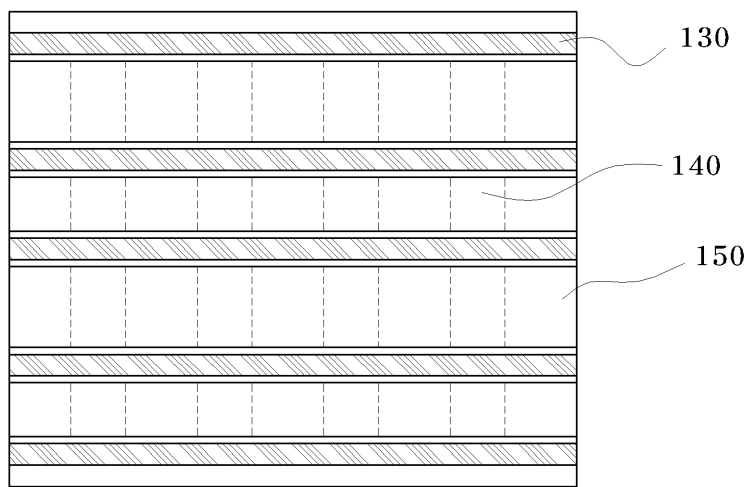
도면3c



도면3d



도면3e



专利名称(译)	LED面板的制造方法		
公开(公告)号	KR100732430B1	公开(公告)日	2007-06-20
申请号	KR1020060059708	申请日	2006-06-29
[标]申请(专利权)人(译)	大宇电子株式会社		
申请(专利权)人(译)	东方大宇电子有限公司		
当前申请(专利权)人(译)	东方大宇电子有限公司		
[标]发明人	KIM SANG WOOK 김상욱		
发明人	김상욱		
IPC分类号	H05B33/10 H01L51/56 H01L27/32 G09G3/3266 G09G3/3216		
CPC分类号	H01L51/56 H01L27/3281 G09G3/3266 G09G3/3216 G09G2300/0439		
外部链接	Espacenet		

摘要(译)

提供一种用于制造有机发光二极管面板的方法，以通过顺序地形成朝向基板方向的具有不同尺寸的像素区域来减小总面板尺寸。一种制造有机发光二极管面板的方法，包括以下步骤：沿一个方向在基板上形成多个正电极层；在具有多个正电极层的基板上暴露部分区域，并形成绝缘膜，使得沿一个方向依次形成具有不同尺寸的像素区域；在绝缘膜上沿垂直交叉方向在正电极层上形成多个分隔壁（130）；在像素区域的暴露的正电极层上形成有机发光层（140）；在有机发光层（140）上形成多个负电极层（150）。

