



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2018년09월21일

(11) 등록번호 10-1889918

(24) 등록일자 2018년08월13일

- (51) 국제특허분류(Int. Cl.)  
*H01L 51/52* (2006.01) *H01L 51/56* (2006.01)  
 (21) 출원번호 10-2010-0127857  
 (22) 출원일자 2010년12월14일  
 심사청구일자 2015년12월14일  
 (65) 공개번호 10-2012-0066492  
 (43) 공개일자 2012년06월22일  
 (56) 선행기술조사문헌  
 KR100787461 B1\*  
 JP2009271188 A\*  
 JP2009105068 A  
 \*는 심사관에 의하여 인용된 문헌

- (73) 특허권자  
**삼성디스플레이 주식회사**  
 경기도 용인시 기흥구 삼성로 1 (농서동)
- (72) 발명자  
**유춘기**  
 경기도 용인시 기흥구 삼성2로 95 (농서동)  
**최준후**  
 경기도 용인시 기흥구 삼성2로 95 (농서동)
- (74) 대리인  
**리앤목특허법인**

전체 청구항 수 : 총 18 항

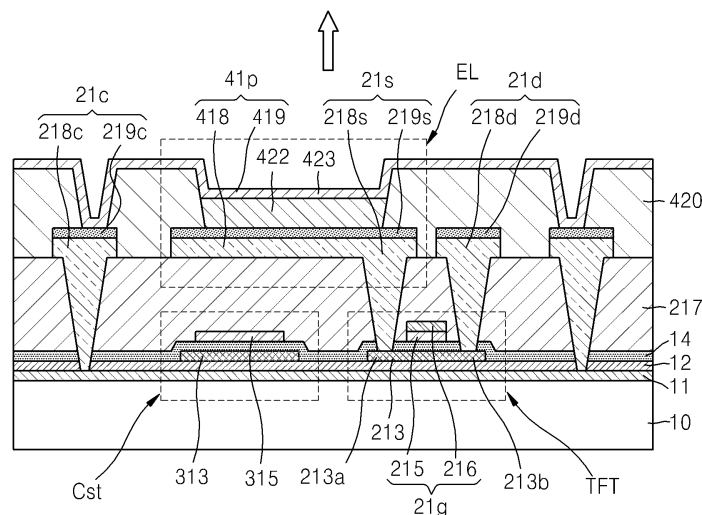
심사관 : 조성수

(54) 발명의 명칭 유기 발광 디스플레이 장치 및 이의 제조 방법

(57) 요약

제조 공정이 단순화되고, 개구율이 향상된 유기 발광 디스플레이 장치 및 이의 제조 방법을 제공하기 위하여, 본 발명은 기판; 상기 기판상에 형성되는 보조 전극; 상기 보조 전극 상에 형성되고, 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터; 상기 박막 트랜지스터와 전기적으로 연결되고, 상기 소스 전극 및 드레인 전극의 적어도 일부와 동일층에 동일 물질로 형성된 화소 전극, 발광층을 포함하는 중간층 및 상기 화소 전극과 마주보도록 배치된 대향 전극이 순차 적층된 유기 발광 소자; 및 상기 소스 전극 및 드레인 전극과 동일층에 동일 물질로 일정 정도 이격되어 형성되어 상기 보조 전극과 상기 대향 전극을 전기적으로 연결하는 컨택 전극;을 포함하는 유기 발광 디스플레이 장치를 제공한다.

## 대표도 - 도1



## 명세서

### 청구범위

#### 청구항 1

기관;

상기 기관상에 형성되는 보조 전극;

상기 보조 전극 상에 형성되고, 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터;

상기 박막 트랜지스터와 전기적으로 연결되고, 상기 소스 전극 및 드레인 전극의 적어도 일부와 동일층에 동일 물질로 형성된 화소 전극, 발광층을 포함하는 중간층 및 상기 화소 전극과 마주보도록 배치된 대향 전극이 순차 적층된 유기 발광 소자; 및

상기 소스 전극 및 드레인 전극과 동일층에 동일 물질로 일정 정도 이격되어 형성되어 상기 보조 전극과 상기 대향 전극을 전기적으로 연결하는 컨택 전극;을 포함하고,

상기 소스 전극과 상기 화소 전극 또는 상기 드레인 전극과 상기 화소 전극은 일체로 형성되는 유기 발광 디스플레이 장치.

#### 청구항 2

제 1 항에 있어서,

상기 보조 전극과 상기 활성층 사이에는 제1 절연층이 개재되고, 상기 활성층과 상기 게이트 전극 사이에는 제2 절연층이 개재되고, 상기 게이트 전극과 상기 컨택 전극 사이에는 층간 절연막이 개재되며,

상기 제1 절연층, 상기 제2 절연층 및 상기 층간 절연막을 관통하는 컨택홀을 통해 상기 컨택 전극과 상기 보조 전극이 접촉하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 3

제 1 항에 있어서,

상기 컨택 전극과 상기 대향 전극 사이에는 화소 정의막이 개재되며, 상기 화소 정의막을 관통하는 컨택홀을 통해 상기 컨택 전극과 상기 대향 전극이 접촉하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 4

제 1 항에 있어서,

상기 컨택 전극의 일 단부는 상기 대향 전극과 직접 접촉하고, 상기 컨택 전극의 타 단부는 상기 보조 전극과 직접 접촉하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 5

제 1 항에 있어서,

상기 소스 전극 및 상기 드레인 전극 중 어느 일 전극이 일 방향으로 연장 형성되어 상기 화소 전극을 형성하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 6

삭제

#### 청구항 7

제 1 항에 있어서,

상기 유기 발광 디스플레이 장치는 화상이 상기 대향 전극 측으로 구현되는 전면 발광형인 것을 특징으로 하는

유기 발광 디스플레이 장치.

#### 청구항 8

제 7 항에 있어서,

상기 대향 전극은 ITO, IZO, ZnO, 및  $\text{In}_2\text{O}_3$  중 하나 이상을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 9

제 7 항에 있어서,

상기 보조 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 10

기관상에 형성된 보조 전극;

상기 보조 전극 상에 형성된 제1 절연층;

상기 제1 절연층 상에 형성된 활성층;

상기 활성층을 덮도록 형성된 제2 절연층;

상기 제2 절연층 상에 상기 활성층과 중첩되도록 형성된 게이트 전극;

상기 게이트 전극을 덮도록 형성된 층간 절연막;

상기 층간 절연막 상부에 형성되어 상기 활성층과 전기적으로 연결되는 소스 전극 및 드레인 전극;

상기 소스 전극 및 드레인 전극과 동일층에 동일 물질로 형성되며, 상기 보조 전극의 적어도 일부와 접촉하도록 형성된 컨택 전극;

상기 컨택 전극과 상기 소스 전극 및 드레인 전극을 덮도록 형성된 화소 정의막; 및

상기 화소 정의막 상부에 형성되며, 적어도 일부가 상기 컨택 전극과 접촉하도록 형성된 대향 전극;을 포함하고,

상기 소스 전극과 화소 전극 또는 상기 드레인 전극과 상기 화소 전극은 일체로 형성되는 유기 발광 디스플레이 장치.

#### 청구항 11

제 10 항에 있어서,

상기 유기 발광 디스플레이 장치는 화상이 상기 대향 전극 측으로 구현되는 전면 발광형인 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 12

제 11 항에 있어서,

상기 대향 전극은 ITO, IZO, ZnO, 및  $\text{In}_2\text{O}_3$  중 하나 이상을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 13

제 11 항에 있어서,

상기 보조 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

#### 청구항 14

기판상에 보조 전극을 형성하는 단계;

상기 보조 전극 상에 활성층을 형성하는 제1 마스크 공정 단계;

상기 활성층 상부에 게이트 전극을 형성하는 제2 마스크 공정 단계;

상기 활성층의 양측과 상기 보조 전극의 일부를 노출하는 개구를 갖는 층간 절연막을 형성하는 제3 마스크 공정 단계;

상기 활성층의 노출된 양측과 접촉하는 소스 및 드레인 전극과, 상기 소스 또는 드레인 전극으로부터 일 방향으로 연장된 화소 전극과, 상기 보조 전극의 노출된 일부와 접촉하는 컨택 전극을 각각 형성하는 제4 마스크 공정 단계;

상기 화소 전극의 적어도 일부와 상기 컨택 전극의 적어도 일부를 노출하는 화소 정의막을 형성하는 제5 마스크 공정 단계; 및

상기 화소 정의막 상부에 상기 컨택 전극의 노출된 일부와 접촉하는 대향 전극을 형성하는 단계;를 포함하고,

상기 소스 전극과 상기 화소 전극 또는 상기 드레인 전극과 상기 화소 전극은 일체로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

#### 청구항 15

제 14 항에 있어서,

상기 제3 마스크 공정은,

상기 게이트 전극 상부에 제3 절연층을 증착하는 단계; 및

상기 제3 절연층을 패터닝하여 상기 활성층의 소스 및 드레인 영역의 일부와 상기 보조 전극의 일부를 노출하는 개구를 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

#### 청구항 16

제 14 항에 있어서,

상기 제4 마스크 공정은,

상기 층간 절연막 상부에 도전층을 증착하거나 상기 층간 절연막 상부에 제4 도전층 및 제5 도전층을 순차적으로 증착하는 단계; 및

상기 도전층을 패터닝하거나 상기 제4 도전층 및 상기 제5 도전층을 패터닝하여 상기 소스 및 드레인 전극과 상기 화소 전극과 상기 컨택 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

#### 청구항 17

제 14 항에 있어서,

상기 제5 마스크 공정은,

상기 기판 전면에서 제4 절연층을 적층하는 단계; 및

상기 제4 절연층을 패터닝하여 상기 컨택 전극 및 상기 화소 전극의 일부를 노출하는 개구를 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

#### 청구항 18

제 14 항에 있어서,

상기 대향 전극은 ITO, IZO, ZnO, 및  $\text{In}_2\text{O}_3$  중 하나 이상을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

## 청구항 19

제 14 항에 있어서,

상기 보조 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

## 발명의 설명

### 기술 분야

- [0001] 본 발명은 유기 발광 디스플레이 장치 및 이의 제조 방법에 관한 것으로, 상세하게는 제조 공정이 단순화되고, 개구율이 향상된 유기 발광 디스플레이 장치 및 이의 제조 방법에 관한 것이다.

### 배경 기술

- [0002] 유기 발광 디스플레이 장치, 액정 디스플레이 장치 등과 같은 평판 표시 장치는 박막 트랜지스터(Thin Film Transistor: TFT) 및 커패시터 등과 이들을 연결하는 배선을 포함하는 패턴이 형성된 기판상에 제작된다.
- [0003] 일반적으로, 평판 표시 장치가 제작되는 기판은 TFT 등을 포함하는 미세 구조의 패턴을 형성하기 위하여, 이와 같은 미세 패턴이 그려진 마스크를 이용하여 패턴을 상기 어레이 기판에 전사한다.
- [0004] 마스크를 이용하여 패턴을 전사하는 공정은 일반적으로 포토 리소그래피(photo-lithography) 공정을 이용한다. 포토 리소그래피 공정에 의하면, 패턴을 형성할 기판 상에 포토레지스트(photoresist)를 균일하게 도포하고, 스텝퍼(stepper)와 같은 노광 장비로 포토레지스트를 노광시킨 후, (포지티브(positive) 포토레지스트의 경우) 감광된 포토레지스트를 현상(developing)하는 과정을 거친다. 또한, 포토레지스트를 현상한 후에는, 잔존하는 포토레지스트를 마스크로 하여 패턴을 식각(etching)하고, 불필요한 포토레지스트를 제거하는 일련의 과정을 거친다.
- [0005] 이와 같이 마스크를 이용하여 패턴을 전사하는 공정에서는, 먼저 필요한 패턴을 구비한 마스크를 준비하여야 하기 때문에, 마스크를 이용하는 공정 단계가 늘어날수록 마스크 준비를 위한 제조 원가가 상승한다. 또한, 상술한 복잡한 단계들을 거쳐야 하기 때문에 제조 공정이 복잡하고, 제조 시간의 증가 및 이로 인한 제조 원가가 상승하는 문제점이 발생한다.

## 발명의 내용

### 해결하려는 과제

- [0006] 본 발명은 제조 공정이 단순화되고, 개구율이 향상된 유기 발광 디스플레이 장치 및 이의 제조 방법을 제공하는 것을 목적으로 한다.

### 과제의 해결 수단

- [0007] 본 발명은 기판; 상기 기판상에 형성되는 보조 전극; 상기 보조 전극 상에 형성되고, 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터; 상기 박막 트랜지스터와 전기적으로 연결되고, 상기 소스 전극 및 드레인 전극의 적어도 일부와 동일층에 동일 물질로 형성된 화소 전극, 발광층을 포함하는 중간층 및 상기 화소 전극과 마주보도록 배치된 대향 전극이 순차 적층된 유기 발광 소자; 및 상기 소스 전극 및 드레인 전극과 동일층에 동일 물질로 일정 정도 이격되어 형성되어 상기 보조 전극과 상기 대향 전극을 전기적으로 연결하는 컨택 전극;을 포함하는 유기 발광 디스플레이 장치를 제공한다.
- [0008] 본 발명에 있어서, 상기 보조 전극과 상기 활성층 사이에는 제1 절연층이 개재되고, 상기 활성층과 상기 게이트 전극 사이에는 제2 절연층이 개재되고, 상기 게이트 전극과 상기 컨택 전극 사이에는 층간 절연막이 개재되며, 상기 제1 절연층, 상기 제2 절연층 및 상기 층간 절연막을 관통하는 컨택홀을 통해 상기 컨택 전극과 상기 보조 전극이 접촉할 수 있다.
- [0009] 본 발명에 있어서, 상기 컨택 전극과 상기 대향 전극 사이에는 화소 정의막이 개재되며, 상기 화소 정의막을 관통하는 컨택홀을 통해 상기 컨택 전극과 상기 대향 전극이 접촉할 수 있다.
- [0010] 본 발명에 있어서, 상기 컨택 전극의 일 단부는 상기 대향 전극과 직접 접촉하고, 상기 컨택 전극의 타 단부는

상기 보조 전극과 직접 접촉할 수 있다.

- [0011] 본 발명에 있어서, 상기 소스 전극 및 상기 드레인 전극 중 어느 일 전극이 일 방향으로 연장 형성되어 상기 화소 전극을 형성할 수 있다.
- [0012] 본 발명에 있어서, 상기 소스 전극 및 상기 드레인 전극 중 어느 일 전극과 상기 화소 전극은 일체로 형성될 수 있다.
- [0013] 본 발명에 있어서, 상기 유기 발광 디스플레이 장치는 화상이 상기 대향 전극 측으로 구현되는 전면 발광형일 수 있다.
- [0014] 여기서, 상기 대향 전극은 ITO, IZO, ZnO, 및  $\text{In}_2\text{O}_3$  중 하나 이상을 포함할 수 있다.
- [0015] 여기서, 상기 보조 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함할 수 있다.
- [0016] 다른 측면에 따른 본 발명은, 기판상에 형성된 보조 전극; 상기 보조 전극 상에 형성된 제1 절연층; 상기 제1 절연층 상에 형성된 활성층; 상기 활성층을 덮도록 형성된 제2 절연층; 상기 제2 절연층 상에 상기 활성층과 중첩되도록 형성된 게이트 전극; 상기 게이트 전극을 덮도록 형성된 층간 절연막; 상기 층간 절연막 상부에 형성되어 상기 활성층과 전기적으로 연결되는 소스 전극 및 드레인 전극; 상기 소스 전극 및 드레인 전극과 동일층에 동일 물질로 형성되며, 상기 보조 전극의 적어도 일부와 접촉하도록 형성된 콘택 전극; 상기 콘택 전극과 상기 소스 전극 및 드레인 전극을 덮도록 형성된 화소 정의막; 및 상기 화소 정의막 상부에 형성되며, 적어도 일부가 상기 콘택 전극과 접촉하도록 형성된 대향 전극;을 포함하는 유기 발광 디스플레이 장치를 제공한다.
- [0017] 본 발명에 있어서, 상기 소스 전극 및 상기 드레인 전극 중 어느 일 전극과 상기 화소 전극은 일체로 형성될 수 있다.
- [0018] 본 발명에 있어서, 상기 유기 발광 디스플레이 장치는 화상이 상기 대향 전극 측으로 구현되는 전면 발광형일 수 있다.
- [0019] 여기서, 상기 대향 전극은 ITO, IZO, ZnO, 및  $\text{In}_2\text{O}_3$  중 하나 이상을 포함할 수 있다.
- [0020] 여기서, 상기 보조 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함할 수 있다.
- [0021] 다른 측면에 관한 본 발명은 기판상에 보조 전극을 형성하는 단계; 상기 보조 전극 상에 활성층을 형성하는 제1 마스크 공정 단계; 상기 활성층 상부에 게이트 전극을 형성하는 제2 마스크 공정 단계; 상기 활성층의 양측과 상기 보조 전극의 일부를 노출하는 개구를 갖는 층간 절연막을 형성하는 제3 마스크 공정 단계; 상기 활성층의 노출된 양측과 접촉하는 소스 및 드레인 전극과, 상기 소스 및 드레인 전극으로부터 일 방향으로 연장된 화소 전극과, 상기 보조 전극의 노출된 일부와 접촉하는 콘택 전극을 각각 형성하는 제4 마스크 공정 단계; 상기 화소 전극의 적어도 일부와 상기 콘택 전극의 적어도 일부를 노출하는 화소 정의막을 형성하는 제5 마스크 공정 단계; 및 상기 화소 정의막 상부에 상기 콘택 전극의 노출된 일부와 접촉하는 대향 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법을 제공한다.
- [0022] 본 발명에 있어서, 상기 제3 마스크 공정은, 상기 게이트 전극 상부에 제3 절연층을 증착하는 단계; 및 상기 제3 절연층을 패터닝하여 상기 활성층의 소스 및 드레인 영역의 일부와 상기 보조 전극의 일부를 노출하는 개구를 형성하는 단계;를 포함할 수 있다.
- [0023] 본 발명에 있어서, 상기 제4 마스크 공정은, 상기 층간 절연막 상부에 제4 도전층 및/또는 제5 도전층을 증착하는 단계; 및 상기 제4 도전층 및/또는 제5 도전층을 패터닝하여 상기 소스 및 드레인 전극과 상기 화소 전극과 상기 콘택 전극을 형성하는 단계;를 포함할 수 있다.
- [0024] 본 발명에 있어서, 상기 제5 마스크 공정은, 상기 기판 전면에서 제4 절연층을 적층하는 단계; 및 상기 제4 절연층을 패터닝하여 상기 콘택 전극 및 상기 화소 전극의 일부를 노출하는 개구를 형성하는 단계;를 포함할 수 있다.
- [0025] 본 발명에 있어서, 상기 유기 발광 디스플레이 장치는 화상이 상기 대향 전극 측으로 구현되는 전면 발광형일 수 있다.

[0026] 여기서, 상기 대향 전극은 ITO, IZO, ZnO, 및  $\text{In}_2\text{O}_3$  중 하나 이상을 포함할 수 있다.

[0027] 여기서, 상기 보조 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함할 수 있다.

### 발명의 효과

[0028] 이와 같은 본 발명에 의해서, 유기 발광 디스플레이 장치의 제조 공정이 단순화되고, 개구율이 향상되는 효과를 얻을 수 있다.

### 도면의 간단한 설명

[0029] 도 1은 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 도시한 단면도이고, 도 2 내지 11은 도 1의 유기 발광 디스플레이 장치의 제조 단계를 개략적으로 도시한 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0030] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0031] 도 1은 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 도시한 단면도이다.

[0032] 도 1을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치는 기판(10), 박막 트랜지스터(TFT: thin film transistor), 스토리지 커패시터(Cst) 및 유기 발광 소자(EL)를 포함한다.

[0033] 상세히, 기판(10) 상에는 보조 전극(11)이 형성되고, 보조 전극(11) 상부에는 버퍼층과 같은 제1 절연층(12)이 형성된다. 그리고, 제1 절연층(12) 상부에는 반도체층이 패터닝되어 형성된 박막 트랜지스터(TFT)의 활성층(213) 및 스토리지 커패시터(Cst)의 커패시터 하부전극(313)이 동일한 층에 동일한 물질로 소정 간격 이격하여 형성된다.

[0034] 활성층(213)과 커패시터 하부전극(313)의 상부에는 제2 절연층(14)이 형성되고, 제2 절연층(14) 상부에는 제2 도전층 및 제3 도전층이 패터닝되어 형성된 박막 트랜지스터(TFT)의 게이트 전극(21g)과 스토리지 커패시터(Cst)의 커패시터 상부전극(315)이 동일한 층에 동일한 물질로 소정 간격 이격하여 형성된다. 여기서 게이트 전극(21g)은 게이트 하부전극(215)과 게이트 상부전극(216)을 포함할 수 있다. 여기서, 게이트 전극(21g)의 양측에 대응하는 활성층(213)의 가장자리에는 소스/드레인 영역(213a/213b)이 형성되고, 이들 사이에는 채널 영역이 형성될 수 있다.

[0035] 게이트 전극(21g)과 커패시터 상부전극(315)의 상부에는 층간 절연막(217)이 형성되고, 층간 절연막(217) 상부에는 제4 도전층 및 제5 도전층이 패터닝되어 형성된 소스 전극(21s), 드레인 전극(21d) 및 콘택 전극(21c)이 동일한 층에 동일한 물질로 소정 간격 이격하여 형성된다. 여기서 소스 전극(21s)은 소스 하부전극(218s)과 소스 상부전극(219s)을 포함할 수 있고, 드레인 전극(21d)은 드레인 하부전극(218d)과 드레인 상부전극(219d)을 포함할 수 있고, 콘택 전극(21c)은 콘택 하부전극(218c)과 콘택 상부전극(219c)을 포함할 수 있다. 한편 소스 전극(21s)의 일 단부는 화소 영역 쪽으로 길게 연장 형성될 수 있으며, 이와 같이 연장 형성된 부분은 화소 전극(41p)을 형성할 수 있다. 이때 화소 전극(41p)은 화소 하부전극(418)과 화소 상부전극(419)을 포함할 수 있다.

[0036] 여기서, 소스 전극(21s) 및 드레인 전극(21d)은 콘택홀을 통해 활성층(213) 가장자리의 소스/드레인 영역(213a/213b)과 전기적으로 연결될 수 있다. 또한, 콘택 전극(21c)은 콘택홀을 통해 보조 전극(11)과 전기적으로 연결될 수 있다.

[0037] 소스 전극(21s), 드레인 전극(21d), 콘택 전극(21c) 및 화소 전극(41g)의 상부에는 화소 정의막(420)이 형성되어 화소 영역을 정의한다. 그리고, 화소 전극(41g)의 상부에 유기 발광층을 포함하는 중간층(422)을 형성한 후, 그 위에 대향 전극(423)을 형성한다. 이때, 대향 전극(423)은 콘택홀을 통해 콘택 전극(21c)과 전기적으로 연결될 수 있다.

[0038] 결과적으로 보조 전극(11)과 대향 전극(423)은 콘택 전극(21c)을 통해 전기적으로 연결된다. 이와 같은 본 발명의 일 실시예에 의해, 개구율이 우수한 전면 발광 구조에서 대향 전극(423)에 걸리는 높은 저항에 따른 IR 드롭(IR drop) 문제를 해결할 수 있다. 이에 대하여 더욱 상세히 설명하면 다음과 같다.



- [0039] 유기 발광 디스플레이 장치는 화상이 구현되는 방향에 따라, 기판(10)의 반대 방향, 즉 기판(10)에서 대향 전극(423) 방향으로 화상이 구현되는 전면 발광형(top emission type)과, 기판(10) 측으로 화상이 구현되는 배면 발광형(bottom emission type)으로 분류할 수 있다. 이 중, 화상이 전면으로 구현되는 전면 발광형의 경우 배면 발광형에 비해 더 높은 개구율을 가진다는 장점을 가진다. 반면, 화상이 전면으로 구현되기 위해서는 대향 전극(423)이 ITO 등의 투명 전극이 되어야 하나, 이와 같은 투명 전극은 대체로 저항이 높기 때문에, 이러한 저항에 의해 IR 드롭(IR drop) 현상이 발생한다는 문제점이 존재하였다.
- [0040] 따라서, 개구율이 더 높은 전면 발광을 구현하는 동시에, 대향 전극(423)의 높은 저항을 낮추기 위하여, 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치는 기판(10) 바로 위에 보조 전극(11)을 배치하고, 컨택 전극(21c)을 통해 대향 전극(423)과 보조 전극(11)이 전기적으로 연결되도록 하는 것을 일 특징으로 한다. 이와 같이 저항이 높은 ITO 등의 투명 전극으로 이루어진 대향 전극(423)을 메탈로 이루어진 보조 전극(11)에 전기적으로 연결함으로써, 대향 전극(423)에 걸리는 저항을 획기적으로 낮출 수 있다. 이와 같은 본 발명에 의해서 개구율이 높은 전면 발광형 유기 발광 디스플레이 장치를 구현하면서도 대향 전극(423)의 저항을 낮추는 효과를 얻을 수 있는 것이다.
- [0041] 이하에서는, 도 1에 도시된 유기 발광 디스플레이 장치의 제조 방법에 대하여 상세히 설명한다. 도 2 내지 11은 도 1의 유기 발광 디스플레이 장치의 제조 단계를 개략적으로 도시한 단면도이다.
- [0042] 도 2를 참조하면, 기판(10) 상에 제1 도전층(11), 제1 절연층(12) 및 반도체층(13)을 순차로 형성한다.
- [0043] 기판(10)은 SiO<sub>2</sub>를 주성분으로 하는 투명 재질의 글라스 재로 형성될 수 있다. 다만, 기판(10)은 반드시 이에 한정되는 것은 아니며 투명한 플라스틱 재 또는 금속 재 등, 다양한 재질의 기판을 이용할 수 있다.
- [0044] 기판(10)의 상면에는 보조 캐소드 전극의 역할을 수행하는 제1 도전층(11)이 증착된다. 제1 도전층(11)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함할 수 있다. 이와 같이 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치는, 기판(10) 바로 위에 보조 전극의 역할을 수행하는 제1 도전층(11)을 형성하고, 컨택 전극(도 1의 21c 참조)을 통해 대향 전극(도 1의 423 참조)과 제1 도전층(11)을 전기적으로 연결함으로써 대향 전극(도 1의 423 참조)에 걸리는 저항을 획기적으로 낮추는 것을 일 특징으로 한다. 이하에서는 제1 도전층을 보조 전극이라고 지칭하기로 한다.
- [0045] 한편, 제1 도전층(11)의 상면에는 불순물 이온이 확산되는 것을 방지하고, 수분이나 외기의 침투를 방지하며, 표면을 평탄화하기 위한 배리어층 및/또는 버퍼층과 같은 제1 절연층(12)이 구비될 수 있다. 상기 제1 절연층(12)은 SiO<sub>2</sub> 및/또는 SiN<sub>x</sub> 등을 사용하여, PECVD(plasma enhanced chemical vapor deosition)법, APCVD(atmospheric pressure CVD)법, LPCVD(low pressure CVD)법 등 다양한 증착 방법에 의해 증착될 수 있다.
- [0046] 한편, 제1 절연층(12)의 상면에는 반도체층(13)이 형성된다. 상세히, 제1 절연층(12) 상부에 비정질 실리콘을 먼저 증착한 후 이를 결정화함으로써 다결정 실리콘층을 포함하는 반도체층(13)을 형성한다. 여기서, 비정질 실리콘은 RTA(rapid thermal annealing)법, SPC(solid phase crystallization)법, ELA(excimer laser annealing)법, MIC(metal induced crystallization)법, MILC(metal induced lateral crystallization)법, SLS(sequential lateral solidification)법 등 다양한 방법에 의해 결정화될 수 있다. 이와 같이 반도체층(13)은, 후술할 박막 트랜지스터(TFT)의 활성층(213) 및 스토리지 커패시터(Cst)의 커패시터 하부전극(313)으로 패터닝된다.
- [0047] 다음으로, 도 3에 도시된 바와 같이, 반도체층(13)을 패터닝하여 제1 절연층(12) 상부에 박막 트랜지스터(TFT)의 활성층(213)과 스토리지 커패시터(Cst)의 커패시터 하부전극(313)을 형성한다. 상세히, 반도체층(13)은 제1 마스크(미도시)를 사용한 마스크 공정에 의해, 박막 트랜지스터(TFT)의 활성층(213) 및 스토리지 커패시터(Cst)의 커패시터 하부전극(313)으로 패터닝된다. 본 실시예에서는, 활성층(213)과 커패시터 하부전극(313)이 분리 형성되었으나, 활성층(213)과 커패시터 하부전극(313)을 일체로 형성할 수도 있다. 이와 같이 박막 트랜지스터(TFT)의 활성층(213)과 스토리지 커패시터(Cst)의 커패시터 하부전극(313)은 동일층에 동일물질로 형성될 수 있다.
- [0048] 다음으로, 도 4에 도시된 바와 같이, 활성층(213)과 커패시터 하부전극(313)이 형성된 기판(10)의 전면에 제2 절연층(14), 제2 도전층(15) 및 제3 도전층(16)을 순차로 증착한다.



- [0049] 제2 절연층(14)은  $\text{SiN}_x$  또는  $\text{SiO}_x$  등과 같은 무기 절연막을 PECVD법, APCVD법, LPCVD법 등의 방법으로 증착할 수 있다. 상기 제2 절연층(14)은, 박막 트랜지스터(TFT)의 활성층(213)과 게이트 전극(도 1의 21g 참조) 사이에 개재되어 박막 트랜지스터(TFT)의 게이트 절연막 역할을 하며, 커패시터 상부전극(도 1의 315 참조)과 하부전극(313) 사이에 개재되어 스토리지 커패시터(Cst)의 유전체층 역할을 하게 된다.
- [0050] 제2 도전층(15)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함할 수 있다. 또는 제2 도전층(15)은 ITO, IZO, ZnO, 또는  $\text{In}_2\text{O}_3$ 와 같은 투명 물질 가운데 선택된 하나 이상의 물질을 포함할 수도 있다. 추후 상기 제2 도전층(15)은 게이트 하부전극(215) 및 커패시터 상부전극(315)으로 패터닝 될 수 있다.
- [0051] 한편, 제3 도전층(16) 또한 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함할 수 있다. 또는 제3 도전층(16)은 ITO, IZO, ZnO, 또는  $\text{In}_2\text{O}_3$ 와 같은 투명 물질 가운데 선택된 하나 이상의 물질을 포함할 수도 있다. 추후 상기 제3 도전층(16)은 게이트 상부전극(216)으로 패터닝 될 수 있다.
- [0052] 다음으로, 도 5에 도시된 바와 같이, 제2 절연층(14) 상에 게이트 전극(21g)과, 커패시터 상부전극(315)을 각각 형성한다. 상세히, 기판(10) 전면에서 차례로 적층된 상기 제2 도전층(15) 및 상기 제3 도전층(16)은 제2 마스크(미도시)를 사용한 마스크 공정에 의해 패터닝된다.
- [0053] 이때, 활성층(213) 상부에는 게이트 전극(21g)이 형성되고, 상기 게이트 전극(21g)은 제2 도전층(15)의 일부로 형성된 게이트 하부전극(215)과 제3 도전층(16)의 일부로 형성된 게이트 상부전극(216)을 포함한다.
- [0054] 여기서, 게이트 전극(21g)은 활성층(213)의 중앙에 대응하도록 형성되며, 게이트 전극(21g)을 마스크로 하여 활성층(213)으로 n형 또는 p형의 불순물을 도핑하여 게이트 전극(21g)의 양측에 대응하는 활성층(213)의 가장자리에 소스/드레인 영역(213a/213b)과 이들 사이의 채널 영역을 형성한다.
- [0055] 한편, 커패시터 하부전극(313) 상부에는 커패시터 상부전극(315)이 패터닝된다. 여기서, 커패시터 상부전극(315)은 도 5에 도시된 바와 같이 제2 도전층(15)의 단일층으로 형성될 수 있고, 도면에는 도시되지 않았지만 제2 도전층(15)과 제3 도전층(16)의 이층 구조로 형성될 수도 있다.
- [0056] 다음으로, 도 6에 도시된 바와 같이, 게이트 전극(21g) 및 커패시터 상부전극(315)이 형성된 기판(10)의 전면에서 제3 절연층(17)을 증착한다.
- [0057] 상기 제3 절연층(17)은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐 및 페놀 수지로 이루어진 군에서 선택되는 하나 이상의 유기 절연 물질로 스핀 코팅 등의 방법으로 형성된다. 제3 절연층(17)은 충분한 두께로 형성되어, 예컨대 전술한 제2 절연층(14)보다 두껍게 형성되어, 박막 트랜지스터의 게이트 전극(21g)과 소스/드레인 전극(도 1의 21s/21d 참조) 사이의 중간 절연막 역할을 수행한다. 한편, 제3 절연층(17)은 상기과 같은 유기 절연 물질뿐만 아니라, 전술한 제2 절연층(14)과 같은 무기 절연 물질로 형성될 수 있으며, 유기 절연 물질과 무기 절연 물질을 교번하여 형성할 수도 있다.
- [0058] 다음으로, 도 7에 도시된 바와 같이, 제3 절연층(17)을 패터닝하여 상기 보조 전극(11)과 소스/드레인 영역(213a/213b)의 일부를 노출하는 개구들(17a, 17b, 17c)을 갖는 중간 절연막(217)을 형성한다.
- [0059] 상세히, 상기 제3 절연층(17)은 제3 마스크(미도시)를 사용한 마스크 공정에 의해 패터닝됨으로써 상기 개구들(17a, 17b, 17c)을 형성한다. 여기서, 상기 개구(17b, 17c)는 상기 소스/드레인 영역(213a/213b)의 일부를 노출시키고, 상기 개구(17a)는 보조 전극(11)의 일부를 노출시킨다.
- [0060] 다음으로, 도 8에 도시된 바와 같이, 상기 중간 절연막(217)을 덮도록 기판(10) 전면에서 제4 도전층(18) 및 제5 도전층(19)을 증착한다. 상기 제4 도전층(18) 및 제5 도전층(19)은 전술한 제2 또는 제3 도전층(15, 16)과 동일한 도전 물질 가운데 선택할 수 있으며, 이에 한정되지 않고 다양한 도전 물질들로 형성될 수 있다. 또한, 상기 도전 물질은 전술한 개구들(17a, 17b, 17c)을 충전할 수 있을 정도로 충분한 두께로 증착된다. 즉, 개구(17a)를 통해 제4 도전층(18) 및 제5 도전층(19)이 보조 전극(11)과 접촉할 수 있게 된다.
- [0061] 다음으로, 도 9에 도시된 바와 같이, 제4 도전층(18) 및 제5 도전층(19)을 패터닝하여, 소스 전극(21s), 드레인 전극(21d), 컨택 전극(21c) 및 픽셀 전극(41p)을 각각 형성한다.
- [0062] 상세히, 상기 제4 도전층(18) 및 제5 도전층(19)을 제4 마스크(미도시)를 사용한 마스크 공정에 의해 패터닝하

여 소스 전극(21s), 드레인 전극(21d) 및 콘택 전극(21c)을 각각 형성한다. 따라서 소스 전극(21s), 드레인 전극(21d) 및 콘택 전극(21c)은 동일층에서 동일 물질로 형성된다. 이와 같이 형성된 콘택 전극(21c)의 일 단부는 보조 전극(11)과 접촉하게 된다.

- [0063] 여기서, 상기 소스 전극(21s), 드레인 전극(21d) 중 하나의 전극(본 실시예의 경우 소스 전극(21s))의 일 단부는 유기 발광 소자(도 1의 EL 참조)가 형성된 영역 쪽으로 길게 연장 형성될 수 있으며, 이와 같이 연장 형성된 부분은 화소 전극(41p)을 형성할 수 있다. 이때 화소 전극(41p)은 화소 하부전극(418)과 화소 상부전극(419)을 포함할 수 있다.
- [0064] 다음으로, 도 10 및 도 11에 도시된 바와 같이, 기판(10) 상에 화소 정의막(pixel define layer: PDL)(420)을 형성한다.
- [0065] 상세히, 도 10에 도시된 바와 같이, 상기 소스 전극(21s), 드레인 전극(21d), 콘택 전극(21c) 및 픽셀 전극(41p)이 형성된 기판(10) 전면에 제4 절연층(20)을 증착한다. 이때 상기 제4 절연층(20)은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐 및 페놀 수지로 이루어진 군에서 선택되는 하나 이상의 유기 절연 물질로 스핀 코팅 등의 방법으로 형성될 수 있다. 한편, 상기 제4 절연층(20)은 상기와 같은 유기 절연 물질뿐만 아니라, SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, CuOx, Tb<sub>4</sub>O<sub>7</sub>, Y<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Pr<sub>2</sub>O<sub>3</sub> 등에서 선택된 무기 절연 물질로 형성될 수 있음은 물론이다. 또한 상기 제4 절연층(20)은 유기 절연 물질과 무기 절연 물질이 교번하는 다층 구조로 형성될 수도 있다.
- [0066] 그리고, 도 11에 도시된 바와 같이, 제4 절연층(20)을 패터닝하여 상기 콘택 전극(21c) 및 픽셀 전극(41p)의 일부를 노출하는 개구들(20a, 20b)을 갖는 화소 정의막(420)을 형성한다.
- [0067] 상세히, 상기 제4 절연층(20)은 제5 마스크(미도시)를 사용한 마스크 공정에 의해 패터닝되어, 화소 전극(41p)의 중앙부가 노출되도록 개구(20b)를 형성함으로써, 화소를 정의하는 화소 정의막(420)을 형성한다. 이와 동시에 콘택 전극(21c)의 중앙부를 노출시키는 개구(20a)가 또한 형성된다.
- [0068] 이러한 화소 정의막(420)은 소정의 두께를 가짐으로써 화소 전극(41p)의 가장자리와 대향 전극(도 11의 423 참조) 사이의 간격을 넓혀, 화소 전극(41p)의 가장자리에 전계가 집중되는 현상을 방지함으로써 화소 전극(41p)과 대향 전극(도 1의 423 참조) 사이의 단락을 방지한다.
- [0069] 이후, 상기 화소 전극(41p)을 노출하는 개구(20b)에 유기 발광층을 포함하는 중간층(422)을 형성한 후, 화소 전극(41p)을 노출하는 개구(20b)와 콘택 전극(21c)을 노출하는 개구(20a)에 대향 전극(423)을 형성하면, 도 1에 도시된 바와 같은 본 발명의 유기 발광 디스플레이 장치의 제조가 완성되는 것이다.
- [0070] 상세히, 상기 중간층(422)은 유기 발광층(emissive layer: EML)과, 그 외에 정공 수송층(hole transport layer: HTL), 정공 주입층(hole injection layer: HIL), 전자 수송층(electron transport layer: ETL), 및 전자 주입층(electron injection layer: EIL) 등의 기능층 중 어느 하나 이상의 층이 단일 혹은 복합의 구조로 적층되어 형성될 수 있다.
- [0071] 상기 중간층(422)은 저분자 또는 고분자 유기물로 구비될 수 있다.
- [0072] 저분자 유기물로 형성되는 경우, 중간층(422)은 유기 발광층을 중심으로 화소 전극(41p)의 방향으로 정공 수송층 및 정공 주입층 등이 적층되고, 대향 전극(423) 방향으로 전자 수송층 및 전자 주입층 등이 적층된다. 이외에도 필요에 따라 다양한 층들이 적층될 수 있다. 이때, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능하다.
- [0073] 한편, 고분자 유기물로 형성되는 경우에는, 중간층(422)은 유기 발광층을 중심으로 화소 전극(41p) 방향으로 정공 수송층만이 포함될 수 있다. 정공 수송층은 폴리에틸렌 디히드록시티오펜(PEDOT: poly-(2,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린(PANI: polyaniline) 등을 사용하여 잉크젯 프린팅이나 스핀 코팅의 방법에 의해 화소 전극(41p) 상부에 형성할 수 있다. 이때 사용 가능한 유기 재료로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등의 고분자 유기물을 사용할 수 있으며, 잉크젯 프린팅이나 스핀 코팅 또는 레이저를 이용한 열전사 방식 등의 통상의 방법으로 컬러 패턴을 형성할 수 있다.
- [0074] 상기 대향 전극(423)은 기판(10) 전면에 증착되어 공통 전극으로 형성될 수 있다. 본 실시예에 따른 유기 발광 디스플레이 장치의 경우, 화소 전극(41p)은 애노드 전극으로 사용되고, 대향 전극(423)은 캐소드 전극으로 사용

된다. 물론 전극의 극성은 반대로 적용될 수 있음은 물론이다.

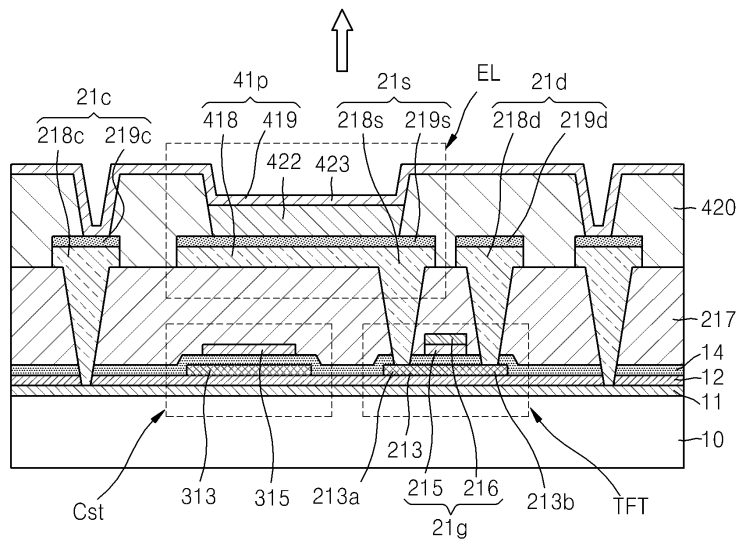
- [0075] 유기 발광 디스플레이 장치가 기판(10)의 반대 방향, 즉 기판(10)에서 대향 전극(423) 쪽으로 화상이 구현되는 전면 발광형(top emission type)의 경우, 대향 전극(423)은 투명전극이 되고 화소 전극(41p)은 반사 전극이 된다. 이때 반사 전극은 일함수가 적은 금속, 예를 들자면, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, LiF/Ca, LiF/Al, 또는 이들의 화합물을 얇게 증착하여 형성할 수 있다.
- [0076] 전술된 유기 발광 디스플레이 장치를 형성하기 위한 각 마스크 공정시 적층막의 제거는 건식 식각 또는 습식 식각으로 수행될 수 있다.
- [0077] 이와 같이 저항이 높은 ITO 등의 투명 전극으로 이루어진 대향 전극(423)을 메탈로 이루어진 보조 전극(11)에 전기적으로 연결함으로써, 대향 전극(423)에 걸리는 저항을 획기적으로 낮출 수 있다. 따라서, 개구율이 높은 전면 발광형 유기 발광 디스플레이 장치를 구현하면서도 대향 전극(423)의 저항을 낮추는 효과를 얻을 수 있다.
- [0078] 한편, 전술한 실시예에서는 유기 발광 디스플레이 장치를 예로 설명하였으나, 본 발명은 이에 한정되지 않고 액정 표시 장치를 비롯한 다양한 표시 소자를 사용할 수 있음은 물론이다.
- [0079] 또한, 본 발명에 따른 실시예를 설명하기 위한 도면에는 하나의 TFT와 하나의 커패시터만 도시되어 있으나, 이는 설명의 편의를 위한 것일 뿐, 본 발명은 이에 한정되지 않으며, 본 발명에 따른 마스크 공정을 늘리지 않는 한, 복수 개의 TFT와 복수 개의 커패시터가 포함될 수 있음은 물론이다.
- [0080] 본 명세서에서는 본 발명을 한정된 실시예를 중심으로 설명하였으나, 본 발명의 범위 내에서 다양한 실시예가 가능하다. 또한 설명되지 않는 것은, 균등한 수단도 또한 본 발명에 그대로 결합되는 것이라 할 것이다. 따라서 본 발명의 진정한 보호범위는 아래의 특허청구범위에 의하여 정해져야 할 것이다.

### 부호의 설명

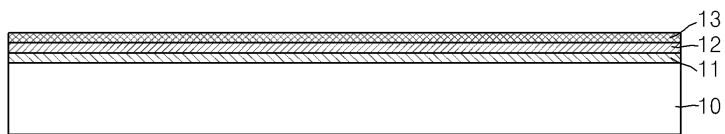
- [0081]
- |             |             |
|-------------|-------------|
| 10: 기판      | 11: 보조 전극   |
| 12: 제1 절연층  | 21g: 게이트 전극 |
| 21s: 소스 전극  | 21d: 드레인 전극 |
| 21c: 콘택 전극  | 217: 층간 절연막 |
| 420: 화소 정의막 | 41p: 화소 전극  |
| 422: 중간층    | 423: 대향 전극  |

도면

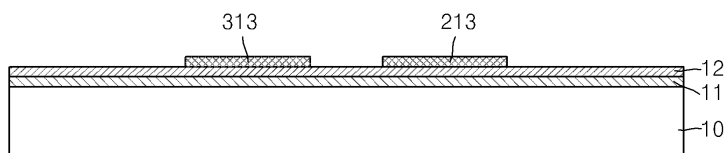
도면1



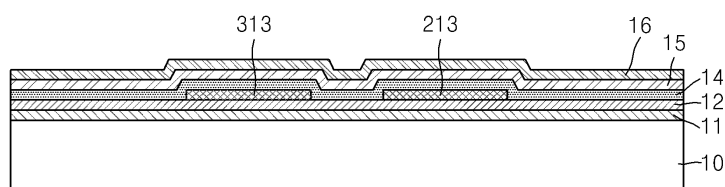
도면2



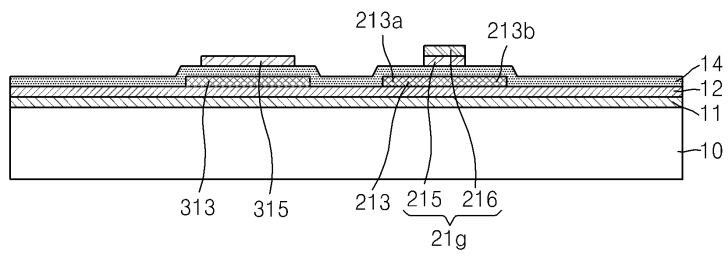
도면3



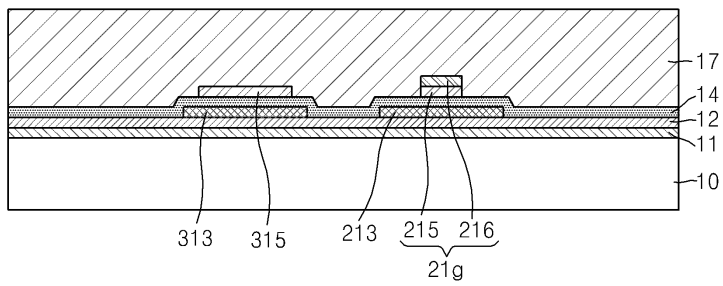
도면4



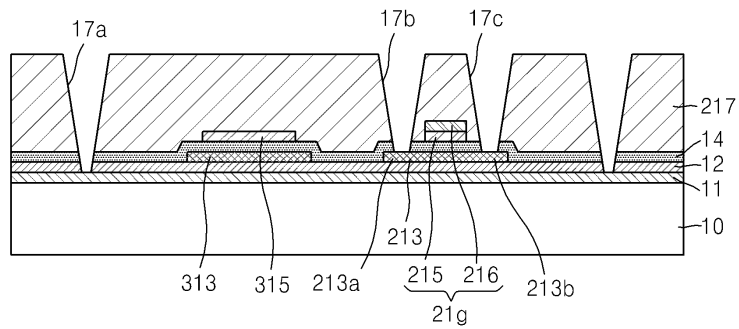
도면5



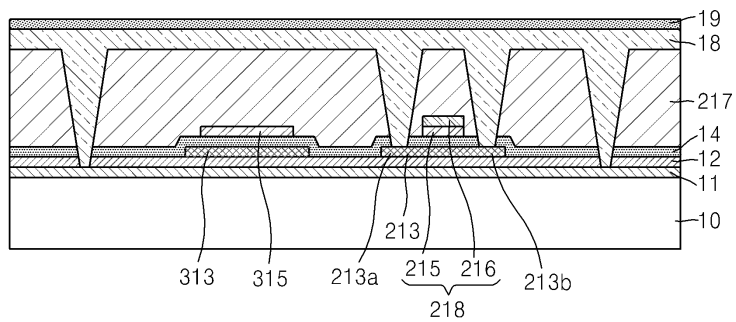
도면6



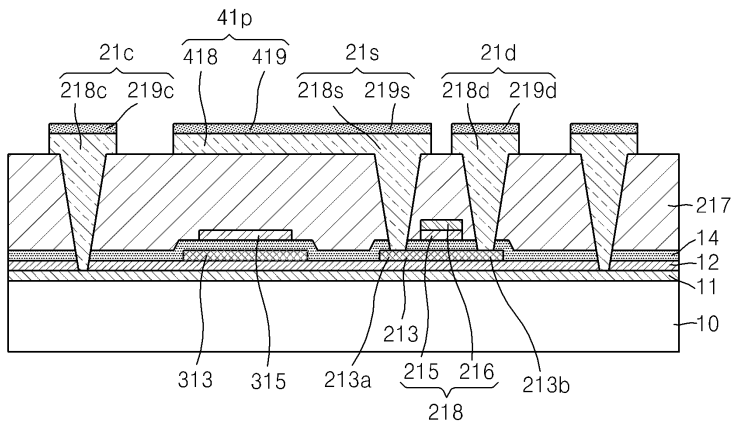
도면7



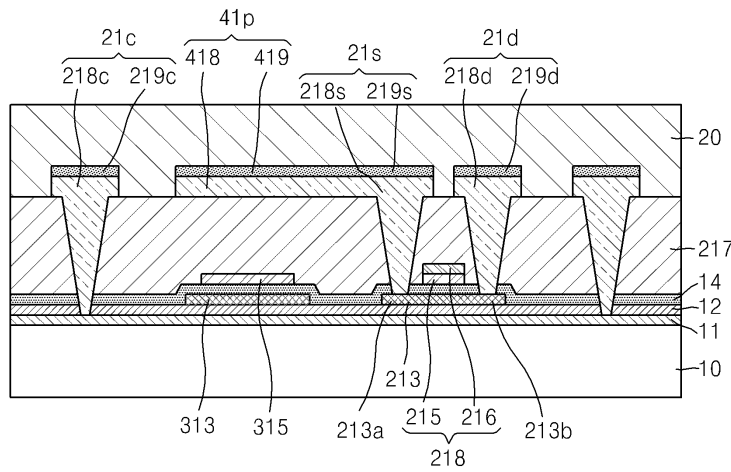
도면8



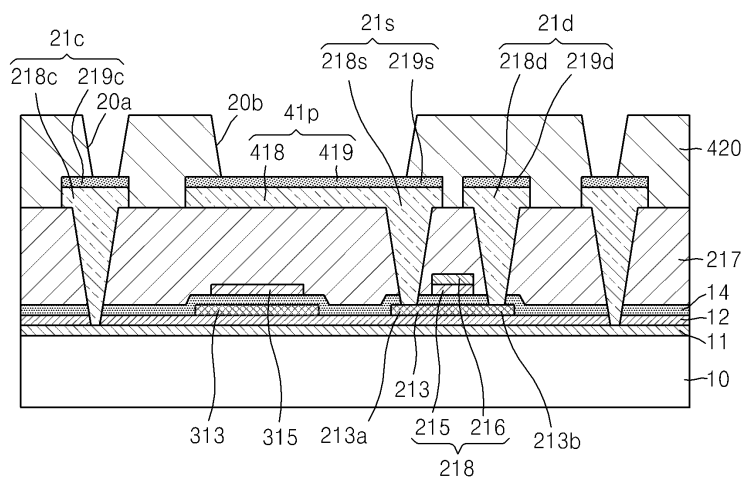
도면9



도면10



도면11



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항10의 15번째 행

【변경전】

상기 소스 전극과 상기 화소 전극 또는

【변경후】

상기 소스 전극과 화소 전극 또는



|                |                                                                         |         |            |
|----------------|-------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 有机发光显示装置及其制造方法                                                          |         |            |
| 公开(公告)号        | <a href="#">KR101889918B1</a>                                           | 公开(公告)日 | 2018-09-21 |
| 申请号            | KR1020100127857                                                         | 申请日     | 2010-12-14 |
| [标]申请(专利权)人(译) | 三星显示有限公司                                                                |         |            |
| 申请(专利权)人(译)    | 三星显示器有限公司                                                               |         |            |
| 当前申请(专利权)人(译)  | 三星显示器有限公司                                                               |         |            |
| [标]发明人         | YOU CHUN GI<br>유춘기<br>CHOI JOON HOO<br>최준후                              |         |            |
| 发明人            | 유춘기<br>최준후                                                              |         |            |
| IPC分类号         | H01L51/52 H01L51/56                                                     |         |            |
| CPC分类号         | H01L27/3248 H01L27/3279 H01L27/124 H01L27/1255 H01L2227/323 H01L29/4908 |         |            |
| 其他公开文献         | KR1020120066492A                                                        |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                               |         |            |

#### 摘要(译)

用途：提供一种有机发光显示装置及其制造方法，以提高开口率。组

成：在基板（10）上形成子电极（11）。在子电极上形成第一绝缘层（12）。在第一绝缘层上形成有源层（213）和电容器底部电极（313）。在电容器底部电极和有源层上形成第二绝缘层（14）。在第二绝缘层上形成栅电极（21g）和电容器顶电极（315）。

