



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2012년08월09일  
(11) 등록번호 10-1172794  
(24) 등록일자 2012년08월03일

- (51) 국제특허분류(Int. Cl.)  
*H01L 51/52* (2006.01) *H01L 51/56* (2006.01)  
(21) 출원번호 10-2010-7011650  
(22) 출원일자(국제) 2008년12월02일  
심사청구일자 2010년05월27일  
(85) 번역문제출일자 2010년05월27일  
(65) 공개번호 10-2010-0087187  
(43) 공개일자 2010년08월03일  
(86) 국제출원번호 PCT/JP2008/003563  
(87) 국제공개번호 WO 2009/075075  
국제공개일자 2009년06월18일  
(30) 우선권주장  
JP-P-2007-318978 2007년12월10일 일본(JP)

- (56) 선행기술조사문헌  
US20040189194 A1\*  
US20070241665 A1\*

\*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 12 항

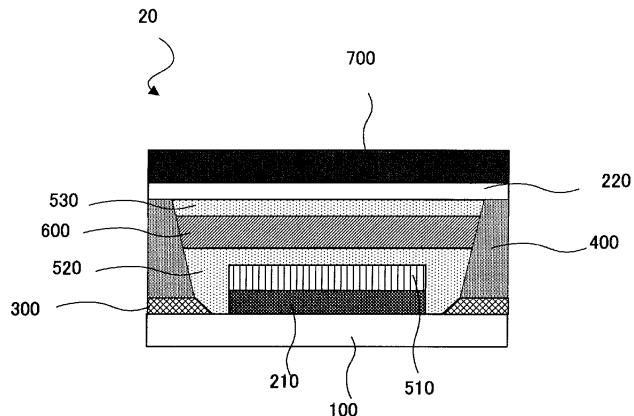
심사관 : 김주승

- (54) 발명의 명칭 유기 EL 디바이스 및 EL 디스플레이 패널, 및 그 제조 방법

**(57) 요 약**

본 발명은 평탄하면서도 오염되어 있지 않은 표면을 가지는 정공 주입층을 구비하는 유기 EL 디바이스의 제조 방법에 관한 것이다. 본 발명의 제조 방법은, 기판 상에 양극을 형성하는 스텝과, 상기 양극 상에 정공 주입층을 형성하는 스텝과, 상기 기판 및 상기 정공 주입층 상에 무기막을 형성하는 스텝과, 상기 정공 주입층 상에 형성된 상기 무기막의 적어도 일부가 노출되도록 상기 무기막 상에 뱅크를 형성하는 스텝과, 상기 뱅크를 마스크로 하여 상기 노출된 무기막을 에칭하여, 상기 정공 주입층을 노출시키는 스텝과, 상기 노출된 정공 주입층 상에 유기 발광재료를 도포하여, 유기 발광층을 형성하는 스텝을 가진다. 또 상기 정공 주입층은, 산화 텅스텐 또는 산화 몰리브덴을 포함한다.

**대 표 도 - 도7**



## 특허청구의 범위

### 청구항 1

기판과, 상기 기판 상에 배치된 양극과, 상기 양극 상에 배치된 전이금속 산화물로 이루어진 정공 주입층과, 상기 정공 주입층 상에 배치되고 도포 형성된 유기 발광층과, 상기 유기 발광층 상에 배치된 음극과, 상기 기판 상에 배치된 두께 5~70 nm의 무기막과, 상기 무기막 상에 직접 배치된 불소 함유 수지를 포함하는 뱅크를 가지는 유기 EL 디바이스로서,

상기 뱅크 상면의 습윤성은 상기 뱅크 벽면의 습윤성보다 낮고, 상기 뱅크 벽면의 습윤성은 상기 무기막의 습윤성보다 낮으며,

상기 뱅크 및 상기 무기막은, 상기 유기 발광층의 영역을 규정하고,

상기 뱅크와 상기 무기막 사이의 경계에는 단자가 없고,

상기 무기막의 저면은, 상기 무기막의 상면보다 상기 뱅크 및 상기 무기막에 의해 규정된 영역내로 연장되어 있는 유기 EL 디바이스.

### 청구항 2

삭제

### 청구항 3

제1항에 있어서,

상기 뱅크는 순테이퍼 형상을 가지는 유기 EL 디바이스.

### 청구항 4

제1항 또는 제3항에 있어서,

상기 무기막의 재료는 실리콘, 산화 실리콘, 질화 실리콘 또는 산화질화 실리콘으로부터 선택되는 유기 EL 디바이스.

### 청구항 5

제1항 또는 제3항에 있어서,

상기 무기막의 재료는 크롬, 니켈, 동, 알루미늄, 은, 금, 백금, APC, ITO, Al-Nd 합금 또는 티타늄으로부터 선택되는 유기 EL 디바이스.

### 청구항 6

삭제

### 청구항 7

동일 평면에 배치된 2 이상의, 제1항 또는 제3항에 기재된 유기 EL 디바이스를 가지는 유기 EL 디스플레이 패널로서,

상기 무기막의 재료는 실리콘, 산화 실리콘, 질화 실리콘 또는 산화질화 실리콘으로부터 선택되고,

서로 인접하는 상기 유기 EL 디바이스의 상기 무기막은 서로 연결되며,

상기 연결된 무기막은 격자를 형성하는 유기 EL 디스플레이 패널.

### 청구항 8

기판과, 상기 기판 상에 배치된 양극과, 상기 양극 상에 배치된 전이금속 산화물로 이루어진 정공 주입층과, 상기 정공 주입층 상에 배치되고 도포 형성된 유기 발광층과, 상기 유기 발광층 상에 배치된 음극과, 상기 기판

상에 배치된 두께 5~70 nm의 무기막과, 상기 무기막 상에 직접 배치된 불소 함유 수지를 포함하는 뱅크를 가지는 유기 EL 디바이스로서,

상기 뱅크 및 상기 무기막은, 상기 유기 발광층의 영역을 규정하고,

상기 뱅크와 상기 무기막 사이의 경계에는 단차가 없고,

상기 무기막의 저면은, 상기 무기막의 상면보다 상기 뱅크 및 상기 무기막에 의해 규정된 영역내로 연장되어 있으며,

상기 무기막의 재료는 크롬, 니켈, 동, 알루미늄, 은, 금, 백금, APC, ITO, Al-Nd 합금 또는 티타늄으로부터 선택되는 유기 EL 디바이스.

#### **청구항 9**

동일 평면에 배치된 2 이상의, 제8항에 기재된 유기 EL 디바이스를 가지는 유기 EL 디스플레이 패널로서,

서로 인접하는 상기 유기 EL 디바이스의 상기 무기막은 서로 이격되어 있는 유기 EL 디스플레이 패널.

#### **청구항 10**

제1항에 기재된 유기 EL 디바이스를 제조하는 방법으로서,

기판 상에 양극을 형성하는 스텝과,

상기 양극 상에 전이금속 산화물로 이루어지는 정공 주입층을 형성하는 스텝과,

상기 기판 및 상기 정공 주입층 상에 두께 5~70 nm의 무기막을 형성하는 스텝과,

상기 정공 주입층 상에 형성된 상기 무기막의 적어도 일부가 노출되도록 상기 무기막 상에 불소 함유 수지를 포함하는 뱅크를 형성하는 스텝과,

상기 뱅크를 마스크로 하여 상기 노출된 부위의 무기막을 에칭하여 상기 정공 주입층을 노출시키는 스텝과,

상기 노출된 정공 주입층 상에 유기 발광재료를 도포하여 유기 발광층을 형성하는 스텝과,

상기 유기 발광층 상에 음극을 형성하는 스텝을 가지는 유기 EL 디바이스의 제조 방법.

#### **청구항 11**

제10항에 있어서,

상기 무기막의 재료는 크롬, 니켈, 동, 알루미늄, 은, 금, 백금, APC, ITO, Al-Nd 합금 또는 티타늄으로부터 선택되며,

상기 무기막은 혼합산을 이용해 에칭되는 유기 EL 디바이스의 제조 방법.

#### **청구항 12**

제10항에 있어서,

상기 무기막의 재료는 실리콘, 산화 실리콘, 질화 실리콘 또는 산화질화 실리콘으로부터 선택되며,

상기 무기막은 불산을 이용해 에칭되는 유기 EL 디바이스의 제조 방법.

#### **청구항 13**

제10항 내지 제12항 중 어느 한 항에 있어서,

상기 뱅크는 포토리소그래피법으로 형성되는 유기 EL 디바이스의 제조 방법.

#### **청구항 14**

제8항에 기재된 유기 EL 디바이스를 제조하는 방법으로서,

기판 상에 양극을 형성하는 스텝과,

상기 양극 상에 전이금속 산화물로 이루어지는 정공 주입층을 형성하는 스텝과,

상기 기판 및 상기 정공 주입층 상에 두께 5~70 nm의 크롬, 니켈, 동, 알루미늄, 은, 금, 백금, APC, ITO, Al-Nd 합금 또는 티타늄으로 이루어지는 무기막을 형성하는 스텝과,

상기 정공 주입층 상에 형성된 상기 무기막의 적어도 일부가 노출되도록 상기 무기막 상에 불소 함유 수지를 포함하는 뱅크를 형성하는 스텝과,

상기 뱅크를 마스크로 하여 상기 노출된 부위의 무기막을 에칭하여 상기 정공 주입층을 노출시키는 스텝과,

상기 노출된 정공 주입층 상에 유기 발광재료를 도포하여 유기 발광층을 형성하는 스텝과,

상기 유기 발광층 상에 음극을 형성하는 스텝을 가지는 유기 EL 디바이스의 제조 방법.

## 명세서

### 기술분야

[0001]

본 발명은, 유기 EL 디바이스 및 유기 EL 디스플레이 패널 및 그 제조 방법에 관한 것이다.

### 배경기술

[0002]

최근, 포스트 액정 디스플레이 및 포스트 플라스마 디스플레이의 후보로서 유기 EL 디스플레이를 대표로 하는 자발광형 디스플레이에 관한 연구개발이 왕성하다. 현재의 유기 EL 디스플레이에는 2가지 타입이 있다. 하나는 발광층으로서 저분자 유기 화합물을 이용한 저분자형 유기 EL 디스플레이이고, 또 하나는 고분자 유기 화합물을 이용한 고분자형 유기 EL 디스플레이이다.

[0003]

현재는 재료의 발광 효율이 높은 점이나 수명이 길다는 등의 이유로, 진공 증착 등의 진공 프로세스를 이용해 발광층을 제작하는 저분자형 유기 EL 디스플레이의 개발이 선행하고 있다. 그러나, 고분자형 유기 EL 디스플레이의 유기 발광층은, 잉크젯법이나 그라비아 인쇄법 등의 습식 프로세스에 의한 제작이 가능하다. 따라서, 진공 프로세스를 사용하는 저분자형 유기 EL 디스플레이보다 고분자형 유기 EL 디스플레이의 생산성이 현저하게 높다.

[0004]

고분자형 유기 EL 디스플레이를 제조할 때는, 일반적으로, 유기 발광재료를 전극 상에 패터닝하기 위해, 전극을 둘러싸는 장벽(이하 '뱅크'라고 부름)을 형성하고, 뱅크로 패터닝된 영역에 유기 발광재료를 포함한 조성물을 도포한다. 뱅크는 통상, 기판 상에 도포형성된 뱅크 재료의 층을 포토리소그래피법으로 패터닝함으로써 형성되고 있다. 또 뱅크와 기판 사이에 실리콘 옥사이드로 이루어지는 층을 마련해, 뱅크의 습윤성을 제어하는 기술도 알려져 있다(예를 들면 특허 문헌 1 참조).

[0005]

또, 유기 EL 디바이스에서는, 통상, 양극(+)과 유기 발광층 사이에 정공 주입층이 배치된다. 정공 주입층이란 양극으로부터 유기 발광층으로의 정공의 주입을 보조하는 기능을 가지는 층이다. 최근, 정공 주입층의 재료로 산화텅스텐 등의 금속 산화물을 이용할 수 있음이 발견되었다(예를 들면 특허 문헌 2 참조).

### 선행기술문헌

#### 특허문헌

[0006]

(특허문헌 0001) 특허 문헌 1: 일본특허 제 3743630호 공보

(특허문헌 0002) 특허 문헌 2: 일본특허공개 제2006-114928호 공보

### 발명의 내용

#### 해결하려는 과제

[0007]

뱅크로 잉크가 도포되는 영역을 규정할 경우, 양극 상에 금속 산화물로 이루어지는 정공 주입층을 스퍼터링 등으로 적층한 후에, 폴리이미드 등 유기물막을 스핀 코팅 등의 도포법으로 형성하고, 그 후 포토리소그래피법 등에 의해 패터닝함으로써 뱅크를 형성한다. 그러나, 금속 산화물로 이루어진 정공 주입층은 알칼리나 물에 의해

용해되기 때문에, 예를 들면 알칼리 용액으로 에칭을 행하는 뱅크 형성 과정에서 용해되어, 정공 주입층의 표면이 평탄하지 않게 되는 경우가 있다. 정공 주입층의 표면이 평탄하지 않을 경우, 정공 주입층의 일함수가 일정하지 않게 되어, 유기 EL 디바이스의 발광 효율이 저하될 우려가 있다. 또, 알칼리 용액에 의해 정공 주입층이 용해되면 정공 주입층의 표면거칠기가 커지는 경우가 있다. 정공 주입층의 표면거칠기가 커지면, 정공 주입층 상에 형성되는 기능층이 정공 주입층의 표면 전체를 덮기 어려워져, 유기 EL 디바이스가 단락되는 경우가 있다.

[0008] 또, 정공 주입층의 형성 후에 뱅크를 형성했을 경우, 뱅크의 찌꺼기에 의해 정공 주입층의 표면을 오염시켜 버리는 경우가 있다. 정공 주입층의 표면이 뱅크 찌꺼기에 의해 오염되면, 정공 주입층의 일효율에 한층 더 편차가 생겨, 유기 EL 디바이스의 발광 효율이 저하될 우려가 있다. 또, 뱅크는 절연체이므로 정공 주입층의 표면이 뱅크의 찌꺼기에 의해 오염되면, 정공 주입층의 표면 저항이 상승하여 유기 EL 디바이스의 구동 전압이 상승한다.

[0009] 본 발명의 목적은, 정공 주입층이 용해되는 것을 방지하고, 또 정공 주입층의 표면을 뱅크 찌꺼기의 오염으로부터 보호함으로써, 구동 전압이 낮고 발광 효율이 높은 유기 EL 디바이스를 제조하는 방법을 제공하는 것이다.

### 과제의 해결 수단

[0010] 즉 본 발명의 제1은, 이하에 나타내는 유기 EL 디바이스에 관한 것이다.

[1] 기판과, 상기 기판 상에 배치된 양극과, 상기 양극 상에 배치된 전이금속 산화물로 이루어지는 정공 주입층과, 상기 정공 주입층 상에 배치된 유기 발광층과, 상기 유기 발광층 상에 배치된 음극과, 상기 기판 상에 배치된 무기막과, 상기 무기막 상에 배치된 뱅크를 가지는 유기 EL 디바이스로서, 상기 뱅크 및 상기 무기막은 상기 유기 발광층의 영역을 규정하고, 상기 뱅크와 상기 무기막 사이의 경계에는 단차가 없고, 상기 무기막의 저면은 상기 무기막의 상면보다 상기 뱅크 및 상기 무기막에 의해 규정된 영역내로 연장되어 있는, 유기 EL 디바이스.

[2] 상기 뱅크는 불소 함유 수지를 포함하는, [1]에 기재된 유기 EL 디바이스.

[3] 상기 뱅크는 순테이퍼 형상을 가지는, [1] 또는 [2]에 기재된 유기 EL 디바이스.

[4] 상기 무기막의 막두께는 5~100 nm이며, 상기 무기막의 재료는 실리콘, 산화 실리콘, 질화 실리콘 또는 산화 질화 실리콘으로부터 선택되는, [1]~[3]의 어느 하나에 기재된 유기 EL 디바이스.

[5] 상기 무기막의 막두께는 5~100 nm이고, 상기 무기막의 재료는 크롬, 니켈, 동, 알루미늄, 은, 금, 백금, APC, ITO, Al-Nd 합금 또는 티타늄으로부터 선택되는, [1]~[3]의 어느 하나에 기재된 유기 EL 디바이스.

[6] 상기 뱅크 상면의 습윤성은 상기 뱅크의 벽면의 습윤성보다 낮은 한편, 상기 뱅크 벽면의 습윤성은 상기 무기막의 습윤성보다 낮은, [1]~[5]의 어느 하나에 기재된 유기 EL 디바이스.

[0017] 본 발명의 제2는, 이하에 나타내는 유기 EL 디바이스의 제조 방법에 관한 것이다.

[7] 기판 상에 양극을 형성하는 스텝과, 상기 양극 상에 전이금속의 산화물로 이루어지는 정공 주입층을 형성하는 스텝과, 상기 기판 및 상기 정공 주입층 상에 무기막을 형성하는 스텝과, 상기 정공 주입층 상에 형성된 상기 무기막의 적어도 일부가 노출되도록 상기 무기막 상에 뱅크를 형성하는 스텝과, 상기 뱅크를 마스크로 하여 상기 노출된 부위의 무기막을 에칭하여 상기 정공 주입층을 노출시키는 스텝과, 상기 노출된 정공 주입층 상에 유기 발광재료를 도포하여 유기 발광층을 형성하는 스텝과, 상기 유기 발광층 상에 음극을 형성하는 스텝을 가지는 유기 EL 디바이스의 제조 방법.

[8] 상기 무기막의 재료는 크롬, 니켈, 동, 알루미늄, 은, 금, 백금, APC, ITO, Al-Nd 합금 또는 티타늄으로부터 선택되고,

[0020] 상기 무기막은 혼합산을 이용해 에칭되는, [7]에 기재된 유기 EL 디바이스의 제조 방법.

[9] 상기 무기막의 재료는 실리콘, 산화 실리콘, 질화 실리콘 또는 산화질화 실리콘으로부터 선택되고,

[0022] 상기 무기막은 불산을 이용해 에칭되는, [7]에 기재된 유기 EL 디바이스의 제조 방법.

[10] 상기 뱅크는 불소 함유 수지를 포함하며, 상기 뱅크는 포토리소그래피법으로 형성되는, [7]~[9]의 어느 하나에 기재된 유기 EL 디바이스의 제조 방법.

[0024] 본 발명의 제3은 이하에 나타내는 유기 EL 디스플레이 패널에 관한 것이다.

[0025] [11] 동일 평면에 배치된 2 이상의, [1]~[3]의 어느 하나에 기재된 유기 EL 디바이스를 가지는 유기 EL 디스플레이 패널로서, 상기 무기막의 재료는 크롬, 니켈, 동, 알루미늄, 은, 금, 백금, APC, ITO, Al-Nd 합금 또는 티타늄으로부터 선택되고, 서로 인접하는 상기 유기 EL 디바이스의 상기 무기막은 서로 이격되어 있는, 유기 EL 디스플레이 패널.

[0026] [12] 동일 평면에 배치된 2 이상의, [1]~[3]의 어느 하나에 기재된 유기 EL 디바이스를 가지는 유기 EL 디스플레이 패널로서, 상기 무기막의 재료는 실리콘, 산화 실리콘, 질화 실리콘 또는 산화질화 실리콘으로부터 선택되고, 서로 인접하는 상기 유기 EL 디바이스의 상기 무기막은 서로 연결되고, 상기 연결된 무기막은 격자를 형성하는, 유기 EL 디스플레이 패널.

### 발명의 효과

[0027] 본 발명에 의하면, 정공 주입층이 알칼리 용액에 의한 용해 및 뱅크 찌꺼기에 의한 오염으로부터 보호되기 때문에, 일함수가 일정한 정공 주입층을 얻을 수 있고, 또 정공 주입층의 표면 저항을 감소시킬 수 있다. 이 때문에 본 발명에 의하면 구동 전압이 낮고 발광 효율이 높은 유기 EL 디바이스를 제공할 수 있다.

[0028] 또, 본 발명에 의하면, 정공 주입층 상의 영역으로서 유기 발광재료가 도포되지 않는 영역이 발생하는 것이 방지된다. 따라서 본 발명에 의하면 수율이 향상된다. 또, 본 발명에 의하면, 유기 발광층의 막두께가 균일해지기 때문에, 수명이 긴 유기 EL 디바이스를 제공할 수 있다.

### 도면의 간단한 설명

[0029] 도 1은 뱅크를 불소 가스로 플라스마 처리했을 경우의 유기 발광층의 단면도이다.

도 2는 뱅크를 불소 가스로 플라스마 처리했을 경우의 유기 발광층의 단면도이다.

도 3은 본 발명의 유기 EL 디바이스의 단면도이다.

도 4는 본 발명의 유기 EL 디바이스의 확대 단면도이다.

도 5는 실시형태 1의 유기 EL 디바이스의 단면도이다.

도 6은 실시형태 1의 유기 EL 디바이스의 제조 프로세스 도면이다.

도 7은 실시형태 2의 유기 EL 디바이스의 단면도이다.

도 8은 실시형태 2의 유기 EL 디바이스의 제조 프로세스 도면이다.

도 9는 실시형태 3의 유기 EL 디바이스의 단면도이다.

도 10은 실시형태 3의 유기 EL 디바이스의 제조 프로세스 도면이다.

도 11은 실시예의 결과를 나타내는 그래프이다.

### 발명을 실시하기 위한 구체적인 내용

[0030] 1. 본 발명의 유기 EL 디바이스의 제조 방법

[0031] 본 발명의 유기 EL 디바이스의 제조 방법은, 1) 기판 상에 양극을 형성하는 제1 스텝과, 2) 양극 상에 정공 주입층을 형성하는 제2 스텝과, 3) 기판상 및 정공 주입층 상에 무기막을 형성하는 제3 스텝과, 4) 무기막 상에 뱅크를 형성하는 제4 스텝과 5) 뱅크를 마스크로 무기막을 에칭하여, 정공 주입층을 노출시키는 제5 스텝과, 6) 노출된 정공 주입층 상에 유기 발광재료를 도포하여 유기 발광층을 형성하는 제6 스텝과, 7) 유기 발광층 상에 음극(-)을 형성하는 제7 스텝을 가진다.

[0032] 1) 제1 스텝에서는 기판 상에 양극을 형성한다. 양극은 예를 들면, 기판에 스퍼터링 등에 의해 도전체 박막을 성막하고, 에칭에 의해 패터닝하는 등 하여 형성하면 되는데, 특별히 그 방법은 한정되지 않는다.

[0033] 2) 제2 스텝에서는 양극 상에 정공 주입층을 형성한다. 정공 주입층의 재료는 전이금속 산화물이다. 정공 주입층은 예를 들면 스퍼터링 등에 의해 양극 상에 형성된다.

[0034] 3) 제3 스텝에서는 기판상 및 정공 주입층 상에 무기막을 형성하고, 정공 주입층을 무기막으로 덮는다. 무기막은 예를 들면 스퍼터링에 의해 형성된다. 무기막의 재료는 후술하는 뱅크보다 습윤성이 높은 것이 바람직하다.

또 무기막의 재료는 도전성이어도, 절연성이어도 괜찮다.

[0035] 4) 제4 스텝에서는 무기막 상에 뱅크를 형성한다. 뱅크는 순테이퍼 형상을 가지는 것이 바람직하다. 또 뱅크는, 후술하는 유기 발광재료가 도포되는 영역을 규정하기 때문에, 습윤성이 낮은 것이 바람직하다. 뱅크의 습윤성을 낮게 하려면, 뱅크를 불소 가스로 플라스마 처리해도 좋고, 뱅크의 재료로 불소 함유 수지를 이용해도 좋다.

[0036] 그러나, 불소 가스로 플라스마 처리를 했을 경우, 불소는 뱅크의 표면에 화학적으로 결합하는 것이 아니라, 단순히 뱅크의 표면에 분자간력으로 흡착된다. 따라서, 플라스마 처리에 의해 불소를 뱅크의 표면에 흡착시켰다 하더라도, 열 프로세스 등에 의해 불소의 마이그레이션(migration)이 발생하는 경우가 있다. 전자 흡인성이 큰 불소가, 예를 들면 후술하는 유기 발광층에 마이그레이션 되면, 발광 여기자의 활성을 떨어뜨려 발광 효율 등에 악영향을 미칠 우려가 있다.

[0037] 또, 뱅크를 불소 가스로 플라스마 처리했을 경우, 뱅크의 상면뿐만이 아니라 뱅크 벽면의 습윤성도 떨어진다. 도 1은 불소 가스로 플라스마 처리한 뱅크(4)에 의해 규정된 영역내에 후술하는 유기 발광재료(5)를 도포한 모습을 나타낸다. 도 1에 있어서의 번호 1은 기판을 나타내고, 번호 2는 전극을 나타내고, 번호 3은 후술하는 무기막을 나타내고, 그리고 번호 6은 정공 주입층을 나타낸다.

[0038] 도 1에 도시된 것처럼, 뱅크(4)가 불소 가스로 플라스마 처리된 경우, 도포된 유기 발광재료(5)가 뱅크(4)의 벽면에서 반발하기 때문에, 유기 발광층의 막두께가 불균일하게 된다. 유기 발광층의 막두께가 불균일하게 되면 유기 EL 디바이스의 수명이 짧아질 우려가 있다. 또, 유기 발광재료가 뱅크의 벽면에서 반발하면 유기 EL 디바이스가 단락될 우려가 있다.

[0039] 또, 불소 플라스마 처리에서는 플라스마 밀도가 불균일하게 된다. 플라스마 밀도가 불균일하면, 발광소자 간에 뱅크의 습윤성에 편차가 생겨 버린다. 도 2는 불소 가스로 플라스마 처리한 뱅크(4)에 의해 규정된 영역내에 후술하는 유기 발광재료(5)를 도포한 모습을 나타낸다. 도 2에 도시되는 것처럼, 뱅크(4)가 불소 가스로 플라스마 처리된 경우, 화소마다 유기 발광재료(5)와의 친화성이 다르기 때문에 화소간에 유기 발광재료(5)의 확산에 편차가 생긴다. 화소간에 유기 발광재료(5)의 확산에 편차가 생기면, 화소간에 유기 발광층의 막두께가 편차가 생길 우려가 있다. 발광 화소간에서 유기 발광층의 막두께의 편차는, 유기 EL 디스플레이 패널에서 휘도의 편차를 발생시킨다.

[0040] 따라서, 뱅크의 재료에 불소 함유 수지를 이용하는 것이 바람직하다. 뱅크의 재료가 불소 함유 수지를 포함함으로써 불소 화합물에 의한 플라스마 처리를 하는 일 없이, 발액성(撥液性)의 표면을 가지는 뱅크를 형성할 수 있기 때문이다. 이러한 뱅크는 포토리소그래피 기술 또는 인쇄 기술을 이용해 형성될 수 있다.

[0041] 포토리소그래피 기술을 이용해 불소 함유 수지를 포함한 뱅크를 형성할 경우에는, a) 무기막 상에 불소 함유 수지를 포함한 감광성 수지 조성물의 막을 형성하는 스텝, b) 상기 막을 노광 및 현상하여 무기막의 일부를 노출시키는 스텝을 포함한다.

[0042] 무기막에 불소 함유 수지를 포함한 감광성 수지 조성물의 막을 형성하려면, 예를 들면, 불소 함유 수지 조성물을 스핀 코팅, 다이 코팅, 슬릿 코팅 등으로 도포하여, 불소 함유 수지 조성물로 이루어진 막을 형성하고; 형성된 막을 건조시키면 된다. 건조 조건은 특별히 한정되지 않지만, 80°C에서 2~3분간 방치하면 된다.

[0043] 불소 함유 수지를 포함한 감광성 수지 조성물의 막을 노광하고 현상함으로써, 후술하는 유기 발광재료가 도포되는 영역내의 무기막이 노출된다. 막을 현상하는 과정에서는 알칼리 용액에 의한 에칭이 행해지지만, 본 발명에서는 정공 주입층이 무기막에 의해 보호되어 있기 때문에, 정공 주입층이 알칼리 용액에 의해 용해될 염려는 없다.

[0044] 현상 후 막을 베이크 처리한다. 이에 의해, 원하는 습윤성의 표면을 가지는 뱅크가 형성된다. 베이크 처리의 조건은, 특별히 한정되지 않지만, 예를 들어 온도는 약 200°C 이상이고 시간은 약 1시간이다.

[0045] 뱅크의 재료가 불소 함유 수지를 포함할 경우, 베이크 처리에 의해 막에 포함되는 불소 함유 수지의 불소 성분을 뱅크의 정점을 포함하는 면(이하 '뱅크 상면'이라고 함)으로 이동시킬 수 있다고 생각된다. 그에 의해, 뱅크의 상면에 불소 성분이 편재한다. 뱅크의 상면에 불소가 편재하면, 뱅크 상면의 습윤성이 낮아져 뱅크의 유기 발광층과 접하는 면(이하 '뱅크 벽면'이라고 함)의 습윤성은 뱅크 상면의 습윤성에 비해 높아진다.

[0046] 따라서, 뱅크의 재료가 불소 함유 수지를 포함하고 뱅크를 포토리소그래피 기술을 이용해 형성하는 경우, 뱅크 상면의 습윤성이 낮아지고 뱅크 벽면의 습윤성은 높아진다. 뱅크의 습윤성에 대해서는 '2. 본 발명의 유기 EL

디바이스'에서 상세하게 설명한다.

[0047] 이와 같이 본 발명에서는, 불소 가스에 의한 플라스마 처리에 의해 뱅크의 습윤성을 떨어뜨리는 것이 아니라, 불소 함유 수지를 재료로 하여 소망의 습윤성을 가지는 뱅크를 형성하는 것이 바람직하다.

[0048] 한편, 인쇄 기술을 이용해 소정 패턴의 수지막을 형성하는 경우에는, 요판(凹版) 인쇄나 철판(凸版) 인쇄 등의 기법으로 인쇄하면 좋다.

[0049] 종래의 유기 EL 디바이스의 제조 프로세스에서는, 뱅크의 현상 공정시의 에천트(etchant)인 알칼리 용액에 의해 정공 주입층이 용해되어 버려, 평坦한 표면을 가지는 정공 주입층을 얻을 수 없다는 문제가 있었다. 그러나 상술한 것처럼 본 발명의 유기 EL 디바이스에서는, 뱅크의 현상시에 정공 주입층은 무기막에 덮여 있기 때문에, 알칼리 용액에 의해 정공 주입층이 용해되는 일은 없다.

[0050] 5) 제5 스텝에서는 노출된 전극 상의 무기막을 뱅크를 마스크로 하여 에칭한다. 본 스텝에 의해 정공 주입층 상의 무기막이 에칭된다. 정공 주입층 상의 무기막을 에칭함으로써, 평탄하면서도 또 표면거칠기가 작은 표면을 가지는 정공 주입층이 얻어진다. 또, 정공 주입층 상의 무기막을 에칭함으로써, 뱅크 씨꺼기등에 의해 오염되어 있지 않은 청정한 표면을 가지는 정공 주입층을 얻을 수 있다. 한편, 뱅크와 기판 사이의 무기막은 에칭되지 않고 남아, 뱅크와 함께 유기 발광재료가 도포되는 영역을 규정한다.

[0051] 무기막은 웨트 에칭(wet etching) 방법에 따라 에칭되는 것이 바람직하다. 또, 무기막을 에칭하는 에천트는 산인 것이 바람직하다. 알칼리는 정공 주입층을 용해시켜 버리지만, 정공 주입층은 산에 대해서는 일정한 내성을 가지기 때문이다. 에천트는 무기막의 종류에 따라 선택된다. 예를 들면 무기막이 금속인 경우는, 에천트의 예에는 혼합산(진한 황산과 진한 초산을 3:1의 체적비로 혼합한 액체)이나 염화 제2철액 등이 포함된다. 특히 염화 제2철액은 알루미늄의 에천트로서 바람직하다. 한편, 무기막이 실리콘 산화물 등인 경우, 에천트의 예에는 불산등이 포함된다.

[0052] 웨트 에칭법으로 무기막을 에칭했을 경우, 뱅크와 무기막 사이의 경계에는 단차가 형성되지 않는다(도 4 참조).

[0053] 또, 본 발명에서는, 무기막의 저면이 무기막의 상면보다 유기 발광재료가 도포되는 영역으로 연장되어 있는 것이 바람직하다(도 4 참조). 즉, 본 발명에서는 무기막은 순테이퍼 형상을 가지는 것이 바람직하다.

[0054] 6) 제6 스텝에서는, 노출된 정공 주입층 상에 유기 발광재료를 포함한 조성물을 도포한다. 도포되는 조성물은 원하는 유기 발광재료 및 용매를 포함한다. 용매는 유기 발광재료의 종류에 따라 결정된다. 용매의 예에는, 아니솔 등의 방향족계 용매가 포함된다. 도포하는 수단은 특별히 한정되지 않는다. 도포 수단의 예에는, 잉크젯, 디스펜서, 노즐 코팅, 스판 코팅, 요판 인쇄, 철판 인쇄 등이 포함된다. 바람직한 도포 수단은 잉크젯이다.

[0055] 상술한 것처럼 본 발명에서는, 뱅크 상면의 습윤성이 낮고; 뱅크 벽면의 습윤성이 뱅크 상면의 습윤성보다 높고; 무기막의 습윤성이 뱅크 벽면의 습윤성보다 한층 더 높다. 따라서, 뱅크 및 무기막에 의해 규정된 영역 내에 도포된 유기 발광재료는, 무기막 및 뱅크의 벽면과 잘 친화하여 뱅크에 의해 규정된 영역 전체에 균일하게 퍼진다. 따라서, 정공 주입층 상에 유기 발광재료가 도포되지 않는 영역이 발생하지 않고, 균일한 두께를 가지는 유기 발광층을 형성할 수 있다(도 3 참조).

[0056] 한편, 뱅크 상면의 습윤성이 낮기 때문에, 뱅크에 의해 규정된 영역내의 유기 발광재료액은 뱅크에 의해 규정된 영역으로부터 누출될 염려는 없다.

[0057] 또, 상술한 것처럼, 본 발명에서 뱅크는 순테이퍼 형상인 것이 바람직하다. 또, 본 발명에서는, 뱅크와 무기막 사이에 단차가 형성되어 있지 않으며, 더욱이 무기막은 순테이퍼 형상을 가진다. 뱅크 및 무기막이 이러한 형상을 가지면, 뱅크 및 무기막으로 규정된 영역내에 도포된 유기 발광재료는 견조하는 과정에서 평탄하게 되어, 균일한 막두께를 가지는 유기 발광층을 얻을 수 있다.

[0058] 한편, 뱅크와 무기막 사이에 단차가 있는 경우나 무기막의 벽면이 기판면에 대해서 직각인 경우는, 뱅크 또는 무기막의 근방에서 유기 발광층의 막두께가 불균일하게 될 우려가 있다.

[0059] 또 정공 주입층 상에 유기 발광재료를 도포하기에 앞서, 정공 주입층상의 무기막 및 뱅크에 의해 규정된 영역내에 폴리아닐린계 재료를 포함하는 중간층의 재료액을 잉크젯법이나 다이 코팅법, 철판 인쇄법 등을 이용하여 형성해도 좋다.

- [0060] 7) 제7 스텝에서는 유기 발광층 상에 음극을 형성한다. 음극은 예를 들면 스퍼터링으로 형성된다.
- [0061] 이와 같이 본 발명의 유기 디바이스의 제조 방법은, 뱅크를 형성할 때에 정공 주입층을 무기막으로 보호함으로써, 평탄하면서도 오염되어 있지 않은 표면을 가지는 정공 주입층을 얻을 수 있다. 이 때문에, 일함수가 일정한 정공 주입층을 가지는 유기 EL 디바이스를 얻을 수 있다.
- [0062] 또한, 본 발명에서는, 유기 발광재료가 뱅크 및 무기막에 의해 규정된 영역내에 도포되기 때문에, 유기 발광재료가 도포되지 않는 영역이 발생하지 않아 수율이 향상된다. 또, 뱅크와 무기막 사이에 단차가 없기 때문에, 균일한 두께를 가지는 유기 발광층을 얻을 수 있다.
- [0063] 2. 본 발명의 유기 EL 디바이스
- [0064] 본 발명의 유기 EL 디바이스는, 상술한 본 발명의 유기 EL 디바이스의 제조 방법에 따라 제조된 유기 EL 디바이스이다.
- [0065] 본 발명의 유기 EL 디바이스는, 1) 기판, 2) 기판 상에 배치된 양극, 3) 양극 상에 배치된 정공 주입층, 4) 정공 주입층 상에 배치된 유기 발광층, 5) 기판 상에 배치된 무기막, 6) 무기막 상에 배치된 뱅크, 및 7) 유기 발광층 상에 배치된 음극을 가진다.
- [0066] 1) 기판
- [0067] 기판의 재료는, 본 발명의 유기 EL 디바이스가 보텀에미션(bottom emission)형인가, 탑에미션형인가에 따라 다르다. 유기 EL 디바이스가 보텀에미션형인 경우에는 기판이 투명할 것이 요구되므로, 기판의 재료의 예에는, PET(폴리에틸렌 테레프탈레이트)나 PEN(폴리에틸렌 나프탈레이트), PI(폴리이미드) 등의 투명 수지나 유리 등이 포함된다.
- [0068] 한편, 유기 EL 디바이스가 탑에미션형인 경우에는, 기판이 투명할 필요는 없기 때문에, 기판의 재료는 절연체이며 임의로 사용할 수 있다.
- [0069] 2) 양극
- [0070] 양극은, 기판 상에 배치되는 도전성 부재이다. 양극의 재료는, 본 발명의 유기 EL 디바이스가 보텀에미션형인가, 탑에미션형인가에 따라 다르다. 유기 EL 디바이스가 보텀에미션형인 경우에는 양극이 투명할 것이 요구되므로, 양극의 재료의 예에는, ITO(Indium Tin Oxide)나 IZO(Indium Zinc Oxide), 산화 주석 등이 포함된다.
- [0071] 한편, 유기 EL 디바이스가 탑에미션형인 경우에는 양극에 광반사성이 요구되므로, 양극의 재료의 예에는, APC 합금(은, 팔라듐, 동의 합금)이나 ARA(은, 루비듐, 금의 합금), MoCr(몰리브덴과 크롬의 합금), NiCr(니켈과 크롬의 합금) 등이 포함된다.
- [0072] 양극의 두께는 통상 100~500 nm이며, 약 150 nm 일 수 있다.
- [0073] 또 양극은 본 발명(양극)의 TFT 디바이스의 드레인 전극에 접속되어 있어도 좋다. 이 경우, TFT 디바이스는 구동 TFT로서 기능한다. 또, 유기 EL 디바이스의 양극을, TFT 디바이스의 소스 전극 또는 드레인 전극과 동일 평면에 배치해도 좋다. 물론, 유기 EL 디바이스는 TFT 디바이스상에 적층되어 배치되어도 괜찮다.
- [0074] 3) 정공 주입층
- [0075] 정공 주입층은, 양극으로부터 후술하는 유기 발광층으로의 정공의 주입을 보조하는 기능을 가지는 층이다. 정공 주입층은 양극 상에 배치된다. 정공 주입층의 재료는 전이금속 산화물인 것이 바람직하다. 전이금속의 예에는, 텅스텐이나 몰리브덴, 바나듐, 루테늄, 망간, 크롬, 니켈, 아리듐, APC(은-팔라듐-구리합금) 및 이들의 조합 등이 포함된다. 정공 주입층의 두께는 통상 10 nm~100 nm이며, 약 30 nm 일 수 있다.
- [0076] 상술한 것처럼 본 발명의 유기 EL 디바이스의 제조 방법에서는, 뱅크의 형성전에 무기막으로 정공 주입층을 보호하고, 뱅크의 형성 후에 정공 주입층 상의 무기막을 제거하기 때문에, 정공 주입층 상에는 뱅크의 찌꺼기가 거의 존재하지 않게 된다. '뱅크의 찌꺼기가 거의 존재하지 않는다'라는 것은, 정공 주입층 상에서 탄소 원자 농도가 20 atom% 이하, 바람직한 것은 15 atom% 이하인 것을 의미한다. 정공 주입층 상의 탄소 원자 농도는 X선 광전자 분광 분석 장치(XPS 또는 ESCA)를 이용해서 측정하면 된다.
- [0077] 위에서 설명한 것처럼, 본 발명에서는 불소 함유 수지를 포함한 조성물로 뱅크를 형성하므로, 뱅크를 불소 화합물로 플라스마 처리할 필요가 없기 때문에, 정공 주입층 상에 불소 원자가 거의 존재하지 않는다. '거의 존재'

하지 않는다'라는 것은, 정공 주입층 상에서의 불소 원자 농도가 0.1atom% 이하인 것을 의미한다. 정공 주입층 상의 불소 원자 농도는 X선 광전자 분광 분석 장치(XPS 또는 ESCA)를 이용해 측정하면 된다.

#### [0078] 4) 유기 발광층

유기 발광층은, 유기 발광재료를 포함하는 층이다. 유기 발광층은 정공 주입층 상의 뱅크 및 무기막에 의해 규정된 영역내(후술)에 배치된다. 유기 발광층에 포함되는 유기 발광재료는 고분자 유기 발광재료인 것이 바람직하다. 고분자 유기 발광재료의 예에는, 폴리페닐렌 비닐렌 및 그 유도체, 폴리아세틸렌 및 그 유도체, 폴리페닐렌 및 그 유도체, 폴리파라페닐렌에틸렌 및 그 유도체, 폴리 3-헥실티오펜 및 그 유도체, 폴리플루오렌 및 그 유도체 등이 포함된다.

또, 정공 주입층과 유기 발광층 사이에는 중간층이 배치되어도 좋다. 중간층은 유기 발광층으로부터 정공 주입층으로 전자가 수송되는 것을 차단하는 역할이나, 유기 발광층에 정공을 효율적으로 운반하는 역할 등을 가진다. 중간층의 재료의 예에는, 트리페닐아민이나 폴리아닐린 등이 포함된다.

#### [0081] 5) 무기막

본 발명의 유기 EL 디바이스는 기판 상에 무기막을 가지는 것을 특징으로 한다. 본 발명의 유기 EL 디바이스의 제조 방법에서 설명한 것처럼, 뱅크는 무기막 상에 형성되는 한편, 뱅크를 마스크로 무기막을 에칭하기 때문에, 무기막은 뱅크와 기판 사이에 배치된다. 무기막은 뱅크와 마찬가지로 유기 발광층의 영역을 규정한다. 무기막의 습윤성은 뱅크 벽면의 습윤성보다 높은 것이 바람직하다. 무기막은 정공 주입층 및 전극에 접촉하고 있어도 접촉하고 있지 않아도 좋다. 즉 무기막은, 정공 주입층 상에 있어도 좋고(도 5 참조), 정공 주입층 주변의 기판 상에만 있어도 좋다(도 7 참조).

무기막의 재료의 예에는, 크롬, 니켈, 동, 알루미늄, 은, 금, 백금, APC, ITO, Al-Nd 합금, 티타늄 등의 금속이나, 실리콘, 산화 실리콘, 질화 실리콘, 산화질화 실리콘 등의 절연성 무기물 등이 포함된다. 무기막의 재료는 전술한 전극의 재료와 다른 것이 바람직하다. 금속은 차광성의 관점 및 에칭이 용이한 점에서 무기물 재료로서 바람직하다. 무기막의 두께는 통상은 5~100 nm, 바람직한 것은 30~70 nm이다. 무기물은 일반적으로 액체와 친화성이 높은 점에서, 무기막의 습윤성은 통상 뱅크의 습윤성보다 높다. 무기막은 물의 접촉각이 30° 이하이고, 또 아니솔(anisole)의 접촉각이 1~5° 범위내의 습윤성을 가지는 것이 바람직하다.

무기막이 금속으로 이루어지는 경우, 뱅크와 기판 사이에 배치된 무기막은 블랙 매트릭스가 될 수 있다. 블랙 매트릭스란, 디스플레이 패널에 있어서 발광 화소(개구부)로부터의 빛을 차단하여 표시 콘트라스트를 향상시키고, 또 발광 화소의 착색층 간의 혼색을 방지하는 기능을 가지는 차광성 막이다. 뱅크 하부의 차광성 무기막도 마찬가지로, 유기 EL 디스플레이 패널의 콘트라스트를 향상시켜 각 화소간의 혼색을 방지할 수 있다. 한편, 유기 EL 디바이스에 있어서 뱅크의 하부에 광투과성 실리콘층 등을 배치하면, 실리콘층으로부터 빛이 새어나와 화소의 콘트라스트를 낮춰 버림과 동시에, 새어나온 빛이 유기 EL 디바이스에 인접하는 구동 TFT의 오작동을 초래 할 우려가 있다. 더구나, 무기막이 금속으로 이루어진 경우, 금속은 빛을 반사하는 성질도 있기 때문에 무기막은 반사경으로서도 기능할 수 있다.

금속으로 이루어지는 무기막의 두께는 특히 한정되지 않는다. 다만, 소자내로부터의 빛의 누설이나 외부로부터 소자내로의 빛의 침입을 억제하기 위해, 차광성을 가지는 정도의 두께를 가지는 것이 바람직하다.

한편, 무기막이 절연성 무기물로 이루어지는 경우, 무기막은 전기를 통과시키 않기 때문에 유기 발광층이 발광하는 영역을 규정할 수 있다. 절연성 무기물로 이루어지는 무기막을 이용하여, 예를 들면, 발광을 원하지 않는 컨택트홀 상의 유기 발광층이 발광하는 것을 방지할 수 있다.

#### [0087] 6) 뱅크

뱅크는 유기 발광층의 영역을 규정하는 장벽이다. 본 발명의 유기 EL 디바이스에 있어서의 뱅크의 재료는, 알칼리 용액으로 현상할 수 있는 불소 함유 수지를 포함하는 것이 바람직하다. 불소 함유 수지는, 그 고분자 반복단위 중 적어도 일부 반복단위에 불소 원자를 가지는 것이면 된다.

이러한 불소 함유 수지의 예에는, 불소화 폴리이미드 수지, 불소화 폴리메타아크릴수지, 불소함유 폐놀노볼락제 수지 등이 포함된다. 뱅크의 기판으로부터의 높이는 0.1 μm~2 μm이고, 특히 0.8 μm~1.2 μm인 것이 바람직하다.

위에서 설명한 바와 같이 본 발명에서 뱅크는, 불소 함유 수지를 포함한 조성물의 막을 베이크(가열)함으로써 제작될 수 있다. 베이크 공정에 의해 불소 함유 수지에 포함되는 불소 성분을 뱅크 상면에 편재시켜, 뱅크 상

면의 습윤성을 저하시킬 수 있다. 뱅크 상면의 불소 원자 농도는 7~20 atom%인 것이 바람직하다. 뱅크 상면의 불소 원자 농도는 X선 광전자 분광 분석 장치(XPS 또는 ESCA라고도 함)로 측정된다.

[0091] 본 발명의 뱅크의 형상은, 순테이퍼 형상이어도 역테이퍼 형상이어도 되지만, 순테이퍼 형상인 것이 바람직하다. 어느 형상이라 하더라도, 뱅크 상면의 습윤성은 뱅크 벽면의 습윤성보다 낮은 것이 바람직하다. 뱅크 상면과 물의 접촉각은 80° 이상, 바람직한 것은 90° 이상인 것이 바람직하고, 뱅크 상면과 아니솔의 접촉각은 30° ~70° 인 것이 바람직하다. 한편, 뱅크 벽면과 아니솔의 접촉각은, 3° ~30° 인 것이 바람직하다. 접촉각이 클수록 습윤성이 낮은 것을 의미한다.

[0092] 이와 같이, 뱅크 상면의 습윤성을 뱅크 벽면의 습윤성보다 낮게 하는 한편, 뱅크의 하부에 뱅크 벽면보다 높은 습윤성을 가지는 무기막을 배치함으로써, 습윤성의 정도에 그레데이션이 생긴다.

[0093] 본 발명의 유기 디바이스의 뱅크 및 무기막의 습윤성에 그레데이션이 생기는 것을 나타내기 위해, 하기의 방법으로 본 발명에서의 뱅크 상면, 뱅크 벽면 및 무기막의 모델(모델 1)을 제작하여 각각의 습윤성을 측정했다.

[0094] 본 발명의 뱅크 상면의 모델은 베이크 처리한 불소계 아크릴계 수지의 표면으로 했다. 뱅크 벽면의 모델은 베이크 처리한 불소를 포함하지 않는 아크릴계 수지막의 표면으로 했다. 그리고, 무기막의 모델을 크롬막으로 했다.

[0095] 뱅크 벽면의 모델을 베이크 처리한 불소를 포함하지 않는 아크릴계 수지막의 표면으로 한 것은, 본 발명의 뱅크에서 불소는 베이크 처리에 의해 뱅크 상면에만 존재하고 뱅크 벽면에는 존재하지 않는다고 생각되기 때문이다.

[0096] 각각의 막을 1×3 cm의 기판 상에 성막하고, 교와계면과학(協和界面科學)제 자동 액정 유리 세정?처리 검사 장치를 이용해 물과의 접촉각을 측정했다.

[0097] 또, 비교예로서 뱅크의 습윤성 제어를 위해 플라스마 처리를 한 종래의 뱅크 상면, 뱅크 벽면 및 무기막 모델(모델 2)도 제작하여 각각의 습윤성을 측정했다. 종래의 뱅크 상면 및 뱅크 벽면의 모델은, 불소?산소 플라스마 처리를 실시한 폐놀 노블락 수지(닛본제온제, 제품명 ZWD6216-6)를 재료로 하는 수지막으로 했다. 종래 기술의 무기막 모델은 불소?산소 플라스마 처리를 실시한 크롬막으로 했다.

[0098] 플라스마 처리에는 ICP 드라이 애칭 장치를 이용했다. 산소 플라스마 처리의 조건을, RF출력 100W, 압력 20Pa, O<sub>2</sub> 유량 200sccm, 처리 시간 5초로 했다. 불소 플라스마 처리의 조건은, RF출력 20W, 압력 30 Pa, CF<sub>4</sub> 유량 200sccm, 처리 시간 5초로 했다.

[0099] 각각의 막을 1×3 cm의 기판 상에 성막하고, 교와계면과학제 자동 액정 유리 세정?처리 검사 장치를 이용해 물과의 접촉각을 측정했다.

[0100] 표 1은 상술한 방법으로 측정한 각각의 모델의 습윤성을 물과의 접촉각으로 나타낸다. 물과의 접촉각이 클수록 습윤성이 낮은 것을 의미한다.

**표 1**

	뱅크 상면	뱅크 벽면	크롬 막
모델 1	95°	58°	27°
모델 2	103°	103°	38°

[0102] 종래 기술에서는, 뱅크 상면의 습윤성도 뱅크 벽면의 습윤성도 똑같이 낮다(103°). 한편, 본 발명에서는, 뱅크 상면의 습윤성은 충분히 낮은(95°) 것에 비해, 뱅크 벽면의 습윤성은 높은(58°) 것을 알 수 있다. 또, 종래 기술의 크롬막의 습윤성(물 접촉각: 38°)은, 본 발명의 크롬막의 습윤성(물 접촉각: 27°)과 비교해서 낮다. 이 결과는, 뱅크 상면, 뱅크 벽면 및 무기막의 습윤성 높이에 그레데이션이 있음을 나타낸다.

[0103] 뱅크와 무기막의 관계

[0104] 상술한 것처럼 본 발명은, 뱅크와 무기막 사이에 단차가 없는 것을 특징으로 한다. 이하 도면을 이용해 본 발명의 뱅크 벽면과 무기막의 경계에 대해서 설명한다.

[0105] 도 3은, 본 발명의 유기 EL 디바이스의 단면도이다. 본 발명의 유기 EL 디바이스는, 기판(100), 양극(210), 정공 주입층(510), 유기 발광층(600), 뱅크(400), 무기막(300) 및 음극(220)을 가진다.

- [0106] 도 4는, 도 3에서 나타낸 사각형 부분(X)의 확대도이다. 도 4에서는, 유기 발광층(600)은 도시하지 않는다.
- [0107] 도 4에 나타내는 것처럼, 본 발명에서는 뱅크(400)와 무기막(300)과의 사이에는 단차가 없다. 즉, 뱅크 벽면(401)과 무기막의 벽면(301)과는 연속하고 있다. 여기서 '단차가 없다'는 것은, 뱅크 저면의 단부와, 무기막 상면(305)의 단부와의 간격이  $5\text{ }\mu\text{m}$  이하인 것을 의미한다.
- [0108] 또, 무기막의 테이퍼각 A는  $20\sim90^\circ$  인 것이 바람직하다. 즉 무기막은 역테이퍼 형상을 갖지 않는 것이 바람직하다. 더욱이 무기막의 저면(303)은, 무기막의 상면(305)보다 뱅크(400) 및 무기막(300)에 의해 규정된 영역내로  $1\sim300\text{ nm}$  연장되어 있는 것이 바람직하다. 즉 무기막은 순테이퍼 형상을 가지는 것이 바람직하다. 무기막의 테이퍼각 A는 뱅크의 테이퍼각 B와 동일한 것이 바람직하다.
- [0109] 이러한 뱅크 벽면과 무기막의 벽면과의 경계는, 뱅크를 마스크로 하여 무기막을 웨트 에칭법으로써 얻어진다.
- [0110] 7) 음극
- [0111] 음극은 유기 발광층 상에 배치된다. 음극의 재료는, 본 발명의 유기 EL 디바이스가 보텀에미션형인가 탑에미션형인가에 따라 다르다. 본 발명의 유기 EL 디바이스가 탑에미션형일 경우 음극에는 광투과성이 요구되어, 음극의 재료의 예에는 ITO나 IZO 등이 포함된다. 한편, 본 발명의 유기 EL 디바이스가 보텀에미션형의 경우, 음극의 재료는 도전체이면 임의로 사용할 수 있다.
- [0112] 이와 같이 본 발명의 유기 EL 디바이스에서는, 정공 주입층이 평탄하고 또, 뱅크의 찌꺼기나 불소에 의해 오염되어 있지 않은 표면을 가지기 때문에, 구동 전압이 낮고 발광 효율이 높다. 또, 본 발명의 유기 EL 디바이스는 균일한 두께를 가지는 유기 발광층을 가지기 때문에 수명이 길다.
- [0113] 3. 본 발명의 유기 EL 디스플레이 패널에 대해서
- [0114] 상술한 본 발명의 유기 EL 디바이스를 동일 평면상에 매트릭스 형태로 배치하여, 유기 EL 디스플레이 패널을 형성해도 좋다.
- [0115] 또, 무기막이 실리콘 등 절연성 무기물로 이루어지는 경우, 유기 EL 디바이스가 매트릭스 형상으로 배치되어 있는 유기 EL 디스플레이 패널 등에 있어서, 인접하는 유기 EL 디바이스의 무기막은 연결되어도 좋다. 인접하는 유기 디바이스의 무기막이 연결되어 있음으로써, 연결된 무기막이 격자형태의 라인 디바이스를 구성한다. 라인 디바이스를 마련함으로써 뱅크를 스트라이프 형태로 형성할 수 있다. 뱅크를 스트라이프 형태로 형성함으로써, 유기 발광층을 다이 코팅으로 패터닝할 수 있어 간편하게 막두께가 균일한 유기 발광층을 형성할 수 있다.
- [0116] 이하, 첨부 도면을 참조하여 본 발명의 실시형태에 대해서 설명한다.
- [0117] (실시형태 1)
- [0118] 실시형태 1에서는 탑에미션형의 유기 EL 디바이스에 대해 설명한다.
- [0119] 도 5는 본 발명의 실시형태 1의 유기 EL 디바이스(10)의 단면도이다.
- [0120] 도 5의 유기 EL 디바이스(10)는, 기판(100), 반사 양극(210), 정공 주입층(510), 중간층(520), 유기 발광층(600), 무기막(300), 뱅크(400), 투명 음극(220) 및 봉지막(700)을 가진다.
- [0121] 기판(100)은 예를 들면 유리판이다.
- [0122] 반사 양극(210)은 기판(100)상에 배치된 도전층이다. 반사 양극(210)은 예를 들면, APC 합금으로 되어있다. 바람직한 반사 양극(210)의 두께는  $100\sim200\text{ nm}$ 이다.
- [0123] 정공 주입층(510)은 반사 양극(210) 상에 배치된다. 정공 주입층(510)은 텅스텐 옥사이드(WO<sub>x</sub>)로 이루어진다. 정공 주입층(510)의 바람직한 두께는  $20\sim50\text{ nm}$ 이다.
- [0124] 중간층(520)은 정공 주입층(510) 상에 배치된다. 중간층(520)은 예를 들면 폴리아닐린으로 되어있다. 중간층(520)의 바람직한 두께는  $20\sim50\text{ nm}$ 이다.
- [0125] 유기 발광층(600)은 중간층(520)에 배치된다. 유기 발광층(600)의 바람직한 두께는  $50\sim150\text{ nm}$ 이다.
- [0126] 무기막(300)은 기판(100)과 뱅크(400) 사이, 및 반사 양극(210)과 뱅크(400) 사이에 배치된다. 무기막(300)의 바람직한 두께는  $5\sim100\text{ nm}$ 이다. 무기막(300)은, 후술하는 뱅크(400)와 함께, 중간층(520) 및 유기 발광층(600)에 배치된다.

0)의 영역을 규정한다.

[0127] 뱅크(400)는 중간층(520) 및 유기 발광층(600)의 영역을 규정하도록 무기막(300) 상에 배치된다. 뱅크(400)는, 예를 들면 불소화 폴리메타아크릴 수지로 이루어진다. 기판 상의 무기막(300)으로부터 뱅크(400)의 바람직한 높이는 100 nm~3 μm이다.

[0128] 투명 음극(220)은 유기 발광층(600)상에 배치되는 광투과성의 도전층이다. 투명 음극(220)의 재료는 예를 들면 ITO이다.

[0129] 봉지막(700)은, 반사 양극(210), 정공 주입층(510), 중간층(520), 유기 발광층(600) 및 투명 음극(220)을 수분이나 열, 충격 등으로부터 보호하기 위한 막이다. 봉지막(700)은 투명 음극(220) 상에 배치된다. 봉지막(700)의 재료의 예에는 질화 실리콘이나 산화질화 실리콘 등이 포함된다. 봉지막(700)의 바람직한 재료는 질화 실리콘이다. 봉지막(700)의 바람직한 두께는 20~200 nm이다.

[0130] 반사 양극(210)과 투명 음극(220) 사이에 전압을 인가하면, 반사 양극(210)으로부터 정공이, 투명 음극(220)으로부터 전자가 유기 발광층(600)에 주입된다. 주입된 정공 및 전자는 유기 발광층(600)의 내부에서 결합하여 여기자가 발생한다. 이 여기자에 의해 유기 발광층(600)이 발광하여, 투명 음극(220)을 통해 빛이 발광한다.

[0131] 또, 본 실시형태의 유기 EL 디바이스(10)의 무기막(300)은, 도 5에 나타내는 것처럼, 인접하는 유기 EL 디바이스(10')의 무기막(300)과 접촉하고 있지 않는 것을 특징으로 한다. 이러한 구조를 취함으로써, 예를 들면 무기막(300)이 금속으로 이루어지는 경우라 하더라도, 유기 EL 디바이스(10)와 유기 EL 디바이스(10')가 단락되는 것을 방지할 수 있다.

[0132] 도 6은 유기 EL 디바이스(10)의 제조 프로세스의 일례를 나타내는 모식도이다. 도 6의 (a)~(f)에 나타내는 것처럼, 유기 EL 디바이스(10)의 제조 방법은, 1) 반사 양극(210) 및 정공 주입층(510)을 가지는 기판(100)을 준비하는 제1 스텝(도 6의 (a)), 2) 기판(100) 상에 정공 주입층(510)을 덮도록 무기막(300)을 형성하는 제2 스텝(도 6의 (b)), 3) 무기막(300) 상에 뱅크(400)를 형성하는 제3 스텝(도 6의 (c)), 4) 뱅크(400)를 마스크로 하여 무기막(300)을 에칭하여, 정공 주입층(510)을 노출시키는 제4 스텝(도 6의 (d)), 5) 정공 주입층(510) 상에 중간층(520)을 형성하는 제5 스텝(도 6의 (e)), 6) 중간층(520) 상에 유기 발광층(600), 투명 음극(220) 및 봉지막(700)을 형성하는 제6 스텝(도 6의 (f))을 가진다.

[0133] 1) 제1 스텝에서는, 예를 들면 a) 기판(100)상에 반사 양극(210)의 재료막을 증착법이나 스퍼터링 등에 의해 형성하는 스텝, b) 반사 양극(210)의 재료막 상에 정공 주입층(510)의 재료막을 증착법이나 스퍼터링등에 의해 형성하는 스텝, c) 에칭에 의해 반사 양극(210) 및 정공 주입층(510)을 패터닝하는 스텝을 포함한다.

[0134] 2) 제2 스텝에서 무기막(300)은 예를 들면 스퍼터링에 의해 형성된다.

[0135] 3) 제3 스텝에서는, 정공 주입층(510) 상의 무기막(300)이 노출되도록, 무기막(300) 상에 뱅크(400)가 형성된다. 뱅크(400)는, 예를 들면 포토리소그래피법에 의해 형성된다. 정공 주입층(510)상에 형성된 무기막(300)은, 뱅크(400)를 형성할 때의 에천트인 알칼리 용액으로부터 정공 주입층(510)을 보호한다. 이것에 의해, 알칼리 용액에 의해 정공 주입층이 용해되어 버리는 것이 방지된다. 또, 무기막(300)은, 뱅크 찌꺼기로부터 정공 주입층(510)의 표면을 보호한다. 이것에 의해 정공 주입층(510)의 표면이 뱅크 찌꺼기에 의해 오염되는 것을 방지할 수 있다.

[0136] 4) 제4 스텝에서 무기막(300)은 예를 들면 불산을 이용해 웨트 에칭된다.

[0137] 5) 제5 스텝에서는, 정공 주입층(510) 상에 중간층(520)을 예를 들면 잉크젯법으로 형성한다.

[0138] 6) 제6 스텝에서는, 중간층(520) 상에 유기 발광층(600)을 예를 들면 잉크젯법으로 형성한다. 또, 투명 음극(220)은 예를 들면 증착법에 의해 형성되고, 봉지막(700)은 예를 들면, CVD(Chemical Vapor Deposition) 법에 의해 형성된다.

[0139] 이와 같이, 뱅크의 형성시에 정공 주입층을 무기막으로 보호함으로써, 평탄하면서도 오염되어 있지 않은 표면을 가지는 정공 주입층이 얻어진다. 이러한 정공 주입층은 일함수가 일정하고 표면 저항이 낮기 때문에, 구동 전압이 낮고 발광 효율이 높은 유기 EL 디바이스를 제공할 수 있다.

[0140] 게다가 불소 함유 수지로 뱅크를 형성함으로써, 뱅크의 불소 플라스마 처리를 생략할 수 있으며, 평탄하고 균일한 막두께의 유기 발광층을 얻을 수 있다.

- [0141] 또, 뱅크(400) 상면의 습윤성을 뱅크(400) 벽면의 습윤성보다 낮게 하는 한편, 뱅크(400)와 기판(100) 사이에 뱅크(400) 벽면보다 높은 습윤성을 가지는 무기막(300)을 배치함으로써, 막두께가 균일한 유기 발광층을 얻을 수 있다.
- [0142] (실시형태 2)
- [0143] 실시형태 1에서는 정공 주입층과 무기막이 접촉하는 유기 EL 디바이스에 대해 설명했다. 한편, 실시형태 2에서는, 정공 주입층과 무기막이 이격되어 있는 유기 EL 디바이스에 대해 설명한다.
- [0144] 도 7은 실시형태 2의 유기 EL 디바이스(20)의 단면도이다. 도 7에 있어서, 유기 EL 디바이스(20)는, 기판(100), 반사 양극(210), 정공 주입층(510), 중간층(520), 유기 발광층(600), 전자 수송층(530), 투명 음극(220), 봉지막(700), 뱅크(400) 및 무기막(300)을 가진다.
- [0145] 기판(100), 반사 양극(210), 무기막(300), 정공 주입층(510), 중간층(520), 유기 발광층(600), 투명 음극(220), 봉지막(700) 및 뱅크(400)의 재료 등은, 실시형태 1에서 설명한 것과 동일한 것으로 좋다.
- [0146] 전자 수송층(530)은 투명 음극(220)으로부터 주입된 전자를 유기 발광층(600)으로 수송하는 층이다. 전자 수송층(530)은 유기 발광층(600)과 투명 음극(220) 사이에 배치된다. 전자 수송층(530)의 재료의 예에는, 바륨, 알루미늄, 프탈로시아닌(Phthalocyanine), 불화 리튬, 이들의 조합 등이 포함된다. 바람직한 전자 수송층(530)은 1~20 nm의 바륨층과 20~100 nm의 알루미늄층의 적층물이다.
- [0147] 본 실시형태에서 무기막(300)은 반사 양극(210)과 이격되어 있다. 따라서, 무기막(300)이 금속인 경우, 무기막이 인접하는 다른 유기 EL 디바이스의 무기막과 접촉하더라도 디바이스간에 단락되는 일이 없다.
- [0148] 도 8은 유기 EL 디바이스(20)의 제조 프로세스의 일례를 나타내는 모식도이다. 도 8의 (a)~(f)에 나타내는 것처럼, 유기 EL 디바이스(20)의 제조 방법은, 1) 반사 양극(210) 및 정공 주입층(510)을 가지는 기판(100)을 준비하는 제1 스텝(도 8의 (a)), 2) 기판(100) 상에 정공 주입층(510)을 덮도록 무기막(300)을 형성하는 제2 스텝(도 8의 (b)), 3) 무기막(300) 상에 뱅크(400)를 형성하는 제3 스텝(도 8의 (c)), 4) 뱅크를 마스크로 하여 무기막(300)을 예칭하여 정공 주입층(510)을 노출시키는 제4 스텝(도 8의 (d)), 5) 정공 주입층(510)을 덮도록 중간층(520)을 형성하는 제5 스텝(도 8의 (e)), 6) 중간층(520) 상에 유기 발광층(600), 전자 수송층(530), 투명 음극(220) 및 봉지막(700)을 형성하는 제6 스텝(도 8의 (f))을 가진다.
- [0149] 반사 양극(210), 정공 주입층(510), 무기막(300), 뱅크(400), 중간층(520), 유기 발광층(600), 투명 음극(220) 및 봉지막(700)의 형성 방법은 실시형태 1의 유기 EL 디바이스의 제조 방법에서 설명한 방법과 동일한 것으로 좋다. 또, 전자 수송층(530)은 예를 들면 증착법에 의해 형성된다.
- [0150] (실시형태 3)
- [0151] 실시형태 1 및 2에서 설명한 것처럼 본 발명의 정공 주입층은 전이금속 산화물인 것이 바람직하지만, 본 발명의 정공 주입층의 재료는, PEDOT-PSS(폴리스티렌 설포산을 도핑한 폴리에틸렌 디옥시티오펜)이어도 좋다. 정공 주입층의 재료가 PEDOT-PSS인 경우, 본 발명에 의해 뱅크 찌꺼기에 의한 오염으로부터 양극의 표면을 보호할 수 있다. 실시형태 3에서는, 정공 주입층의 재료가 PEDOT-PSS(폴리스티렌 설포산을 도핑한 폴리에틸렌 디옥시티오펜)인 예에 대해 설명한다. 도 9는 본 발명의 실시형태 3의 유기 EL 디바이스(30)의 단면도이다.
- [0152] 도 9의 유기 EL 디바이스(30)는, 기판(100), 투명 양극(210), 정공 주입층(510), 중간층(520), 유기 발광층(600), 무기막(300), 뱅크(400), 음극(220) 및 봉지막(700)을 가진다.
- [0153] 기판(100), 중간층(520), 유기 발광층(600), 무기막(300), 뱅크(400) 및 봉지막(700)의 재료는, 실시형태 1에서 설명한 것과 동일한 것으로 좋다.
- [0154] 투명 양극(210)은 기판(100) 상에 배치되는 광투과성 도전층이다. 투명 양극(210)은 예를 들면 두께 100~200 nm의 ITO막이다.
- [0155] 정공 주입층(510)은 투명 양극(210) 상의 뱅크(400)에 의해 규정된 영역에 배치된다. 정공 주입층(510)은, 예를 들면 PEDOT-PSS(폴리스티렌 설포산을 도핑한 폴리에틸렌 디옥시티오펜)으로 이루어진다. 정공 주입층(510)의 바람직한 두께는 20~50 nm이다.
- [0156] 음극(220)은 유기 발광층(600)상에 배치되는 광반사성 도전층이다. 음극(220)의 재료는 빛을 반사시키는 것이면 특별히 한정되지 않는다. 음극(220)은, 예를 들면 1~20 nm의 바륨층 또는 불화 리튬층 및 20~100 nm의 알루

미늄층으로 이루어진다.

[0157] 도 10은 유기 EL 디바이스(30)의 제조 프로세스의 일례를 나타내는 모식도이다. 도 10의 (a)~(e)에 나타내는 것처럼, 유기 EL 디바이스(30)의 제조 방법은, 1) 투명 양극(210)이 배치된 기판(100)을 준비하는 제1 스텝(도 10의 (a)), 2) 기판(100) 상의 투명 양극(210)을 덮도록 무기막(300)을 형성하는 제2 스텝(도 10의 (b)), 3) 무기막(300) 상에 뱅크(400)를 형성하는 제3 스텝(도 10의 (c)), 4) 뱅크(400)를 마스크로 하여 무기막(300)을 에칭하여 투명 양극(210)을 노출시키는 제4 스텝(도 10의 (d)), 5) 투명 양극(210) 상에 정공 주입층(510), 중간층(520), 유기 발광층(600), 음극(220) 및 봉지막(700)을 형성하는 제5 스텝(도 10의 (e))을 가진다.

[0158] 무기막(300), 뱅크(400), 중간층(520), 유기 발광층(600), 및 봉지막(700)의 형성 방법은 실시형태 1의 유기 EL 디바이스의 제조 방법에서 설명한 방법과 동일한 것으로 좋다.

[0159] 투명 양극(210)은 예를 들면 스퍼터링에 의해 형성된다. 정공 주입층(510)은, 예를 들면 잉크젯법에 의해, 뱅크(400)에 의해 규정된 영역내에 형성된다. 음극(220)은 예를 들면 스퍼터링에 의해 형성된다.

[0160] 이와 같이, 양극을 무기막으로 보호함으로써, 양극 표면의 청정성을 유지할 수 있다. 청정한 표면을 가지는 양극은, 일함수가 일정하게 되기 때문에, 발광 효율이 높은 유기 EL 디바이스를 제공할 수 있다.

[0161] (실험예)

[0162] 본 발명의 방법에 따라, 뱅크 찌꺼기에 의해 표면이 오염되어 있지 않은 정공 주입층을 얻을 수 있음을 나타내기 위해 이하의 실험을 실시했다.

[0163] Ⓛ 6 인치의 유리 기판 상에, 크롬막(두께 50 nm)을 스퍼터링에 의해 형성했다. 유리 기판 상에 형성된 크롬막 상에, 감광성 불소계 아크릴계 수지(폴리 아크릴산의 에틸렌쇄(鎖)의 수소가 불소로 치환된 수지)의 도포막(두께: 1 μm)을 형성했다. 도포막을 포토리소그래피법(재료 도포, 프리베이크(PRE-BAKE), 노광, 현상, 포스트베이크)에 의해 패터닝하고, 크롬막의 일부를 노출시키는 뱅크를 형성했다. 다음에 기판 상에 노출된 크롬막을 혼합산을 이용해 웨트 에칭하여 유리 기판을 노출시켜 본 발명의 모델(모델 1)을 제작했다.

[0164] 크롬막의 에칭에 의해 노출된 유리 기판면의 원소 비율을 X선 광전자 분석(XPS)에 의해 측정했다. 그 결과를 표 2에 나타낸다. XPS 측정은 0 eV에서 1400 eV의 에너지 범위에서 실시했다.

[0165] (비교 실험)

[0166] 크롬막을 형성하지 않고, 모델 1과 동일하게 유리 기판 상에 뱅크를 형성하고, 유리 기판의 일부를 노출시켜 종래 기술의 모델(모델 2)을 제작했다. 노출된 유리 기판상의 원소 비율을 X선 광전자 분석(XPS)에 의해 측정했다. 그 결과를 표 2에 나타낸다.

[0167] 표 2에 있어서, C는 탄소의 함유율, 그리고 F는 불소의 함유율을 각각 atom%로 나타낸다. 모델 2의 유리 기판 상의 탄소 함유율은 28.1atom%인데 비해, 모델 1의 유리 기판상의 탄소 함유율은 14.2atom%로 약 1/2이었다. 또, 모델 2의 유리 기판상의 불소 함유율은 1.1atom%인데 비해, 모델 1의 유리 기판상의 불소 함유율은 0.1atom% 미만으로 1/10 이하이다.

[0168] 이로부터 본 발명의 방법에 의하면, 뱅크 찌꺼기에 의해 오염되어 있지 않은 표면을 가지는 정공 주입층을 얻을 수 있음을 알 수 있었다.

## 표 2

	C (atom%)	F (atom%)	기타(atom%)
모델 1	14.2	<0.1	85.8
모델 2	28.1	1.1	70.7

[0170] <실시 예>

[0171] 이하, 실시예를 참조하여 본 발명의 유기 EL 디바이스에 대해 설명한다. 이하의 실시예는, 본 발명의 범위를 한정하는 것은 아니다.

[0172] 30mm×30mm의 유리 기판 상에, 양극(ITO 막 두께: 80 nm)을 스퍼터링에 의해 형성했다. 다음에, 유리 기판상 및 ITO막 상에 정공 주입층(산화 텅스텐 막두께: 50 nm)을 스퍼터링법에 의해 형성했다. 다음에 정공 주입층을 덮도록 무기막(크롬 막 두께: 50 nm)을 스퍼터링에 의해 형성했다. 다음에, 무기막 상에 감광성 불소계 아크릴

계 수지의 도포막(두께: 1 μm)을 형성했다. 도포막을 포토리소그래피법(재료 도포, 프리베이크, 노광, 현상, 포스트베이크)에 따라 패터닝하고, 무기막의 일부를 노출시키는 뱅크를 형성했다. 다음에, 뱅크를 마스크로 하여 무기막을 혼합산을 이용해 웨트 에칭하여 정공 주입층(산화 텅스텐막)을 노출시켰다.

[0173] 다음에, 노출시킨 정공 주입층 상에, 트리페닐아민을 포함한 화합물을 스핀 코팅법에 의해 도포하고, 얻어진 도포막을 베이크하여, 중간층(두께: 20 nm)을 형성했다. 다음에, 플루오렌계 화합물을 스핀 코팅법에 의해 도포하고, 얻어진 도포막을 베이크하여 유기 발광층(두께: 80 nm)을 형성했다.

[0174] 다음에, 중착법에 의해 바륨막(두께: 5 nm) 및 알루미늄막(두께: 120 nm)을 성막하여, 전자 수송층 및 음극을 형성했다. 마지막으로, 봉지막을 UV 경화 접착제를 이용해 부착하여 유기 EL 디바이스를 봉지했다. 이와 같이 제작한 유기 EL 디바이스의 구동 전압 및 발광 효율을 도 11에 나타낸다.

[0175] (비)교예)

[0176] 비교예에서는, 무기막을 형성하는 공정 및 무기막을 에칭하는 공정을 포함하지 않는 것 외에는, 실시예의 방법과 동일한 방법으로 유기 EL 디바이스를 제작했다. 얻어진 유기 EL 디바이스의 구동 전압 및 발광 효율을 도 11에 나타낸다.

[0177] (레퍼런스)

[0178] 측정값의 편차를 평가하기 위한 샘플을 이하와 같이 하여 제작했다. 30mm×30mm의 유리 기판 상에, ITO막(두께: 80 nm)을 스퍼터링에 의해 형성했다. 다음에, 유리 기판상 및 ITO막 상에, PEDOT-PSS(폴리스티렌 설폰산을 도핑한 폴리에틸렌 디옥시티오펜)를 스핀 코팅법에 의해 도포하고, 얻어진 도포막을 베이크하여 정공 주입층(두께: 65 nm)을 형성했다. 다음에, 트리페닐아민을 포함한 화합물을 스핀 코팅법에 의해 도포하고, 얻어진 도포막을 베이크하여 중간층(두께: 20 nm)을 형성했다. 다음에, 플루오렌계 화합물을 스핀 코팅법에 의해 도포하고, 얻어진 도포막을 베이크하여 유기 발광층(두께: 80 nm)을 형성했다.

[0179] 다음에, 중착법에 의해 바륨막(두께: 5 nm) 및 알루미늄막(두께: 120 nm)을 성막하여 전자 수송층 및 음극을 형성했다. 마지막으로, 봉지막을 UV 경화 접착제를 이용해 부착하여 유기 EL 디바이스를 봉지했다.

[0180] 도 11의 그래프에 나타내는 것처럼, 레퍼런스의 발광 효율의 편자는 ±1cd/A이며, 레퍼런스의 구동 전압의 편자는 ±0.15 V 정도임을 알 수 있다.

[0181] 또, 도 11의 그래프에 나타내는 것처럼, 실시예의 유기 EL 디바이스의 구동 전압(약 6.9 V)은, 비교예의 유기 EL 디바이스의 구동 전압(8.1V)보다 낮다. 실시예의 유기 EL 디바이스의 발광 효율과 비교예의 유기 EL 디바이스의 발광 효율 사이에는 유의미한 차는 볼 수 없었다.

[0182] 도 11에 도시된 결과는, 뱅크의 형성시에 알칼리 용액에 대한 내성이 낮은 정공 주입층을 무기막으로 보호하고, 뱅크의 형성 후에 정공 주입층 상의 무기막을 에칭에 의해 제거함으로써, 구동 전압이 낮은 유기 EL 디바이스를 제공할 수 있음을 시사한다.

[0183] 비교 예의 유기 EL 디바이스의 구동 전압이 실시예의 유기 EL 디바이스의 구동 전압보다 높았던 원인으로서는, 비교예의 유기 EL 디바이스에서는 정공 주입층 상에 카본 및 불소가 대량으로 존재하고 있음으로 인해 정공 주입층의 표면 저항이 증가한 것과, 뱅크 현상시의 알칼리 용액 처리에 의해 정공 주입층이 용해되어 정공 주입층의 일함수가 변화한 것이 생각된다.

[0184] 한편으로 실시예의 유기 EL 디바이스는, 뱅크의 현상시에 정공 주입층은 무기막에 의해 보호되어 있기 때문에, 정공 주입층은 알칼리 용액에 의해 용해될 일도 없고, 뱅크 찌꺼기나 불소에 의해 오염될 일도 없다. 따라서, 실시예의 유기 EL 디바이스의 구동 전압은 비교예의 유기 EL 디바이스의 구동 전압보다 낮아졌다고 생각된다.

[0185] 본 출원은, 2007년 12월 10 일에 출원한 일본특허출원 제2007-318978호에 기초한 우선권을 주장한다. 해당 출원 명세서에 기재된 내용은 모두 본원 명세서에 원용된다.

[0186] <산업상 이용 가능성>

[0187] 본 발명의 유기 EL 디바이스의 제조 방법에 의하면, 구동 전압이 낮고, 발광 효율이 높고, 수명이 긴 유기 EL 디바이스를 제조할 수 있다.

## 부호의 설명

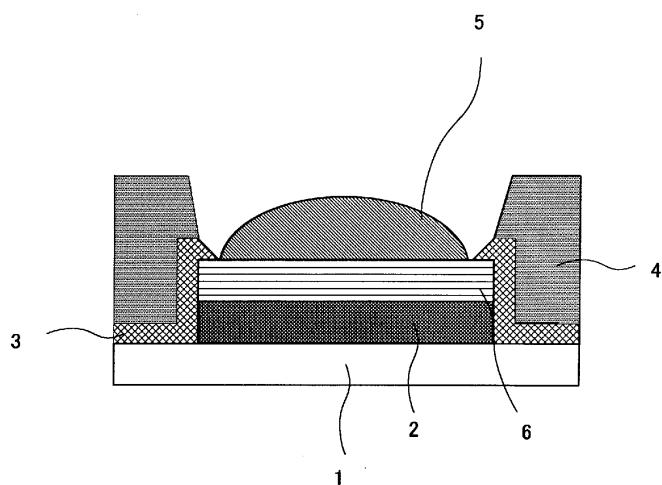
[0188]

- 1 기판  
 2 전극  
 3 무기막  
 4 뱅크  
 5 유기 발광재료  
 6 정공 주입층  
 10, 10', 20, 30 유기 EL 디바이스

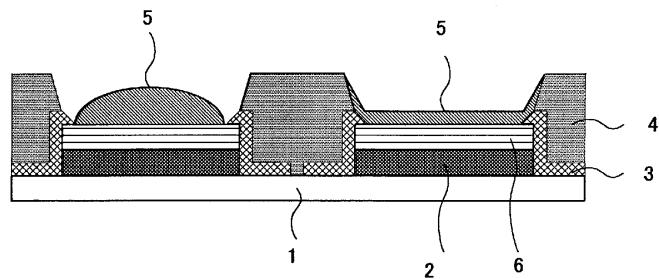
- 100 기판  
 210 양극  
 220 음극  
 300 무기막  
 400 뱅크  
 510 정공 주입층  
 520 중간층  
 530 전자 수송층  
 600 유기 발광층  
 700 봉지막

### 도면

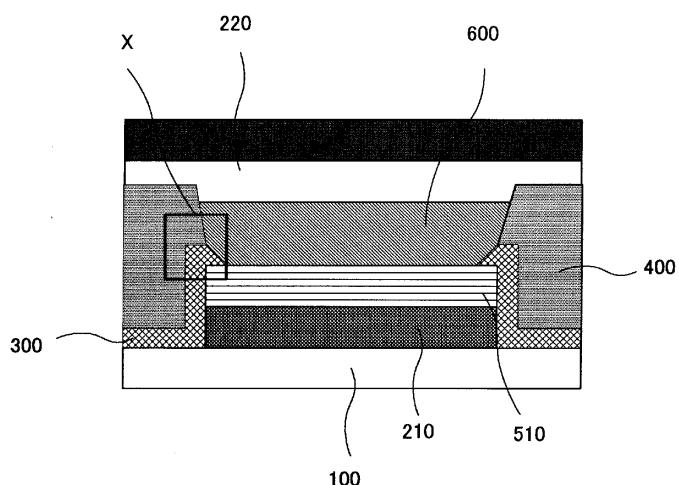
#### 도면1



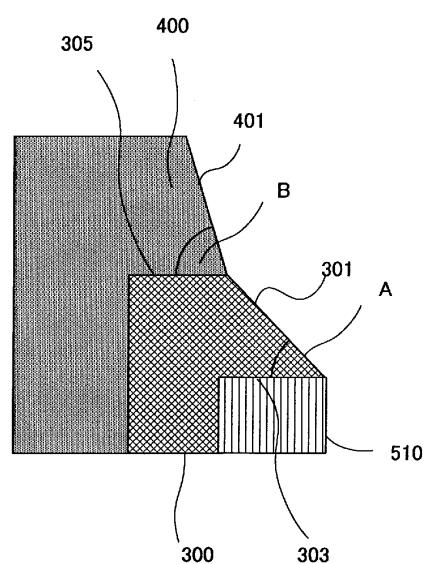
도면2



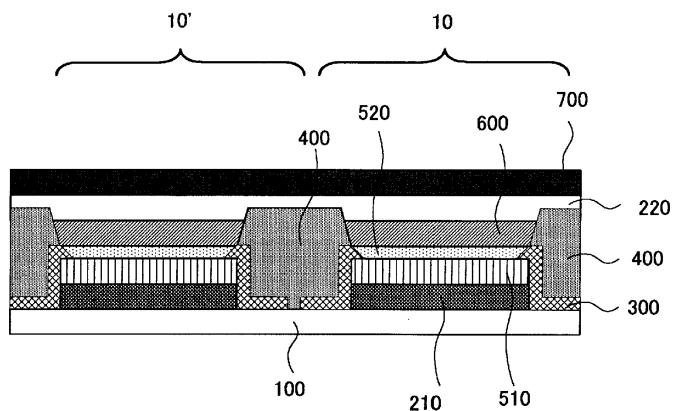
도면3



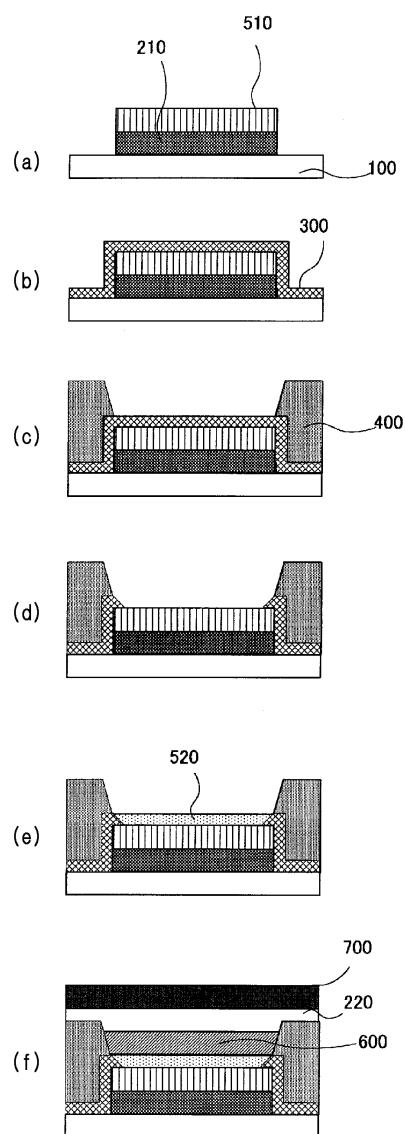
도면4



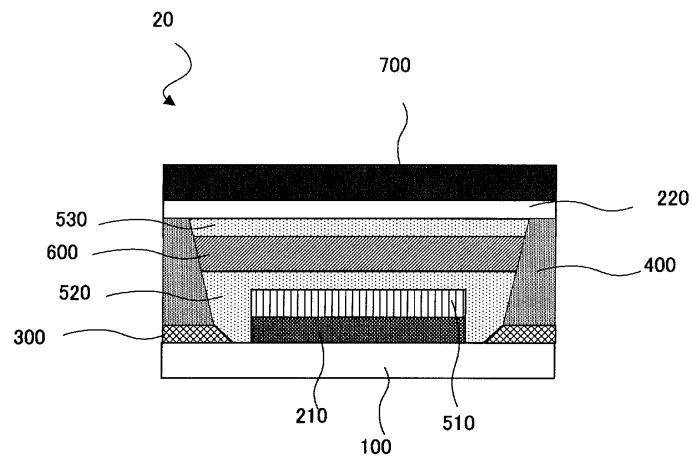
## 도면5



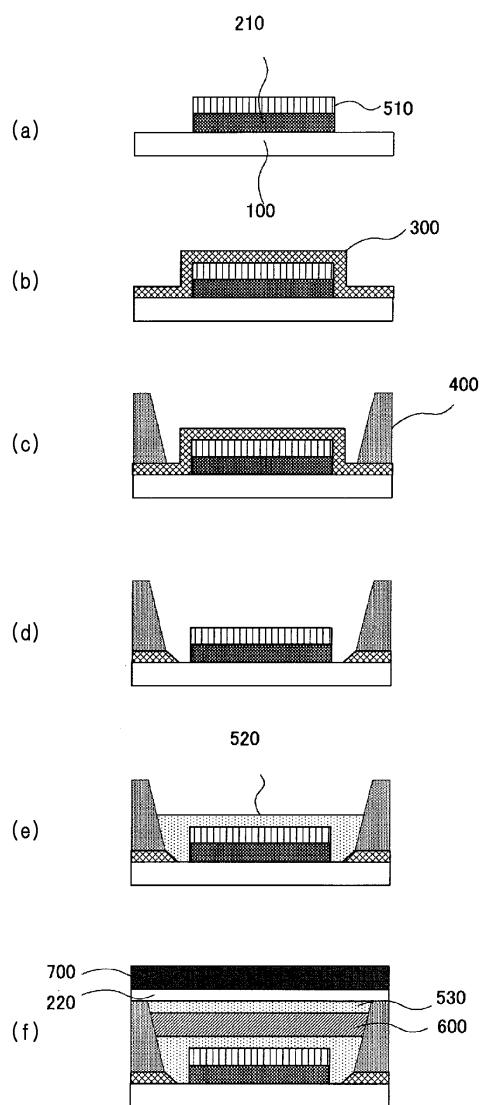
## 도면6



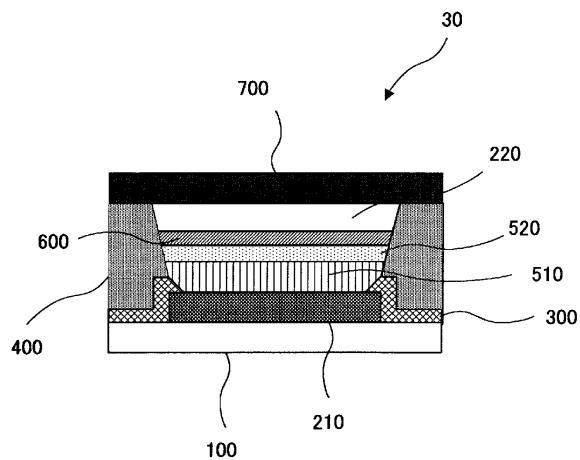
## 도면7



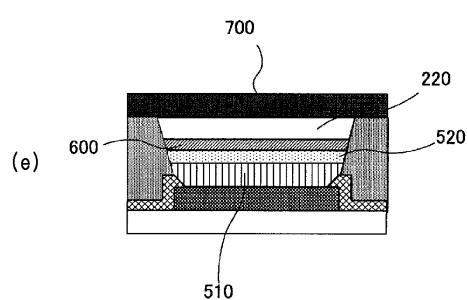
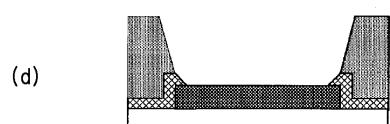
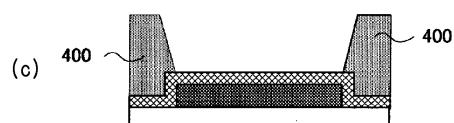
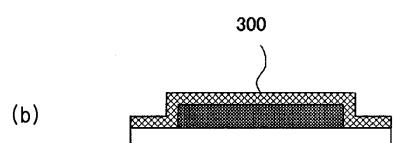
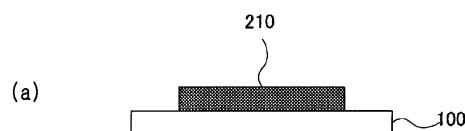
## 도면8



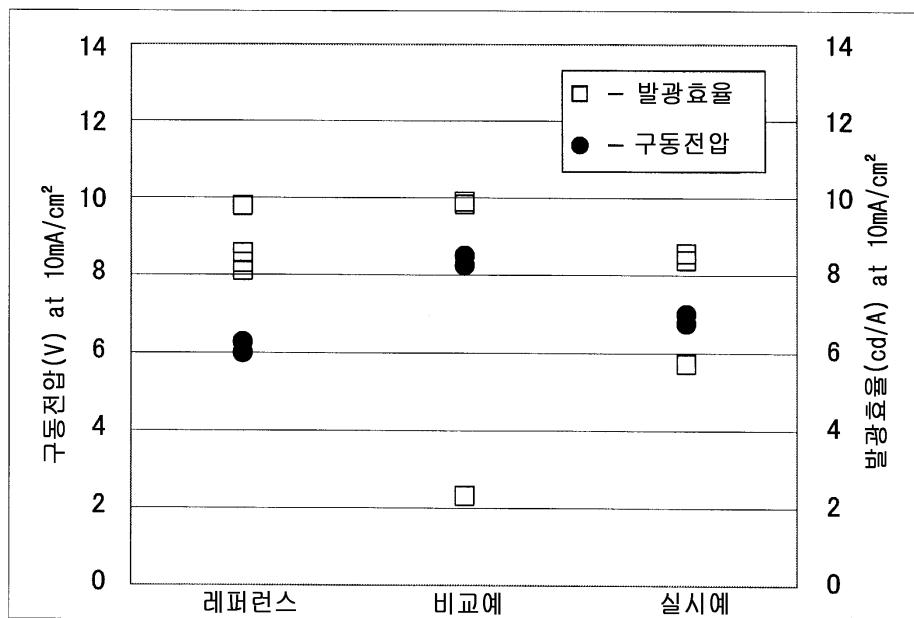
도면9



도면10



도면11



专利名称(译)	标题 : 有机EL器件 , EL显示器面板及其制造方法		
公开(公告)号	<a href="#">KR101172794B1</a>	公开(公告)日	2012-08-09
申请号	KR1020107011650	申请日	2008-12-02
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	NAKATANI SHUHEI 나카타니슈헤이 YOSHIDA HIDEHIRO 요시다히데히로		
发明人	나카타니, 슈헤이 요시다, 히데히로		
IPC分类号	H01L51/52 H01L51/56		
CPC分类号	H01L27/3246 H01L51/0029 H01L51/0025 H01L51/0059 H01L51/5088 H01L51/56 H01L2251/308 H01L2251/56		
优先权	2007318978 2007-12-10 JP		
其他公开文献	KR1020100087187A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

本发明涉及一种制造有机EL器件的方法，该有机EL器件包括具有平坦且无污染表面的空穴注入层。本发明的制造方法包括以下步骤：在基板上形成阳极；在阳极上形成空穴注入层；在基板和空穴注入层上形成无机膜；在无机膜上形成堤，使得在有机膜上形成的无机膜的至少一部分被暴露；使用堤作为掩模蚀刻暴露的无机膜以暴露空穴注入层；以及在空穴注入层上涂覆有机发光材料以形成有机发光层的步骤。空穴注入层包括氧化钨或氧化钼。

