



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년09월16일
(11) 등록번호 10-1065317
(24) 등록일자 2011년09월08일

(51) Int. Cl.
H01L 51/52 (2006.01) H01L 51/56 (2006.01)
H01L 29/786 (2006.01)
(21) 출원번호 10-2009-0109706
(22) 출원일자 2009년11월13일
심사청구일자 2009년11월13일
(65) 공개번호 10-2011-0052950
(43) 공개일자 2011년05월19일
(56) 선행기술조사문헌
JP2007250804 A*
KR100709195 B1*
KR1020030054795 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성모바일디스플레이주식회사
경기도 용인시 기흥구 농서동 산24번지
(72) 발명자
박선
경기도 용인시 기흥구 농서동 산24
유춘기
경기도 용인시 기흥구 농서동 산24
(뒷면에 계속)
(74) 대리인
리엔특허법인

전체 청구항 수 : 총 21 항

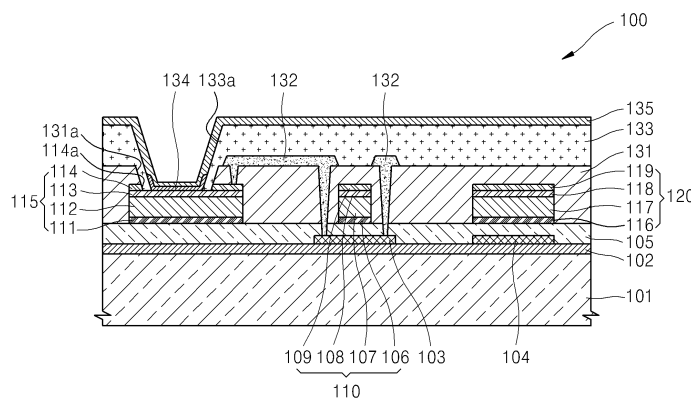
심사관 : 방인환

(54) 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

제조 공정을 단순화하고 전기적 특성을 용이하게 향상할 수 있도록, 본 발명은 기판, 상기 기판 상에 형성된 활성층, 상기 활성층과 절연되고, ITO를 함유하는 제1 도전층, 상기 제1 도전층 상에 형성되는 제2 도전층, 상기 제2 도전층 상에 형성되고 ITO를 함유하는 제3 도전층 및 상기 제3 도전층 상에 형성되고 IZO 또는 AZO를 함유하는 제4 도전층을 구비하는 게이트 전극, 상기 게이트 전극과 동일한 층에 형성되고 ITO를 함유하는 제1 전극층, 상기 제1 전극층 상에 형성되는 제2 전극층, 상기 제2 전극층 상에 형성되고 ITO를 함유하는 제3 전극층 및 상기 제3 전극층 상에 형성되고 IZO 또는 AZO를 함유하는 제4 전극층을 구비하는 화소 전극, 상기 게이트 전극과 절연되고 상기 활성층과 전기적으로 연결되는 소스 전극 및 드레인 전극, 상기 화소 전극상에 형성되고 유기 발광층을 구비하는 중간층 및 상기 중간층상에 형성되는 대향 전극을 포함하고, 상기 화소 전극은 상기 소스 전극 및 드레인 전극 중 어느 하나의 전극과 연결되는 유기 발광 표시 장치 및 그 제조 방법을 제공한다.

대표도 - 도1



(72) 발명자

박종현

경기도 용인시 기흥구 농서동 산24

강진희

경기도 용인시 기흥구 농서동 산24

이윤규

경기도 용인시 기흥구 농서동 산24

특허청구의 범위

청구항 1

기관;

상기 기관 상에 형성된 활성층;

상기 활성층과 절연되고, ITO를 함유하는 제1 도전층, 상기 제1 도전층 상에 형성되는 제2 도전층, 상기 제2 도전층 상에 형성되고 ITO를 함유하는 제3 도전층 및 상기 제3 도전층 상에 형성되고 IZO 또는 AZO를 함유하는 제4 도전층을 구비하는 게이트 전극;

상기 게이트 전극과 동일한 층에 형성되고 ITO를 함유하는 제1 전극층, 상기 제1 전극층 상에 형성되는 제2 전극층, 상기 제2 전극층 상에 형성되고 결정화된 ITO를 함유하는 제3 전극층 및 상기 제3 전극층 상에 형성되고 IZO 또는 AZO를 함유하는 제4 전극층을 구비하는 화소 전극;

상기 게이트 전극과 절연되고 상기 활성층과 전기적으로 연결되는 소스 전극 및 드레인 전극;

상기 화소 전극상에 형성되고 유기 발광층을 구비하는 중간층; 및

상기 중간층상에 형성되는 대향 전극을 포함하고,

상기 화소 전극은 상기 소스 전극 및 드레인 전극 중 어느 하나의 전극과 연결되는 유기 발광 표시 장치.

청구항 2

삭제

청구항 3

제1 항에 있어서,

상기 중간층은 상기 화소 전극의 상기 제3 전극층과 접하는 유기 발광 표시 장치.

청구항 4

제1 항에 있어서,

상기 화소 전극의 상기 제4 전극층은 하부의 상기 제3 전극층을 노출하도록 제1 개구부를 구비하는 유기 발광 표시 장치.

청구항 5

제1 항에 있어서,

상기 소스 전극 및 드레인 전극 중 어느 하나의 전극은 상기 화소 전극의 상기 제4 전극층과 접하는 유기 발광 표시 장치.

청구항 6

제4 항에 있어서,

상기 게이트 전극 및 상기 화소 전극상에는 상기 게이트 전극과 상기 소스 전극 및 드레인 전극을 절연하는 평탄화막이 형성되고, 상기 소스 전극 및 드레인 전극은 상기 평탄화막 상에 형성되고, 상기 평탄화막은 상기 제1 개구부에 대응하는 제2 개구부를 구비하는 유기 발광 표시 장치.

청구항 7

제6 항에 있어서,

상기 소스 전극 및 드레인 전극상에 형성되는 화소 정의막을 더 포함하고,

상기 화소 정의막은 상기 제1 개구부와 접하거나 상기 제1 개구부 내에 형성되는 제3 개구부를 구비하고, 상기 제3 개구부를 통하여 상기 중간층이 상기 제3 전극층과 접하는 유기 발광 표시 장치.

청구항 8

제1 항에 있어서,
 상기 제2 도전층은 Ag 또는 Al을 함유하는 유기 발광 표시 장치.

청구항 9

제1 항에 있어서,
 상기 활성층과 동일한 층에 상기 활성층과 이격되도록 형성된 캐패시터 제1 전극층 및 상기 캐패시터 제1 전극층과 절연되고 상기 게이트 전극과 동일한 층에 상기 캐패시터 제1 전극층과 대응되도록 형성된 캐패시터 제2 전극층을 구비하는 캐패시터를 더 포함하는 유기 발광 표시 장치.

청구항 10

제9 항에 있어서,
 상기 캐패시터 제2 전극층은 ITO를 함유하는 제1 층, 상기 제1 층 상에 형성되는 제2 층, 상기 제2 층 상에 형성되고 ITO를 함유하는 제3 층 및 상기 제3 층 상에 형성되고 IZO 또는 AZO를 함유하는 제4 층을 포함하는 유기 발광 표시 장치.

청구항 11

제10 항에 있어서,
 상기 제2 층은 Ag 또는 Al을 함유하는 유기 발광 표시 장치.

청구항 12

- (a)기판 상에 활성층을 형성하는 단계;
- (b)상기 활성층과 절연되고, ITO를 함유하는 제1 도전층, 상기 제1 도전층 상에 배치되는 제2 도전층, 상기 제2 도전층 상에 배치되고 ITO를 함유하는 제3 도전층 및 상기 제3 도전층 상에 배치되고 IZO 또는 AZO를 함유하는 제4 도전층을 구비하는 게이트 전극을 형성하는 단계;
- (c)상기 게이트 전극과 동일한 층에 ITO를 함유하는 제1 전극층, 상기 제1 전극층 상에 배치되는 제2 전극층, 상기 제2 전극층 상에 배치되고 ITO를 함유하는 제3 전극층 및 상기 제3 전극층 상에 배치되고 IZO 또는 AZO를 함유하는 제4 전극층을 구비하는 화소 전극을 형성하는 단계;
- (d)상기 게이트 전극과 절연되고 상기 활성층과 전기적으로 연결되는 소스 전극 및 드레인 전극을 형성하는 단계;
- (e)상기 화소 전극과 전기적으로 연결되고 유기 발광층을 구비하는 중간층을 형성하는 단계; 및
- (f)상기 중간층상에 형성되는 대향 전극을 형성하는 단계를 포함하고,
 상기 화소 전극은 상기 소스 전극 및 드레인 전극 중 어느 하나의 전극과 연결되고,
 상기 (c)단계는 상기 제3 전극층을 결정화하는 단계를 포함하는 유기 발광 표시 장치 제조 방법.

청구항 13

제12 항에 있어서,
 상기 (b)단계와 상기 (c)단계는 동시에 수행하는 유기 발광 표시 장치 제조 방법.

청구항 14

삭제

청구항 15

제12 항에 있어서,

상기 중간층은 상기 화소 전극의 상기 제3 전극층과 접하도록 형성하는 유기 발광 표시 장치 제조 방법.

청구항 16

제12 항에 있어서,

상기 (e) 단계를 수행하기 전에 상기 제4 전극층에 상기 제3 전극층을 노출하도록 제1 개구부를 형성하는 단계를 포함하는 유기 발광 표시 장치 제조 방법.

청구항 17

제12 항에 있어서,

상기 소스 전극 및 드레인 전극 중 어느 하나의 전극은 상기 화소 전극의 상기 제4 전극층과 접하도록 형성하는 유기 발광 표시 장치 제조 방법.

청구항 18

제16 항에 있어서,

상기 게이트 전극 및 상기 화소 전극상에 상기 게이트 전극과 상기 소스 전극 및 드레인 전극을 절연하는 평탄 화막을 형성하는 단계를 포함하고,

상기 평탄화막은 상기 제1 개구부에 대응하는 제2 개구부를 구비하도록 형성하는 유기 발광 표시 장치 제조 방법.

청구항 19

제18 항에 있어서,

상기 제1 개구부는 상기 제2 개구부를 형성하고 나서 상기 제2 개구부를 통하여 노출된 제4 전극층을 제거하여 형성하는 유기 발광 표시 장치 제조 방법.

청구항 20

제18 항에 있어서,

상기 소스 전극 및 드레인 전극상에 화소 정의막을 형성하는 단계를 더 포함하고,

상기 화소 정의막은 상기 제1 개구부와 접하거나 상기 제1 개구부 내에 형성되는 제3 개구부를 구비하고, 상기 제3 개구부를 통하여 상기 중간층이 상기 제3 전극층과 접하도록 형성하는 유기 발광 표시 장치 제조 방법.

청구항 21

제12 항에 있어서,

상기 활성층과 동일한 층에 상기 활성층과 이격되는 캐패시터 제1 전극층을 형성하는 단계; 및

상기 캐패시터 제1 전극층과 절연되고 상기 게이트 전극과 동일한 층에 상기 캐패시터 제1 전극층과 대응되도록 캐패시터 제2 전극층을 형성하는 단계를 더 포함하는 유기 발광 표시 장치 제조 방법.

청구항 22

제21 항에 있어서,

상기 캐패시터 제2 전극층을 형성하는 단계는 ITO를 함유하는 제1 층, 상기 제1 층 상에 배치되는 제2 층, 상기 제2 층 상에 배치되고 ITO를 함유하는 제3 층 및 상기 제3 층 상에 배치되고 IZO 또는 AZO를 함유하는 제4 층을 구비하도록 형성하는 유기 발광 표시 장치 제조 방법.

청구항 23

제22 항에 있어서,

상기 제2 층은 Ag 또는 Al을 함유하는 유기 발광 표시 장치 제조 방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로 더 상세하게는 제조 공정을 단순화하고 전기적 특성을 용이하게 향상할 수 있는 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 근래에 디스플레이 장치는 휴대가 가능한 박형의 평판 표시 장치로 대체되는 추세이다. 평판 디스플레이 장치 중에서도 유기 또는 무기 발광 표시장치는 자발광형 디스플레이 장치로서 시야각이 넓고 콘트라스트가 우수할 뿐 만 아니라 응답속도가 빠르다는 장점이 있어서 차세대 디스플레이 장치로 주목 받고 있다. 또한 발광층이 유기물로 형성되는 유기 발광 표시 장치는 무기 발광 표시 장치에 비해 휘도, 구동 전압 및 응답속도 특성이 우수하고 다양한 색상을 구현할 수 있는 장점을 갖고 있다.

[0003] 유기 발광 표시 장치는 유기 발광층을 중심으로 캐소드 전극, 애노드 전극이 배치되고, 이러한 전극들에 전압을 가하면 전극에 연결된 유기 발광층에서 가시광선을 발생하게 된다.

[0004] 유기 발광 표시 장치는 다수의 박막을 포함하고, 각 박막에 원하는 형태의 미세한 패턴을 형성된다. 이러한 미세한 패턴을 형성하기 위하여 많은 공정이 수행된다. 이 때 패턴을 형성하는 방법으로는 다양한 방법이 사용될 수 있는데 마스크를 이용한 포토 리소그래피법을 주로 이용하고 있다.

[0005] 포토 리소그래피법은 정밀한 제어가 필요한 공정이다. 또한 마스크를 이용하여 패턴을 형성하는 데에는 포토 레지스트 형성, 노광, 현상, 식각 등 다수의 작업을 요한다. 그러므로 이러한 마스크를 이용한 포토 리소그래피법의 공정이 많아짐에 따라 유기 발광 표시 장치의 공정이 복잡해지고 공정 시간이 늘어나며 공정 관리가 용이하지 않아 많은 불량 발생하였다.

[0006] 또한 유기 발광 표시 장치에는 다양한 전극들이 포함되고, 전극들은 도전성 박막으로 형성되는데, 이러한 전극들의 전기적 특성에 따라 유기 발광 표시 장치의 전기적 특성 및 발광 특성이 변하는 경향이 있다.

발명의 내용

해결하고자하는 과제

[0007] 본 발명은 제조 공정을 단순화하고 전기적 특성을 용이하게 향상할 수 있는 유기 발광 표시 장치 및 그 제조 방법을 제공할 수 있다.

과제 해결수단

[0008] 본 발명은 기판, 상기 기판 상에 형성된 활성층, 상기 활성층과 절연되고, ITO를 함유하는 제1 도전층, 상기 제1 도전층 상에 형성되는 제2 도전층, 상기 제2 도전층 상에 형성되고 ITO를 함유하는 제3 도전층 및 상기 제3 도전층 상에 형성되고 IZO 또는 AZO를 함유하는 제4 도전층을 구비하는 게이트 전극, 상기 게이트 전극과 동일한 층에 형성되고 ITO를 함유하는 제1 전극층, 상기 제1 전극층 상에 형성되는 제2 전극층, 상기 제2 전극층 상에 형성되고 ITO를 함유하는 제3 전극층 및 상기 제3 전극층 상에 형성되고 IZO 또는 AZO를 함유하는 제4 전극층을 구비하는 화소 전극, 상기 게이트 전극과 절연되고 상기 활성층과 전기적으로 연결되는 소스 전극 및 드레인 전극, 상기 화소 전극상에 형성되고 유기 발광층을 구비하는 중간층 및 상기 중간층상에 형성되는 대향 전극을 포함하고, 상기 화소 전극은 상기 소스 전극 및 드레인 전극 중 어느 하나의 전극과 연결되는 유기 발광 표시를 개시한다.

[0009] 본 발명에 있어서, 상기 제3 전극층은 결정화된 ITO를 함유할 수 있다.

[0010] 본 발명에 있어서, 상기 중간층은 상기 화소 전극의 상기 제3 전극층과 접할 수 있다.

[0011] 본 발명에 있어서, 상기 화소 전극의 상기 제4 전극층은 하부의 상기 제3 전극층을 노출하도록 제1 개구부를 구비할 수 있다.

[0012] 본 발명에 있어서, 상기 소스 전극 및 드레인 전극 중 어느 하나의 전극은 상기 화소 전극의 상기 제4 전극층과

접할 수 있다.

- [0013] 본 발명에 있어서, 상기 게이트 전극 및 상기 화소 전극상에는 상기 게이트 전극과 상기 소스 전극 및 드레인 전극을 절연하는 평탄화막이 형성되고, 상기 소스 전극 및 드레인 전극은 상기 평탄화막 상에 형성되고, 상기 평탄화막은 상기 제1 개구부에 대응하는 제2 개구부를 구비할 수 있다.
- [0014] 본 발명에 있어서, 상기 소스 전극 및 드레인 전극상에 형성되는 화소 정의막을 더 포함하고, 상기 화소 정의막은 상기 제1 개구부와 접하거나 상기 제1 개구부 내에 형성되는 제3 개구부를 구비하고, 상기 제3 개구부를 통하여 상기 중간층이 상기 제3 전극층과 접할 수 있다.
- [0015] 본 발명에 있어서, 상기 제2 도전층은 Ag 또는 Al을 함유할 수 있다.
- [0016] 본 발명에 있어서, 상기 활성층과 동일한 층에 상기 활성층과 이격되도록 형성된 캐패시터 제1 전극층 및 상기 캐패시터 제1 전극층과 절연되고 상기 게이트 전극과 동일한 층에 상기 캐패시터 제1 전극층과 대응되도록 형성된 캐패시터 제2 전극층을 구비하는 캐패시터를 더 포함할 수 있다.
- [0017] 본 발명에 있어서, 상기 캐패시터 제2 전극층은 ITO를 함유하는 제1 층, 상기 제1 층 상에 형성되는 제2 층, 상기 제2 층 상에 형성되고 ITO를 함유하는 제3 층 및 상기 제3 층 상에 형성되고 IZO 또는 AZO를 함유하는 제4 층을 포함할 수 있다.
- [0018] 본 발명에 있어서, 상기 제2 층은 Ag 또는 Al을 함유할 수 있다.
- [0019] 본 발명의 다른 측면에 따르면 (a)기판 상에 활성층을 형성하는 단계, (b)상기 활성층과 절연되고, ITO를 함유하는 제1 도전층, 상기 제1 도전층 상에 배치되는 제2 도전층, 상기 제2 도전층 상에 배치되고 ITO를 함유하는 제3 도전층 및 상기 제3 도전층 상에 배치되고 IZO 또는 AZO를 함유하는 제4 도전층을 구비하는 게이트 전극을 형성하는 단계, (c)상기 게이트 전극과 동일한 층에 ITO를 함유하는 제1 전극층, 상기 제1 전극층 상에 배치되는 제2 전극층, 상기 제2 전극층 상에 배치되고 ITO를 함유하는 제3 전극층 및 상기 제3 전극층 상에 배치되고 IZO 또는 AZO를 함유하는 제4 전극층을 구비하는 화소 전극을 형성하는 단계, (d)상기 게이트 전극과 절연되고 상기 활성층과 전기적으로 연결되는 소스 전극 및 드레인 전극을 형성하는 단계, (e)상기 화소 전극과 전기적으로 연결되고 유기 발광층을 구비하는 중간층을 형성하는 단계 및 (f)상기 중간층상에 형성되는 대향 전극을 형성하는 단계를 포함하고, 상기 화소 전극은 상기 소스 전극 및 드레인 전극 중 어느 하나의 전극과 연결되는 유기 발광 표시 장치 제조 방법을 개시한다.
- [0020] 본 발명에 있어서, 상기 (b)단계와 상기 (c)단계는 동시에 수행할 수 있다.
- [0021] 본 발명에 있어서, 상기 (c)단계는 상기 제3 전극층을 결정화하는 단계를 포함할 수 있다.
- [0022] 본 발명에 있어서, 상기 중간층은 상기 화소 전극의 상기 제3 전극층과 접하도록 형성할 수 있다.
- [0023] 본 발명에 있어서, 상기 (e)단계를 수행하기 전에 상기 제4 전극층에 상기 제3 전극층을 노출하도록 제1 개구부를 형성하는 단계를 포함할 수 있다.
- [0024] 본 발명에 있어서, 상기 소스 전극 및 드레인 전극 중 어느 하나의 전극은 상기 화소 전극의 상기 제4 전극층과 접하도록 형성할 수 있다.
- [0025] 본 발명에 있어서, 상기 게이트 전극 및 상기 화소 전극상에 상기 게이트 전극과 상기 소스 전극 및 드레인 전극을 절연하는 평탄화막을 형성하는 단계를 포함하고, 상기 평탄화막은 상기 제1 개구부에 대응하는 제2 개구부를 구비하도록 형성할 수 있다.
- [0026] 본 발명에 있어서, 상기 제1 개구부는 상기 제2 개구부를 형성하고 나서 상기 제2 개구부를 통하여 노출된 제4 전극층을 제거하여 형성할 수 있다.
- [0027] 본 발명에 있어서, 상기 소스 전극 및 드레인 전극상에 화소 정의막을 형성하는 단계를 더 포함하고, 상기 화소 정의막은 상기 제1 개구부와 접하거나 상기 제1 개구부 내에 형성되는 제3 개구부를 구비하고, 상기 제3 개구부를 통하여 상기 중간층이 상기 제3 전극층과 접하도록 형성할 수 있다.
- [0028] 본 발명에 있어서, 상기 활성층과 동일한 층에 상기 활성층과 이격되는 캐패시터 제1 전극층을 형성하는 단계 및 상기 캐패시터 제1 전극층과 절연되고 상기 게이트 전극과 동일한 층에 상기 캐패시터 제1 전극층과 대응되도록 캐패시터 제2 전극층을 형성하는 단계를 더 포함할 수 있다.
- [0029] 본 발명에 있어서, 상기 캐패시터 제2 전극층을 형성하는 단계는 ITO를 함유하는 제1 층, 상기 제1 층 상에 배

치되는 제2 층, 상기 제2 층 상에 배치되고 ITO를 함유하는 제3 층 및 상기 제3 층 상에 배치되고 IZO 또는 AZO를 함유하는 제4 층을 구비하도록 형성할 수 있다.

[0030] 본 발명에 있어서, 상기 제2 층은 Ag 또는 Al을 함유할 수 있다.

효 과

[0031] 본 발명에 관한 유기 발광 표시 장치 및 그 제조 방법은 제조 공정을 단순화하고 전기적 특성을 용이하게 향상할 수 있다.

발명의 실시를 위한 구체적인 내용

[0032] 이하 첨부된 도면들에 도시된 본 발명에 관한 실시예를 참조하여 본 발명의 구성 및 작용을 상세히 설명한다.

[0033] 도 1은 본 발명의 일 실시예에 관한 유기 발광 표시 장치를 도시한 개략적인 단면도이다.

[0034] 본 실시예에 관한 유기 발광 표시 장치(100)는 기판(101), 활성층(103), 게이트 전극(110), 화소 전극(115), 소스/드레인 전극(132), 중간층(134) 및 대향 전극(135)을 포함한다.

[0035] 기판(101)은 SiO₂를 주성분으로 하는 투명한 유리 재질로 이루어질 수 있다. 기판(101)은 반드시 이에 한정되는 것은 아니며 투명한 플라스틱 재질로 형성할 수도 있다. 플라스틱 재질은 절연성 유기물인 폴리에테르술폰(PES, polyethersulphone), 폴리아크릴레이트(PAR, polyacrylate), 폴리에테르 이미드(PEI, polyetherimide), 폴리에틸렌 나프탈레이트(PEN, polyethyelenen naphthalate), 폴리에틸렌 테레프탈레이트(PET, polyethyleneterephthalate), 폴리페닐렌 설파이드(polyphenylene sulfide: PPS), 폴리아릴레이트(polyallylate), 폴리이미드(polyimide), 폴리카보네이트(PC), 셀룰로오스 트리 아세테이트(TAC), 셀룰로오스 아세테이트 프로피오네이트(cellulose acetate propionate: CAP)로 이루어진 그룹으로부터 선택되는 유기물일 수 있다.

[0036] 화상이 기판(101)방향으로 구현되는 배면 발광형인 경우에 기판(101)은 투명한 재질로 형성해야 한다. 그러나 화상이 기판(101)의 반대 방향으로 구현되는 전면 발광형인 경우에 기판(101)은 반드시 투명한 재질로 형성할 필요는 없다. 이 경우 금속으로 기판(101)을 형성할 수 있다. 금속으로 기판(101)을 형성할 경우 기판(101)은 탄소, 철, 크롬, 망간, 니켈, 티타늄, 몰리브덴, 스테인레스 스틸(SUS), Invar 합금, Inconel 합금 및 Kovar 합금으로 이루어진 군으로부터 선택된 하나 이상을 포함할 수 있으나, 이에 한정되는 것은 아니다. 기판(101)은 금속 포일로 형성할 수도 있다.

[0037] 기판(101)의 상부에 평활한 면을 형성하고 기판(101)상부로 불순 원소가 침투하는 것을 차단하기 위하여 기판(101)의 상부에 버퍼층(102)을 형성할 수 있다. 버퍼층(102)은 SiO₂ 및/또는 SiNx 등으로 형성할 수 있다.

[0038] 버퍼층(102)상에는 소정 패턴의 활성층(103)이 형성된다. 활성층(103)은 아모퍼스 실리콘 또는 폴리 실리콘과 같은 무기 반도체나 유기 반도체로 형성될 수 있고 소스 영역, 드레인 영역 및 채널 영역을 포함한다. 소스 및 드레인 영역은 아모퍼스 실리콘 또는 폴리 실리콘으로 형성한 활성층(103)에 불순물을 도핑하여 형성할 수 있다. 3족 원소인 붕소(B)등으로 도핑하면 p-type, 5족 원소인 질소(N)등으로 도핑하면 n-type 반도체를 형성할 수 있다.

[0039] 이 때 버퍼층(102)상부에 활성층(103)과 이격되도록 캐패시터 제1 전극(104)이 형성될 수 있다. 캐패시터 제1 전극(104)은 아모퍼스 실리콘 또는 폴리 실리콘과 같은 무기 반도체나 유기 반도체로 형성될 수 있다.

[0040] 활성층(103) 및 캐패시터 제1 전극(104)의 상부에는 게이트 절연막(105)이 형성된다. 게이트 절연막(105)은 활성층(103)과 게이트 전극(110)을 절연하기 위한 것으로 유기물 또는 SiNx, SiO₂같은 무기물로 형성할 수 있다.

[0041] 게이트 절연막(105)상부에 게이트 전극(110)이 형성된다. 게이트 전극(110)은 TFT 온/오프 신호를 인가하는 게이트 라인(미도시)과 연결되어 있다.

[0042] 게이트 전극(110)은 ITO를 함유하는 제1 도전층(106), 제2 도전층(107), ITO를 함유하는 제3 도전층(108) 및 IZO 또는 AZO를 함유하는 제4 도전층(109)을 포함한다. 제2도전층(107)은 Ag 또는 Al을 함유할 수 있다. 다만 Al과 ITO는 큰 전위차를 갖는 물질로써 갈바닉 효과로 인하여 Al이 급속하게 손상될 우려가 있으므로 제2 도전층(107)이 Al을 함유하는 경우 제3 도전층(108)의 두께를 두껍게 하고 제3 도전층(108)이 제2 도전층(107)의 상면을 충분히 덮어서 제2 도전층(107)의 상면이 노출되지 않도록 하는 것이 바람직하다.

- [0043] 본 실시예의 게이트 전극(110)은 Ag 또는 Al을 함유하는 제2 도전층(107)을 포함하여 저항을 낮추고, 제2 도전층(107)하부에는 ITO를 함유하는 제1 도전층(106)을 포함하여 하부의 게이트 절연막(105)과의 접합성을 향상한다. 또한 제2 도전층(107)상부에는 제3 도전층(108)과 제4 도전층(109)을 적층하여 게이트 전극(110)의 저항 감소 효과를 증대할 수 있다. 또한 IZO 또는 AZO를 함유하는 제4 도전층(109)은 제3 도전층(108)의 보호 역할을 할 수 있다. 이 때 게이트 전극(110)의 제3 도전층(108)은 결정화된 ITO를 함유할 수 있고, 구체적으로 다결정 ITO를 함유할 수 있다. 다결정 ITO는 비정질 ITO에 비하여 치밀한 조직을 갖고 내구성이 우수하여, 결정화된 ITO를 함유하는 제3 도전층(108)으로 인하여 게이트 전극(110)의 내구성이 향상된다.
- [0044] 게이트 전극(110)과 동일한 층, 즉 게이트 절연막(105)상에 게이트 전극과 이격되도록 화소 전극(115)이 형성된다. 화소 전극(115)은 ITO를 함유하는 제1 전극층(111), 제2 전극층(112), ITO를 함유하는 제3 전극층(113) 및 IZO 또는 AZO를 함유하는 제4 전극층(114)을 구비한다. 제2 전극층(112)은 Ag 또는 Al을 함유할 수 있다.
- [0045] 다만 Al과 ITO는 큰 전위차를 갖는 물질로써 갈바닉 효과로 인하여 Al이 급속하게 손상될 우려가 있으므로 제2 전극층(112)이 Al을 함유하는 경우 제3 전극층(113)의 두께를 두껍게 하고 제3 전극층(113)이 제2 전극층(112)의 상면을 충분히 덮어서 제2 전극층(112)의 상면이 노출되지 않도록 하는 것이 바람직하다.
- [0046] 제4 전극층(114)은 제3 전극층(113)을 노출하도록 제1 개구부(114a)를 구비한다. 이로 인하여 중간층(134)은 제3 전극층(113)과 접하게 된다. ITO를 함유하는 제3 전극층(113)은 결정화된 ITO를 함유하는데 구체적으로 다결정 ITO를 함유한다. 다결정 ITO는 비정질 ITO에 비하여 치밀한 조직을 갖고 내구성이 우수하다.
- [0047] 본 실시예의 화소 전극(115)은 게이트 전극(110)과 동일한 재료로 형성된다. 화소 전극(115)은 Ag 또는 Al을 함유하는 제2 전극층(112)을 포함하여 저항을 낮추고, 제2 전극층(112)하부에는 ITO를 함유하는 제1 전극층(111)을 포함하여 하부의 게이트 절연막(105)과의 접합성을 향상한다. 또한 제2 전극층(112)상부에는 제3 전극층(113)과 제4 전극층(114)을 적층하여 화소 전극(115)의 저항 감소 효과를 증대할 수 있다.
- [0048] 또한 화소 전극(110)은 중간층(134)과 접합되고, 그 접합 특성에 따라 유기 발광 표시 장치(100)의 전기적 특성 및 발광 특성이 크게 영향을 받는다. 그러므로 화소 전극(110)의 부분 중 중간층(134)과 접하는 부분의 표면 특성이 중요하다. 본 실시예에서 화소 전극(110)의 제3 전극층(113)은 중간층(134)과 접하는데 제3 전극층(113)은 다결정 ITO를 함유하여 내구성이 우수하여 후속 공정, 특히 식각 공정을 거쳐도 표면 손상이 방지된다. 그 결과 제3 전극층(113)과 중간층(134)간의 접합 특성이 향상된다.
- [0049] 한편, 게이트 절연막(105)상부에는 캐패시터 제1 전극(104)과 대응하도록 캐패시터 제2 전극(120)을 형성할 수 있다. 캐패시터 제2 전극(120)은 게이트 전극(110)과 동일한 재료로 형성하는 것이 바람직하다. 즉 캐패시터 제2 전극(120)은 ITO를 함유하는 제1 층(116), 제2 층(117), ITO를 함유하는 제3 층(118) 및 IZO 또는 AZO를 함유하는 제4 층(119)을 포함한다. 제2 층(117)은 Ag 또는 Al을 함유할 수 있다. 다만 Al과 ITO는 큰 전위차를 갖는 물질로써 갈바닉 효과로 인하여 Al이 급속하게 손상될 우려가 있으므로 제2 층(117)이 Al을 함유하는 경우 제3 층(118)의 두께를 두껍게 하고 제3 층(118)이 제2 층(117)의 상면을 충분히 덮어서 제2 층(117)의 상면이 노출되지 않도록 하는 것이 바람직하다.
- [0050] 본 실시예에서 일 캐패시터를 형성하도록 게이트 절연막(105)을 사이에 두고 형성된 캐패시터 제1 전극(104) 및 캐패시터 제2 전극(120)은 각각 활성층(103) 및 게이트 전극(110)과 동일한 층에 형성되므로 유기 발광 표시 장치(100)의 두께를 효과적으로 감소한다.
- [0051] 또한 캐패시터 제2 전극(120)은 Ag 또는 Al을 함유하는 제2 층(117)을 포함하여 저항을 낮추고, 제2 층(117)하부에는 ITO를 함유하는 제1 층(116)을 포함하여 하부의 게이트 절연막(105)과의 접합성을 향상한다. 또한 제2 층(117)상부에는 제3 층(118)과 제4 도전층(119)을 적층하여 캐패시터 제2 전극(120)의 저항 감소 효과를 증대할 수 있다. 또한 IZO 또는 AZO를 함유하는 제4 층(119)은 제3 층(118)의 보호 역할을 할 수 있다. 이 때 캐패시터 제2 전극(120)의 제3 층(118)은 결정화된 ITO를 함유할 수 있고, 구체적으로 다결정 ITO를 함유할 수 있다. 다결정 ITO는 비정질 ITO에 비하여 치밀한 조직을 갖고 내구성이 우수하여, 결정화된 ITO를 함유하는 제3 층(118)으로 인하여 캐패시터 제2 전극(120)의 내구성이 향상된다.
- [0052] 게이트 전극(110), 화소 전극(115) 및 캐패시터 제2 전극(120)의 상부에 평탄화막(131)이 형성된다. 평탄화막(131)은 다양한 절연 물질로 형성할 수 있다. 예를 들어 산화물, 질화물과 같은 무기물로도 형성이 가능하고 유기물로도 형성이 가능하다.
- [0053] 평탄화막(131)을 형성하는 무기 절연막으로는 SiO₂, SiNx, SiON, Al₂O₃, TiO₂, Ta₂O₅, HfO₂, ZrO₂, BST, PZT 등이

포함될 수 있고, 유기 절연막으로는 일반 범용고분자(PMMA, PS), phenol그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 블렌드 등이 포함될 수 있다. 평탄화막(131)은 무기 절연막과 유기 절연막의 복합 적층체로도 형성될 수 있다.

- [0054] 평탄화막(131)은 제2 개구부(131a)를 구비한다. 제2 개구부(131a)는 제1 개구부(114a)와 대응된다.
- [0055] 평탄화막(131)은 활성층(103)의 소스/드레인 영역을 노출하는 콘택홀을 구비하는데, 콘택홀을 통해 소스/드레인 전극(132)이 각각 활성층(103)의 소스/드레인 영역에 접하도록 형성한다. 또한 이때 소스/드레인 전극(132) 중 어느 하나의 전극은 화소 전극(115)과 연결된다. 구체적으로 소스/드레인 전극(132) 중 어느 하나의 전극은 화소 전극(115)의 제4 전극층(114)과 연결된다.
- [0056] 소스/드레인 전극(132)은 3중 막 구조로 형성할 수 있는데 Ti/Al/Ti의 적층 구조일 수 있다.
- [0057] 소스/드레인 전극(132)의 상부에 화소 정의막(133)(pixel define layer)이 형성된다. 화소 정의막(133)은 제3 개구부(133a)를 구비한다. 제3 개구부(133a)는 화소 전극(115)의 제3 전극층(113)을 노출하도록 형성된다. 제3 개구부(133a)는 제1 개구부(114a)와 접하거나 제1 개구부(114a)내에 형성되도록 한다. 화소 정의막(133)은 유기물 또는 무기물로 형성할 수 있다.
- [0058] 제3 개구부(133a)내에 화소 전극(115)의 제3 전극층(113)과 접하도록 중간층(134)을 형성한다. 중간층(134)은 유기 발광층을 구비한다.
- [0059] 중간층(134)은 화소 전극(115)과 대향 전극(135)의 전기적 구동에 의해 발광한다.
- [0060] 중간층(134)은 유기물로 형성되는데, 중간층(134)의 유기 발광층이 저분자 유기물로 형성되는 경우 유기 발광층을 중심으로 화소 전극(115)의 방향으로 홀 수송층(hole transport layer: HTL) 및 홀 주입층(hole injection layer: HIL) 등이 적층되고, 대향 전극(135) 방향으로 전자 수송층(electron transport layer: ETL) 및 전자 주입층(electron injection layer: EIL) 등이 적층된다. 이외에도 필요에 따라 다양한 층들이 적층될 수 있다. 중간층(134)에 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양한 적용 예가 포함될 수 있다.
- [0061] 한편, 중간층(134)의 유기 발광층이 고분자 유기물로 형성되는 경우에는 유기 발광층을 중심으로 화소 전극(115)의 방향으로 홀 수송층(hole transport layer: HTL)만이 포함될 수 있다. 상기 고분자 홀 수송층은 폴리에틸렌 디히드록시티오펜 (PEDOT: poly-(2,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린(PANI: polyaniline) 등을 사용하여 잉크젯 프린팅이나 스핀 코팅의 방법에 의해 화소 전극(115) 상부에 형성되며, 고분자 유기 발광층은 PPV, Soluble PPV's, Cyano-PPV, 폴리플루오렌(Polyfluorene) 등을 사용할 수 있으며 잉크젯 프린팅이나 스핀 코팅 또는 레이저를 이용한 열전사방식 등의 통상의 방법으로 컬러 패턴을 형성할 수 있다.
- [0062] 중간층(134)상에 대향 전극(135)이 형성된다. 대향 전극(135)은 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물을 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In2O3 등의 투명 도전물질을 증착하여 형성할 수 있다.
- [0063] 대향 전극(135)상에 밀봉 부재(미도시)가 배치될 수 있다. 밀봉 부재(미도시)는 외부의 수분이나 산소 등으로부터 중간층(134) 및 기타층을 보호하기 위해 형성하는 것으로 밀봉 부재(미도시)는 투명한 재질로 형성된다. 이를 위해 글라스, 플라스틱 또는 유기물과 무기물의 복수의 중첩된 구조일 수도 있다.
- [0064] 도 2a 내지 도 2g는 도 1의 유기 발광 표시 장치의 제조 방법을 순차적으로 도시한 개략적인 단면도이다.
- [0065] 각 도면들을 참조하면서 본 실시예의 제조 방법을 순차적으로 설명하기로 한다.
- [0066] 먼저 도 2a를 참조하면 기판(101)상에 버퍼층(102)이 형성되고, 버퍼층(102)상에 활성층(103) 및 캐패시터 제1 전극(104)을 형성한다. 활성층(103) 및 캐패시터 제1 전극(104)은 서로 이격되도록 소정의 패턴을 갖는데, 1개의 마스크를 이용한 포토 리소그래피법을 이용하여 활성층(103) 및 캐패시터 제1 전극(104)을 동시에 형성할 수 있다.
- [0067] 그리고 나서 도 2b를 참조하면 활성층(103) 및 캐패시터 제1 전극(104)상에 게이트 절연막(105)을 형성하고, 게이트 절연막(104)상에 게이트 전극(110), 화소 전극(115) 및 캐패시터 제2 전극(120)을 형성한다. 게이트 전극

(110), 화소 전극(115) 및 캐패시터 제2 전극(120)은 동일한 재료를 적층한 후에 1개의 마스크를 이용한 포토 리소그래피법을 이용하여 형성할 수 있다.

[0068] 구체적으로 ITO/Ag/ITO/IZO(AZO)구조로 적층 또는 ITO/Al/ITO/IZO(AZO)구조로 적층한 후에 포토 리소그래피법을 이용하여 원하는 패턴으로 게이트 전극(110), 화소 전극(115) 및 캐패시터 제2 전극(120)을 형성한다. 결과적으로 게이트 전극(110)은 ITO를 함유하는 제1 도전층(106), Ag 또는 Al을 함유하는 제2 도전층(107), ITO를 함유하는 제3 도전층(108) 및 IZO 또는 AZO를 함유하는 제4 도전층(108)이 차례대로 적층되어 형성되고, 화소 전극(115)은 ITO를 함유하는 제1 전극층(111), Ag 또는 Al을 함유하는 제2 전극층(112), ITO를 함유하는 제3 전극층(113) 및 IZO 또는 AZO를 함유하는 제4 전극층(114)을 차례대로 적층되어 형성되고, 캐패시터 제2 전극(120)은 ITO를 함유하는 제1 층(116), Ag 또는 Al을 함유하는 제2 층(117), ITO를 함유하는 제3 층(118) 및 IZO 또는 AZO를 함유하는 제4 층(119)이 차례대로 적층되어 형성된다.

[0069] 이 때 화소 전극(115)의 제3 전극층(113)은 결정화된다. 즉 제3 전극(113)은 결정화된 ITO를 함유하도록 한다. 이를 위하여 제4 전극층(114)을 형성하기 전에 열처리 공정 등을 이용하여 제3 전극층(113)을 결정화한다. 구체적으로 제3 전극층(113)은 다결정 ITO를 함유하는 것이 바람직하다.

[0070] 이 때 화소 전극(115)과 동일층에 형성하는 게이트 전극(110)의 제3 도전층(108) 및 캐패시터 제2 전극(120)의 제3 층(118)도 결정화되어 결정화된 ITO를 함유하게 된다.

[0071] 결정화된 ITO는 조직이 치밀하고 내구성이 우수하여 후속 공정을 진행하는 중에 표면이 손상되지 않는다. 또한 표면 손상이 발생하지 않아 다른층과의 접합성을 향상할 수 있다.

[0072] 그리고 나서 도 2c를 참조하면 게이트 전극(110)을 덮도록 절연 물질로 평탄화막(131)을 형성하고 평탄화막(131)에 콘택홀을 형성한다. 이 때 평탄화막(106)에 형성된 콘택홀을 통하여 활성층(103)의 소스/드레인 영역이 노출되도록 한다. 이러한 콘택홀 형성을 위하여 포토 리소그래피법이 이용될 수 있다. 또한 평탄화막(131)에는 제2 개구부(131a)를 형성한다. 제2 개구부(131a)를 통하여 화소 전극(115)의 제4 전극층(114)이 노출된다. 그리고 평탄화막(131)에는 소스/드레인 전극과 화소 전극(115)을 연결하도록 화소 전극(115)의 제4 전극층(114)을 노출하는 홀을 더 형성한다.

[0073] 그리고 나서 도 2d를 참조하면 소스/드레인 전극(132)을 형성한다. 소스/드레인 전극(132)은 활성층(103)의 소스/드레인 영역과 접한다. 또한 소스/드레인 전극(132) 중 어느 하나의 전극은 화소 전극(115)과 접하는데 구체적으로 제4 전극층(114)과 접한다.

[0074] 소스/드레인 전극(132)은 다양한 도전층을 이용하여 형성할 수 있고, 다층 구조로 형성할 수 있는데 구체적으로 Ti/Al/Ti의 적층구조로 형성할 수 있다.

[0075] 그리고 나서 도 2e를 참조하면 화소 전극(115)의 제4 전극층(114)에 제1 개구부(114a)를 형성한다. 평탄화막(131)에 형성된 제2 개구부(131a)를 통하여 노출된 제4 전극층(114)을 식각하여 제1 개구부(114a)를 형성한다. 제1 개구부(114a)는 제2 개구부(131a)는 대응되도록 형성된다.

[0076] 제4 전극층(114)을 식각하는 공정은 습식 식각 공정을 이용할 수 있는데, 옥살산계 용액, 질산계 용액, 황산계 용액, CAN(세륨 암모늄 나이트라이드)을 식각 용액으로 이용하는 것이 바람직하다. 그러나 본 발명은 이에 한정되지 않고 IZO 또는 AZO를 식각하는 다양한 식각 용액을 이용할 수 있는데 인산계 용액, 초산계 용액을 이용할 수도 있다.

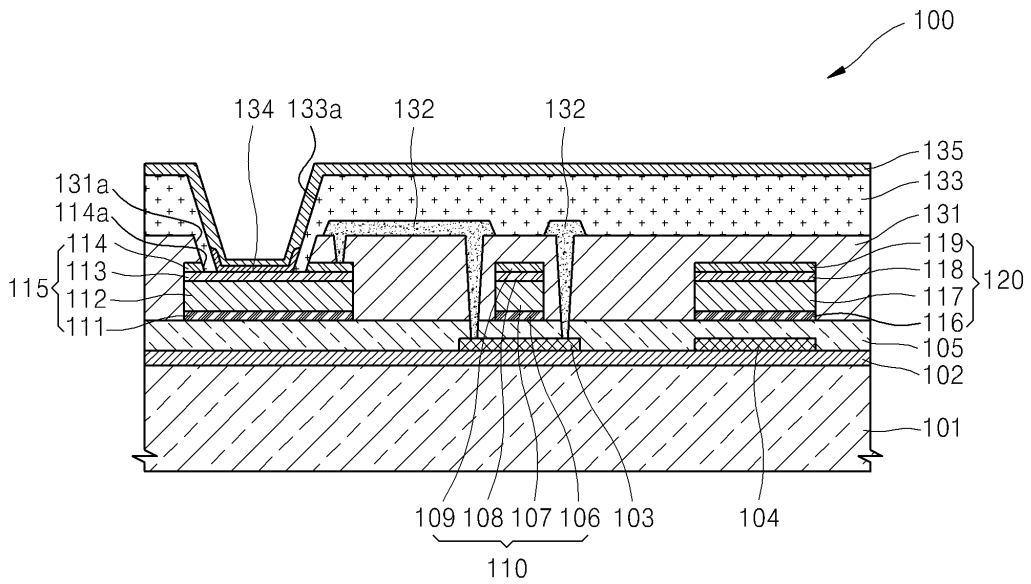
[0077] 제4 전극층(114)을 식각하여 제1 개구부(114a)를 식각하는 동안 제3 전극층(113)은 식각 용액에 영향을 받지 않아 식각되지 않는다. 이는 제3 전극층(113)이 결정화된 ITO를 함유하고 있어 내구성이 강화되고 내식각성이 증가하기 때문이다. IZO 또는 AZO를 함유하는 제4 전극층(114)을 식각하는 동안 제3 전극층(113)은 식각되지 않는다. 이를 통하여 화소 전극(113)의 영역 중 평탄화막(131)으로 덮이지 않고 노출되는 영역은 표면이 손상되지 않아 후속 공정에서 중간층과의 접합 특성이 향상된다.

[0078] 그리고 나서 도 2f를 참조하면 소스/드레인 전극(132)상에 화소 정의막(133)을 형성한다. 화소 정의막(133)은 유기물로 형성하는 것이 바람직하다.

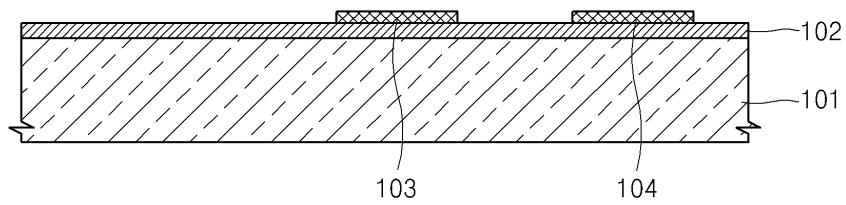
[0079] 화소 정의막(133)에 제1 개구부(114a)와 접하거나 제1 개구부(114a)내에 배치되도록 제3 개구부(133a)를 형성한다. 제3 개구부(133a)를 통하여 화소 전극(115)의 제3 전극층(113)이 노출되도록 한다. 제3 개구부(133a)를 형성하기 위하여 화소 정의막(133)의 소정의 영역을 제거하는 식각 공정을 이용하게 되는데, 식각 공정 중에 통상

도면

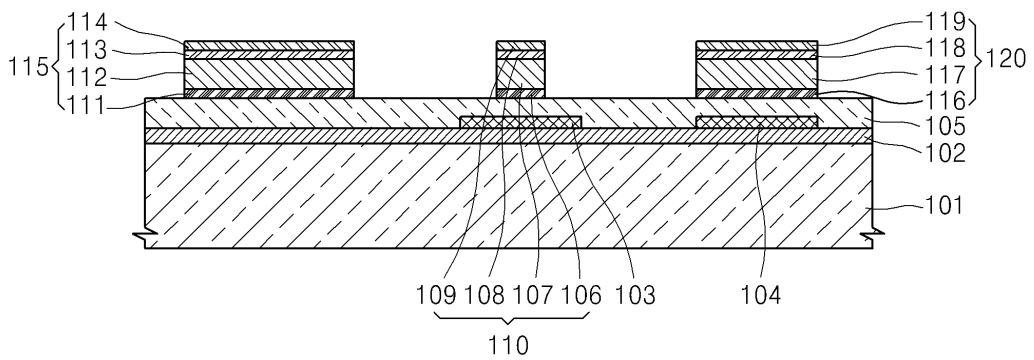
도면1



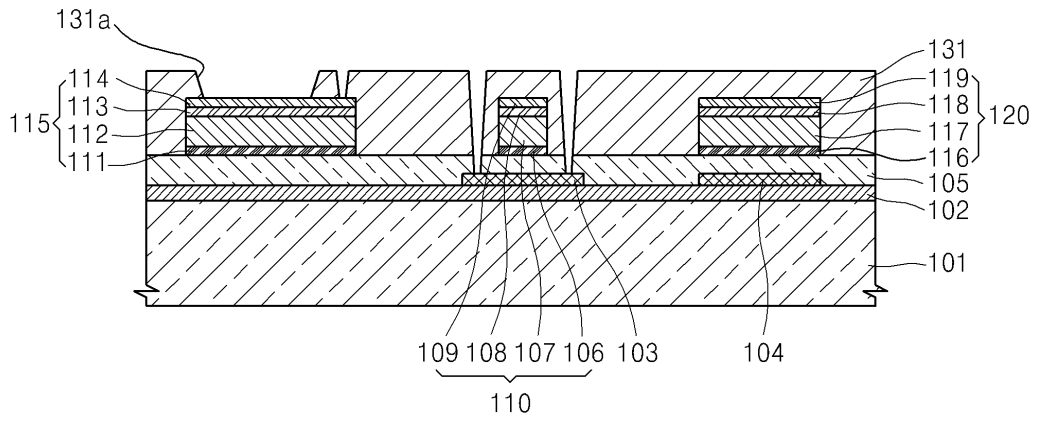
도면2a



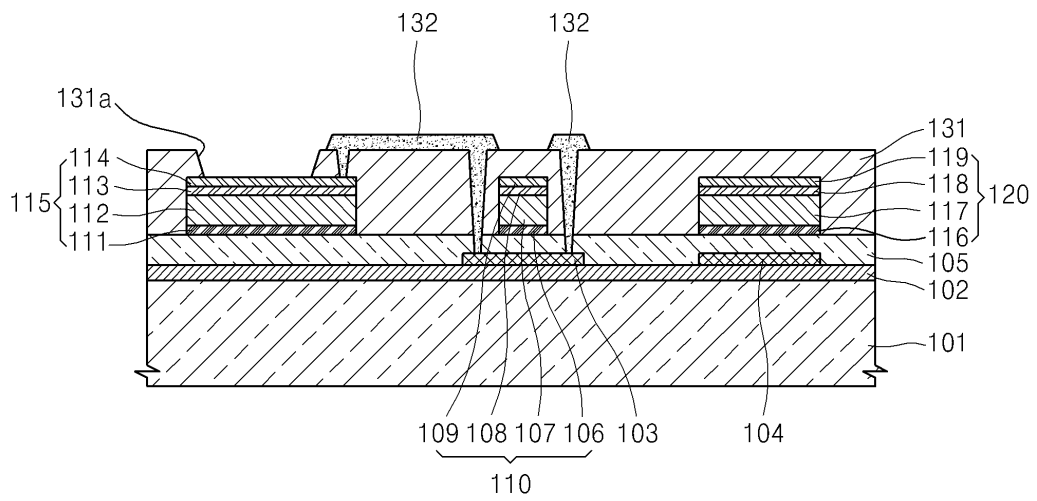
도면2b



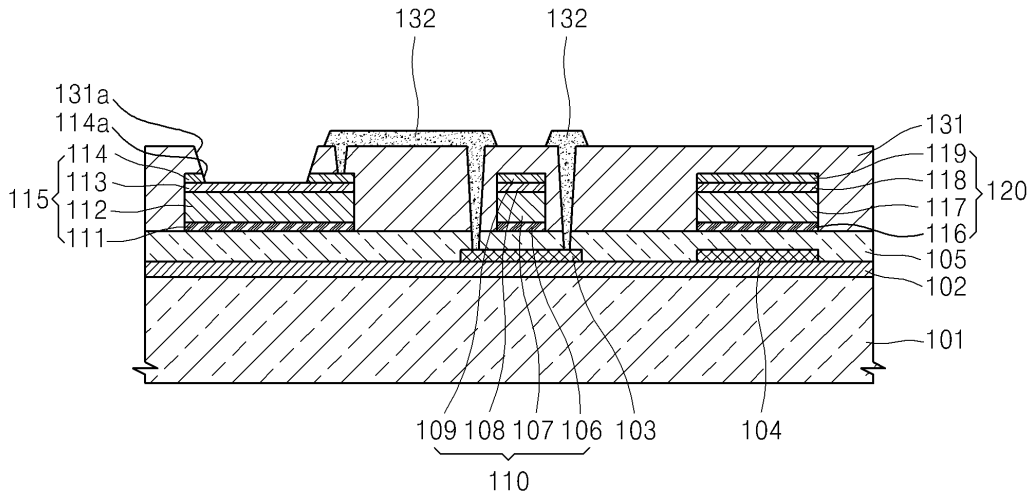
도면2c



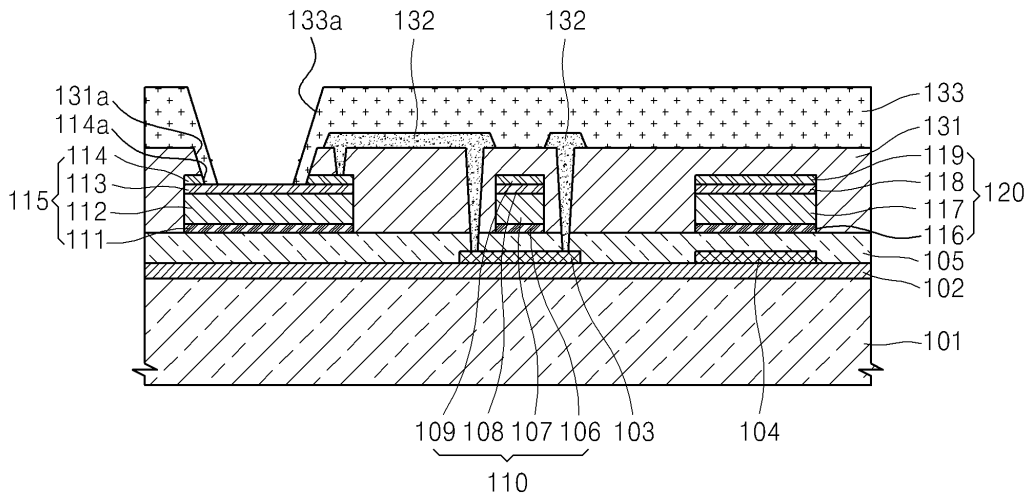
도면2d



도면2e



도면2f



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR101065317B1	公开(公告)日	2011-09-16
申请号	KR1020090109706	申请日	2009-11-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	PARK SUN 박선 YOU CHUN GI 유춘기 PARK JONG HYUN 박종현 KANG JIN HEE 강진희 LEE YUL KYU 이율규		
发明人	박선 유춘기 박종현 강진희 이율규		
IPC分类号	H01L51/52 H01L29/786 H01L51/56		
CPC分类号	H01L51/5215 H01L27/3248 H01L29/4958		
其他公开文献	KR1020110052950A		
外部链接	Espacenet		

摘要(译)

为了简化制造过程并容易提高电特性，本发明是一种基板，形成在所述基板上的有源层，和与有源层绝缘，形成在第一导电层上，含有ITO的第一导电层第三导电层，形成在第二导电层上并包含ITO和形成在第三导电层上并含有IZO或AZO的第四导电层；在作为栅极电极的第三电极层上的第二电极层和含有ITO第三电极层上形成含有ITO，形成在第一电极层上的第二电极层的第一电极层相同的层形成一种像素电极，具有形成在其上并包含IZO或AZO的第四电极层，与栅电极绝缘并且电连接到有源层的源电极和漏电极，包括形成在所述中间层和具有发光层组在中间层上的对置电极，与像素电极提供了一种OLED显示器及其制造与源极电极中的任一个电极和漏极电极连接在相同的方法。 专利号10-1065317

