



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2008년04월16일  
(11) 등록번호 10-0822195  
(24) 등록일자 2008년04월08일

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2002-0003716  
(22) 출원일자 2002년01월22일  
심사청구일자 2006년12월01일  
(65) 공개번호 10-2003-0063550  
(43) 공개일자 2003년07월31일  
(56) 선행기술조사문헌  
JP10321367 A

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

이주원

경상남도 진주시 집현면 덕오리 782

손철식

부산광역시 수영구 광안2동 170-1 16/3

(74) 대리인

리엔목록특허법인

전체 청구항 수 : 총 3 항

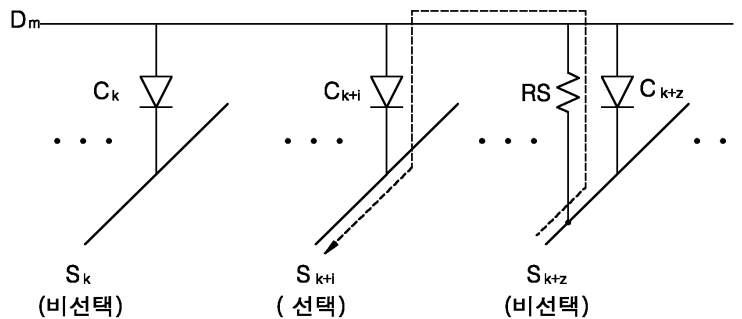
심사관 : 김남인

(54) 주사 동작을 이용한 전계발광 표시 패널의 에이징 방법

(57) 요약

본 발명은, 전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 발생하는 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출하기 위하여 수행되는 전계발광 표시 패널의 에이징 방법이다. 여기서, 상기 주사 전극 라인들 각각에 순차적으로 주사 전위가 인가되되, 어느 한 주사 전극 라인에 주사 전위가 인가되는 동안에 나머지 주사 전극 라인들 각각에 상기 주사 전위와 다른 바이어스 전위가 인가된다. 이에 따라, 저항성 단락 부위에 흐르는 전류의 통로가 저항성 단락 부위의 주사 전극 라인, 저항성 단락 부위, 저항성 단락 부위의 데이터 전극 라인, 저항성 단락 부위의 데이터 전극 라인과 주사 전위가 인가되는 주사 전극 라인 사이의 전계발광 셀, 및 주사 전위가 인가되는 주사 전극 라인에 의하여 형성된다.

대표도 - 도4b



**특허청구의 범위**

**청구항 1**

전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 발생하는 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출하기 위하여 수행되는 전계발광 표시 패널의 에이징 방법에 있어서,

상기 주사 전극 라인들 각각에 순차적으로 주사 전위를 인가하되,

어느 한 주사 전극 라인에 주사 전위가 인가되는 동안에 나머지 주사 전극 라인들 각각에 상기 주사 전위와 다른 바이어스 전위를 인가하여,

상기 저항성 단락 부위에 흐르는 전류의 통로가 상기 저항성 단락 부위의 주사 전극 라인, 상기 저항성 단락 부위, 상기 저항성 단락 부위의 데이터 전극 라인, 상기 저항성 단락 부위의 데이터 전극 라인과 상기 주사 전위가 인가되는 주사 전극 라인 사이의 전계발광 셀, 및 상기 주사 전위가 인가되는 주사 전극 라인에 의하여 형성되는 에이징 방법.

**청구항 2**

제1항에 있어서,

상기 주사 전극 라인들 각각에 순차적으로 주사 전위가 인가되는 동안에 상기 모든 데이터 전극 라인들이 전기적으로 들떠진 상태가 되는 에이징 방법.

**청구항 3**

제1항에 있어서,

상기 바이어스 전위가 상기 주사 전위보다 높아서, 전류가 상기 저항성 단락 부위의 주사 전극 라인으로부터 상기 저항성 단락 부위, 상기 저항성 단락 부위의 데이터 전극 라인, 상기 상기 저항성 단락 부위의 데이터 전극 라인과 상기 주사 전위가 인가되는 주사 전극 라인 사이의 전계발광 셀, 및 상기 주사 전위가 인가되는 주사 전극 라인으로 흐르는 에이징 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <13> 본 발명은, 전계발광 표시 패널의 에이징(aging) 방법에 관한 것으로서, 보다 상세하게는, 전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 발생하는 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출하기 위하여 수행되는 에이징 방법에 관한 것이다.
- <14> 도 1을 참조하면, 종래의 전계발광 표시 패널의 에이징 방법에 따른 에이징 장치는 개인용 컴퓨터(1), 병렬 인터페이스 보드들(2a,2b), 인터페이스 케이블(IFC), 전원 공급기들(3a,3b) 및 연결 지그들(JIG1,...,JIG4)을 포함한다.
- <15> 사용자의 조작에 의하여 개인용 컴퓨터(1)로부터 발생하는 제어 신호는 병렬 인터페이스 보드들(2a,2b)과 인터페이스 케이블(IFC)을 통하여 각각의 전원 공급기(3a,3b)의 동작을 제어한다. 이에 따라 전원 공급기들(3a,3b)은 에이징을 위한 직류 전압을 출력한다. 전원 공급기들(3a,3b)의 출력 단자들(+,-)로부터의 직류 전압은 연결 지그들(JIG1,...,JIG4)을 통하여 전계발광 표시 패널들(ELD1,...,ELD4)의 모든 주사 전극 라인들(S<sub>1</sub>,...,S<sub>n</sub>)과 모든 데이터 전극 라인들(D<sub>1</sub>,...,D<sub>m</sub>) 사이에 설정 시간 동안 인가된다. 예를 들어, 모든 데이터 전극 라인들(D<sub>1</sub>,...,D<sub>m</sub>)에 정극성 전위가 인가되고, 모든 주사 전극 라인들(S<sub>1</sub>,...,S<sub>n</sub>)에 접지 전위가 인가된다. 이러한 에이징 동작 상태는 전원 공급기들(3a,3b)로부터 인터페이스 보드들(2a,2b)과 인터페이스 케이블(IFC)을 통하여 개인용 컴퓨터(1)에 보고된다. 따라서, 사용자는 개인용 컴퓨터(1)를 통하여 에이징 동작 상태를 모니터링 및

제어할 수 있다.

- <16> 요약하면, 전계발광 표시 패널들(ELD1, ..., ELD4)의 모든 주사 전극 라인들( $S_1, \dots, S_n$ )과 모든 데이터 전극 라인들( $D_1, \dots, D_m$ ) 사이에 소정의 직류 전압이 소정의 설정 시간 동안 인가된다. 이에 따라, 전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 저항성 단락이 발생하는 경우, 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출할 수 있다. 하지만, 이와 같은 종래의 에이징 방법에 의하면, 다음과 같은 문제점들이 있다.
- <17> 첫째, 전계발광 표시 패널들의 모든 주사 전극 라인들과 모든 데이터 전극 라인들에 소정의 전위들이 인가되어야 하므로, 연결 지그가 수직 및 수평 방향으로 형성된다. 이에 따라 전계발광 표시 패널의 주사 전극 라인들 및 데이터 전극 라인들을 수평 및 수직 방향으로 동시에 연결 지그에 삽입하는 데에 상당한 어려움과 시간이 소요된다. 특히, 이웃하는 데이터 전극 라인들 사이의 간격이 이웃하는 주사 전극 라인들사이의 간격에 비하여 좁으므로, 더욱 그러하다.
- <18> 둘째, 일정한 전압이 모든 전계발광 셀들에 지속적으로 인가됨에 의하여, 정상적인 전계발광 셀들이 손상되거나 그 수명이 단축된다. 또한, 에이징을 위한 소비 전력이 상대적으로 높다.

**발명이 이루고자 하는 기술적 과제**

- <19> 본 발명의 목적은, 전계발광 표시 패널의 주사 전극 라인들만에 전압을 인가하여 에이징을 수행함으로써, 작업자가 전계발광 표시 패널을 손쉽게 연결 지그에 삽입할 수 있게하는 에이징 방법을 제공하는 것이다.
- <20> 본 발명의 또다른 목적은, 정상적인 전계발광 셀들에 미치는 영향을 최소화하며, 에이징을 위한 소비 전력을 최소화할 수 있는 에이징 방법을 제공하는 것이다.

**발명의 구성 및 작용**

- <21> 상기 목적을 이루기 위한 본 발명은, 전계발광 표시 패널의 어느 한 데이터 전극 라인과 어느 한 주사 전극 라인 사이에서 발생하는 저항성 단락 부위를 전류의 흐름으로써 절단하거나 검출하기 위하여 수행되는 전계발광 표시 패널의 에이징 방법이다.  
여기서, 상기 주사 전극 라인들 각각에 순차적으로 주사 전위가 인가되되, 어느 한 주사 전극 라인에 주사 전위가 인가되는 동안에 나머지 주사 전극 라인들 각각에 상기 주사 전위와 다른 바이어스 전위가 인가된다. 이에 따라, 상기 저항성 단락 부위에 흐르는 전류의 통로가 상기 저항성 단락 부위의 주사 전극 라인, 상기 저항성 단락 부위, 상기 저항성 단락 부위의 데이터 전극 라인, 상기 저항성 단락 부위의 데이터 전극 라인과 상기 주사 전위가 인가되는 주사 전극 라인 사이의 전계발광 셀, 및 상기 주사 전위가 인가되는 주사 전극 라인에 의하여 형성된다.
- <22> 본 발명의 상기 전계발광 표시 패널의 에이징 방법에 의하면 다음과 같은 효과들을 얻을 수 있다.
- <23> 첫째, 전계발광 표시 패널들의 상기 주사 전극 라인들에만 소정의 전위들이 인가되어도 상기 저항성 단락 부위에 전류가 흐를 수 있다. 이에 따라, 전계발광 표시 패널의 주사 전극 라인들만을 단일 방향으로 연결 지그에 삽입할 수 있으므로, 연결 지그로의 삽입을 손쉽고 빠르게 수행할 수 있다. 특히, 이웃하는 주사 전극 라인들 사이의 간격이 이웃하는 데이터 전극 라인들사이의 간격에 비하여 넓으므로, 더욱 그러하다.
- <24> 둘째, 주사 동작을 이용하여 주사 전극 라인 단위로 순차적으로 전계발광 셀들에 전압이 인가되므로, 정상적인 전계발광 셀들이 손상되지 않고 수명도 단축되지 않는다. 또한, 에이징을 위한 소비 전력이 상대적으로 낮다.
- <25> 이하, 본 발명에 따른 바람직한 실시예가 상세히 설명된다.
- <26> 도 2를 참조하면, 본 발명의 전계발광 표시 패널의 에이징 방법에 따른 에이징 장치는 개인용 컴퓨터(1), 병렬 인터페이스 보드들(2a,2b), 인터페이스 케이블(IFC), 주사 회로들(5a,5b) 및 연결 지그들(JIG1a, ..., JIG4a)를 포함한다.
- <27> 사용자의 조작에 의하여 개인용 컴퓨터(1)로부터 발생하는 제어 신호는 병렬 인터페이스 보드들(2a,2b)과 인터페이스 케이블(IFC)을 통하여 각각의 주사 회로(5a,5b)의 동작을 제어한다. 이에 따라, 주사 회로들(5a,5b)은 전계발광 표시 패널들(ELD1, ..., ELD4)의 주사 전극 라인들( $S_1, \dots, S_n$ )만을 위한 연결 지그들(JIG1a, ..., JIG4a)

을 통하여 전계발광 표시 패널들(ELD1, ..., ELD4)의 주사 전극 라인들( $S_1, \dots, S_n$ )에 대하여 주사 동작을 수행한다.

- <28> 보다 상세하게는, 주사 전극 라인들( $S_1, \dots, S_n$ ) 각각에 순차적으로 주사 전위가 인가되고, 주사 전극 라인들( $S_1, \dots, S_n$ ) 각각에 주사 전위가 인가되지 않는 동안에 주사 전극 라인들( $S_1, \dots, S_n$ ) 각각에 주사 전위와 다른 바이어스 전위가 인가된다. 이에 따라, 저항성 단락 부위에 흐르는 전류의 통로가 저항성 단락 부위의 주사 전극 라인, 저항성 단락 부위, 저항성 단락 부위의 데이터 전극 라인, 저항성 단락 부위의 데이터 전극 라인과 주사 전위가 인가되는 주사 전극 라인 사이의 전계발광 셀, 및 주사 전위가 인가되는 주사 전극 라인에 의하여 형성된다. 여기서, 모든 데이터 전극 라인들( $D_1, \dots, D_m$ )에는 전위가 인가되지 않는다. 즉, 모든 데이터 전극 라인들( $D_1, \dots, D_m$ )의 단자들은 전기적으로 뜬편(floated) 상태로서 연결 지그들(JIG1a, ..., JIG4a)에 삽입되지 않는다. 이에 따라, 전계발광 표시 패널들(ELD1, ..., ELD4)의 주사 전극 라인들( $S_1, \dots, S_n$ )만을 단일 방향으로 연결 지그들(JIG1a, ..., JIG4a)에 삽입할 수 있으므로, 연결 지그들(JIG1a, ..., JIG4a)로의 삽입을 손쉽게 빠르게 수행할 수 있다. 특히, 이웃하는 주사 전극 라인들( $S_1, \dots, S_n$ ) 사이의 간격이 이웃하는 데이터 전극 라인들( $D_1, \dots, D_m$ )사이의 간격에 비하여 넓으므로, 더욱 그러하다. 한편, 주사 동작을 이용하여 주사 전극 라인 단위로 순차적으로 전계발광 셀들에 전압이 인가되므로, 정상적인 전계발광 셀들이 손상되지 않고 수명도 단축되지 않는다. 또한, 에이징을 위한 소비 전력이 상대적으로 낮다.
- <29> 위와 같은 에이징 동작 상태는 주사 회로들(5a, 5b)로부터 인터페이스 보드들(2a, 2b)과 인터페이스 케이블(IFC)을 통하여 개인용 컴퓨터(1)에 보고된다. 따라서, 사용자는 개인용 컴퓨터(1)를 통하여 에이징 동작 상태를 모니터링 및 제어할 수 있다.
- <30> 도 3은 본 발명의 제1 실시예에 따라 도 2의 장치의 주사 회로들(5a, 5b)로부터 전계발광 표시 패널들(도 2의 ELD1, ..., ELD4)의 주사 전극 라인(도 2의  $S_1, \dots, S_n$ )들에 인가되는 전위의 파형을 보여준다. 도 3에서 참조 부호  $S_{k1}$ 는 제k 주사 전극 라인에 인가되는 주사 구동 신호를,  $S_{k+1}$ 은 제k+1 주사 전극 라인에 인가되는 주사 구동 신호를, 그리고  $S_{k+2}$ 는 제k+2 주사 전극 라인에 인가되는 주사 구동 신호를 각각 가리킨다.
- <31> 도 3을 참조하면, 순차적으로 주사될 각각의 주사 전극 라인에는 주사 전위로서 접지 전위(GND)가 인가된다. 예를 들어,  $t_1 \sim t_2$  시간에는 제k 주사 전극 라인에 접지 전위(GND)가 인가되고,  $t_2 \sim t_3$  시간에는 제k+1 주사 전극 라인에 접지 전위(GND)가 인가되며,  $t_3 \sim t_4$  시간에는 제k+2 주사 전극 라인에 접지 전위(GND)가 인가된다. 또한, 주사되지 않는 나머지 모든 주사 전극 라인들에는 주사 전위로서의 접지 전위(GND)보다 높은 바이어스 전위( $V_{SH}$ )가 인가된다.
- <32> 도 4a 내지 4b는 도 3의 에이징 방법에 의하여 저항성 단락 부위(RS)에 흐르는 전류의 통로들을 보여준다. 도 4a 내지 4c에서 참조 부호  $D_m$ 은 제m 데이터 전극 라인을,  $S_k$ 는 제k 주사 전극 라인을,  $S_{k+i}$ 는 제k+i 주사 전극 라인을, 그리고  $S_{k+z}$ 는 제k+z 주사 전극 라인을 각각 가리킨다. 또한, 참조 부호  $C_k$ 는 제m 데이터 전극 라인( $D_m$ )과 제k 주사 전극 라인( $S_k$ )의 교차 영역의 전계발광 셀을,  $C_{k+i}$ 는 제m 데이터 전극 라인( $D_m$ )과 제k+i 주사 전극 라인( $S_{k+i}$ )의 교차 영역의 전계발광 셀을,  $C_{k+z}$ 는 제m 데이터 전극 라인( $D_m$ )과 제k+z 주사 전극 라인( $S_{k+z}$ )의 교차 영역의 전계발광 셀을, 그리고 RS는 제m 데이터 전극 라인( $D_m$ )과 제k+z 주사 전극 라인( $S_{k+z}$ )의 교차 영역에서 발생된 저항성 단락 부위를 각각 가리킨다.
- <33> 도 4a를 참조하면, 제m 데이터 전극 라인( $D_m$ )과 제k+z 주사 전극 라인( $S_{k+z}$ )의 교차 영역에서 저항성 단락 부위(RS)가 발생한 경우, 제k 주사 전극 라인( $S_k$ )이 선택된 시간 즉, 제k 주사 전극 라인( $S_k$ )이 주사중인 시간에, 선택되지 않은 제k+z 주사 전극 라인( $S_{k+z}$ )으로부터 저항성 단락 부위(RS), 제m 데이터 전극 라인( $D_m$ ) 및 전계발광 셀( $C_k$ )을 통하여 제k 주사 전극 라인( $S_k$ )으로 전류가 흐른다. 왜냐하면, 주사중인 제k 주사 전극 라인( $S_k$ )에는 주사 전위로서 접지 전위(도 3의 GND)이 인가되고, 선택되지 않은 제k+z 주사 전극 라인( $S_{k+z}$ )에는 접지 전위(GND)보다 높은 정극성 바이어스 전위(도 3의  $V_{SH}$ )가 인가되기 때문이다(도 3 참조).
- <34> 도 4b를 참조하면, 제m 데이터 전극 라인( $D_m$ )과 제k+z 주사 전극 라인( $S_{k+z}$ )의 교차 영역에서 저항성 단락 부위

(RS)가 발생한 경우, 제 $k+i$  주사 전극 라인( $S_k$ )이 선택된 시간 즉, 제 $k+i$  주사 전극 라인( $S_{k+i}$ )이 주사중인 시간에, 선택되지 않은 제 $k+z$  주사 전극 라인( $S_{k+z}$ )으로부터 저항성 단락 부위(RS), 제 $m$  데이터 전극 라인( $D_m$ ) 및 전계발광 셀( $C_k$ )을 통하여 제 $k+i$  주사 전극 라인( $S_{k+i}$ )으로 전류가 흐른다. 왜냐하면, 주사중인 제 $k+i$  주사 전극 라인( $S_{k+i}$ )에는 주사 전위로서 접지 전위(도 3의 GND)이 인가되고, 선택되지 않은 제 $k+z$  주사 전극 라인( $S_{k+z}$ )에는 접지 전위(GND)보다 높은 정극성 바이어스 전위(도 3의  $V_{SH}$ )가 인가되기 때문이다(도 3 참조).

<35> 물론, 도 4c에 도시된 바와 같이, 제 $m+z$  주사 전극 라인( $S_{m+z}$ )이 선택되는 시간에는 저항성 단락 부위(RS)를 통하여 전류가 흐르지 않는다. 하지만, 이 시간은 다른 모든 주사 전극 라인들이 주사되는 시간에 비하여 극히 짧은 시간이므로, 저항성 단락 부위(RS)의 절단 및 검출 성능 즉, 에이징의 성능이 저하되지 않는다.

**발명의 효과**

<36> 이상 설명된 바와 같이, 본 발명에 따른 전계발광 표시 패널의 에이징 방법에 의하면 다음과 같은 효과들을 얻을 수 있다.

<37> 첫째, 전계발광 표시 패널들의 주사 전극 라인들에만 소정의 전위들이 인가되어도 저항성 단락 부위에 전류가 흐를 수 있다. 이에 따라, 전계발광 표시 패널의 주사 전극 라인들만을 단일 방향으로 연결 지그에 삽입할 수 있으므로, 연결 지그로의 삽입을 손쉽게 빠르게 수행할 수 있다. 특히, 이웃하는 주사 전극 라인들 사이의 간격이 이웃하는 데이터 전극 라인들사이의 간격에 비하여 넓으므로, 더욱 그러하다.

<38> 둘째, 주사 동작을 이용하여 주사 전극 라인 단위로 순차적으로 전계발광 셀들에 전압이 인가되므로, 정상적인 전계발광 셀들이 손상되지 않고 수명도 단축되지 않는다. 또한, 에이징을 위한 소비 전력이 상대적으로 낮다.

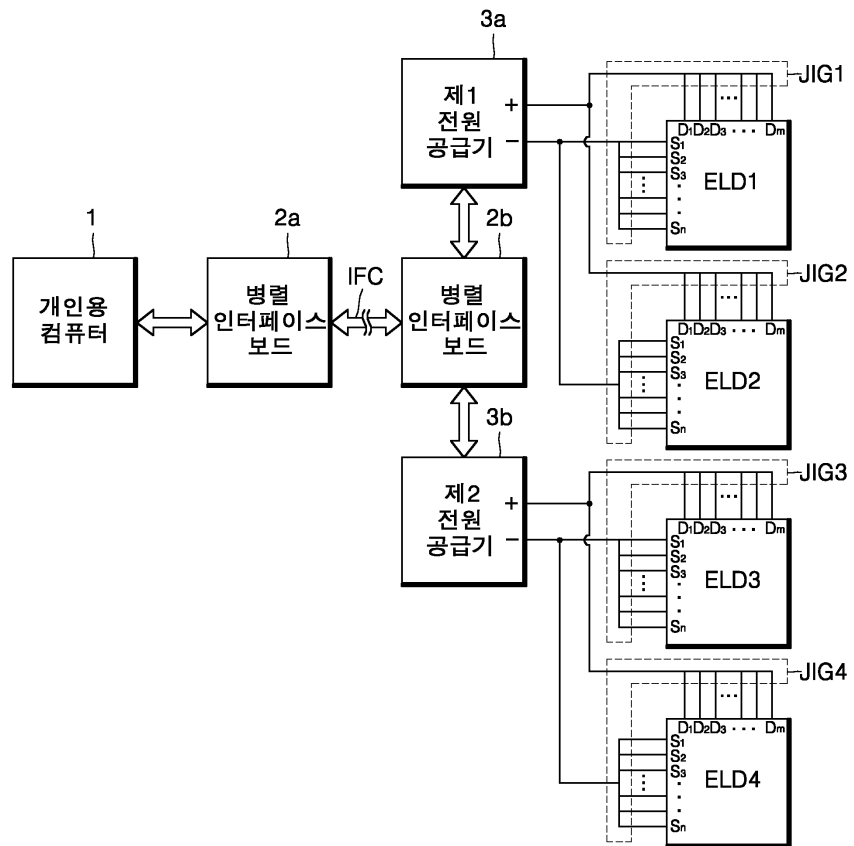
<39> 본 발명은, 상기 실시예에 한정되지 않고, 청구범위에서 정의된 발명의 사상 및 범위 내에서 당업자에 의하여 변형 및 개량될 수 있다.

**도면의 간단한 설명**

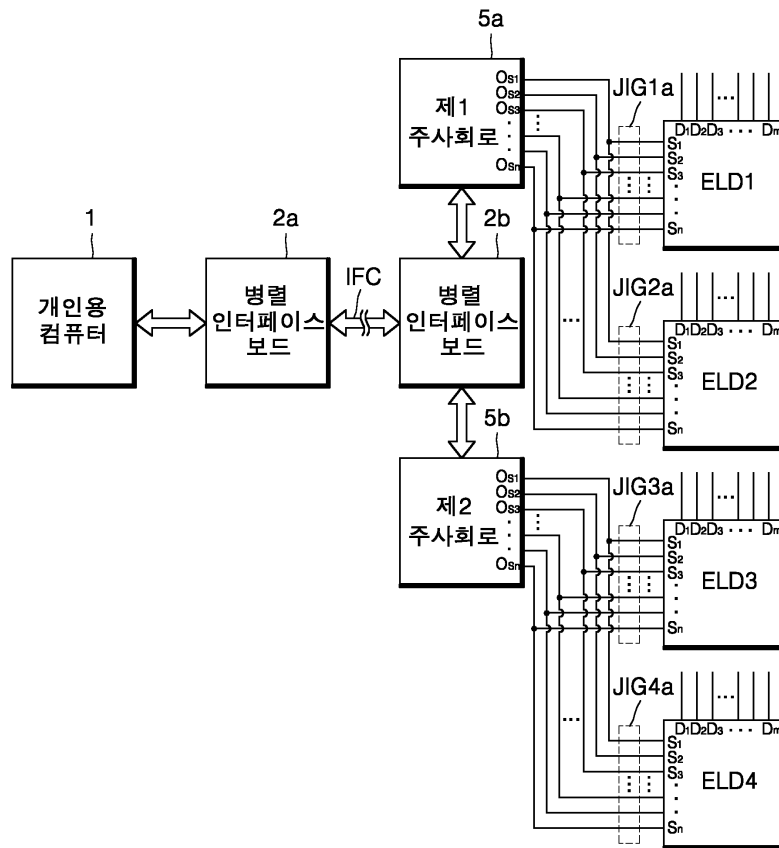
- <1> 도 1은 종래의 전계발광 표시 패널의 에이징 방법에 따른 에이징 장치를 보여주는 블록도이다.
- <2> 도 2는 본 발명의 전계발광 표시 패널의 에이징 방법에 따른 에이징 장치를 보여주는 블록도이다.
- <3> 도 3은 본 발명의 제1 실시예에 따라 도 2의 장치의 주사 회로들로부터 전계발광 표시 패널들의 주사 전극 라인들에 인가되는 전위의 파형도이다.
- <4> 도 4a 내지 4b는 도 3의 에이징 방법에 의하여 저항성 단락 부위에 흐르는 전류의 통로들을 보여주는 회로도들이다.
- <5> <도면의 주요 부분에 대한 부호의 설명>
- <6> 1...개인용 컴퓨터, 2a,2b...병렬 인터페이스 보드,
- <7> IFC...인터페이스 케이블, 3a,3b...전원 공급기,
- <8> JIG1, 내지 JIG4, JIG1a 내지 JIG4a...연결 지그,
- <9> ELD1,...,ELD4...전계발광 표시 패널,
- <10>  $S_1, \dots, S_n, S_k, S_{k+1}, S_{k+z}$ ... 주사 전극 라인들,
- <11>  $D_1, \dots, D_m$ ... 데이터 전극 라인들, 5a,5b...주사 회로,
- <12> RS...저항성 단락 부위.

도면

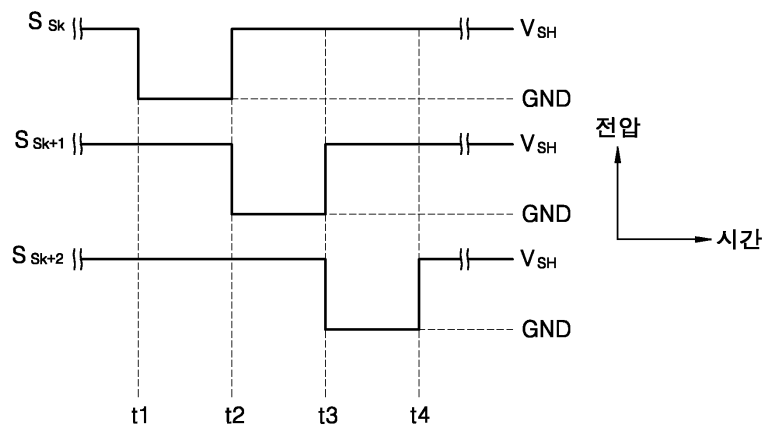
도면1



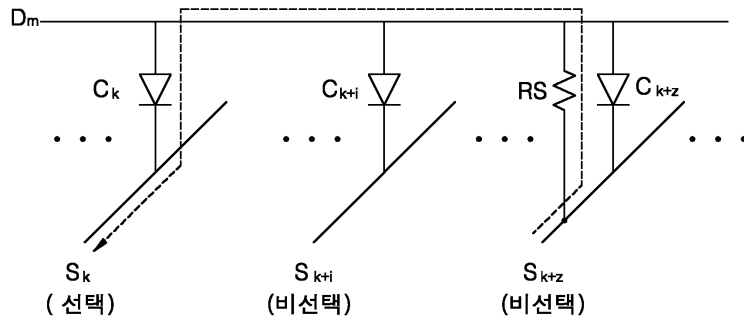
도면2



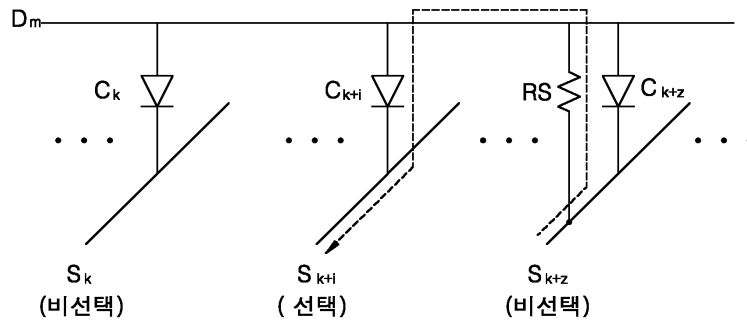
도면3



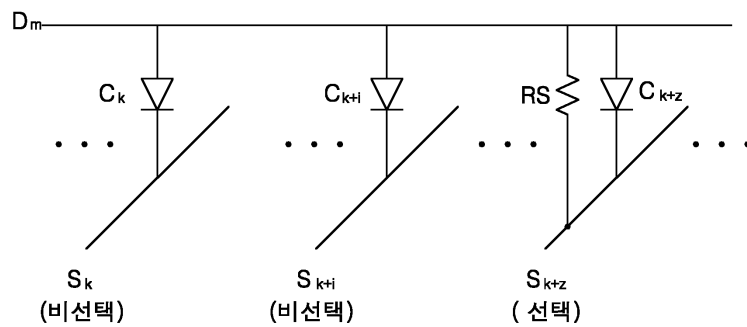
도면4a



도면4b



도면4c



专利名称(译)	采用扫描操作的电致发光显示面板的老化方法		
公开(公告)号	<a href="#">KR100822195B1</a>	公开(公告)日	2008-04-16
申请号	KR1020020003716	申请日	2002-01-22
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	LEE JU WON 이주원 SON CHEOL SIG 손철식		
发明人	이주원 손철식		
IPC分类号	G09G3/30		
其他公开文献	KR1020030063550A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及电致发光显示板的老化方法，其是为了切断在电致发光显示板的一条数据电极线和一条扫描电极线之间产生的电阻性短路点作为电流或检测的流动而进行的。这里，施加与静止扫描电极线不同的偏置电位和扫描电位，扫描电位施加在一条扫描电极线上，扫描电位分别从扫描电极线连续施加。因此，流动电流的路径形成在电阻性短路中，其中扫描电极线位于扫描电极线之间，其中电阻性短位点的扫描电极线，电阻性短位点，数据电极线应用电阻性短点，数据电极线和电阻性短点的扫描电位，并施加扫描电位。

