

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁸ H05B 33/10 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년01월23일 10-0543495 2006년01월09일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2003-0050931 2003년07월24일	(65) 공개번호 (43) 공개일자	10-2004-0010371 2004년01월31일
------------------------	--------------------------------	------------------------	--------------------------------

(30) 우선권주장	JP-P-2002-00216663 JP-P-2003-00275702	2002년07월25일 2003년07월16일	일본(JP) 일본(JP)
------------	--	----------------------------	------------------

(73) 특허권자 산요덴키가부시킴이샤
일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 요네다기요시
일본기후켄미즈호시후루하시1495-6

니시카와류지
일본기후켄기후시히노미나미8-41-7

(74) 대리인 장수길
이중희
구영창

심사관 : 이창용

(54) 유기 EL 패널 및 그 제조 방법

요약

마스크의 위치 결정 시의 연마 찌꺼기나 더스트의 악영향을 감소시킨다. 화소 전극(30)의 주변을 피복하여, 프레임 형상의 절연막인 제2 평탄화막(내측)(32a) 및 기둥 형상으로 높이가 높은 제2 평탄화막(외측)(32b)을 형성한다. 그 후, 유기 발광층(36)을 마스크 증착할 때에는, 제2 평탄화막(외측)(32b)이 존재하는 부분만이 마스크와 접촉한다. 따라서, 마스크로부터의 연마 찌꺼기나 더스트 발생을 저감할 수 있고, 연마 찌꺼기나 더스트가 발생해도, 제2 평탄화막(외측)(32b)과 제2 평탄화막(내측)(32a) 사이에 트랩할 수 있다.

대표도

도 1

색인어

화소 전극, 대향 전극, 유기 발광층, 평탄화막

명세서

도면의 간단한 설명

도 1은 화소 부분의 단면 구성을 도시하는 도면.

도 2는 화소 전극 및 절연막인 제2 평탄화막(내측)과, 마스크 지지 부재인 제2 평탄화막(외측)의 형상을 설명하는 도면.

도 3은 마스크를 세트한 상태를 도시하는 도면.

도 4는 회색 톤의 개구를 갖는 노광용의 마스크의 평면 및 단면을 도시하는 도면.

도 5는 도너 시트를 세트한 상태 및 도너 시트 상의 소정 부분의 유기 재료층이 전극상에 퇴적된 상태를 도시하는 도면.

도 6은 2단계 노광을 도시하는 도면.

도 7은 제2 평탄화막(외측)의 다른 형상을 도시하는 도면.

<도면의 주요 부분에 대한 부호의 설명>

10 : 유리 기판

12 : 절연층

14 : 반도체층

16 : 게이트 절연막

18 : 게이트 전극

20 : 층간 절연막

22 : 드레인 전극

24 : 소스 전극

26 : 수분 블로킹층

28 : 제1 평탄화막

30 : 투명 전극

32 : 제2 평탄화막

32a : 제2 평탄화막(내측)

32b : 제2 평탄화막(외측)

34 : 정공 수송층

36 : 유기 발광층

38 : 전자 수송층

40 : 음극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 1화소의 표시 영역에 대응하는 크기의 화소 전극과 이에 대향하는 대향 전극 사이에, 적어도 유기 발광층을 갖는 유기 EL 소자를 매트릭스 배치한 유기 EL 패널 및 그 제조 방법에 관한 것이다.

종래부터, 평면 표시 장치 패널의 하나로서, 유기 EL 디스플레이 패널(유기 EL 패널)이 알려져 있다. 이 유기 EL 패널은, 액정 디스플레이 패널(LCD)과는 달리, 자발광으로서, 밝고 보기 쉬운 평면 표시 장치 패널로서 그 보급이 기대되고 있다.

이 유기 EL 패널은, 유기 EL 소자를 화소로 하여, 이것을 다수 매트릭스 형상으로 배치하여 구성된다. 유기 EL 소자는, ITO 등으로 구성된 양극 상에 정공 수송층, 유기 발광층, 알루미늄 등의 음극을 적층한 구조를 갖고 있다. 또한, 유기 발광층과 음극 사이에 전자 수송층을 배치하는 경우도 많다.

여기서, 양극은 화소마다의 발광 영역에만(약간은 큼) 존재하도록 패터닝한다. 양극(화소 전극)을 패터닝하면, 그 주변의 각부가 필연적으로 발생하고, 여기에 전계가 집중되어, 양극과 음극이 단락되어 표시 불량이 발생할 가능성이 있다. 따라서, 통상은, 이 양극의 주변부를 피복하는 절연막의 절연막을 형성한다. 이 절연막은, 화소 전극의 발광 영역만을 노출시키고 그 밖에는 전면을 피복하는 구성으로 하고 있다. 이 절연막을 형성함으로써, 화소 전극의 단부에서의 전계 집중을 피함과 함께 양극과 그것에 대향한 음극과의 단락을 방지하기 때문에, 유기 EL 소자의 적합한 발광을 확보할 수 있다.

발명이 이루고자 하는 기술적 과제

여기서, 유기 발광층은, 각 색의 표시를 위해, 혹은 불필요한 발광을 억제하기 위해, 화소마다의 패터닝을 행할 필요가 있다. 그리고, 이 유기 발광층의 형성에는 마스크 증착이 이용되며, 화소 패턴을 정확하게 위치 결정하기 위해서는 마스크의 위치 결정을 정확하게 행할 필요가 있다.

따라서, 마스크를 정공 수송층의 표면에 접촉시킨 후, 미세 조정을 위한 이동을 반복하여, 정확한 위치 결정을 행하고 있다.

그러나, 마스크는, 비교적 얇고 변형되기 쉽기 때문에, 그 이동이 어렵다고 하는 문제가 있었다. 또한, 이 마스크의 이동에 의해 정공 수송층이 손상되어 연마 찌꺼기가 떨어지거나, 마스크에 부착되어 있던 더스트가 박리되어 떨어져, 이것이 유기 발광층에 혼입되어, 유기 발광층 등의 막이 분단되는 등의 문제도 있었다.

본 발명은, 유기 발광층의 증착을 효과적으로 행할 수 있는 유기 EL 패널에 관한 것이다.

발명의 구성 및 작용

본 발명에서는 화소 전극의 주변 단부를 피복하는 절연막을 프레임 형상으로 하고, 그 외측에 두께가 두꺼운 블록부를 형성하였다. 이 때문에, 유기 발광층 등의 유기막의 증착 시에 있어서의 마스크는, 화소 전극의 외측의 블록부에 지지된다. 따라서, 마스크 위치 결정 시에 연마 찌꺼기나 더스트가 발생해도, 이것이 유기 발광층 등에 혼입될 우려가 적다. 또한, 마스크는 블록부에서 지지되기 때문에, 접촉 면적이 적어 그 이동에 의한 위치 결정이 용이해진다.

또한, 상기 블록부는, 상기 절연막과 동일한 재료로 형성하면 절연막과 블록부를 순차 형성할 수 있어, 그 형성이 용이해진다.

또한, 상기 블록부는, 상기 절연막의 주위를 이산적으로 둘러싸도록 배열된 복수의 기둥 형상 재료로 구성하면, 마스크의 접촉 면적을 작게 할 수 있다.

또한, 상기 절연막과, 블록부 사이에 상기 절연재가 제거된 프레임 형상의 오목한 홈이 형성되면, 마스크와 블록부와의 접촉으로 생긴 연마 찌꺼기나 더스트를 오목부에 트랩할 수 있다.

또한, 본 발명에 관한 방법에서는, 상기 블록부에 의해 마스크를 지지하여 유기 발광층을 형성한다.

또한, 상기 절연막의 두께를 형성하는 부분과, 절연막을 제거하는 부분을, 조사광의 강도를 다르게 한 2 단계의 노광에 의해 형성하는 것이 바람직하다.

이상 설명한 바와 같이, 본 실시형태에 의하면, 화소 전극의 주변부를 덮는 절연막을 프레임 형상으로 하고, 그 외측에 두께가 두꺼운 마스크 지지용의 블록부를 설치한다. 이 때문에, 유기 발광층 등의 유기막의 용착시에 있어 마스크는, 화소 전극의 외측의 블록부에 지지된다. 따라서, 마스크 위치 결정시에 연마 찌꺼기나 더스트가 발생하더라도 이것이 유기 발광층 등에 혼입될 우려가 적다. 또한, 마스크는 블록부에서 지지되기 때문에 접촉 면적이 적어 그 이동에 의한 위치 결정이 용이해진다.

또한, 상기 블록부와 상기 절연막을 동일 재료로 형성함으로써 절연막과 블록부를 순차 형성할 수 있고 그 형성이 용이하게 된다.

또한, 상기 블록부는 상기 절연막의 주위를 이산적으로 형성함으로써 마스크의 접촉 면적을 작게할 수 있다.

또한, 상기 절연막과 블록부 사이에는 프레임 형상의 오목한 홈이 형성되어 있기 때문에, 마스크와 블록부와의 접촉에 의해 생긴 연마 찌꺼기나 더스트를 오목한 홈에 트랩할 수 있고, 유기 발광층 등으로의 악영향의 발생을 감소시킬 수 있다.

<실시에>

이하, 본 발명의 실시예에 대하여, 도면에 기초하여 설명한다.

도 1은 일 실시예의 주요부를 도시하는 단면도이다. 유리 기판(10) 상에는, 유리 기판(10)으로부터의 불순물 진입을 방지하기 위해 SiNx, SiO₂의 순으로 적층된 2층의 절연층(12)이 전면에서 형성되어 있다. 이 절연막(12) 상에는, 박막 트랜지스터가 다수 형성된다. 도 1에서는, 전원 라인으로부터 유기 EL 소자로의 전류를 제어하는 박막 트랜지스터인 제2 TFT가 도시되어 있다. 또한, 각 화소에는, 데이터 라인으로부터의 전압을 용량에 축적하는 것을 제어하는 제1 TFT도 형성되어 있으며, 제2 TFT는, 용량에 축적된 전압에 따라 온되어 전원 라인으로부터 유기 EL 소자로 흐르는 전류를 제어한다.

절연막(12) 상에는, 폴리실리콘으로 이루어져 활성층을 형성하는 반도체층(14)이 형성되고, 이것을 피복하도록 SiO₂, SiNx의 순으로 적층된 2층막으로 이루어지는 게이트 절연막(16)이 형성되어 있다. 반도체층(14)의 중간 부분의 상방에는, 게이트 절연막(16)을 개재하여 Mo 등으로 이루어지는 게이트 전극(18)이 형성되어 있고, 이들을 피복하도록 SiNx, SiO₂의 순으로 적층된 2층의 절연막으로 이루어지는 층간 절연막(20)이 형성되어 있다. 또한, 반도체층(14)의 양단측에는, 층간 절연막(20) 및 게이트 절연막(16)에 콘택트홀을 형성하여 예를 들면 알루미늄의 드레인 전극(22)과 소스 전극(24)이 형성되어 있다.

그리고, 층간 절연막(20) 및 드레인 전극(22), 소스 전극(24)을 피복하도록, SiNx 또는 TEOS막으로 이루어지는 수분 블로킹층(26)이 전면에서 형성되어 있다.

또한, 이 수분 블로킹층(26) 상에는, 아크릴 수지 등의 유기 재료로 이루어지는 제1 평탄화막(28)이 형성되고, 그 위에 화소마다의 유기 EL 소자의 양극으로서 ITO 등의 화소 전극(30)이 형성되어 있다.

이 화소 전극(30)은, 그 일부가 소스 전극(24) 상에 도달하고, 여기에 형성된 소스 전극의 상단을 노출시키는 콘택트홀의 내면에도 형성되며, 이에 의해, 소스 전극(24)과 화소 전극(30)이 직접 접촉되어 있다.

화소 전극(30)의 발광 영역 이외의 화소 영역의 주변부는 제1 평탄화막(28)과 마찬가지로 유기물질로 이루어지는 제2 평탄화막(32)으로 커버된다. 따라서, 제2 평탄화막(32)은, 화소 전극의 주위를 둘러싸는 프레임 형상이다. 본 실시예에서는, 화소 전극은 거의 사각 형상이며, 제2 평탄화막(32)은 사각 프레임 형상이다. 단, 프레임 형상으로 한정되는 것이 아니라, 화소 전극의 형상에 대응한 형상이면 된다.

그리고, 제2 평탄화막(32) 및 화소 전극(30) 상에는 정공 수송층(34)이 전면에서 형성된다. 여기서, 제2 평탄화막(32)은 발광 영역에서 개구되어 있기 때문에, 정공 수송층(34)은 발광 영역에서 양극인 화소 전극(30)과 직접 접촉한다. 또한, 이 정

공 수송층(34) 상에는, 발광 영역보다 약간 크고 화소마다 분할된 발광층(36), 전자 수송층(38)이 이 순서로 적층되며, 그 위에 알루미늄 등의 음극(40)이 전면에 형성되어 있다. 즉, 유기 발광층(36) 및 전자 수송층(38)은, 형성 시의 위치 어긋남에 대응하기 위해 화소 전극(30)보다 크지만, 화소 영역 내에만 존재하도록, 제2 평탄화막(32) 상에까지 연장되지만, 바로 중단된다.

이러한 구성에서, 제2 TFT가 온되면, 소스 전극(24)을 통해 전류가 유기 EL 소자의 화소 전극(30)에 공급되고, 화소 전극(30), 음극(40) 사이에 전류가 흘러, 유기 EL 소자가 전류에 따라 발광한다.

여기서, 본 실시예에 따르면, 화소 전극(30)의 주변 엣지를 피복하는 제2 평탄화막(32)이 패터닝되어 있다. 즉, 본 실시예에서는, 측방으로 길게 연장되지 않고, 화소 전극(30)의 주변에서 중단되는 비교적 높이가 낮은 제2 평탄화막(내측)(32a)과, 제2 평탄화막(외측)(32a)으로부터 약간의 간극을 두고 이것을 둘러싸도록 형성된 제2 평탄화막(외측)(32b)으로 구성되어 있다.

여기서, 제2 평탄화막(내측)(32a)은, 화소 전극(30) 주변의 주변 엣지를 피복하는 것이 목적으로서, 화소 전극(30)의 주변을 피복하는 연속된 프레임 형상으로 형성된다. 한편, 제2 평탄화막(외측)(32b)은, 유기 EL의 유기 발광층(36), 전자 수송층(38)을 형성할 때의 증착용 마스크를 지지하기 위한 것으로서, 반드시 연속되어 있을 필요는 없다. 따라서, 이 제2 평탄화막(외측)(32b)은, 연속된 프레임 형상이 아니라 기둥 형상으로 형성되며, 이것을 소정 간격을 두고 프레임 형상으로 배열하여 형성하고 있다. 또한, 이 제2 평탄화막(외측)(32b)의 높이는, 제2 평탄화막(32a)보다 높게 되어 있다. 또한, 제2 평탄화막(외측)(32b)은 제2 평탄화막(32a)과 동일한 재료로 구성되어 있다. 통상은, 제2 평탄화막(외측)(32b)은 제2 평탄화막(32a)과 동일한 프로세스로 퇴적되고, 패터닝할 때 그 높이가 다르도록 형성된다.

또한, 제2 평탄화막(외측)(32b)은 도 7의 (a) 및 (b)에 도시한 바와 같이, 직선 상의 블록부이어도 좋다. 즉, 제2 평탄화막(외측)(32b)은, 도 7의 (a)에서는 컬럼 방향으로 연장하는 블록부로서 형성되어 있고, 도 7의 (b)에서는 로우 방향으로 연장하는 블록부로서 형성되어 있다. 또한, 이 예에서는, 각 제2 평탄화막(외측)(32b)을 연속한 직선 상의 것으로 하였지만 상술한 예에서와 같이, 프레임 형상의 블록부를 정렬하여 구성하더라도 좋다. 또한, 도면에서는 매트릭스 형상으로 배치된 화소 중 4개만을 도시하고 있다.

제2 평탄화막(32a)의 외측에는, 제1 평탄화막(28)이 노출된 프레임 형상의 부분이 구성되며, 그 외측에 높이가 높은 제2 평탄화막(외측)(32b)이 형성되게 된다.

이러한 화소 구성을 갖는 유기 EL 패널은, 우선 유리 기판(30) 상에 제2 TFT나 제1 TFT, 또는 주변의 드라이버 회로의 TFT를 동일 프로세스로 형성한다. 그리고, 전면을 제1 평탄화막(28)으로 피복하여 표면을 평탄화한다.

다음으로, 소스 전극(24)에 콘택트홀을 형성한 후, ITO를 스퍼터에 의해 퇴적한 후, 에칭에 의해 화소 전극(30)을 발광 영역의 형태(사각형)로 패터닝 형성한다.

그리고, 그 후에, 전면에 감광제를 포함하는 아크릴계 수지제로 이루어지는 제2 평탄화막(32)을 전면에 스핀 코팅하고, 불필요한 부분 또는 필요한 부분 중 어느 한 부분에 광을 조사하여, 포토리소그래피에 의해 패터닝한다.

여기서, 이 제2 평탄화막(32) 및 제2 평탄화막(외측)(32b)의 패터닝은, 예를 들면 2단 노광에 의해 행해진다. 이 경우에는, 우선 제2 평탄화막(32)을 전면에 형성한다. 다음에, 도 6의 (a)에 도시한 바와 같이 제2 평탄화막(외측)(32b) 이외의 부분에 대하여, 제1 마스크(50-1)를 이용하여 제1 노광을 행한다. 다음으로, 도 6의 (b)에 도시한 바와 같이 제2 마스크(50-2)를 이용하여 제2 평탄화막(32) 및 제2 평탄화막(외측)(32b)의 부분을 제외하고 제2 노광을 행한다. 이로써, 제2 평탄화막(외측)(32b)에는, 제1 및 제2 노광 어느 것도 행해지지 않고, 제2 평탄화막(내측)(32a)에는 제2 노광만이 행해진다.

그리고, 노광한 부분을 에칭으로 제거한다. 이에 의해, 2번의 노광을 받은 부분에 대해서는 유기 재료가 모두 제거되고, 제2 평탄화막(내측)(32a)의 부분에 대해서는 높이가 감소되는 제거가 행해진다.

또한, 2단 노광 대신에 1단 노광을 이용할 수도 있다. 이 경우에는, 회색톤의 노광을 행한다. 즉, 노광 시의 마스크에, 슬릿 형상이나, 격자 형상의 개구를 갖는 회색톤의 마스크를 사용한다. 즉, 도 4의 (a), (b)에 도시한 바와 같이, 노광량을 크게 하고자 하는 제2 평탄화막(32)을 제거하고자 하는 부분에 대응하는 마스크 부분을 통상의 개구(52)로 하고, 제2 평탄화막(내측)(32a)에 대응하는 마스크 부분을 그리드 형상의 개구(54)로 한다. 이것에 의해, 개구(54)의 개구율을 소정의 것으로 할 수 있고, 제2 평탄화막에 대하여 제거하고자 하는 양에 따른 노광을 행할 수 있어, 그 후의 에칭에 의해 2단계의 깊이의 제거를 행할 수 있다.

이에 의해, 도 2의 (a), (b)에 도시한 바와 같이, 사각 형상의 화소 전극(30)을 주변 엣지를 피복하는 프레임형의 제2 평탄화막(내측)(32a)과, 제2 평탄화막(내측)(32a)의 외측을 간격을 두고 둘러싸는 기둥 형상의 돌기의 배열로 이루어지는 제2 평탄화막(외측)(32b)이 형성된다.

다음으로, 정공 수송층(34)이 진공 증착에 의해 전면에 형성되며, 그 위에 유기 발광층(36)을 마스크 증착하기 위한 마스크가 세트된다. 이 상태를 도 3에 도시한다. 이와 같이, 제2 평탄화막(외측)(32b)의 꼭대기 부분에 의해, 마스크(50)가 지지된다. 이 마스크는, 예를 들면 니켈로 형성되어 있으며, 화소 전극(30)보다 약간 큰 영역이 개구(52)로 되어 있고, 이 개구(52)가 화소 전극(30)에 일치하도록 위치 결정한다. 그리고, 이 위치 결정이 완료되고 나서, 유기 발광층(36)을 진공 증착한다.

다음으로, 마스크를 남긴 상태 그대로 연속하여 전자 수송층(38)이 진공 증착되고, 그 후, 마스크가 제거되고, 음극(40)이 진공 증착된다. 이에 의해, 마스크 교환 작업이 없어져, 더스트가 혼입될 가능성도 감소시킬 수 있다. 또한, 전자 수송층(38)쪽의 증착에 대하여 이방성을 높게 함으로써, 동일한 마스크를 사용해도, 전자 수송층(38)쪽을 유기 발광층(36)보다 작게 함으로써, 전자 수송층(38)을 유기 발광층(36) 상에 확실하게 지지할 수 있다.

또한, 화소 전극(30)은, 예를 들면 $60\mu\text{m}^2$ 이며, 제2 평탄화막(32)은 $10\sim 20\mu\text{m}$ 정도로 하여, 수 μm 정도 화소 전극(30)과 오버랩하면 된다.

이와 같이 하여, 제2 평탄화막(32)의 패터닝이 종료된 후에, 유기 EL 소자의 각 층이 증착된다. 이 때, 마스크를 정확하게 위치 결정하는 것이 중요하며, 마스크를 정공 수송층(34)에 접촉시킨 상태에서 마스크의 위치 결정을 행한다.

본 실시예에서는, 마스크는 마스크 지지부(블록부)로서 기능하는 제2 평탄화막(외측)(32b)의 부분의 정공 수송층(34)에만 접촉한다. 따라서, 마스크가 접촉하는 면적이 비교적 작아 용이하게 위치 결정을 행할 수 있다.

또한, 이 마스크 위치 결정 시의 마스크의 이동에 의해, 정공 수송층(34)이 일부 연마되어 연마 찌꺼기가 발생하거나, 마스크에 부착되어 있던 더스트가 낙하할 가능성도 있다. 그런데, 본 실시예에서는, 제2 평탄화막(외측)(32b)의 내측에는, 제2 평탄화막(내측)(32a)을 둘러싸도록 제2 평탄화막(32)이 존재하지 않는 영역(오목한 홈)이 형성되어 있다. 또한, 제2 평탄화막(외측)(32b)은 기둥 형상이며, 그 주위가 오목부로 되어 있다. 따라서, 마스크 위치 결정 시에 발생한 연마 찌꺼기나 더스트는, 그 주위의 오목한 홈에 트랩되기 때문에, 그 밖의 영역으로 확산되는 것을 방지할 수 있다. 특히, 내측에 떨어진 연마 찌꺼기나 더스트가 오목한 홈에 트랩되기 때문에, 화소 전극(30) 상에 도달하는 것을 유효하게 방지할 수 있다. 따라서, 연마 찌꺼기나 더스트가 화소 전극(30) 상에 위치하여, 비교적 얇은 유기 EL의 유기막에 악영향을 미치는 것을 효과적으로 방지할 수 있다. 또한, 각 층의 두께는, 정공 수송층(34) : $150\sim 200\text{nm}$, 유기 발광층(36) : 35nm , 전자 수송층(38) : 35nm , 음극(40) : $300\sim 400\text{nm}$ 정도이다. 따라서, 연마 찌꺼기나 더스트가 100nm 정도의 직경을 가지면 큰 영향을 미치지만, 본 실시예에 따르면, 이러한 악영향을 효과적으로 방지할 수 있다.

이와 같이, 본 실시예에서는, 제2 평탄화막(32)을 전면에 형성하는 것이 아니라, 화소 전극(30) 주위에 한정하며, 또한 높이를 2단계로 하여, 그 사이에 오목한 사이 부분을 형성하였다. 따라서, 유기 발광층(36)을 형성할 때에 사용하는 마스크는, 이 제2 평탄화막(외측)(32b)이 형성된 부분만으로 지지된다. 따라서, 마스크의 접촉 면적이 작어져, 이동이 용이하고 또한 위치 정렬이 용이해진다. 그리고, 마스크 위치 결정 시에 연마 찌꺼기나 더스트가 떨어져도, 연마 찌꺼기나 더스트는 오목한 사이 부분에 트랩되어, 화소 영역의 유기층에 문제가 발생할 가능성이 낮다.

또한, 제2 평탄화막(32)을 형성할 때에, 표시와 관계가 없는 영역에 제2 평탄화막(외측)(32b)과 마찬가지로의 마스크 지지부의 지지 부재를 적절하게 형성해 두는 것도 적합하다. 이에 의해, 마스크의 지지를 적절하게 행할 수 있으며, 또한 마스크의 위치 결정도 용이해진다. 또한, 지지 부재는, 표시 영역 주변의 드라이버 회로 상의 전체를 피복하도록 해도 되고, 그 일부만을 피복하도록 해도 된다.

또한, 화소 전극이 사각형 이외인 경우에도 지지 부재인 제2 평탄화막을 화소 전극의 주변부에 배치하면 된다. 즉 「프레임형」은 그 경우도 포함하고 있다.

또한, 상술한 예에서는, 유기 EL의 유기막을 마스크를 이용하는 진공 증착으로 행한다. 그러나, 유기막의 형성 방법으로서, 도너 시트를 이용하는 방법도 있다. 예를 들면, 발광층을 형성하는 경우에는, 화소 전극(30) 상에 정공 전송층을 형성한 후, 도 5의 (a)에 도시한 바와 같이 플라스틱제의 기관(60a) 상에 형성하고자 하는 발광층에 대한 유기 재료층(60b)이 증착에 의해 형성된 도너 시트(60)를 유기 재료층(60b)이 화소 전극(정공 전송층)에 향하도록 하여 설치한다. 이 때, 도너 시

트(60)는 상기 마스크와 마찬가지로 제2 평탄화막(외측)(32b)의 꼭대기부에 지지한다. 이 상태에서, 화소에 대응한 부분에 대해 레이저(화살표로 표시)를 조사한다. 이것에 의해, 도 5의 (b)에 도시한 바와 같이, 레이저가 조사된 부분의 유기 재료층(60b)이 레이저 열에 의해 비산되어 화소 전극 상(정공 전송층 상)에 퇴적된다. 예를들면, 적색 도너 시트를 배치한 후 적색 화소 상의 도너 시트에 레이저를 조사하고, 적색 발광층을 형성한다. 녹, 청에 대해서도 마찬가지로 화소 전극 상에 유기막을 형성할 수 있다. 또한, 전자 전송층 등에 대해서도 마찬가지로 형성할 수 있다.

이 경우에는, 제2 평탄화막(외측)(32b)에서, 도너 시트(60)를 지지할 수 있기 때문에, 불필요한 부분에 유기 재료가 부착되어 버린다고 하는 문제의 발생을 효과적으로 방지할 수 있다. 또한, 도너 시트(60)를 이용함으로써 증착 마스크를 이용할 필요가 없게 되고, 큰 기판에 대한 유기막의 형성에 대해서도 용이하게 행할 수 있다. 또한, 도너 시트의 기재(60a)로서는 플라스틱 뿐 아니라 유리도 이용할 수 있다.

발명의 효과

본 발명에서는 화소 전극의 주변 단부를 피복하는 절연막을 프레임 형상으로 하고, 그 외측에 두께가 두꺼운 블록부를 형성하였다. 이 때문에, 유기 발광층 등의 유기막의 증착 시에 있어서의 마스크는, 화소 전극의 외측의 블록부에 지지된다. 따라서, 마스크 위치 결정 시에 연마 찌꺼기나 더스트가 발생해도, 이것이 유기 발광층 등에 혼입될 우려가 적다. 또한, 마스크는 블록부에서 지지되기 때문에, 접촉 면적이 적어 그 이동에 의한 위치 결정이 용이해진다.

삭제

(57) 청구의 범위

청구항 1.

1화소의 발광 영역에 대응하는 크기의 화소 전극과 이에 대향하는 대향 전극 사이에, 적어도 유기 발광층을 갖는 유기 EL 소자를 매트릭스 배치한 유기 EL 패널에 있어서,

상기 화소 전극의 주변 단부를 피복하는 프레임형의 절연막과,

이 절연막의 외측에 형성되며 상기 절연막보다 두께가 두꺼운 블록부

를 포함하는 것을 특징으로 하는 유기 EL 패널.

청구항 2.

제1항에 있어서,

상기 블록부는 상기 절연막과 동일한 재료로 형성되어 있는 것을 특징으로 하는 유기 EL 패널.

청구항 3.

제1항 또는 제2항에 있어서,

상기 블록부는, 상기 절연막의 주위를 이산적으로 둘러싸도록 배열된 복수의 기둥 형상 재료로 구성되는 것을 특징으로 하는 유기 EL 패널.

청구항 4.

제1항에 있어서,

상기 절연막과 블록부와의 사이에는, 상기 절연막이 제거된 프레임 형상의 오목부가 형성되어 있는 것을 특징으로 하는 유기 EL 패널.

청구항 5.

제1항에 있어서,

상기 블록부는 증착용 마스크를 지지하는 마스크 지지부로서 기능하는 유기 EL 패널.

청구항 6.

제1항에 있어서,

상기 블록부는 레이저 조사에 의해 유기 재료를 방출하는 도너 시트를 지지하는 지지부로서 기능하는 유기 EL 패널.

청구항 7.

1화소의 발광 영역에 대응하는 크기의 화소 전극과 이에 대향하는 대향 전극 사이에, 적어도 유기 발광층을 갖는 유기 EL 소자를 매트릭스 배치한 유기 EL 패널의 제조 방법에 있어서,

화소 전극을 형성하는 공정과,

이 화소 전극 상에 화소 전극의 주변 단부를 피복하는 프레임형의 절연막, 및 이 절연막의 외측에 형성되며 상기 절연막보다 두께가 두꺼운 블록부를 형성하는 공정과,

상기 블록부에 의해 마스크를 지지하여 유기 발광층을 형성하는 공정

을 포함하는 것을 특징으로 하는 유기 EL 패널의 제조 방법.

청구항 8.

제7항에 있어서,

상기 절연막과 블록부는, 상기 절연막의 두께를 형성하기 위한 제1 노광과, 절연막을 제거하기 위한 제2 노광으로 이루어지는 2단계의 노광에 의해 형성하는 것을 특징으로 하는 유기 EL 패널의 제조 방법.

청구항 9.

제7항에 있어서,

상기 절연막을 형성하는 부분에 회색톤 노광을 행함으로써, 상기 절연막을 제거하는 부분과, 상기 절연막의 부분과, 블록부와의 노광량을 다르게 하여, 상기 절연막과 상기 블록부를 형성하는 것을 특징으로 하는 유기 EL 패널의 제조 방법.

청구항 10.

1화소의 발광 영역에 대응하는 크기의 화소 전극과 이에 대향하는 대향 전극 사이에, 적어도 유기 발광층을 갖는 유기 EL 소자를 매트릭스 배치한 유기 EL 패널의 제조 방법에 있어서,

화소 전극을 형성하는 공정과,

이 화소 전극 상에 화소 전극의 주변 단부를 피복하는 프레임형의 절연막, 및 이 절연막의 외측에 형성되며 상기 절연막보다 두께가 두꺼운 블록부를 형성하는 공정과,

상기 블록부에 의해 유기 발광 재료층이 형성된 도너 시트를 지지하고, 이 상태에서 레이저를 조사하여 상기 도너 시트로부터 유기 발광 재료를 방출시켜, 화소 전극 상에 퇴적하여 유기 발광층을 형성하는 공정

을 포함하는 것을 특징으로 하는 유기 EL 패널의 제조 방법.

청구항 11.

제10항에 있어서,

상기 절연막과 블록부는, 상기 절연막의 두께를 형성하기 위한 제1 노광과, 절연막을 제거하기 위한 제2 노광으로 이루어지는 2단계의 노광에 의해 형성하는 것을 특징으로 하는 유기 EL 패널의 제조 방법.

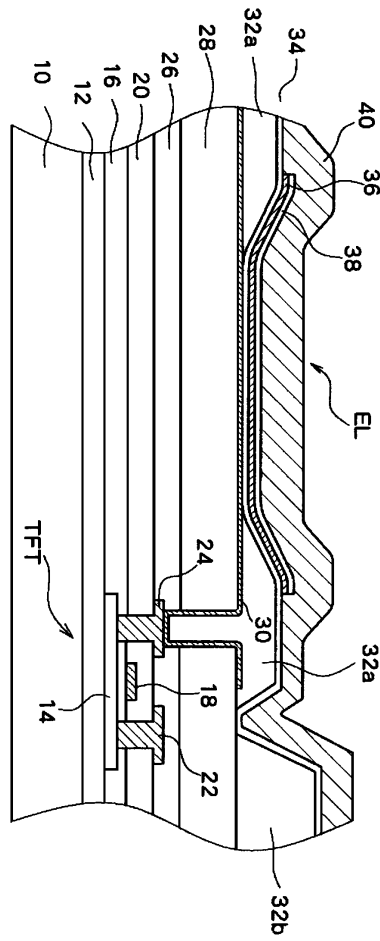
청구항 12.

제10항에 있어서,

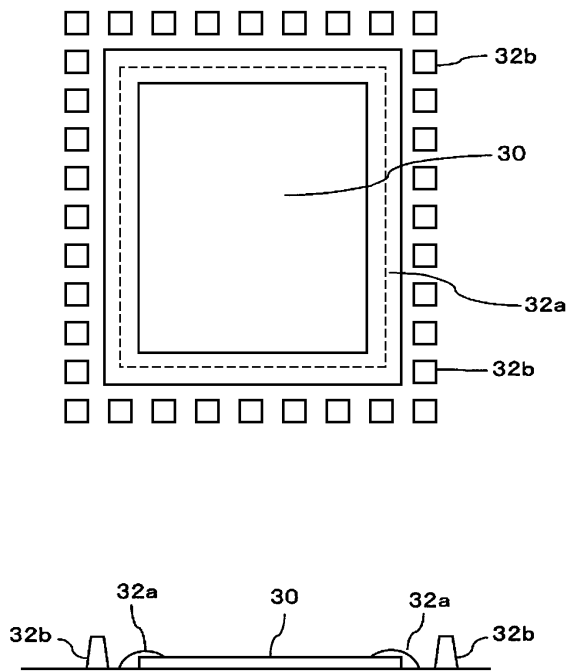
상기 절연막을 형성하는 부분에 회색톤 노광을 행함으로써, 상기 절연막을 제거하는 부분과, 상기 절연막의 부분과, 블록부와와 노광량을 다르게 하여, 상기 절연막과 상기 블록부를 형성하는 것을 특징으로 하는 유기 EL 패널의 제조 방법.

도면

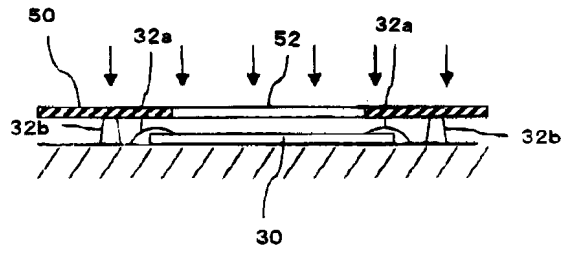
도면1



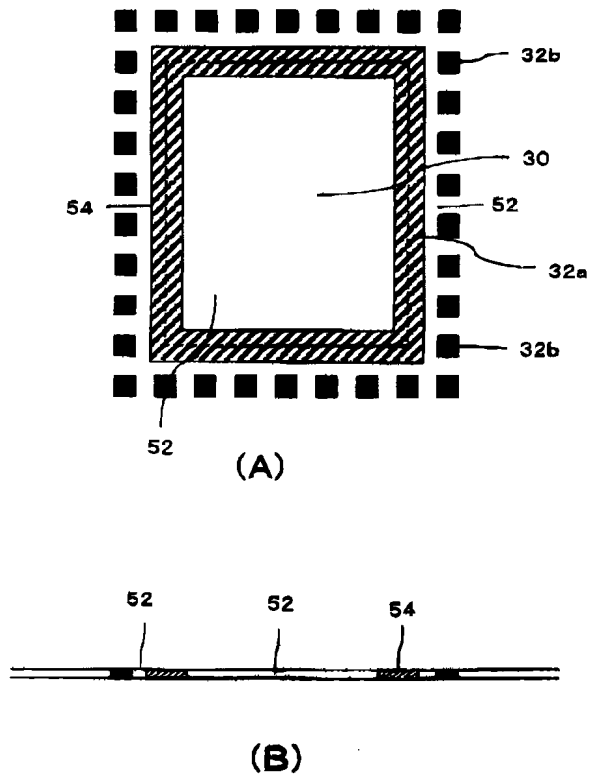
도면2



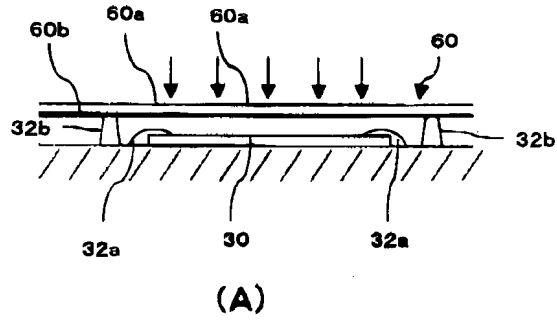
도면3



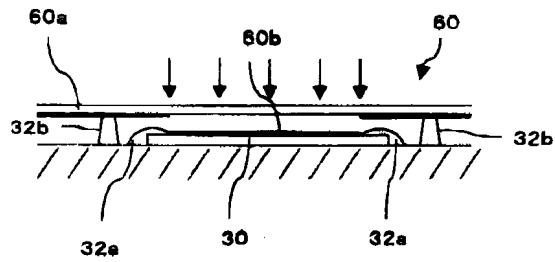
도면4



도면5

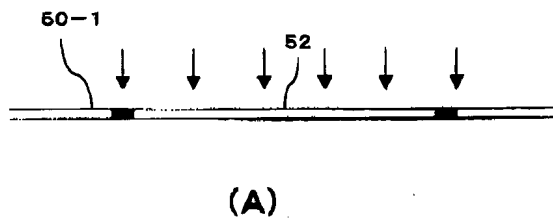


(A)

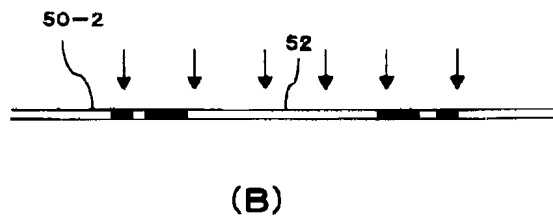


(B)

도면6

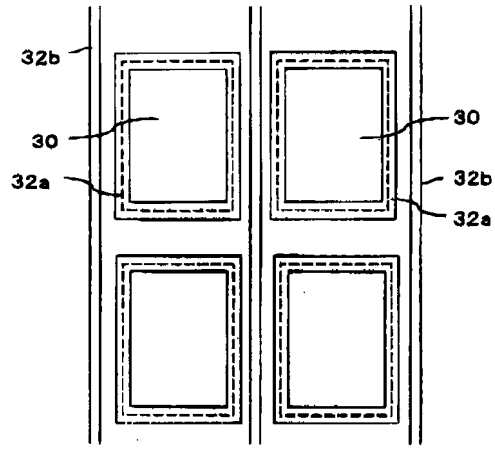


(A)

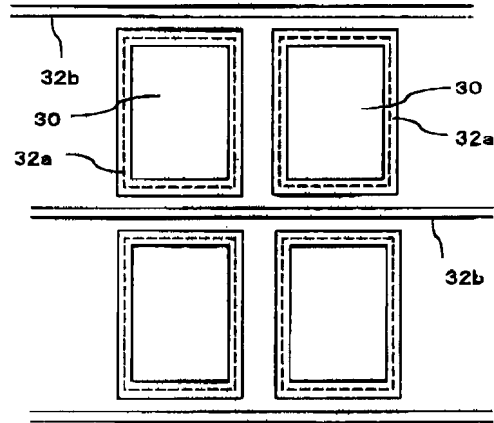


(B)

도면7



(A)



(B)

专利名称(译)	有机EL面板及其制造方法		
公开(公告)号	KR100543495B1	公开(公告)日	2006-01-23
申请号	KR1020030050931	申请日	2003-07-24
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
当前申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	YONEDA KIYOSHI 요네다기요시 NISHIKAWA RYUJI 니시카와류지		
发明人	요네다기요시 니시카와류지		
IPC分类号	H05B33/10 H05B33/22 H01J1/62 H01L27/32 H01L51/50 H01L51/56 H05B33/12 H05B33/14		
CPC分类号	H01L27/3246 H01L51/0011		
代理人(译)	LEE , JUNG HEE CHANG, SOO KIL		
优先权	2002216663 2002-07-25 JP 2003275702 2003-07-16 JP		
其他公开文献	KR1020040010371A		
外部链接	Espacenet		

摘要(译)

从而减少了定位掩模时抛光残留物和灰尘的不利影响。以覆盖像素电极30的周边，以形成框状的绝缘膜上的第二平坦化膜(内侧)(32A)和第二平坦化膜的高度高的圆柱状(外)(32B)。此后，当有机发光层36被掩模沉积时，本平坦化层中的一部分(外)(32B)是在与掩模的接触。因此，能够减少从掩模产生的抛光碎片或灰尘，即使研磨屑或灰尘的产生，可被捕获的第二平坦化层(外层)(32B)和第二平坦化膜(内侧)(32A)之间有。1 指数方面 像素电极，对电极，有机发光层，

