



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

H05B 33/26 (2006.01)

H05B 33/10 (2006.01)

(11) 공개번호 10-2007-0060688

(43) 공개일자 2007년06월13일

(21) 출원번호 10-2005-0120609

(22) 출원일자 2005년12월09일

심사청구일자 2005년12월09일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 김중윤
경기도 용인시 기흥읍 공세리 428-5

(74) 대리인 팬코리아특허법인

전체 청구항 수 : 총 16 항

(54) 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로서, 본 발명에 따른 유기 발광 표시 장치는 복수의 화소가 설정되는 기판 부재와, 상기 각 화소에 하나 이상 형성되는 박막 트랜지스터와, 상기 각 화소에 대응하는 개구부를 가지는 화소 정의막과, 상기 화소 정의막의 개구부에 배치되어 상기 박막 트랜지스터와 연결된 제1 전극과, 상기 제1 전극 상에 형성된 유기층, 그리고 상기 화소 정의막 및 상기 유기층 상에 형성된 제2 전극을 포함하며, 상기 제1 전극의 상부면은 실질적으로 상기 화소 정의막과 분리되며, 상기 제1 전극의 측면은 상기 화소 정의막의 측면과 접하도록 형성된다.

대표도

도 2

특허청구의 범위

청구항 1.

복수의 화소가 설정되는 기판 부재와,

상기 각 화소에 하나 이상 형성되는 박막 트랜지스터와,

상기 각 화소에 대응하는 개구부를 가지는 화소 정의막과,

상기 화소 정의막의 개구부에 배치되어 상기 박막 트랜지스터와 전기적으로 연결된 제1 전극과,

상기 제1 전극 상에 형성된 유기층, 그리고

상기 화소 정의막 및 상기 유기층 상에 형성된 제2 전극

을 포함하며,

상기 제1 전극의 상부면은 실질적으로 상기 화소 정의막과 분리되며, 상기 제1 전극의 측면은 상기 화소 정의막의 측면과 접하도록 형성된 유기 발광 표시 장치.

청구항 2.

제1항에서,

상기 화소 정의막은 측면의 적어도 일부가 실질적으로 수직한 경사면을 갖는 유기 발광 표시 장치.

청구항 3.

제1항에서,

상기 화소 정의막은 상기 제2 전극과 접하는 상부면의 면적이 하부면의 면적보다 더 크게 형성된 유기 발광 표시 장치.

청구항 4.

제1항에서,

상기 제2 전극과 접하는 상기 화소 정의막의 일측 단부는 상기 화소 정의막의 높이 방향에 수직한 방향으로 돌출 형성된 돌출부를 포함하는 유기 발광 표시 장치.

청구항 5.

제1항에서,

상기 제1 전극 및 상기 화소 정의막 아래에 형성된 평탄화막을 더 포함하며,

상기 평탄화막은 폴리아미드(polyamide)를 포함한 소재로 만들어진 유기 발광 표시 장치.

청구항 6.

기관 부재와,

상기 기관 부재 상에 형성된 게이트 전극과,

상기 게이트 전극을 덮는 층간 절연막과,

상기 층간 절연막 위에 형성된 소스 전극 및 드레인 전극과,

상기 소스 전극 및 상기 드레인 전극을 덮으며, 상기 드레인 전극의 일부를 드러내는 컨택홀을 갖는 평탄화막과,

상기 평탄화막 위에 형성되며, 개구부를 가지는 화소 정의막과,

상기 평탄화막 위에 형성되며, 상기 컨택홀을 통해 상기 드레인 전극과 연결되고, 상기 화소 정의막의 개구부에 배치되는 제1 전극과,

상기 제1 전극 상에 형성된 유기층, 그리고

상기 화소 정의막 및 상기 유기층 상에 형성된 제2 전극

을 포함하며,

상기 제1 전극의 상부면은 실질적으로 상기 화소 정의막과 분리되며, 상기 제1 전극의 측면은 상기 화소 정의막의 측면과 접하도록 형성된 유기 발광 표시 장치.

청구항 7.

제6항에서,

상기 화소 정의막은 측면의 적어도 일부가 실질적으로 수직한 경사면을 갖는 유기 발광 표시 장치.

청구항 8.

제6항에서,

상기 화소 정의막은 상기 제2 전극과 접하는 상부면의 면적이 상기 평탄화막과 접하는 하부면의 면적보다 더 크게 형성된 유기 발광 표시 장치.

청구항 9.

제6항에서,

상기 제2 전극과 접하는 상기 화소 정의막의 일측 단부는 상기 기판 부재의 판면에 평행한 방향으로 돌출 형성된 돌출부를 포함하는 유기 발광 표시 장치.

청구항 10.

제6항에서,

상기 평탄화막은 폴리아미드를 포함한 소재로 만들어진 유기 발광 표시 장치.

청구항 11.

기판 부재 상에 도전층을 형성하는 단계,

상기 도전층 위에 감광막 패터를 형성하는 단계,

상기 도전층의 일부를 상기 감광막 패터를 이용한 식각 공정을 통해 제거하여 제1 전극을 형성하는 단계,

상기 감광막 패턴이 잔류하는 상태에서 상기 식각 공정을 통해 도전층이 제거된 부분에 화소 정의막을 형성하는 단계,
상기 제1 전극 위의 상기 감광막 패턴을 제거하는 단계,
상기 제1 전극 위에 유기층을 형성하는 단계,
상기 화소 정의막 및 상기 유기층 상에 제2 전극을 형성하는 단계
를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 12.

제11항에서,
상기 화소 정의막은 상기 감광막 패턴의 높이보다 높거나 같은 높이를 갖는 유기 발광 표시 장치의 제조 방법.

청구항 13.

제11항에서,
상기 화소 정의막은 측면의 적어도 일부가 실질적으로 수직한 경사면을 갖는 유기 발광 표시 장치의 제조 방법.

청구항 14.

제11항에서,
상기 화소 정의막은 상기 제2 전극과 접하는 상부면의 면적이 상기 평탄화막과 접하는 하부면의 면적보다 더 크게 형성된 유기 발광 표시 장치의 제조 방법.

청구항 15.

제11항에서,
상기 제2 전극과 접하는 상기 화소 정의막의 일측 단부는 상기 기판 부재의 판면에 평행한 방향으로 돌출 형성된 돌출부를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 16.

제11항에서,
상기 제1 전극 아래에 평탄화막을 형성하는 단계를 더 포함하며,
상기 평탄화막은 폴리아미드를 포함한 소재로 만들어진 유기 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로, 보다 상세하게는 발광 효율을 향상시키고, 각각의 화소에 배치되는 유기층을 안정적으로 정렬시킨 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

근래에 음극선관(cathode ray tube, CRT)의 단점을 극복하여 경량화 및 소형화가 가능한 평판 표시 장치가 차세대 표시 장치로 각광 받고 있다. 이러한 평판 표시 장치의 대표적인 예로 플라즈마 디스플레이 패널(plasma display panel, PDP), 액정 표시 장치(liquid crystal display, LCD), 유기 발광 표시 장치(organic luminescent display) 등이 있다.

유기 발광 표시 장치는 유기 화합물을 발광시켜 화상을 표시하는 자발광형 표시 장치로서, 다른 평판 표시 장치에 비해 넓은 시야각 확보가 가능하며 고해상도 실현이 가능하다. 유기 발광 표시 장치는 구동 방법에 따라 능동 구동(active matrix, AM)형 유기 발광 표시 장치와 수동 구동(passive matrix, PM)형 유기 발광 표시 장치로 구분될 수 있다.

유기 발광 표시 장치에서 화면을 표시하는 최소 단위인 화소는 발광하여 화상을 표시하는 발광부와 발광부를 구동하는 회로부를 포함하는 것이 일반적이다.

발광부는 다이오드 특성을 가져서 유기 발광 다이오드(Organic Light Emitting Diode)라고도 불리며, 이는 정공 주입 전극인 양(+)극과, 전자 주입 전극인 음(-)극 및 이들 전극 사이에 배치된 유기층을 포함하는 구조를 갖는다.

회로부는 통상적으로 두개의 박막 트랜지스터(thin film transistor, TFT)와 하나의 축전 소자(capacitor)를 포함한다. 여기서, 축전 소자를 형성하는 양 유지 전극 사이와, 박막 트랜지스터를 형성하는 게이트 전극과 소스 전극 및 드레인 전극 사이에는 층간 절연막이 배치된다.

두개의 박막 트랜지스터 중에서 하나는 복수의 화소들 중에서 발광시키고자 하는 화소의 유기층을 선택하는 작용을 하는 스위칭 소자의 기능을 한다. 그리고 다른 하나의 박막 트랜지스터는 선택된 발광부의 유기층을 발광시키기 위한 구동 전원을 인가하는 구동 소자의 기능을 한다.

그러나 이러한 발광 소자의 유기층은 평탄한 평면상에 형성되지 않으면, 유기층의 두께가 고르게 형성되지 않아 휘도의 불균일을 가져오며, 열악한 발광의 원인이 된다.

또한, 제조 과정에서 유기층이 각각 기설정된 위치에 형성되지 않고, 인접한 화소의 다른 유기층과 섞이게 되는 불량이 발생될 수도 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 문제점을 해결하기 위한 것으로, 발광 효율을 향상시키고, 각각의 화소에 배치되는 유기층을 안정적으로 정렬시킨 유기 발광 표시 장치를 제공하고자 한다.

또한, 상기한 유기 발광 장치의 제조 방법을 제공하고자 한다.

발명의 구성

전술한 목적을 달성하기 위하여 본 발명에 따른 유기 발광 표시 장치는 복수의 화소가 설정되는 기관 부재와, 상기 각 화소에 하나 이상 형성되는 박막 트랜지스터와, 상기 각 화소에 대응하는 개구부를 가지는 화소 정의막과, 상기 화소 정의막의 개구부에 배치되어 상기 박막 트랜지스터와 전기적으로 연결된 제1 전극과, 상기 제1 전극 상에 형성된 유기층, 그리고 상기 화소 정의막 및 상기 유기층 상에 형성된 제2 전극을 포함하며, 상기 제1 전극의 상부면은 실질적으로 상기 화소 정의막과 분리되며, 상기 제1 전극의 측면은 상기 화소 정의막의 측면과 접하도록 형성된다.

상기 화소 정의막은 측면의 적어도 일부가 실질적으로 수직한 경사면을 갖는 것이 바람직하다.

상기 화소 정의막은 상기 제2 전극과 접하는 상부면의 면적이 하부면의 면적보다 더 크게 형성된 것이 바람직하다.

상기 제2 전극과 접하는 상기 화소 정의막의 일측 단부는 상기 화소 정의막의 높이 방향에 수직한 방향으로 돌출 형성된 돌출부를 포함하는 것이 바람직하다.

상기 제1 전극 및 상기 화소 정의막 아래에 형성된 평탄화막을 더 포함하며, 상기 평탄화막은 폴리아미드(polyamide)를 포함한 소재로 만들어진 것이 바람직하다.

또한, 전술한 목적을 달성하기 위하여 본 발명에 따른 유기 발광 표시 장치는, 더욱 구체적으로, 기판 부재와, 상기 기판 부재 상에 형성된 게이트 전극과, 상기 게이트 배선을 덮는 층간 절연막과, 상기 층간 절연막 위에 형성된 소스 전극 및 드레인 전극과, 상기 소스 전극 및 상기 드레인 전극을 덮으며, 상기 드레인 전극의 일부를 드러내는 컨택홀을 갖는 평탄화막과, 상기 평탄화막 위에 형성되며, 개구부를 가지는 화소 정의막과, 상기 평탄화막 위에 형성되며, 상기 컨택홀을 통해 상기 드레인 전극과 연결되고, 상기 화소 정의막의 개구부에 배치되는 제1 전극과, 상기 제1 전극 상에 형성된 유기층, 그리고 상기 화소 정의막 및 상기 유기층 상에 형성된 제2 전극을 포함하며, 상기 제1 전극의 상부면은 실질적으로 상기 화소 정의막과 분리되며, 상기 제1 전극의 측면은 상기 화소 정의막의 측면과 접하도록 형성된다.

상기 화소 정의막은 측면의 적어도 일부가 실질적으로 수직한 경사면을 갖는 것이 바람직하다.

상기 화소 정의막은 상기 제2 전극과 접하는 상부면의 면적이 상기 평탄화막과 접하는 하부면의 면적보다 더 크게 형성된 것이 바람직하다.

상기 제2 전극과 접하는 상기 화소 정의막의 일측 단부는 상기 기판 부재의 판면에 평행한 방향으로 돌출 형성된 돌출부를 포함하는 것이 바람직하다.

상기 평탄화막은 폴리아미드를 포함한 소재로 만들어진 것이 바람직하다.

또한, 전술한 목적을 달성하기 위하여 본 발명에 따른 유기 발광 표시 장치의 제조 방법은 기판 부재 상에 도전층을 형성하는 단계, 상기 도전층 위에 감광막 패터를 형성하는 단계, 상기 도전층의 일부를 상기 감광막 패터를 이용한 식각 공정을 통해 제거하여 제1 전극을 형성하는 단계, 상기 감광막 패터가 잔류하는 상태에서 상기 식각 공정을 통해 도전층이 제거된 부분에 화소 정의막을 형성하는 단계, 상기 제1 전극 위의 상기 감광막 패터를 제거하는 단계, 상기 제1 전극 위에 유기층을 형성하는 단계, 상기 화소 정의막 및 상기 유기층 상에 제2 전극을 형성하는 단계를 포함한다.

상기 화소 정의막은 상기 감광막 패터의 높이보다 높거나 같은 높이를 갖는 것이 바람직하다.

상기 화소 정의막은 측면의 적어도 일부가 실질적으로 수직한 경사면을 갖는 것이 바람직하다.

상기 화소 정의막은 상기 제2 전극과 접하는 상부면의 면적이 상기 평탄화막과 접하는 하부면의 면적보다 더 크게 형성된 것이 바람직하다.

상기 제2 전극과 접하는 상기 화소 정의막의 일측 단부는 상기 기판 부재의 판면에 평행한 방향으로 돌출 형성된 돌출부를 포함하는 것이 바람직하다.

상기 제1 전극 아래에 평탄화막을 형성하는 단계를 더 포함하며, 상기 평탄화막은 폴리아미드를 포함한 소재로 만들어진 것이 바람직하다.

이에, 발광 효율을 향상시키고, 각각의 화소에 배치되는 유기층을 안정적으로 정렬시킬 수 있다.

이하에서 본 발명의 실시예에 따른 유기 발광 표시 장치를 첨부 도면을 참조하여 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

첨부 도면에서는, PMOS 구조의 박막 트랜지스터를 포함한 유기 발광 표시 장치를 도시하고 있다. 그러나 본 발명은 반드시 이에 한정되는 것은 아니며, NMOS 구조 또는 CMOS 구조의 박막 트랜지스터에도 모두 적용될 수 있다.

또한, 첨부 도면에서는, 하나의 화소에 두개의 박막 트랜지스터(thin film transistor, TFT)와 하나의 축전 소자(capacitor)를 구비하는 2Tr-1Cap 구조의 능동 구동(active matrix, AM)형 유기 발광 표시 장치를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치는 하나의 화소에 셋 이상의 박막 트랜지스터와 둘 이상의 축전 소자를 구비할 수 있으며, 별도의 배선이 더 형성되어 다양한 구조를 갖도록 형성할 수도 있다.

본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성 요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

또한, 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

도 1은 본 발명의 일 실시예에 따른 복수의 화소를 갖는 유기 발광 표시 장치에서 하나의 화소를 개략적으로 도시한 배치도이다. 도 2는 도 1의 II-II선을 따라 도시한 단면도이다.

도 1에서 도시한 바와 같이, 유기 발광 표시 장치(100)는 하나의 화소에 제1 박막 트랜지스터(10), 제2 박막 트랜지스터(20), 축전 소자(80), 그리고 발광 소자(70)를 구비한다. 그리고 유기 발광 표시 장치(100)는 일 방향을 따라 배치되는 게이트 라인(151)과, 게이트 라인(151)과 절연 교차되는 데이터 라인(171) 및 공통 전원 라인(172)을 더 포함한다.

발광 소자(70)는 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다. 유기 발광 다이오드는 정공 주입 전극인 양(+)극, 전자 주입 전극인 음(-)극, 양(+)극과 음(-)극 사이에 배치된 유기층을 포함하는 구조를 가지며, 각 전극으로부터 각각 정공과 전자를 유기층 내부로 주입시켜 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다.

축전 소자(80)는 절연막을 사이에 두고 배치된 제1 유지 전극(158)과 제2 유지 전극(178)을 포함한다.

제1 박막 트랜지스터(10) 및 제2 박막 트랜지스터(20)는 각각 게이트 전극(152, 155), 소스 전극(173, 176), 드레인 전극(174, 177) 및 반도체층(131, 132)을 갖는다.

제1 박막 트랜지스터(10)는 발광시키도록 하는 화소를 선택하는 스위칭 소자로 사용된다. 제1 박막 트랜지스터(10)의 제1 게이트 전극(152)은 게이트 라인(151)과 전기적으로 연결되고, 제1 소스 전극(173)은 데이터 라인(171)과 연결되며, 제1 드레인 전극(176)은 축전 소자(80)의 제1 유지 전극(158)과 연결된다.

제2 박막 트랜지스터(20)는 선택된 발광 소자(70)의 유기층을 발광시키기 위한 구동 전원을 제1 전극(710)에 인가한다. 제2 박막 트랜지스터(20)의 제2 게이트 전극(155)은 축전 소자(80)의 제1 유지 전극(158)과 연결되고, 제2 소스 전극(176)은 공통 전원 라인(172)과 연결된다. 그리고 제2 박막 트랜지스터(20)의 제2 드레인 전극(177)은 평탄화막(180)(도 2에 도시)을 사이에 두고 콘택홀(181)을 통해 발광 소자(70)의 제1 전극(710)과 연결된다. 여기서, 제1 전극(179)은 발광 소자(70)의 양극이 된다. 그러나 본 발명이 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치(100)의 구동 방법에 따라 제1 전극(179)이 발광 소자(70)의 음극이 될 수도 있다.

이와 같은 구조에 의하여, 제1 박막 트랜지스터(10)는 게이트 라인(151)에 인가되는 게이트 전압에 의해 구동되어 데이터 라인(171)에 인가되는 데이터 전압을 제2 박막 트랜지스터(20)로 전달하는 역할을 한다. 공통 전원 라인(172)으로부터 제2 박막 트랜지스터(20)에 인가되는 공통 전압과 제1 박막 트랜지스터(10)로부터 전달된 데이터 전압의 차에 해당하는 전압이 축전 소자(80)에 저장되고, 축전 소자(80)에 저장된 전압에 대응하는 전류가 제2 박막 트랜지스터(20)를 통해 발광 소자(70)로 흘러 발광 소자(70)가 발광하게 된다.

또한, 도 1에 도시하지는 않았으나, 개구부를 가지고 각각의 화소를 정의하는 화소 정의막(190)(도 2에 도시)을 더 포함한다. 본 발명에 따른 일 실시예에서, 화소 정의막(190)의 개구부 내에 제1 전극(710)이 형성되며, 화소 정의막(190)은 실질적으로 제1 전극(710)의 상부면과 분리되어 접촉하지 않는다. 또한, 화소 정의막(190)의 측면과 제1 전극(710)의 측면은 상호 접한다.

도 2를 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)의 구조에 대해 구체적으로 설명하면 다음과 같다. 도 2는 제2 박막 트랜지스터(20), 발광 소자(70) 및 축전 소자(80)를 중심으로 도시하고 있다. 이하에서는 제2 박막 트랜지스터(20)를 중심으로 박막 트랜지스터의 구조에 대해 설명한다. 제1 박막 트랜지스터(10)는 그 구조가 제2 박막 트랜지스터(20)와 동일하므로 그 자세한 설명은 생략한다.

도 2에 도시한 바와 같이, 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기판 또는 스테인리스 강 등으로 이루어진 금속성 기판으로 형성되는 기판 부재(110) 위에 버퍼층(120)이 형성된다. 버퍼층(120)은 불순 원소의 침투를 방지하며 표면을 평탄화하는 역할을 하는 것으로, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 그러나 버퍼층(120)은 반드시 필요한 것은 아니며, 기판 부재(110)의 종류 및 공정 조건에 따라 생략될 수도 있다.

버퍼층(120) 위에는 반도체층(132)이 형성된다. 반도체층(132)은 다결정 구조로 형성될 수 있다. 반도체층(132)은 불순물이 도핑되지 않은 채널 영역(135)과, 채널 영역(135)의 양 옆으로 p+ 도핑되어 형성된 소스 영역(136) 및 드레인 영역(137)을 포함한다. 이 때, 도핑되는 이온 물질은 붕소(B)와 같은 P형 불순물이며, 주로 B₂H₆이 사용된다. 여기서, 이러한 불순물은 박막 트랜지스터의 종류에 따라 달라진다.

반도체층(132) 위에는 규소 산화물 또는 규소 질화물로 형성된 게이트 절연막(140)이 형성된다. 게이트 절연막(140) 위에 게이트 전극(155)을 포함하는 게이트 배선이 형성된다. 그리고 도 2에 도시하지는 않았지만, 게이트 배선은 게이트 라인(151)(도 1에 도시), 제1 유지 전극(158)(도 1에 도시) 및 그 밖에 배선을 더 포함한다. 이 때, 게이트 전극(155)은 반도체층(132)의 적어도 일부, 특히 채널 영역(135)과 중첩되도록 형성된다.

도 2에서 도시한 바와 달리, 게이트 배선은 다중층으로 형성될 수 있다. 일 예를 들면, 알루미늄 또는 알루미늄 합금을 하부층으로 사용하고 몰리브덴-텅스텐 또는 몰리브덴-텅스텐 나이트라이드를 상부층으로 사용하는 것이다. 이는 하부층으로 배선저항에 의한 신호저항을 막기 위해 비저항이 작은 알루미늄 또는 알루미늄 합금을 사용하고, 상부층으로 화학약품에 의한 내식성이 약하며 쉽게 산화되어 단선이 발생하는 알루미늄 또는 알루미늄 합금의 단점을 보완하기 위해 화학약품에 대한 내식성이 강한 몰리브덴-텅스텐 또는 몰리브덴-텅스텐 나이트라이드를 사용하는 것이다. 근래에는 몰리브덴, 알루미늄, 티타늄, 텅스텐 등이 배선재료로 각광받고 있다.

게이트 절연막(140) 상에는 게이트 전극(155)을 덮는 층간 절연막(160)이 형성된다. 게이트 절연막(140)과 층간 절연막(160)은 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)을 드러내는 컨택홀들(166, 167)을 가지고 있다. 여기서, 소스 영역(136)을 드러내는 컨택홀을 제1 컨택홀(166)이라 하고, 드레인 영역(137)을 드러내는 컨택홀을 제2 컨택홀(167)이라 한다.

층간 절연막(160) 위에는 소스 전극(176) 및 드레인 전극(177)을 포함하는 데이터 배선이 형성된다. 그리고 도 2에 도시하지는 않았지만, 데이터 배선은 데이터 라인(171)(도 1에 도시), 공통 전원 라인(172)(도 1에 도시), 제2 유지 전극(178)(도 1에 도시) 및 그 밖에 배선을 더 포함한다. 여기서, 소스 전극(176) 및 드레인 전극(177)은 각각 컨택홀들(166, 167)을 통해 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)과 연결된다.

또한, 데이터 배선은, 게이트 배선과 마찬가지로, 서로 다른 이종의 재질로 만들어진 다중층으로 형성하여 각 재질이 갖는 단점을 보완할 수 있다.

또한, 게이트 배선 및 데이터 배선의 구조는 본 실시예에 반드시 한정되는 것은 아니다. 따라서 박막 트랜지스터(10, 20) 및 기타 회로 배선의 구조에 따라 다양하게 변형될 수 있다. 즉, 게이트 라인, 데이터 라인, 공통 전원 라인 및 그 밖의 구성이 본 실시예와 다른 층에 형성될 수도 있다.

이와 같이 형성된 반도체층(132), 게이트 전극(155), 소스 전극(176) 및 드레인 전극(177)을 포함하여 박막 트랜지스터(20)가 만들어진다.

층간 절연막(160) 상에는 데이터 배선(176, 177)을 덮는 평탄화막(180)이 형성된다. 평탄화막(180)은 그 위에 형성될 발광 소자(70)의 발광 효율을 높이기 위해 단차를 없애고 평탄화시키는 역할을 한다. 또한, 평탄화막(180)은 드레인 전극(177)의 일부를 노출시키는 컨택홀(181)을 갖는다. 이하에서 드레인 전극(177)의 일부를 노출시키는 컨택홀(181)은 제3 컨택홀이라 한다.

이러한 평탄화막(180)은 평탄화 특성이 우수한 폴리아미드(polyamide)를 포함한 소재로 만들어진다. 이와 같이, 폴리아미드를 사용하여 평탄화막(180)의 평탄화 특성을 향상시킴으로써, 평탄화막(180) 상에 형성될 유기층(720)이 고른 두께를 갖도록 형성할 수 있게 된다. 따라서 균일한 휘도를 갖도록 유기층(720)을 형성할 수 있어 발광 효율을 높일 수 있다. 또한, 평탄화막(180) 상에 형성될 여러 도전층의 단선 및 단락과 같은 불량 발생을 예방할 수 있다.

평탄화막(180) 위에는 복수의 개구부를 가지고 각각의 화소를 정의하는 화소 정의막(190)이 형성된다. 화소 정의막(190)의 개구부에는 제1 전극(710)이 형성된다. 제1 전극(710)은 평탄화막(180)의 제3 컨택홀(181)을 통해 드레인 전극(177)과 연결된다. 여기서, 제1 전극(710)의 상부면은 실질적으로 화소 정의막(190)과 분리되어 접촉하지 않는다. 또한, 화소 정의막(190)의 측면과 제1 전극(710)의 측면이 상호 접한다. 그리고 제1 전극(710) 위에는 유기층(720)이 형성되고, 화소 정의막(190) 및 유기층(720) 상에는 제2 전극(730)이 형성된다. 도 2에 도시한 바와 같이, 제1 전극(710), 유기층(720) 및 제2 전극(730)은 발광 소자(70)인 유기 발광 다이오드(organic light emitting diode, OLED)를 형성한다.

여기서, 화소 정의막(190)의 구조에 대해 구체적으로 설명하면, 화소 정의막(190)은 측면의 적어도 일부가 수직인 경사면을 갖는다. 또한, 화소 정의막(190)에서 제2 전극(730)과 접하는 화소 정의막(190)의 일측 단부는 화소 정의막(190)의 높이 방향에 수직인 방향, 즉 기판 부재(110)의 판면에 평행한 방향으로 돌출 형성된 돌출부(191)를 포함한다. 또한, 화소 정의막(190)은 아래의 평탄화막(180)과 접하는 하부면의 면적보다 위의 제2 전극(730)과 접하는 상부면의 면적이 더 크게 형성된다.

이와 같은 구조에 의하여, 제1 전극(710) 상에 유기층(720)을 형성하는 과정에서 유기층(720)이 화소 정의막(190)을 타고 넘어 인접한 화소의 다른 유기층(720)과 섞이게 되는 것을 방지할 수 있다. 따라서 유기층(720)이 혼색되어 생기는 불량을 방지할 수 있다.

제1 전극(710)과 제2 전극(730)은 어느 하나는 투명한 도전성 물질로 형성되고 다른 하나는 반투명 또는 반사형 물질로 형성될 수 있다.

제1 전극(710)과 제2 전극(730)중에서 어느 하나는 투명한 도전성 물질로 형성되고 다른 하나는 반투명 물질로 형성되면, 양면 발광형 유기 발광 표시 장치가 된다. 그리고 제1 전극(710)은 반사형 물질로 형성하고 제2 전극(730)을 투명한 도전성 물질로 형성하면 전면 발광형 유기 발광 표시 장치가, 그 반대는 배면 발광형 표시 장치가 된다.

투명한 도전성 물질로는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연) 또는 In_2O_3 (Indium Oxide) 등의 물질을 사용할 수 있다.

반사형 물질로는 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg) 등의 물질을 사용할 수 있다.

유기층(720)은 저분자 유기물 또는 고분자 유기물로 이루어질 수 있다. 이러한 유기층(720)은 유기 발광층을 포함하며, 유기 발광층을 이루는 물질에 따라 이의 주위에 형성된 정공 주입층(hole-injection layer, HIL), 정공 수송층(hole-transporting layer, HTL), 정공 저지층(hole blocking layer), 전자 수송층(electron-transporting layer, ETL), 전자 주입층(electron-injection layer, EIL), 전자 저지층(electron blocking layer, EBL) 등을 더 포함할 수 있다.

또한, 도 2에는 도시하지 않았으나, 제2 전극(730) 위로 봉지 부재가 더 형성될 수 있다.

이와 같은 구성에 의하여, 평탄화막(180)의 평탄화 특성을 향상시킴으로써, 평탄화막(180) 상에 형성될 유기층(720)이 고른 두께를 갖도록 형성할 수 있게 된다. 따라서 균일한 휘도를 갖도록 유기층(720)을 형성할 수 있어 발광 효율을 높일 수 있다. 또한, 평탄화막(180) 상에 형성될 여러 도전층의 단선 및 단락과 같은 불량 발생을 예방할 수 있다.

또한, 제1 전극(710) 상에 유기층(720)을 형성하는 과정에서 유기층(720)이 화소 정의막(190)을 타고 넘어 인접한 화소의 다른 유기층(720)과 섞이게 되는 것을 방지할 수 있다. 따라서 유기층(720)이 혼색되어 발생하는 불량을 방지할 수 있다.

이에, 유기 발광 표시 장치(100)의 발광 효율을 향상시키고, 각각의 화소에 배치되는 유기층(720)을 안정적으로 정렬시킬 수 있다.

본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)의 제조 방법을 도 3 내지 도 10을 참고하여 상세히 설명한다.

먼저, 도 3에 도시한 바와 같이, 기판 부재(110) 상에 버퍼층(120)을 형성하고 그 위에 다시 다결정 규소로 이루어진 반도체층(132)을 형성한다. 반도체층(132)은 일반적으로 비정질 규소층을 증착한 다음 이를 다결정화하는 방법으로 형성한다. 반도체층(132)을 얻는 방법으로는 로 열처리, 급속열처리(RTA), 엑시머 레이저 어닐링(ELA) 등의 다양한 방법이 가능하다. 이 중에서 특히 엑시머 레이저 어닐링 기술의 일종인 SLS(sequential lateral solidification)는 상대적으로 적은 레이저 조사 횟수에 의해 양질의 반도체층(132)을 형성할 수 있다는 장점이 있다. SLS방법은 다결정 규소의 그레인(132)이 레이저가 조사된 액상영역과 레이저가 조사되지 않은 고상영역의 경계에서, 그 경계면에 대하여 수직방향으로 성장한다는 사실을 이용한 기술이다.

다음, 게이트 절연막(140)으로 반도체층(132)을 덮은 후, 게이트 전극(155)을 포함하는 게이트 배선을 형성한다. 그리고 게이트 전극(155)을 마스크로 하여 반도체층(132)에 고농도의 p⁺ 이온을 주입한다. 이렇게 고농도의 p⁺ 이온이 도핑된 게이트 전극(155)의 바깥쪽에 위치한 반도체층(132)에는 각각 소스 영역(136) 및 드레인 영역(137)이 형성되며, 소스 영역(136)과 드레인 영역(137)의 사이에는 이온이 도핑되지 않은 채널 영역(135)이 형성된다. 여기서, 도핑되는 이온의 종류는 박막 트랜지스터의 종류에 따라 달라진다.

다음, 도 4에 도시한 바와 같이, 게이트 절연막(140) 위에 게이트 전극(155)을 덮는 층간 절연막(160)을 형성한 후, 사진 식각 공정을 통해 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)이 드러나도록 층간 절연막(160) 및 게이트 절연막(140)을 제거하여 콘택홀들(166, 167)을 형성한다. 여기서, 소스 영역(136)을 드러내는 콘택홀을 제1 콘택홀(166)이라 하고, 드레인 영역(137)을 드러내는 콘택홀을 제2 콘택홀(167)이라 한다.

다음, 층간 절연막(160) 상에 소스 전극(176) 및 드레인 전극(177)을 포함하는 데이터 배선을 형성한다. 이 때, 소스 전극(176) 및 드레인 전극(177)은 각각 콘택홀들(166, 167)을 통해 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)과 연결된다.

다음, 도 5에 도시한 바와 같이, 데이터 배선(176, 177)을 덮는 평탄화막(180)을 형성한다. 이 때, 평탄화막은 드레인 전극의 일부를 드러내는 콘택홀(180)을 갖는다. 이하에서 드레인 전극(177)의 일부를 노출시키는 콘택홀(181)은 제3 콘택홀이라 한다.

평탄화막(180)은 평탄화 특성이 우수한 폴리아미드(polyamide)를 포함한 소재로 만들어진다. 이와 같이, 폴리아미드를 사용하여 평탄화막(180)의 평탄화 특성을 향상시킴으로써, 평탄화막(180) 상에 형성될 유기층(720)이 고른 두께를 갖도록 형성할 수 있게 된다. 따라서 균일한 휘도를 갖도록 유기층(720)을 형성할 수 있어 발광 효율을 높일 수 있다. 또한, 평탄화막(180) 상에 형성될 여러 도전층의 단선 및 단락과 같은 불량률의 발생을 예방할 수 있다.

다음, 평탄화막(180) 위에 기판 부재(110)의 전면을 덮는 도전층(715)을 형성한다. 이 때, 도전층(715)은 제3 콘택홀(181)을 통해 드레인 전극(177)과 연결된다.

다음, 도 6에 도시한 바와 같이, 도전층(715) 위에 감광막 패턴(800)을 형성한다. 감광막 패턴(800)은 도전층(715)의 제거하고자 하는 부분 위에는 감광막이 형성되지 않으며, 남기고자 하는 부분 위에는 감광막이 형성된 형태를 갖는다.

다음, 도 7에 도시한 바와 같이, 감광막 패턴(800)을 이용한 식각 공정을 통해 도전층(715)의 일부를 제거하여 제1 전극(710)을 형성한다. 즉, 감광막이 형성되지 않은 부분의 도전층(715)은 식각되고, 감광막 아래의 도전층(715)은 식각되지 않고 남아 제1 전극(710)을 이룬다.

다음, 도 8에 도시한 바와 같이, 감광막 패턴(800)을 제거하지 않고, 잔류한 상태에서 화소 정의막(190)을 형성한다. 여기서, 화소 정의막(190)은 제1 전극(710)을 형성하기 위해 도전층(715)이 식각되어 제거된 부분에서 평탄화막(180) 위에 형성된다. 따라서 제1 전극(710)의 상부면은 실질적으로 화소 정의막(190)과 분리되어 접촉하지 않게 된다. 또한, 화소 정의막(190)의 측면과 제1 전극(710)의 측면이 상호 접하는 형상으로 형성된다.

또한, 화소 정의막(190)은 감광막 패턴(800)의 높이보다 높거나 같은 높이를 갖도록 형성된다. 그리고 화소 정의막(190)은 측면의 적어도 일부가 수직한 경사면을 갖는다.

또한, 화소 정의막(190)은 평탄화막(180)과 접하는 하부면의 면적보다 상부면의 면적이 더 크게 형성된다. 그리고 화소 정의막(190)의 상단부에는 화소 정의막(190)의 높이 방향에 수직한 방향, 즉 기관 부재(110)의 판면에 평행한 방향으로 돌출된 돌출부(191)가 형성된다.

다음, 도 9에 도시한 바와 같이, 감광막 패턴(800)을 제거한다. 이와 같은 구조에 의하여, 감광막 패턴(800)을 제거하는 과정에서 평탄화막(180)의 일부가 함께 제거되는 것을 방지할 수 있다. 즉, 화소 정의막(190)이 평탄화막(180)의 노출을 막아 감광막 패턴(800)이 제거될 때 평탄화막(180)의 일부가 함께 제거되지 않도록 보호하게 된다. 따라서 평탄화막(180)의 평탄화 특성을 안정적으로 유지할 수 있다.

다음, 도 10에 도시한 바와 같이, 감광막 패턴(800)이 제거된 제1 전극(710) 위에 유기층(720)을 형성한다. 이 때, 유기층(720)이 화소 정의막(190)을 타고 넘어 인접한 화소의 다른 유기층(720)과 섞이게 되는 것을 방지할 수 있다. 따라서 유기층(720)이 혼색되어 생기는 불량을 방지할 수 있다. 이에, 유기 발광 표시 장치(100)의 발광 효율을 향상시키고, 각각의 화소에 배치되는 유기층(720)을 안정적으로 정렬시킬 수 있다.

다음, 화소 정의막(190) 및 유기층(720) 상에 제2 전극(730)을 형성하여, 앞서 도 2에서 도시한, 유기 발광 표시 장치(100)를 완성한다.

본 발명을 앞서 기재한 바에 따라 설명하였지만, 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

발명의 효과

이상 설명한 바와 같이 본 발명에 따른 유기 발광 표시 장치는 발광 효율이 향상되고, 각각의 화소에 배치되는 유기층을 안정적으로 정렬시킬 수 있다.

즉, 폴리아미드를 사용하여 평탄화막의 평탄화 특성을 향상시킴으로써, 평탄화막 상에 형성될 유기층이 고른 두께를 갖도록 형성할 수 있게 된다. 따라서 균일한 휘도를 갖도록 유기층을 형성할 수 있어 발광 효율을 높일 수 있다. 또한, 평탄화막 상에 형성될 도전층의 단선 및 단락과 같은 불량의 발생을 예방할 수 있다.

또한, 제1 전극 상에 유기층을 형성하는 과정에서 유기층이 화소 정의막을 타고 넘어 인접한 화소의 다른 유기층과 섞이게 되는 것을 방지할 수 있다. 따라서 유기층이 혼색되어 생기는 불량을 방지할 수 있다.

이에, 유기 발광 표시 장치의 발광 효율을 향상시키고, 각각의 화소에 배치되는 유기층을 안정적으로 정렬시킬 수 있다.

또한, 감광막 패턴을 제거하는 과정에서 평탄화막의 일부가 함께 제거되는 것을 방지하여 평탄화막의 평탄화 특성을 안정적으로 유지할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 배치도이다.

도 2는 도 1의 II-II선을 따라 도시한 단면도이다.

도 3 내지 도 10은 도 2의 유기 발광 표시 장치의 제조 방법을 각 단계별로 순차적으로 도시한 단면도이다.

* 도면의 주요 부분에 대한 부호의 설명

10 : 제1 박막 트랜지스터 20 : 제2 박막 트랜지스터

70 : 발광 소자 80 : 축전 소자

110 : 기관 부재 120 : 버퍼층

132 : 반도체층 140 : 게이트 절연막

151 : 게이트 라인 155 : 게이트 전극

158 : 제1 유지 전극 160 : 층간 절연막

171 : 데이터 라인 172 : 공통 전원 라인

176 : 소스 전극 177 : 드레인 전극

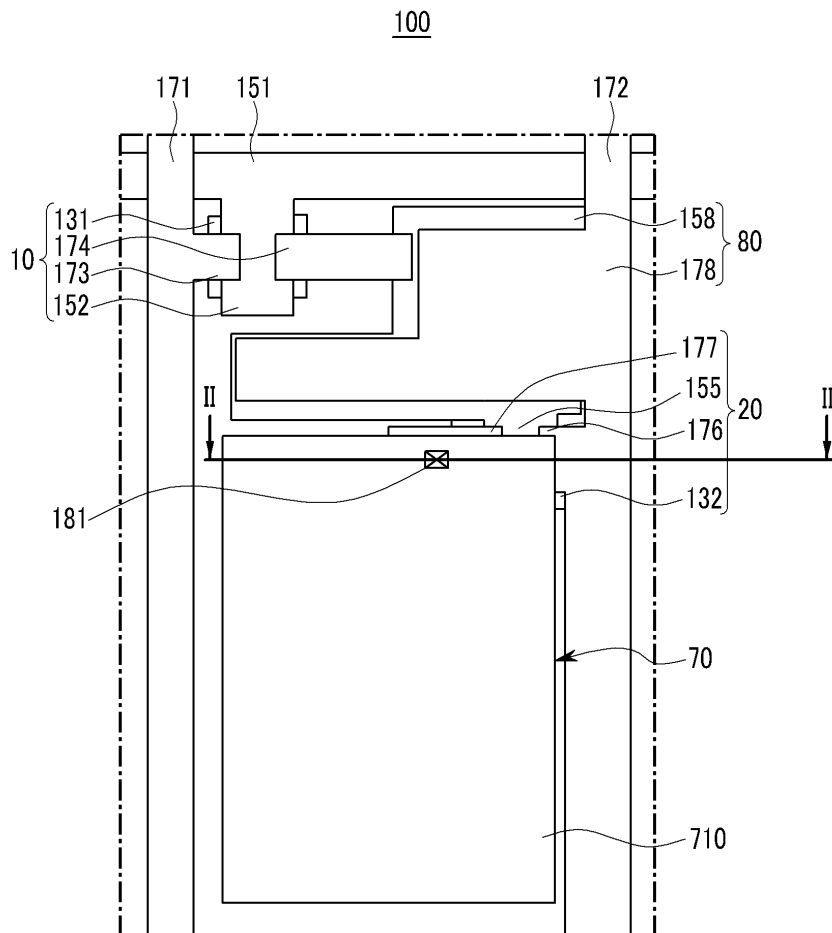
180 : 평탄화막 190 : 화소 정의막

710 : 제1 전국 720 : 유기층

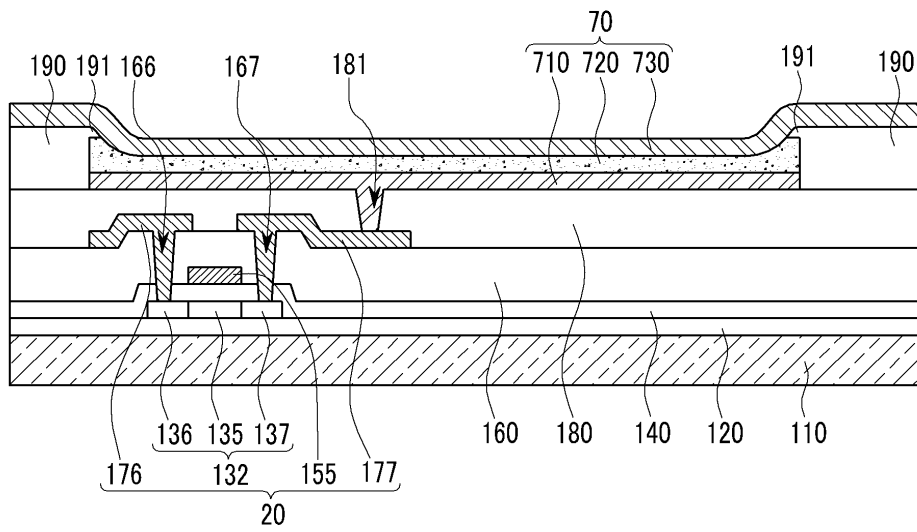
730 : 제2 전극

도면

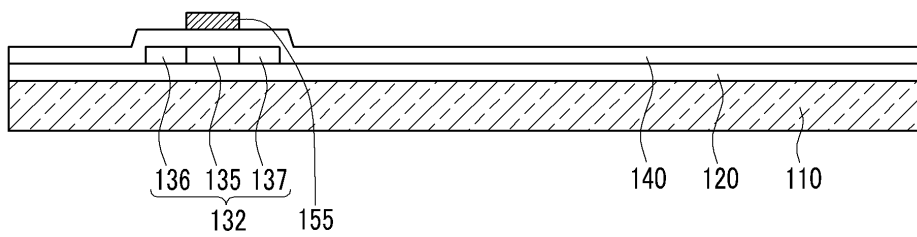
도면1



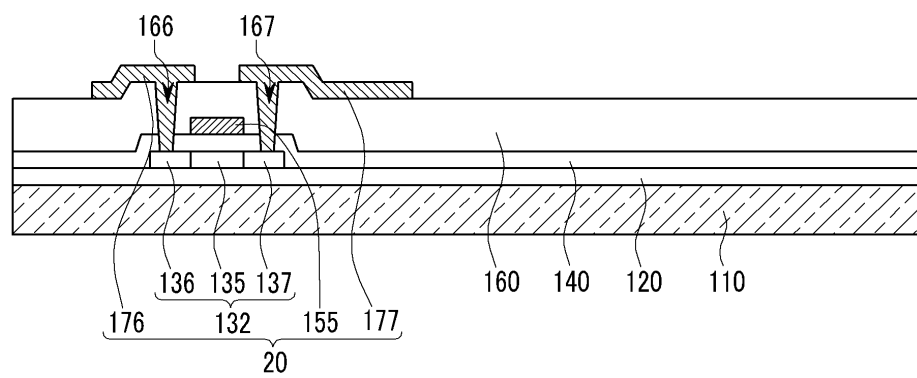
도면2



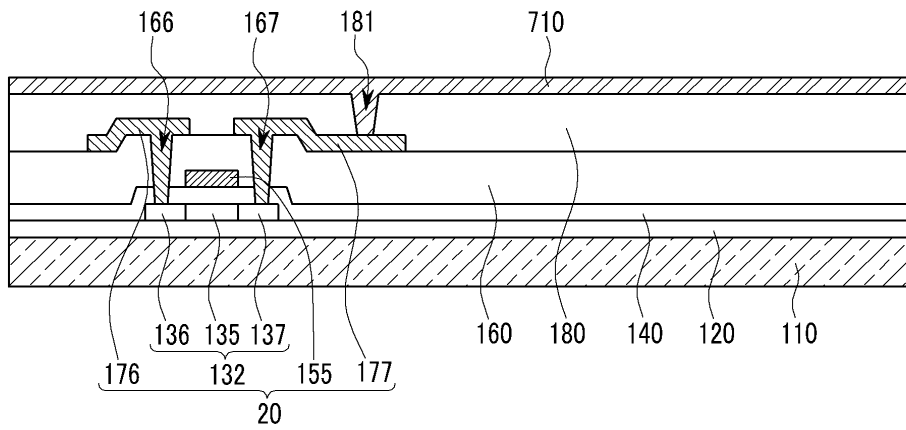
도면3



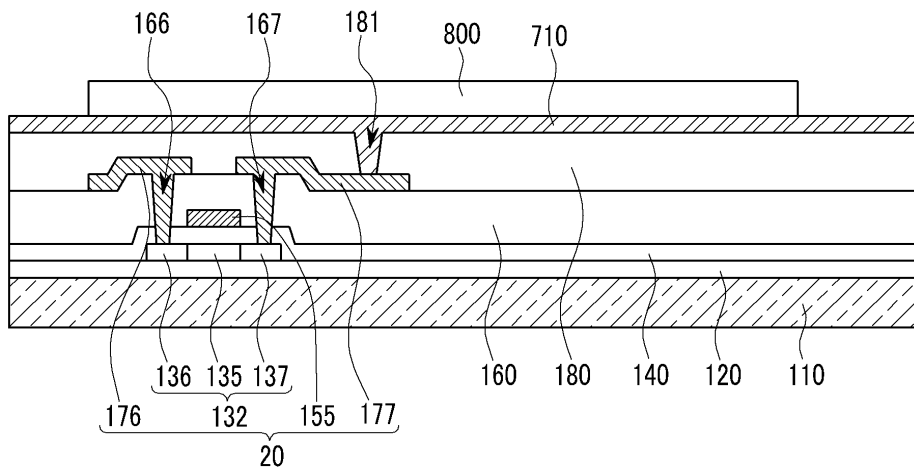
도면4



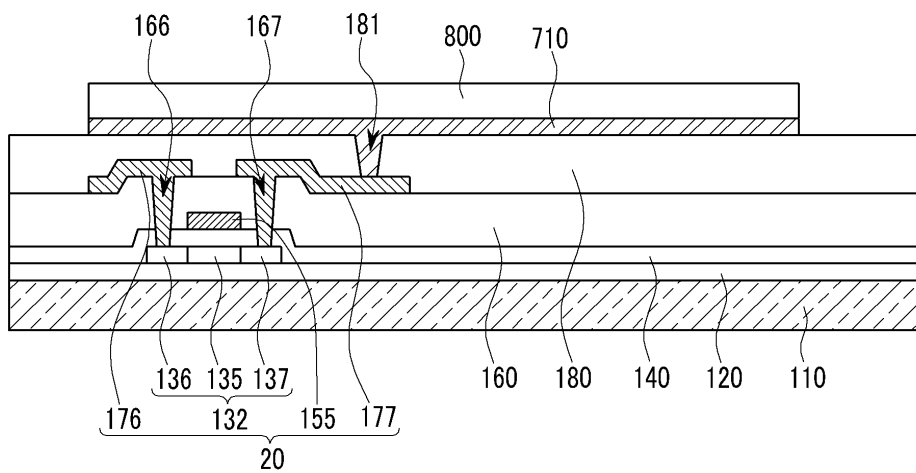
도면5



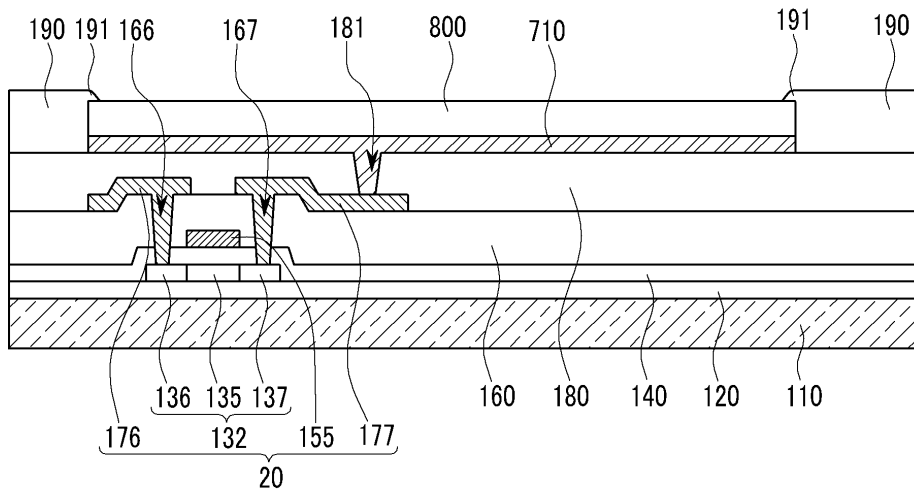
도면6



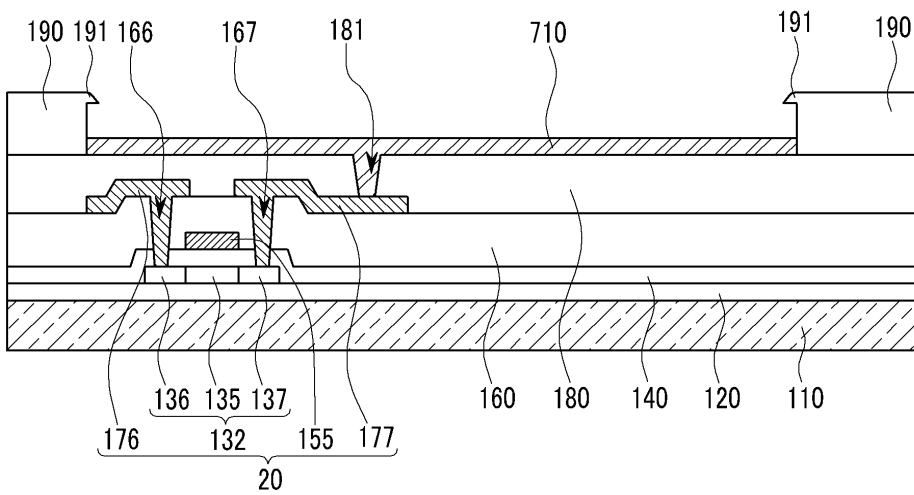
도면7



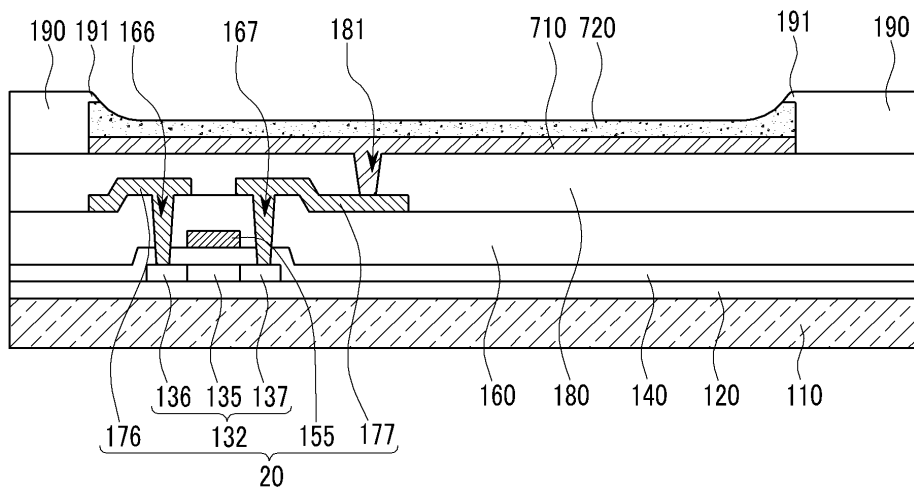
도면8



도면9



도면10



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR1020070060688A	公开(公告)日	2007-06-13
申请号	KR1020050120609	申请日	2005-12-09
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM JONG YUN		
发明人	KIM, JONG YUN		
IPC分类号	H05B33/26 H05B33/10		
CPC分类号	H01L27/3246 H01L27/3258 H01L51/56		
其他公开文献	KR100739579B1		
外部链接	Espacenet		

摘要(译)

用途：提供有机发光器件及其制造方法，通过改善平坦化层的平坦化特性，在平坦化层上形成有机层，使其具有均匀的厚度。

