

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷ (11) 공개번호 10-2005-0093606
H05B 33/06 (43) 공개일자 2005년09월23일

(21) 출원번호 10-2004-0019125
(22) 출원일자 2004년03월20일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 이선율
경기도수원시팔달구영통동1025-3407호
김경도
서울특별시동작구대방동대방주공아파트103동409호

(74) 대리인 리엔목특허법인
이혜영

심사청구 : 있음

(54) 전계 발광 디스플레이 장치 및 이의 제조 방법

요약

본 발명은, 기관 일면 상부에 형성된, 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과; 하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치에 있어서, 상기 기관 일면 상에는 외부 전기 요소의 단자를 수용하는 요홈부가 구비되며, 상기 패드부 단자들의 적어도 일부는 상기 요홈부 내에 배치되는 것을 특징으로 하는 전계 발광 디스플레이 장치 및 이를 제조하는 방법을 제공한다.

대표도

도 3b

명세서

도면의 간단한 설명

도 1a는 유기 전계 발광 디스플레이 장치의 개략적인 평면도,
도 1b는 도 1a의 선 A-A를 따라 취한, 종래 기술에 따른 패드부의 일단면도,
도 1c는 도 1b의 부분 확대도,
도 2a는 본 발명의 일실시예에 따른 유기 전계 발광 디스플레이 장치의 개략적인 평면도,
도 2b는 도 2a의 B에 대한 부분 확대도,

도 2c는 도 2b의 선 I - I 를 따라 취한 일단면도,

도 2d는 도 2a의 선 C-C를 따라 취한, 패드부의 일단면도,

도 2e 및 도 2f는 본 발명에 따른 패드부와 외부 전기 요소의 부착 과정을 나타내는 단면도,

도 2g 및 도 2h는 본 발명에 따른 다른 유형의 패드부 단면도,

도 3a 및 도 3b는 본 발명의 다른 일실시예에 따른 패드부와 외부 전기 요소의 부착 과정을 나타내는 단면도,

도 3c 및 도 3d는 본 발명에 따른 다른 유형의 패드부 단면도.

<도면의 주요부분에 대한 부호의 간단한 설명>

15...이방성 도전 필름 104...수평 구동 회로부

100...디스플레이 영역 110...기관

120...버퍼층 130...반도체 활성층

140...게이트 절연층 150...게이트 전극

150'...게이트 전극 동일층 160...중간층

170a,b...소스/드레인 전극 170'...소스/드레인 전극동일층

180...보호층 190, 190a,b...제 1 전극층

190'...제 1 전극층 동일층 192...유기 전계 발광부

193...제2 전극층 210...요홈부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전계 발광 디스플레이 장치에 관한 것으로, 보다 상세하게는 외부 전기 요소와 기관 간의 접촉력을 증대시키기 위한 구조의 패드부를 갖는 전계 발광 디스플레이 장치에 관한 것이다.

액정 디스플레이 소자나 유기 전계 발광 디스플레이 소자 또는 무기 전계 발광 디스플레이 소자 등 평판디스플레이 장치는 그 구동방식에 따라, 수동 구동방식의 패시브 매트릭스(Passive Matrix: PM)형과, 능동 구동방식의 액티브 매트릭스(Active Matrix: AM)형으로 구분된다. 상기 패시브 매트릭스형은 단순히 애노드와 캐소드가 각각 컬럼(column)과 로우(row)로 배열되어 캐소드에는 로우 구동회로로부터 스캐닝 신호가 공급되고, 이 때, 복수의 로우 중 하나의 로우만이 선택된다. 또한, 컬럼 구동회로에는 각 화소로 데이터 신호가 입력된다. 한편, 상기 액티브 매트릭스형은 박막 트랜지스터(Thin Film Transistor, TFT)를 이용해 각 화소 당 입력되는 신호를 제어하는 것으로 방대한 양의 신호를 처리하기에 적합하여 동영상상을 구현하기 위한 디스플레이 장치로서 많이 사용되고 있다.

한편, 상기 평판 디스플레이 장치 중 유기 전계 발광 디스플레이 장치는 애노우드 전극과 캐소우드 전극의 사이에 유기물로 이루어진 유기 발광층을 갖는다. 이 유기 전계 발광 디스플레이 장치는 이들 전극들에 애노드 및 캐소드 전압이 각각 인가됨에 따라 애노우드 전극으로부터 주입된 정공(hole)이 정공 수송층을 경유하여 유기 발광층으로 이동되고, 전자는 캐소우드 전극으로부터 전자 수송층을 경유하여 유기 발광층으로 주입되어, 이 유기 발광층에서 전자와 홀이 재결합하여 여기

자(exiton)를 생성하고, 이 여기자가 여기상태에서 기저상태로 변화됨에 따라, 유기 발광층의 형광성 분자가 발광함으로써 화상을 형성한다. 풀컬러 유기 전계 발광 디스플레이 장치의 경우에는 상기 유기 전계 발광 소자로서 적(R), 녹(G), 청(B)의 삼색을 발광하는 화소를 구비토록 함으로써 풀컬러를 구현한다.

도 1a에는 통상적인 평판 디스플레이 장치, 특히 유기 전계 발광 디스플레이 장치의 개략적인 평면도가 도시되어 있다. 기관(1, 도 1b 참조) 일면 상의 화소들로 형성되는 디스플레이 영역(10)과, 디스플레이 영역(10)의 적어도 일측 주변에는 패드부(20)가 배치된다.

패드부(20)는, 예를 들어 도 1a의 선 A-A를 따라 취한 도 1b에 도시된 바와 같이, 기관(1) 일면 상에는 패드부의 단자(2)가 형성되고, 그 상부에 수평 구동 회로부(14)와 같은 COG(chip on glass) 및 FPC(flexible printed circuits)가 배치되는데, 그 사이에 이방성 도전 필름(ACF, 15)를 배치하여 이들을 압착시킴으로써, 기관(1)과 수평 구동 회로부(14)가 부착된다. 하지만, 도 1c에서 알 수 있는 바와 같이, 종래의 기술에 따르면 기관의 패드부(20)와 수평 구동 회로부(14)의 돌출된 단자들(2, 14a)간에 서로 맞닿는 구조를 취함으로써 이들 사이에 배치된 이방성 도전 필름(15)과의 접촉 면적은 대부분의 경우 점선 표시된 부분으로 한정되거나, 돌출된 단자의 인접부가 이방성 도전 필름과 접촉한다 하더라도, 양자의 돌출된 형상으로 인하여 비접촉 공간이 발생하게 된다.

근래에 평판 디스플레이 장치, 특히 전계 발광 디스플레이 장치의 경우 휴대 및 작동의 용이성을 증대시키고자, 기관 자체에 대한 가요성이 설계 사양으로서 요구되는데, 종래 기술에 따르면 기관(1)에 굽힘력이 가해지는 경우 기관에 부착되는 외부 전기 요소 간의 접촉이 유지되지 못하고 박리되는 문제점이 수반되었다.

대한민국공개특허공보 제 1999-31984호에는 FPC와 같은 전기 요소에 굽힘력이 가해지는 경우 기관과의 분리를 방지하기 위하여 접착력을 증대시키고자 FPC에 개방 영역을 형성하여 접착력을 증대시키고자 하는 액정 패널이 개시되어 있다.

또한, 대한민국공개특허공보 제 1997-13000호에는 인접 패드 단자간의 쇼트를 방지하기 위하여 이방성 도전막을 패터닝하여 형성하는 방법이 개시되어 있다.

상기한 종래 기술에는 기관과 외부 전기 요소의 접합시 이들 인접 단자들간의 쇼트를 방지하기 위한 구조의 패드부는 개시되어 있으나, 기관 자체에 굽힘력이 가해지는 경우 외부 전기 요소와의 접합력을 증대시키기 위한 사양을 충족시키지는 못하였다.

발명이 이루고자 하는 기술적 과제

본 발명은, 상기한 문제점을 해소하며, 패드부 단자들과 외부 전기 요소의 단자들간의 통전성은 확보하되, 기관과 외부 전기 요소 간의 접촉력을 증대시켜 기관에 가해지는 외부 굽힘력에 의하여 양자 간에 박리되는 현상을 방지하는 전계 발광 디스플레이 장치를 제공하는 것이다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여, 본 발명의 일면에 따르면, 기관 일면 상부에 형성된, 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과; 하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치에 있어서, 상기 기관 일면 상에는 외부 전기 요소의 단자를 수용하는 요홈부가 구비되되, 상기 패드부 단자들의 적어도 일부는 상기 요홈부 내에 배치되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 다른 일면에 따르면, 상기 패드부 단자들의 적어도 일부는, 하나 이상의 층으로 형성되는 상부 단자 도전층 및 하부 단자 도전층으로 구성되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 상부 단자 도전층은 상기 디스플레이 영역의 제 1 전극층과 동일한 재료로 형성되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 하부 단자 도전층에는, 상기 디스플레이 영역의 소스/드레인 전극과 동일한 재료로 형성되는 단자 도전층이 포함되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 하부 단자 도전층에는, 상기 디스플레이 영역의 게이트 전극과 동일한 재료로 형성되는 단자 도전층이 포함되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 기판 일면 상에 배치된 TFT 층, 상기 TFT 층 상부에 형성된 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과; 하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치에 있어서, 상기 TFT층을 보호하는 보호층은 상기 패드부의 영역까지 연장 형성되며, 상기 기판 및 상기 연장된 보호층 중 적어도 상기 보호층에는 외부 전기 요소의 단자를 수용하는 요홈부가 형성되고, 상기 패드부 단자들의 적어도 일부는 상기 요홈부 내에 배치되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 패드부 단자들의 적어도 일부는 하나 이상의 층으로 형성되는 상부 단자 도전층 및 하부 단자 도전층으로 구성되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 상부 단자 도전층은 상기 디스플레이 영역의 제 1 전극층과 동일한 재료로 형성되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 하부 단자 도전층에는, 상기 디스플레이 영역의 소스/드레인 전극과 동일한 재료로 형성되는 단자 도전층이 포함되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 하부 단자 도전층에는, 상기 디스플레이 영역의 게이트 전극과 동일한 재료로 형성되는 단자 도전층이 포함되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 기판 일면 상부에 형성된, 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과; 하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치를 제조하는 방법에 있어서, 상기 패드부 형성 단계는: 상기 기판 일면 상에 외부 전기 요소의 단자를 수용하는 요홈부를 형성하는 단계; 및 상기 패드부 단자들의 적어도 일부를 상기 요홈부 내에 배치하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 패드부 단자들을 형성하는 단계는, 하나 이상의 층으로 형성되는 상부 단자 도전층 및 하부 단자 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 상부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 제 1 전극층 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 하부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 소스/드레인 전극 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 하부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 게이트 전극 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 기판 일면 상에 배치된 TFT 층, 상기 TFT 층 상부에 형성된 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과; 하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치를 제조하는 방법에 있어서, 상기 패드부 형성 단계는: 상기 TFT층을 보호하는 보호층은 상기 패드부의 영역까지 연장 형성시키는 단계; 상기 기판 및 상기 연장된 보호층 중 적어도 상기 보호층에 외부 전기 요소의 단자를 수용하는 요홈부를 형성하는 단계; 상기 패드부 단자들의 적어도 일부를 상기 요홈부 내에 배치하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 패드부 단자들을 형성하는 단계는, 하나 이상의 층으로 형성되는 상부 단자 도전층 및 하부 단자 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 상부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 제 1 전극층 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 하부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 소스/드레인 전극 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 하부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 게이트 전극 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.

도 2a에는 본 발명의 일실시예에 따른 전계 발광 디스플레이 장치의 개략적인 평면도가 도시되어 있다. 기판(110, 도 2c 참조)의 일면 상부에는 하나 이상의 화소(참조, 도 2c의 "194"는 부화소)들로 구성되는 디스플레이 영역(100)이 형성되고, 디스플레이 영역(100)의 외곽으로 적어도 일측에는 하나 이상의 단자로 구성되는 패드부(200)가 배치된다.

또한, 도 2a에 도시된 바와 같이 디스플레이 영역(100)은 밀봉부(300)로 둘러싸이며, 디스플레이 영역(100)은 밀봉부(300)에 의하여 밀봉되는데, 밀봉부(300)에 의한 밀봉 영역에는, 디스플레이 영역(100)의 제 2 전극층(193, 도 2c 참조)과 통전되는 전극 전원 공급 라인(101, 103)이 개재되고, 화소의 제 1 전극층(190, 도 2c 참조)에 전기적 신호를 인가하기 위한 TFT의 소스 전극(170a)과 연결되는 구동 전원 공급 라인(미도시)도 개재되며, 경우에 따라서는 디스플레이 영역(100)의 개개의 화소에 주사 신호를 인가하기 위한 수직 구동 회로부(102)도 개재될 수 있다. 디스플레이 영역(100)의 개개의 화소에 데이터 신호를 인가하기 위한 수평 구동 회로부(104)가 패드부(200)에 배치될 수도 있다. 도 2a에 도시된 각종 배선 및 회로부의 레이아웃은 본 발명을 설명하기 위한 일례로서, 본 발명이 이에 한정되는 것은 아니다.

디스플레이 영역(100)의, 도면 부호 "B"로 지칭된 부분의 개략적인 부분 확대도가 도 2b에 도시되고, 도 2b의 선 I-I를 따라 취한 단면도가 도 2c에 도시되어 있다. 기판(110) 일면 상에는 버퍼층(120)이 개재된다. 버퍼층(120)은 SiO₂ 등으로 약 3000Å 정도의 두께로 형성된다.

버퍼층(120)의 일면 상에는 반도체 활성층(130)이 형성되는데, 반도체 활성층(130)은 비정질 실리콘층 또는 다결정질 실리콘층으로 형성될 수 있는 등 어느 한 유형에 한정되는 것은 아니다. 도면에서 자세히 도시되지는 않았으나, 반도체 활성층(130)은 N+ 형 또는 P+ 형의 도펀트들로 도핑되는 소스 및 드레인 영역과, 채널 영역으로 구성된다.

반도체 활성층(130)의 일면 상부에는 게이트 전극(150)이 형성되는데, 도 2c에 도시된 바와 같이 스캔 라인을 통하여 다른 TFT가 통전되는 경우 데이터 라인으로부터의 신호가 커패시터를 거쳐 게이트 전극(150)에 인가되는 신호 여부에 따라 채널 영역의 통전 여부가 결정되며, 이를 통해 소스 및 드레인 영역이 소통된다. 게이트 전극(150)은 인접층과의 밀착성, 적층되는 층의 표면 평탄성 그리고 가공성 등을 고려하여, 예를 들어 MoW 등과 같은 물질로 형성된다. 반도체 활성층(130)과 게이트 전극(150)과의 절연성을 확보하기 위하여, 예를 들어, 플라즈마 강화 화학 기상 증착(PECVD)을 통해 SiO₂로 구성되는 게이트 절연층(140)이 반도체 활성층(130)과 게이트 전극(150) 사이에 개재된다.

게이트 전극(150)의 상부에는 중간층(interlayer, 160)이 형성되는데, 중간층은 SiO₂, SiNx 등의 물질로 단층 형성되거나 또는 이중층의 형태로 구성될 수도 있다. 중간층(160)의 상부에는 소스/드레인 전극(170a,b)이 형성된다. 소스/드레인 전극(170a,b)은 중간층(160)과 게이트 절연층(140)에 형성되는 콘택홀을 통하여 반도체 활성층의 소스 영역 및 드레인 영역과 각각 전기적으로 소통된다.

소스/드레인 전극(170a,b)의 상부에는 보호층(페시베이션 층 및/또는 평탄화 층, 180)이 형성되어, 하부의 박막 트랜지스터를 보호하고 평탄화시킨다. 본 발명의 일실시예에 따른 보호층(180)은 다양한 형태로 구성될 수 있는데, 무기물 또는 유기물로 형성될 수도 있고, 단층으로 형성되거나 또는 하부에 SiNx 층을 구비하고 상부에 예를 들어 BCB(benzocyclobutene) 또는 아크릴(acryl) 등과 같은 유기물 층을 구비하는 이중층으로 구성될 수도 있다.

보호층(180)의 일면 상에는 제 1 전극층(190)이 배설되는데, 제 1 전극의 일단은 보호층(180)에 형성된 비아홀(181)을 통하여 하부의 드레인 전극(170a,b)과 접촉한다. 제 1 전극층(190)의 일면 상에는 무기/유기 전계 발광 소자가 배치된다.

유기 전계 발광부(192)는 저분자 또는 고분자 유기막으로 구성될 수 있는데, 저분자 유기막을 사용할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 유기 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N'-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양한 재료를 적용할 수 있다. 이들 저분자 유기막은 진공증착의 방법으로 형성된다.

고분자 유기막의 경우에는 대개 홀 수송층(HTL) 및 유기 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

유기 전계 발광부(192)의 일면 상부에는 제 2 전극층(193)이 전면 증착되는데, 제 2 전극층(193)은 이러한 전면 증착 형태에 한정되는 것은 아니다. 디스플레이 영역(100) 외측에 배치되는 전극 전원 공급 라인(101, 103; 도 2a 참조)이 배치되고, 제 2 전극층(193)과 전극 전원 공급 라인(101, 103)은 전기적으로 소통될 수 있다.

한편, 도 2a의 선 C-C를 따라 취한 도 2d 내지 도 2f에는, FPC 및 COG와 같은 전기 요소와 도통되는 패드부 단자들의 단면이 도시되어 있다. 도 2에서, 기관(110)의 일면으로 패드부 영역에는 요홈부(210)가 구비된다. 요홈부(210) 내, 예를 들어 요홈부(210) 하면에는 패드부 단자가 배치된다. 패드부 단자는 디스플레이 영역(100) 하부에 배치되는 다양한 도전층들로 형성될 수 있다.

일례로서, 도 2e에 도시된 바와 같이, 패드부 단자는 디스플레이 영역(100)의 제 1 전극층(190)과 동일한 층(190')으로, 즉 제 1 전극층(190) 형성과 동시에 형성될 수 있다. 이 때, 제 1 전극층(190)은 다양한 형태로 형성될 수 있는데, 전면 발광형의 경우, Al, AlNd, Mg:Ag 또는 이들의 합금 등으로 얇은 반사 전극(190a)과 일함수가 큰 ITO, IZO 등과 같은 투명 금속 산화물층(190b)의 이중층으로 형성될 수도 있고, 배면 발광형의 경우, 일함수가 큰 ITO, IZO 등의 투명 금속 산화물층의 단일층이 구비될 수도 있다. 따라서, 제 1 전극층과 동일한 층(190')도 하나 이상의 층을 구비하는 제 1 전극층(190)과 모두 동일하거나 또는 선별적으로 동일한 층이 형성될 수 있다. 하지만, 공정의 간소화를 위하여, 제 1 전극층과 동일한 층(190')으로 구성되는 패드부 단자들은 제 1 전극층(190)의 모든 층과 동일하게 형성되는 것이 바람직하다. 하지만, 본 발명이 이에 국한되지는 않고, 예를 들어, 패드부 단자들은 제 2 전극층(193)의 형성과 동시에 형성될 수도 있다.

도 2e는 도 2d의 점선 부분을 확대한 도면이다. 하부에는 요홈부(210)가 형성된 기관(110)이 배치되는데, 요홈부(210)의 하면에는 패드부 단자 도전층으로서의 제 1 전극층(190)과 동일한 층(190')이 형성된다. 상부에는 예를 들어 COG와 같은 수평 구동 회로부(104)가 도시되어 있고, 수평 구동 회로부(104)와 기관(110) 사이에는 이방성 도전 필름(15)이 도시되어 있다. 이들 간에 외력이 가해지면, 도 2f에 도시된 바와 같이, 수평 구동 회로부(104)는 기관(110)에 부착됨과 동시에, 수평 구동 회로부(104)의 단자(104a)는 기관(110)의 요홈부(210) 하면에 배치된 단자 도전층(190)과 전기적으로 소통되어 수평 구동 회로부(104)와 전계 발광 디스플레이 장치 간에 전기적 신호를 주고 받게 된다. 도 1c에 도시된 종래 기술과 달리, 양자 간에 접촉 면적이 증대로 인하여 접촉력이 증대됨으로써, 기관(110)에 굽힘력이 가해지는 경우에도 기관(110)과 수평 구동 회로부(104) 간의 박리가 용이하지 않게 된다.

상기 실시예에서는, 패드 단자부로서 제 1 전극층(190)과 동일한 층(190')만을 사용한 경우에 대하여 설명되었으나, 본 발명이 이에 한정되는 것은 아니다. 도 2g 및 도 2h에 도시된 바와 같이, 패드부 단자의 단자 도전층을 하나 이상의 층으로 구성되되, 상부 단자 도전층과 하부 단자 도전층으로 구분되도록 형성될 수도 있다. 즉, 도 2g에 도시된 바와 같이, 패드부 단자의 하부 단자 도전층으로서 디스플레이 영역(100)의 소스/드레인 전극(170a,b)과 동일한 층(170'), 즉 소스/드레인 전극(170a,b)과 동시에 형성되는 층(170')이 형성된 후에, 제 1 전극층(190)과 동일한 층(190')이 상부 단자 도전층으로 형성될 수 있다. 또한, 도 2h에 도시된 바와 같이 하부 단자 도전층으로서, 디스플레이 영역(100)의 게이트 전극(150)과 동일한 층(150'), 즉 하부 단자 도전층으로서 게이트 전극(150)과 동시에 형성되는 층(150')이 형성된 후에, 제 1 전극층(190)과 동일한 층(190')이 상부 단자 도전층으로 형성될 수 있다.

한편, 본 발명의 다른 일실시예에 따르면, COG와 같은 외부 전기 요소의 단자부와 맞물리기 위한 요홈부는 보호층에 형성될 수도 있다.

도 3a에서 하부에는 패드부가 형성된 기관(110)이, 상부에는 단자(104a)를 갖는, COG와 같은 수평 구동 회로부(104)가 도시되어 있고, 이들 사이에는 이방성 도전 필름(ACF, 15)이 도시되어 있다. 기관(110) 일면 상에는 디스플레이 영역

(100, 도 2a 참조)의 버퍼층(120)이 연장 개재되고, 버퍼층(120) 위에는 게이트 절연층(140)이, 그리고 게이트 절연층(140)의 일면 상에는 중간층(160)이 연장 형성되어 있다. 중간층(160)의 일면 상에는 하부 단자 도전층으로서, 소스/드레인 전극(170a,b)과 동일한 층(170')이 형성되는데, 그 위에는 디스플레이 영역(100)의 소스/드레인 전극(170a,b)의 상부에 배치되는 보호층(180)이 연장 개재된다.

그 후, 수평 구동 회로부(104)의 단자(104a)를 수용하기 위한 요홈부(210)가 보호층(180)의 일면에 형성된다. 요홈부(210)는 디스플레이 영역(100)의 제 1 전극층(190)을 드레인 전극(170b)과 소통시키기 위한 비아홀(181)을 형성함과 동시에 형성될 수도 있고, 경우에 따라서는 별도의 공정으로 행해질 수도 있다.

그런 후, 요홈부(210)의 하면에는 상부 단자 도전층으로서, 제 1 전극층(190)과 동일한 층(190')이 형성된다. 상부 단자 도전층으로서의 제 1 전극층과 동일한 층(190')과, 하부 단자 도전층으로서의 소스/드레인 전극과 동일한 층(170')은 연장 개재된 보호층(180)에 형성된 비아홀(181')을 통하여 도통된다.

그런 후, 기관(110)에 이방성 도전 필름(150)과 수평 구동 회로부(104)를 배치하고, 기관(110)과 수평 구동 회로부(104) 사이에 외력이 가해지면, 도 3b에 도시된 바와 같이, 이방성 도전 필름(150)을 통한 수평 구동 회로부(104)와 기관(110) 간의 접촉 면적을 증대시킴으로써, 양자간의 접촉력은 증대시킬 수 있는 구조의 전계 발광 디스플레이 장치를 제조할 수 있다.

상기한 실시예는 본 발명을 설명하기 위한 일례로서, 본 발명이 이에 국한되지는 않는다. 즉, 도 3b에서 상부 단자 도전층과 하부 단자 도전층 간에는 비아홀을 통하여 도통되었으나, 도 3d에 도시된 바와 같이 상부 단자 도전층으로서의 제 1 전극층(190)과 동일한 층(190')과, 하부 단자 도전층으로서의 소스/드레인 전극과 동일한 층(170')이 서로 밀접할 수도 있고, 하부 단자 도전층으로서 디스플레이 영역(100)의 게이트 전극(150)과 동시에 형성되는 동일한 층(150')이 더 개재될 수 있다. 또한, 상기한 실시예들에서, 상부 단자 도전층으로서 제 1 전극층(190)과 동일한 층(190')에 대하여 기술하였으나, 본 발명이 이에 국한되지는 않고, 상부 단자 도전층을 제 2 전극층으로 형성할 수도 있으며, 유기 전계 발광 디스플레이 장치 이외에 무기 전계 발광 디스플레이 장치에도, 그리고 AM형 이외에 PM형에도 적용될 수 있으며, 요홈부는 기관과 보호층 모두에 형성될 수도 있고, 하나의 요홈부 내에 수 개의 단자가 구비될 수도 있는 등 다양한 변형예를 도출할 수 있다.

발명의 효과

상기한 바와 같은 본 발명에 따르면, 이방성 도전 필름과 같은 요소등을 사용하여 패드부 단자들과 외부 전기 요소 단자를 접촉시키는 경우, 이들이 맞물리 경우 이들 사이에 형성되는 공간을 최소화하여 접촉 면적을 증대시킴으로써, 전계 발광 디스플레이 장치가 굽힘력을 받는 경우 단자들간의 박리 현상을 줄임으로써, 제품을 불량률을 저감시킬 뿐만 아니라, 작동시 접촉 불량으로 인한 오작동을 방지할 수 있다. 또한, 패드부 단자들은 하나 이상의 도전층을 구비함으로써, 보다 원활한 통전성을 확보할 수 있다.

본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

(57) 청구의 범위

청구항 1.

기관 일면 상부에 형성된, 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과;

하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치에 있어서,

상기 기관 일면 상에는 외부 전기 요소의 단자를 수용하는 요홈부가 구비되며, 상기 패드부 단자들의 적어도 일부는 상기 요홈부 내에 배치되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 2.

제 1항에 있어서,

상기 패드부 단자들의 적어도 일부는, 하나 이상의 층으로 형성되는 상부 단자 도전층 및 하부 단자 도전층으로 구성되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 3.

제 2항에 있어서,

상기 상부 단자 도전층은 상기 디스플레이 영역의 제 1 전극층 및 제 2 전극층 중 하나 이상의 층과 동일한 재료로 형성되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 4.

제 2항에 있어서,

상기 하부 단자 도전층에는, 상기 디스플레이 영역의 소스/드레인 전극과 동일한 재료로 형성되는 단자 도전층이 포함되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 5.

제 2항에 있어서,

상기 하부 단자 도전층에는, 상기 디스플레이 영역의 게이트 전극과 동일한 재료로 형성되는 단자 도전층이 포함되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 6.

기판 일면 상에 배치된 TFT 층, 상기 TFT 층 상부에 형성된 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과;

하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치에 있어서,

상기 TFT층을 보호하는 보호층은 상기 패드부의 영역까지 연장 형성되되, 상기 기판 및 상기 연장된 보호층 중 적어도 상기 보호층에는 외부 전기 요소의 단자를 수용하는 요홈부가 형성되고, 상기 패드부 단자들의 적어도 일부는 상기 요홈부 내에 배치되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 7.

제 6항에 있어서,

상기 패드부 단자들의 적어도 일부는 하나 이상의 층으로 형성되는 상부 단자 도전층 및 하부 단자 도전층으로 구성되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 8.

제 7항에 있어서,

상기 상부 단자 도전층은 상기 디스플레이 영역의 제 1 전극층 및 제 2 전극층 중 하나 이상의 층과 동일한 재료로 형성되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 9.

제 7항에 있어서,

상기 하부 단자 도전층에는, 상기 디스플레이 영역의 소스/드레인 전극과 동일한 재료로 형성되는 단자 도전층이 포함되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 10.

제 7항에 있어서,

상기 하부 단자 도전층에는, 상기 디스플레이 영역의 게이트 전극과 동일한 재료로 형성되는 단자 도전층이 포함되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 11.

기판 일면 상부에 형성된, 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과;

하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치를 제조하는 방법에 있어서,

상기 패드부 형성 단계는:

상기 기판 일면 상에 외부 전기 요소의 단자를 수용하는 요홈부를 형성하는 단계; 및

상기 패드부 단자들의 적어도 일부를 상기 요홈부 내에 배치하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

청구항 12.

제 11항에 있어서,

상기 패드부 단자들을 형성하는 단계는, 하나 이상의 층으로 형성되는 상부 단자 도전층 및 하부 단자 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 13.

제 12항에 있어서,

상기 상부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 제 1 전극층 및 제 2 전극층 중 적어도 어느 한 층의 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

청구항 14.

제 12항에 있어서,

상기 하부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 소스/드레인 전극 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

청구항 15.

제 12항에 있어서,

상기 하부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 게이트 전극 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

청구항 16.

기관 일면 상에 배치된 TFT 층, 상기 TFT 층 상부에 형성된 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 이들 전극 사이에 배치되는 전계 발광부를 갖는 디스플레이 영역과;

하나 이상의 단자들로 구성되며, 상기 디스플레이 영역 외곽에 배치되는 패드부를 갖는 전계 발광 디스플레이 장치를 제조하는 방법에 있어서,

상기 패드부 형성 단계는:

상기 TFT층을 보호하는 보호층은 상기 패드부의 영역까지 연장 형성시키는 단계;

상기 기관 및 상기 연장된 보호층 중 적어도 상기 보호층에 외부 전기 요소의 단자를 수용하는 요홈부를 형성하는 단계;

상기 패드부 단자들의 적어도 일부를 상기 요홈부 내에 배치하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

청구항 17.

제 16항에 있어서,

상기 패드부 단자들을 형성하는 단계는, 하나 이상의 층으로 형성되는 상부 단자 도전층 및 하부 단자 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

청구항 18.

제 17항에 있어서,

상기 상부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 제 1 전극층 및 제 2 전극층 중 적어도 어느 한 층의 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

청구항 19.

제 17항에 있어서,

상기 하부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 소스/드레인 전극 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

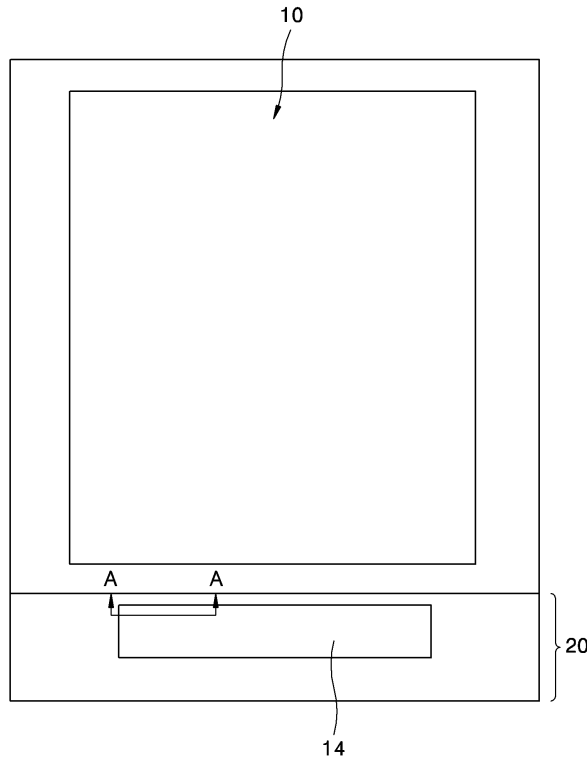
청구항 20.

제 17항에 있어서,

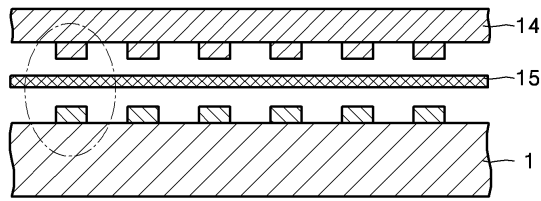
상기 하부 단자 도전층 형성 단계는, 상기 디스플레이 영역의 게이트 전극 형성과 동시에 이루어지는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

도면

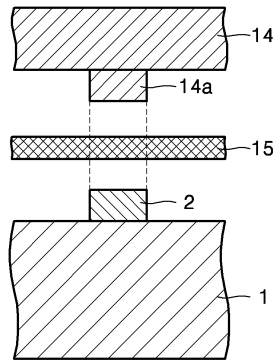
도면 1a



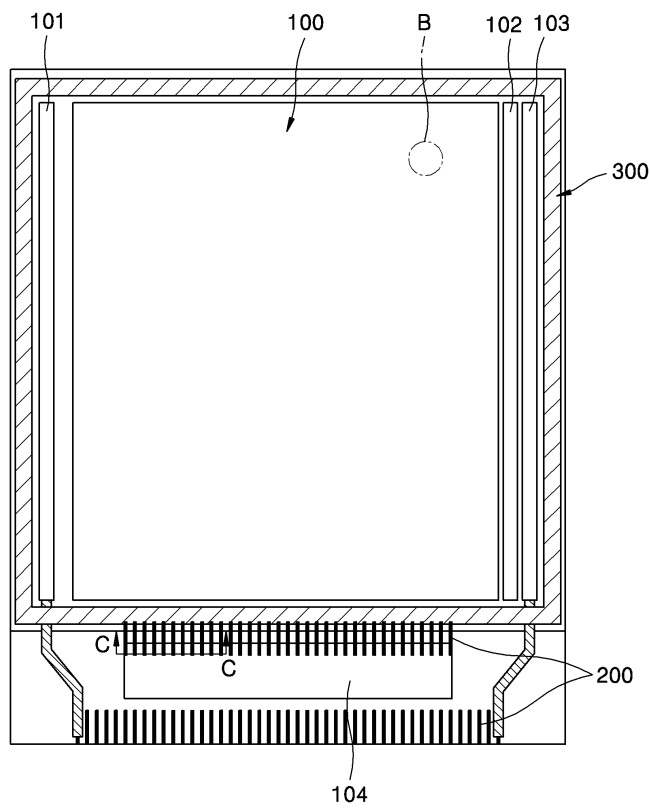
도면1b



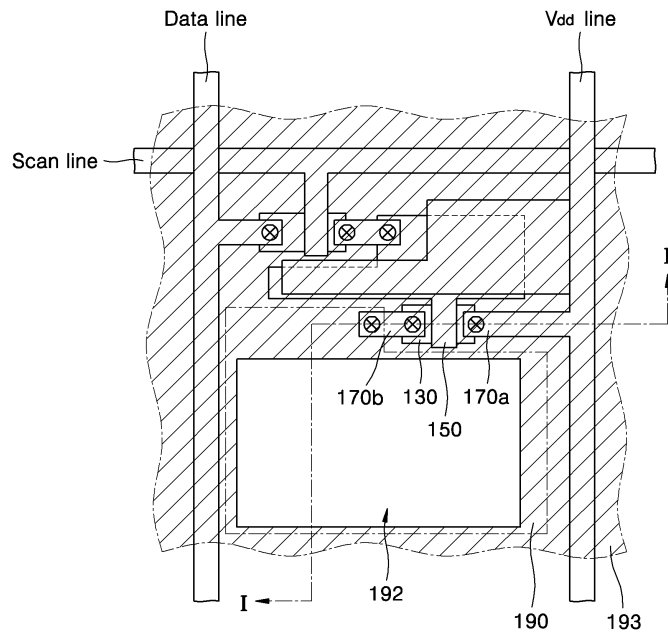
도면1c



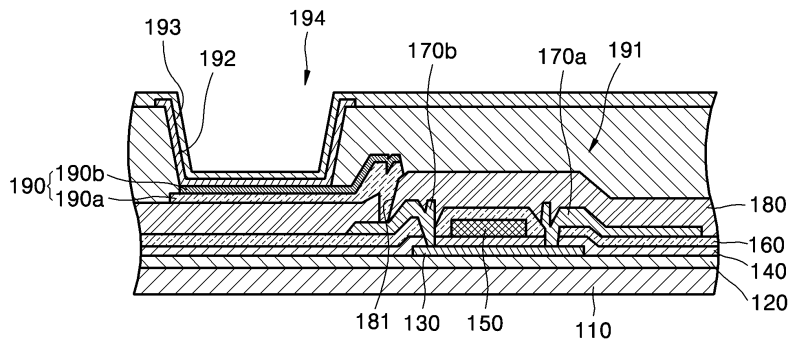
도면2a



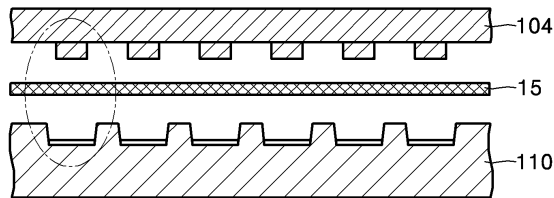
도면2b



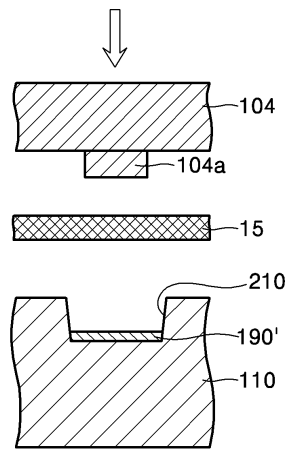
도면2c



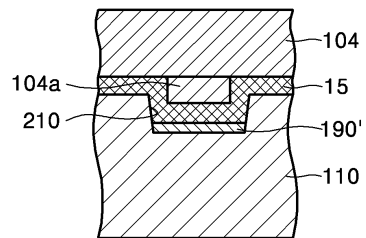
도면2d



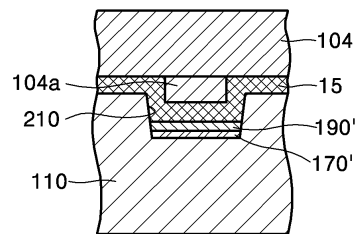
도면2e



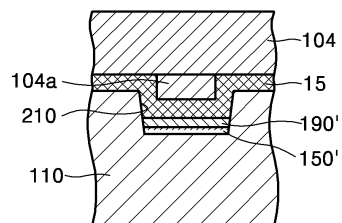
도면2f



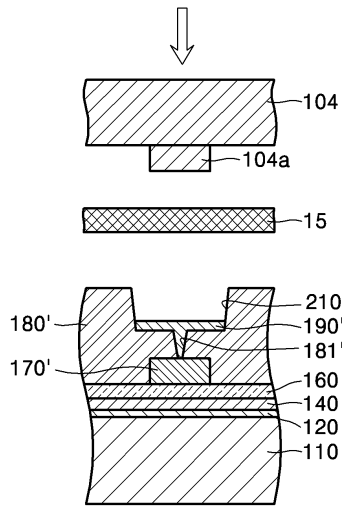
도면2g



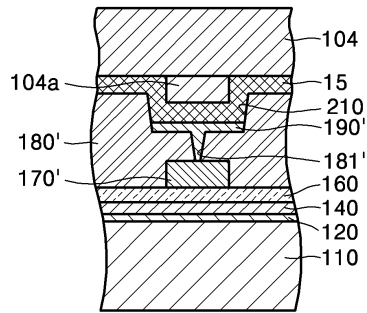
도면2h



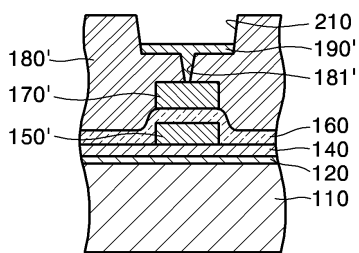
도면3a



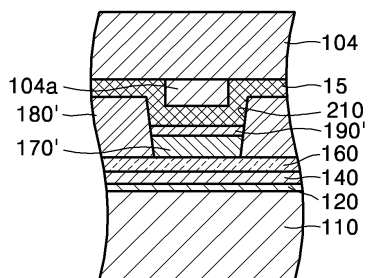
도면3b



도면3c



도면3d



专利名称(译)	电致发光显示装置及其制造方法		
公开(公告)号	KR1020050093606A	公开(公告)日	2005-09-23
申请号	KR1020040019125	申请日	2004-03-20
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	LEE SUNYOUL 이선율 KIM KYONGDO 김경도		
发明人	이선율 김경도		
IPC分类号	H01L51/50 H05B33/12 G02F1/1345 G09F9/30 G09F9/00 H01L27/32 H05B33/06 H05B33/10 H05B33/14		
CPC分类号	H01L27/3276		
代理人(译)	李, 杨HAE		
外部链接	Espacenet		

摘要(译)

本发明提供第一电极层和第二电极层，其形成在上部，如果它与基板一起上升，则电致发光显示装置，其中容纳的凹陷部分是外部电元件的端子，其配备有具有显示区域的显示区域。在这些电极和电致发光显示装置之间设置的场发射部分，其具有由至少一个端子组成的焊盘部分，并且放置在基板一侧的显示区域外侧，并且焊盘部分端子的至少一部分是布置在凹陷部分内的方法及其制造方法。

