

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G09G 3/30
G09G 3/32

(11) 공개번호 10-2005-0075754
(43) 공개일자 2005년07월21일

(21) 출원번호 10-2005-7006704

(22) 출원일자 2005년04월18일

번역문 제출일자 2005년04월18일

(86) 국제출원번호 PCT/IB2003/004428

(87) 국제공개번호 WO 2004/036536

국제출원일자 2003년10월08일

국제공개일자 2004년04월29일

(30) 우선권주장 0224277.4 2002년10월18일 영국(GB)

(71) 출원인 코닌클리케 필립스 일렉트로닉스 엔.브이.
네델란드왕국, 아인드호펜, 그로네보르스베그 1

(72) 발명자 스티어, 윌리엄, 에이.
영국, 서레이 알에이치1 5에이치에이, 레드힐, 크로스 오크 레인, 필립스
인텔렉처 프로퍼티 및 스탠다즈

(74) 대리인 정상구
이범래
신현문

심사청구 : 없음

(54) 능동 매트릭스 유기 전자 발광 디스플레이 장치

명세서

기술분야

본 발명은 전자 발광 디스플레이 장치들, 특히 각 화소와 연관된 박막 스위칭 트랜지스터들을 갖는 능동 매트릭스 디스플레이 장치들에 관한 것이다.

배경기술

전자 발광(electroluminescent), 발광(light-emitting), 디스플레이 소자들을 채용한 매트릭스 디스플레이 장치들은 주지되어 있다. 디스플레이 소자들은 예를 들어, 고분자 재료들을 사용한 유기 박막 전자 발광 소자들, 또는 종래의 III-V 반도체 화합물을 사용한 발광 다이오드들(LED들)을 포함할 수 있다. 유기 전자 발광 재료들, 특히 고분자 재료들에 대한 최근의 개발들은 비디오 디스플레이 장치들에서 실제적으로 사용될 수 있다는 것을 보여 주었다. 상기 재료들은 일반적으로 한쌍의 전극들 사이에 끼워진 하나 이상의 반도체 결합 고분자층들을 포함하고, 상기 한쌍의 전극들 중 하나는 투과적이고, 다른 하나는 홀들 또는 전자들을 고분자층에 주입하는데 적합한 재료이다.

고분자 재료는 CVD 프로세스를 사용하거나, 가용성 결합 고분자 용액을 사용하는 간단한 스펀 코팅 기술로 제조될 수 있다. 잉크-젯 프린팅이 또한 사용될 수 있다. 유기 전자 발광 재료들은 다이오드형 I-V 특성들을 나타내어, 디스플레이 기능과 스위칭 기능 모두를 제공할 수 있고, 따라서 수동형 디스플레이들에서 사용될 수 있다. 대안적으로, 상기 재료들은 디스플레이 소자와, 그 디스플레이 소자를 통하는 전류를 제어하는 스위칭 장치를 포함하는 각 화소를 갖는 능동 매트릭스 디스플레이 장치들에 사용될 수 있다.

종래의 아날로그 구동 체계가 디스플레이 소자에 제어가능한 전류를 공급하도록, 상기 종류의 디스플레이 장치들은 전류-구동 디스플레이 소자들을 갖는다. 디스플레이 소자를 통하는 전류를 결정하는 전류원 트랜지스터에 공급된 게이트 전압을 갖는, 화소 구성의 일부로서 전류원 트랜지스터를 제공하는 것이 알려져 있다. 저장 캐패시터는 어드레싱 단계 후 게이트 전압을 유지한다.

도 1은 전자 발광 디스플레이 장치가 어드레싱된 능동 매트릭스에 대한 공지된 화소 회로를 도시한다. 디스플레이 장치는 규칙적으로 이격된 화소들의 행과 열 매트릭스 어레이를 갖는 패널을 포함하는데, 상기 화소들은 블록들(1)로 표시되고

연관된 스위칭 수단과 함께 전자 발광 디스플레이 소자들(2)을 포함하며, 행(선택)과 열(데이터) 어드레스 컨덕터들(4,6)의 교차 셋트들 사이의 교차점들에 위치된다. 간결함을 위해 단지 몇개의 화소들만이 도면에 도시된다. 실제에 있어서는, 수백개의 화소들의 행과 열일 수 있다. 화소들(1)은 개개의 컨덕터 셋트들의 단부에 접속된 행, 스캐닝, 구동기 회로(8) 및 열, 데이터, 구동기 회로(9)를 포함하는 주변 구동 회로에 의해 행과 열 어드레스 컨덕터 셋트들을 통해 어드레싱된다.

전자 발광 디스플레이 소자(2)는, 하나 이상의 유기 전자 발광 재료의 능동층들이 끼워진 한쌍의 전극들을 포함하고 본원에서 다이오드 소자(LED)로 표현된 유기 발광 다이오드를 포함한다. 어레이의 디스플레이 소자들은 연관된 능동 매트릭스 회로와 함께 절연체의 한쪽에 전달된다. 디스플레이 소자들의 캐소드들과 애노드들 중 하나는 투과적 도전 재료로 형성된다. 상기 절연체의 다른쪽에서 관찰자에게 보여질 수 있도록 전자 발광 층에 의해 생성된 빛이 상기 전극들 및 절연체를 통해 전송되기 위해, 상기 절연체는 유리나 같은 투과적 재료이고, 기판에 가장 가까운 디스플레이 소자(2)들의 전극들은 ITO와 같은 투과적 도전 재료로 구성될 수 있다. 일반적으로, 유기 전자 발광 재료층의 두께는 10nm 내지 200nm이다. 소자들(2)에 사용될 수 있는 적합한 유기 전자 발광 재료들의 일반적인 예들은 EP-A-0 717446에 공지 및 기술된다. WO96/36959에 기술된 결합 고분자 재료들이 또한 사용될 수 있다.

도 2는 전압-프로그래밍된 동작을 제공하기 위해 공지된 화소 및 구동 회로 어레이를 간략화된 개략적 형태로 도시한다. 각 화소(1)는 EL 디스플레이 소자(2)와 연관된 구동 회로를 포함한다. 구동 회로는 행 컨덕터(4)상의 행 어드레스 펄스에 의해 턴온되는 어드레스 트랜지스터(16)를 갖는다. 어드레스 트랜지스터(16)가 턴온될 때, 열 컨덕터(6)상의 전압은 나머지 화소에 전달될 수 있다. 특히, 어드레스 트랜지스터(16)는 구동 트랜지스터(22) 및 저장 캐패시터(24)를 포함하는 전류원(20)에 열 컨덕터 전압을 공급한다. 열 전압은 구동 트랜지스터(22)의 게이트에 제공되고, 게이트는 행 어드레스가 종료된 후에도 저장 캐패시터(24)에 의해 상기 전압으로 유지된다. 구동 트랜지스터(22)는 전력 공급선(26)으로부터 전류를 드로잉한다.

저장 캐패시터(24)가 고정된 게이트-소스 전압을 유지하도록, 상기 회로에서 구동 트랜지스터(22)는 PMOS TFT로 구현된다. 이것은 트랜지스터를 통하는 고정된 소스-드레인 전류를 유발하고, 따라서 화소의 원하는 전류원 동작을 제공한다.

상기 기본 화소 회로는 전압-프로그래밍된 화소이고, 구동 전류를 샘플링하는 전류-프로그래밍된 화소들도 있다. 그러나, 모든 화소 구성들은 각 화소에 공급될 전류를 요구한다.

특히 다중실리콘 박막 트랜지스터들을 사용한 전압-프로그래밍된 화소들이 갖는 한가지 문제는, 기판의 상이한 트랜지스터 특성들(특히 임계 전압)이 게이트 전압과 소스-드레인 전류 사이의 상이한 관계들을 발생시키고, 디스플레이된 이미지 결과에서 아티팩트들을 발생시킨다는 점이다. 특히 저휘도 레벨들에서, 상기 디스플레이들은 비균일하다.

디지털 구동 체계들이 또한 제안되었다. 상기 체계들에서, LED 장치는 두개의 가능한 전압 레벨들로 효과적으로 구동된다. 화소들은 더이상 저휘도 레벨들을 중개하도록 구동되지 않기 때문에, 이것은 비균일성 문제를 극복한다. 트랜지스터는 더이상 전류원으로서 선형 영역에서 동작하도록 요구되지 않기 때문에, 이것은 또한 화소 회로에서 전력 소비를 감소시킨다. 대신에, 모든 트랜지스터들이 완전히 켜지거나 완전히 꺼질 수 있고, 이것은 전력 소비를 감소시킨다. 상기 구동 체계는 동일한 이유로 트랜지스터 특성 변화들에 둔감하다. 상기 접근법은 단지 두개의 가능한 화소 출력들을 제공한다. 그러나, 그레이 스케일 화소 출력들이 다수의 방법들로 달성될 수 있다.

한가지 접근법으로, 보다 큰 화소들을 형성하도록 화소들이 그룹화될 수 있다. 활성화된 그룹 내 화소들의 수에 대한 합수인 그레이 스케일이 생성되도록 그룹 내의 화소들은 독립적으로 어드레싱될 수 있다. 이것은 영역비 방법(area ratio method)으로서 공지된다. 상기 접근법의 결점은 감소된 디스플레이의 해상도와 증가된 화소 복잡도이다.

대안적인 접근법으로, 화소가 턴온되는 듀티 사이클(duty cycle)의 함수로서 그레이 스케일이 구현되도록, 화소들은 프레임율보다 빠르게 턴온되고 턴오프될 수 있다. 이것은 시간비 방법(time ratio method)으로서 공지된다. 예를 들어, 프레임 주기는 1:2:4의 비로 서브-프레임 주기로 분할될 수 있다(8개의 균일하게 이격된 그레이 스케일 값들, 즉 3비트 해상도를 제공). 이것은 필수 구동 용량을 증가시키고(그렇지 않으면 프레임율의 감소를 요구함), 따라서 디스플레이의 비용을 증가시킨다. 일반적으로, n-비트 그레이 스케일 해상도는 n개의 서브-프레임들을 요구한다. 높은 리프레쉬율은 전체 디스플레이 전력 소비를 증가시키고, 복잡한 프로그래밍 시퀀스들이 요구될 수 있다.

WO 01/54107은 램프 전압이 화소 구동 트랜지스터에 인가되는 유기 LED 디스플레이용 화소 어레이 및 구동 체계를 개시한다. 램프 전압은 입력 구동 레벨에 따라 쉬프트되고, 쉬프트된 램프 전압이 구동 트랜지스터의 임계 전압을 교차할 때 구동 트랜지스터가 스위칭된다.

발명의 상세한 설명

본 발명에 따라, 디스플레이 화소들의 어레이를 포함하는 능동 전자 발광 디스플레이 장치에 있어서, 각 화소가:

전자 발광(EL) 디스플레이 소자;

디스플레이 소자를 통한 전류를 구동하는 구동 트랜지스터로서, 구동 전압이 구동 트랜지스터의 게이트에 제공되는, 상기 구동 트랜지스터; 및

화소에 대한 입력과 구동 트랜지스터의 게이트 사이에 접속되고 구동 레벨을 저장하는 저장 캐패시터를 포함하고,

화소의 입력에 계단형 전압 파형을 제공하기 위해 구동 회로가 제공되고, 계단형 전압 파형은 구동 트랜지스터의 게이트에 인가하기 전에 저장 캐패시터에 의해 전압-쉬프트되며, 계단형 전압 파형에서 계단들의 높이는 구동 트랜지스터의 선형 동작 영역의 전압 폭보다 큰, 상기 능동 전자 발광 디스플레이 장치가 제공된다.

상기 배열에서, 계단들 중 하나가 구동 트랜지스터의 온 및 오프 상태 사이의 전이를 제공하도록, 계단형 신호가 구동 트랜지스터의 게이트에 제공된다. 구동 전압이 구동 트랜지스터에 대한 펄스 폭 변조 구동 체계를 제공하도록, 구동 전압은 상기 전이가 발생한 때를 알려준다. 계단형 전압 파형에서 계단들의 높이가 구동 트랜지스터의 선형 동작 영역에서의 게이트-소스 전압들의 범위보다 크게 함으로써, 계단형 파형의 선택된 계단은 완전히 온 및 완전히 오프되는 것(어느 한 순서로) 사이에서 구동 트랜지스터에 대한 전이를 규정하는 것이 보장될 수 있다. 이런 식으로, 구동 트랜지스터는 선형 영역에서 구동되지 않고, 그것에 의해 전력 소비를 감소시킨다.

계단형 전압 파형에서 계단들의 높이는 양호하게 디스플레이의 모든 화소들의 구동 트랜지스터들의 선형 동작 영역 전압들을 포함하는데 충분하다. 이런 식으로, 임계 전압들의 변화들을 고려하더라도, 모든 화소들은 선형 동작 영역의 어느 한 쪽의 전압들로 구동되기 때문에, TFT 임계 전압의 변화들이 극복된다.

따라서, 구동 레벨은 복수의 값들 중 하나를 갖도록 선택되고, 선형 영역에서 구동 트랜지스터에 대한 임의의 게이트 전압이 구동 트랜지스터의 게이트에 인가된 전압의 계단들 사이의 전압에 대응하도록 선택된다. 따라서, 모든 화소들이 완전히 온되거나 완전히 오프되도록, 구동 레벨은 임계 전압들의 범위를 고려한다.

각각의 화소는 양호하게 전력 공급선과 구동 트랜지스터의 게이트 사이에 접속된 어드레스 트랜지스터를 더 포함한다. 이것은 캐패시터를 충전하도록 사용된다. 각 화소는 디스플레이 소자를 통해 구동 트랜지스터에 의해 전류의 구동을 디스에이블링하는 수단을 더 포함한다. 따라서, 캐패시터 충전 단계 동안, 캐패시터 충전 단계에 영향을 주지 않도록, 구동 트랜지스터가 턴오프될 수 있다.

따라서, 상기 장치는:

화소 전압은 화소에 대한 입력에 인가되고, 어드레스 트랜지스터는 턴온되며, 디스에이블링 수단은 디스플레이 소자를 턴오프하도록 턴온되고, 저장 캐패시터는 구동 전압으로부터 도출된 레벨로 충전되는 제 1 모드와;

어드레스 트랜지스터는 턴오프되고, 디스에이블링 수단은 턴오프되며, 계단형 전압 파형은 화소의 입력에 인가되는 제 2 모드인 두가지 모드들로 동작 가능하다.

입력 전압이 캐패시터 상에 전압을 저장하도록 사용될 때, 상기 두가지 모드들은 프로그래밍 스테이지와, 후속하는 구동 스테이지를 규정한다.

장치는 조악한 해상도 펄스 폭 변조를 제공하는 한 단계와, 우수한 해상도 펄스 폭 변조를 제공하는 보다 짧은 다른 한 단계인 적어도 두개의 연속적인 단계들로 동작 가능하다. 이것은 조악한 해상도 구동에 이어(또는 선행하여) 우수한 해상도 구동을 함으로써 보다 많은 그레이 레벨들이 제공될 수 있게 한다.

본 발명은 또한 디스플레이 화소들의 어레이를 포함하는 능동 매트릭스 전자 발광 디스플레이 장치를 어드레싱하는 방법으로서, 각 화소가 전자 발광(EL) 디스플레이 소자, 디스플레이 소자를 통하는 전류를 구동하는 구동 트랜지스터, 구동 트랜지스터의 게이트에 제공되는 구동 전압, 및 화소에 대한 입력과 구동 트랜지스터의 게이트 사이에 접속되고 구동 레벨을 저장하는 저장 캐패시터를 포함하는, 상기 어드레싱 방법에 있어서, 각 화소에 대해:

저장 캐패시터 상에 화소 구동 전압을 저장하는 단계; 및

화소의 입력에 계단형 전압 파형을 제공하는 단계로서, 구동 트랜지스터의 게이트에 인가된 전압 계단들의 제1 셋트에 대해서는 구동 트랜지스터가 턴온되고, 구동 트랜지스터의 게이트에 인가된 전압 계단들의 제2 셋트에 대해서는 구동 트랜지스터가 턴오프되며, 제1 및 제2 셋트들은 저장된 화소 구동 레벨에 의해 결정되도록, 계단형 전압 파형은 구동 트랜지스터의 게이트에 인가하기 전에 저장 캐패시터에 의해 전압-취프되는, 상기 제공 단계를 포함하는, 상기 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법이 제공된다.

본 발명은 화소에 계단형의 경사진 전압 입력을 사용하는 시간비 방법을 제공하고, 이것은 구동 트랜지스터의 임계 전압에 비해 효과적이다. 계단들 중 하나는 구동 트랜지스터의 임계 전압을 교차하는 전압을 제공하고, 이때, 트랜지스터가 턴온 또는 턴오프되며, 그것에 의해 트랜지스터 듀티 사이클의 제어를 제공한다.

전압 계단들의 제1 및 제2 셋트들은 어느 한 순서일 수 있다. 따라서, 계단형 파형은 상향 또는 하향으로 경사질 수 있고, 게이트 전압이 트랜지스터 임계 전압을 교차하는 지점은, 구동 트랜지스터의 스위칭 온 또는 오프를 나타낼 수 있다.

계단이 구동 트랜지스터의 선형 동작 영역을 피하도록, 계단들의 전압들이 선택될 수 있기 위해서, 계단형 전압 파형에서 계단들의 높이는 양호하게 구동 트랜지스터의 선형 동작 영역의 전압 폭보다 크다. 특히, 동일한 계단형 파형이 모든 구동 트랜지스터들의 선형 동작 영역을 피하도록 사용될 수 있도록, 계단형 전압 파형에서 계단들의 높이는 디스플레이의 모든 화소들의 구동 트랜지스터들의 오버레이드 선형 동작 영역 전압의 전압 폭보다 크다.

따라서, 구동 레벨은 복수의 값들 중 하나를 갖도록 선택되고, 선형 영역에서 구동 트랜지스터에 대한 임의의 게이트 전압이 구동 트랜지스터의 게이트에 인가된 전압의 계단들 사이의 전압에 대응하도록 선택된다.

장치는 조악한 해상도 펄스 폭 변조를 제공하는 한 단계와, 우수한 해상도 펄스 폭 변조를 제공하는 보다 짧은 다른 한 단계인 적어도 두개의 연속적인 단계들로 동작 가능하다. 이것은 구동 트랜지스터들의 선형 구동을 피하기 위해 요구된 계단 높이를 유지하면서, 레벨들의 수를 증가할 수 있게 한다.

본 발명은 이제 첨부 도면들을 참조하여 예로서 기술될 것이다.

도면의 간단한 설명

도 1은 공지된 EL 디스플레이 장치를 도시하는 도면.

도 2는 입력 구동 전압을 사용하는 EL 디스플레이 화소를 전류-어드레싱하는 공지된 화소 회로의 개략도.

도 3은 본 발명의 디스플레이 장치를 위한 화소 레이아웃의 개략도.

도 4는 도 3의 회로의 동작을 설명하는 타이밍도.

도 5는 도 3의 화소 회로의 구동 트랜지스터의 턴온 특성들을 도시하고, 전압 파형들이 선택되는 방법을 설명하도록 사용되는 도면.

도 6은 도 3의 회로의 변경된 동작을 설명하는 타이밍도.

도 7은 본 발명의 어드레스 동작이 화소들의 어레이에 적용되는 방법을 도시하는 타이밍도.

실시예

본 발명은 계단형 기준 전압 파형을 사용하는 시간비 구동 체계를 구현하기 위한 화소 레이아웃(layout) 및 구동 방법을 제공하고, 화소의 구동 트랜지스터의 선형 동작 영역을 피하도록 계단 레벨들이 선택된다.

동일한 참조 번호들은 상이한 도면들에서 동일한 성분들에 대해 사용되고, 상기 성분들의 설명은 반복되지 않을 것이다.

도 3은 본 발명에 따른 제1 화소 배열을 도시한다. 도 2의 종래의 화소와 같이, 게이트 구동 전압을 구동 트랜지스터(22)에 인가함으로써, 화소가 전압-어드레싱된다.

저장 캐패시터(30)는 구동 트랜지스터(22)의 게이트와 열 데이터 선(6) 사이에 제공된다. 상기 열 데이터 선(6)은 화소에 대한 입력을 효과적으로 규정한다. 이하에 더 기술되는 바와 같이, 열 컨덕터 상의 전압을 전압-쉬프팅하기 위해 캐패시터가 제공된다.

열 구동기 회로(도 1의 9)는 화소의 입력에 계단형 전압 파형을 제공하고, 상기 계단형 전압 파형은 구동 트랜지스터의 게이트에 인가하기 전에 저장 캐패시터(30)에 의해 전압-쉬프팅된다. 캐패시터(30)에 의해 도입된 전압 쉬프트는, 게이트에 인가된 전압이 구동 트랜지스터(22)의 임계 전압을 교차하는 때를 결정한다.

캐패시터(30)에 원하는 전압을 저장하기 위해, 각 화소는 전력 공급선(26)과 구동 트랜지스터(22)의 게이트 사이에 접속된 어드레스 트랜지스터(32)를 갖는다. 어드레스 트랜지스터(32)는 어드레스선(33)에 의해 제어된다. 이것은 화소 프로그래밍 스테이지 동안 캐패시터(30)를 충전하도록 사용된다. 상기 프로그래밍 스테이지 동안, 원하는 전압으로 캐패시터를 충전하기 위해 열 컨덕터(6)는 구동 전압(전력 공급선 전압보다 낮음)으로 유지된다.

프로그래밍 스테이지 동안, 디스플레이 소자(2)를 통해 구동되는 전류가 없고, 도 3의 화소 회로는 상기 스테이지 동안 인에이블선(36)에 의해 턴오프되는 분리 트랜지스터(34)를 갖는다. 디스플레이 소자(2)의 캐소드의 그라운드 접속은 대안적으로 구동 트랜지스터(22)를 턴오프하기 위해 전력 공급선 전압 또는 개방 회로로 스위칭될 수 있는 스위치를 통해 제공될 수 있다. 상기 스위치는 이후 모든 디스플레이 소자들에 공통적일 것이다. 상기 경우에, 구동 트랜지스터(22)의 드레인 은 디스플레이 소자(2)의 애노드에 직접 접속된다.

이하에 더 설명되는 바와 같이, 계단형 전압 파형에서 계단들의 높이는 구동 트랜지스터의 선형 동작 영역에서 게이트-소스 전압들의 범위보다 크다. 이것은 선형 동작 영역에서 트랜지스터를 구동하지 않고도 상기 계단들 중 하나가 구동 트랜지스터의 온 상태와 오프 상태 간의 전이를 제공할 수 있게 한다. 실제로, 계단형 전압 파형에서 계단들의 높이는 디스플레이의 모든 화소들의 구동 트랜지스터의 선형 동작 영역들에서 게이트-소스 전압들의 범위보다 크다. 이런 식으로, 모든 화소들은 선형 동작 영역의 어느 한쪽의 전압들로 구동되기 때문에, TFT 임계 전압들의 변화 효과가 제거된다.

도 4는 회로의 동작을 보다 자세히 설명하도록 사용된다.

화소 구동 체계는 프로그래밍 단계로 시작한다. 플롯(40)은 어드레스선(33)상의 전압을 도시한다. 프로그래밍 단계 동안, PMOS 어드레스 트랜지스터(32)를 턴오프하기 위해서, 어드레스선 전압이 로우로 바뀐다. 캐패시터(30)는 이후 열(6)에 제공된 전압에 따른 전압으로 어드레스 트랜지스터(32)를 통해 충전된다. 플롯(42)은 열에 제공된 전압을 도시하고, 플롯의 부분(42a)은 46으로 도시된 계단 높이를 갖는 화소 구동 레벨이고, 이것은 캐패시터(30)에 저장된 전압을 결정한다. 프로그래밍 단계 동안, 분리 트랜지스터는 턴오프되고, 플롯(44)은 인에이블선(36)상의 전압을 도시한다. 프로그래밍 단계 동안의 저전압은 NMOS 분리 트랜지스터(34)를 턴오프한다.

프로그래밍 단계의 종료시, 어드레스 선전압(40)은 어드레스 트랜지스터(32)를 턴오프하도록 하이로 되고, 전압(46)이 캐패시터(30)에 저장된다.

어드레스 트랜지스터(32)가 구동 트랜지스터(22)의 게이트 상에서의 전압에 상관없이 오프(역방향 및 순방향)로 남아 있게 하기 위해서, 디스플레이 소자를 구동할 때, 어드레스 전압의 고레벨은 공급 전압 V_{SUPPLY} 보다 높을 필요가 있다. 도 4에 도시되는 바와 같이, 높은 어드레스 전압은 공급 전압 V_{SUPPLY} 과 최대 쉬프트 전압(26)으로 설정될 수 있다.

열 전압(42)의 계단형의 경사진 부분(42b)은 이 후 열(6)에 인가되고, 캐패시터의 효과는 구동 트랜지스터(22)의 게이트에 인가된 전압을 플롯(48)으로 쉬프트하는 것이다.

PMOS 구동 트랜지스터(22)가 턴오프되도록, 전압(48)은 처음에 공급선 전압보다 높다. 전류가 디스플레이 소자(2)를 통해 구동되는 경우를 나타내는 플롯(50)으로 표현되는 바와 같이, 전압이 구동 트랜지스터(22)의 임계 전압과 동일한 양만큼 공급선 전압보다 낮은 경우에만, 트랜지스터가 턴온된다.

전압 쉬프트(46)의 레벨은 LED 전류 프로파일의 듀티 사이클을 결정하고, 따라서 상기 전압 쉬프트가 펄스 폭 변조 구동 체계를 구현한다는 것이 명백하다.

어레이에서 상이한 트랜지스터들에 대한 임계 전압들은 약간 다를 것이다. 게다가, 임계 전압에 가까운 게이트-소스 전압들에 대해, 구동 트랜지스터들은 선형 동작 영역들에서 동작한다. 이것은 구동 트랜지스터(22)의 완전 온 및 완전 오프 구동 상태들 사이의 영역이다.

도 5는 디스플레이 소자 부하가 발생할 때, 구동 트랜지스터의 턴온 특성들을 개략적으로 도시하고, 게이트-소스 전압 대 소스 드레인 전류를 나타낸다. 전압 V_L 이하에서, 트랜지스터는 OFF된다. 예를 들어, 이것은 전류 흐름이 피크 전류의 1%인 전압일 수 있다. 전압 V_H 이상에서, 트랜지스터는 ON된다. 예를 들어, 이것은 전류 흐름이 일정하여 부하에 의해 제한되는 전압일 수 있다. 예를 들어, 상기 전압은, 전류가 5%이하(브레이크다운 전압까지) 만큼 변하는 전압으로 규정될 수 있다. V_L 과 V_H 사이의 전압 범위는 트랜지스터의 선형 동작 영역이다. 다른 규정들이 사용될 수 있지만, 선형 동작 영역은 본질적으로 게이트-소스 전압의 증가에 응하여 실질적으로 전류가 증가하는 동작 영역이고, 이에 반하여 트랜지스터가 완전히 턴온 또는 턴오프된 때는 전류가 실질적으로 일정하다.

V_L 과 V_H 의 정확한 값들은 기관의 상이한 트랜지스터들에 따라 변할 것이다. 그러나, 상기 변화의 범위는 예측 가능하거나 측정 가능하여, 전압 값들의 범위는 알려져 있다. 게다가, 변화의 범위는 예를 들어, 10% 내지 15%와 같이 상대적으로 작다.

도 4를 다시 참조하여, 계단 높이가 구동 트랜지스터(22)의 선형 동작 영역의 전압 폭, 즉, V_L 과 V_H 사이의 전압 폭보다 크도록, 파형(42)의 계단들이 선택된다. 이것은 디스플레이의 모든 화소들에 대해 보장된다. 도 4에 도시되는 바와 같이, V_L 의 최소 값과 V_H 의 최대 값 사이의 전압들의 범위 " V_{ON} Range"는 플롯 48의 계단들 52와 54 사이에 놓이도록 배열된다.

이것은 범위 V_{ON} Range가 항상 전압 계단 전이들 사이이도록, $V_{L(MIN)}$ 과 $V_{H(MAX)}$ 사이의 범위보다 큰 계단 높이를 선택하거나, 다수의 이산적인 가능한 값들을 갖기 위한 전압 레벨(46)을 선택함으로써 달성된다.

요구된 계단 높이는 저-임계-전압 TFT에 대해 1V 내지 1.5V이고, 상기 값들은 사용된 특정한 트랜지스터 기술에 의존하여 현저하게 높을 수 있다. 도 4에 도시된 예에서, 8개의 계단들이 제공되고, 이것은 약 16V의 게이트 브레이크다운 전압 이하로 용이하게 달성될 수 있다. 따라서, 8개의 가능한 PWM 레벨들이 획득될 수 있다.

도 6은 더 많은 그레이 레벨들을 제공하는 체계를 도시하지만, 도 4의 플롯들(42,48,50)만을 도시한다. 장치는 두개의 연속적인 단계들로 동작 가능하다. 두개의 단계들의 순서는 중요하지 않지만, 도 6에서, 제1 단계 60은 가장 현저한 PWM 출력, 즉, 보다 낮은 해상도(보다 김)의 PWM 계단들을 제공하고, 제2 단계 62는 보다 높은 해상도(보다 짧음)의 PWM 계단들을 제공한다. 이것은 조악한 해상도 구동에 이어 우수한 해상도 구동을 함으로써, 보다 많은 그레이 레벨들이 제공되게 할 수 있다. 각 단계에서, 구동 트랜지스터들에 대한 선형 동작 전압 범위들은 도시된 바와 같이 계단들 사이의 전이에 대응하도록 배열된다.

디스플레이 화소들의 어레이를 어드레싱하기 위해, 어레이의 모든 캐패시터들은 처음에 원하는 값들로 충전될 수 있다. 일단 화소 캐패시터들이 충전되었다면, 동일한 열 구동 신호(쉬프트되지 않은 계단형 파형)는 열의 모든 화소들을 동시에 구동하도록 사용될 수 있다. 게다가, 모든 열들은 또한 동시에 구동될 수 있다.

도 6에서, 전체 프레임 주기는 60Hz 프레임율로부터 도출된 약 17ms일 수 있다. 프레임 주기의 50%가 방출을 위해 이용 가능하고, 그 나머지가 프로그래밍 시퀀스들과 시퀀스들 사이의 보호 시간(guard time)을 위해 이용 가능하다면, 각 프로그램 사이클에 대해 약 4ms가 이용 가능하다. 보다 긴 디스플레이 시퀀스(60)는 약 7ms 동안 지속될 것이고, 보다 짧은 디스플레이 시퀀스(62)는 약 1ms 동안 지속될 것이다. 그러므로, 보다 짧은 디스플레이 시퀀스에서 8개의 계단들에 대해, 가장 짧은 계단의 지속 기간은 약 0.1ms 동안 지속될 것이다.

도 7은 화소들의 어레이를 어드레싱하는 한가지 가능한 타이밍 체계를 설명하도록 사용된다. 프로그래밍 단계 70동안, 도 4의 펄스들의 시퀀스(42a)가 각 열 컨덕터에 동시에 인가된다. 도 7은 하나의 열 컨덕터에 대한 열 전압 파형을 72로 도시한다. 행들은 어드레스 펄스들(74)에 의해 차례로 어드레싱되고, 상기 어드레스 펄스들(74)은 사용될 생성 레벨(47a)로 하여금 각 화소의 저장 캐패시터를 충전할 수 있게 한다.

프로그래밍 단계(70)의 종료시, 어레이의 모든 화소들은 캐패시터에 저장된 선택된 전압을 갖는다. 구동 단계(76)는 동일한 열 파형(쉬프트되지 않은 계단형 경사)을 모든 열들에 인가한다. 따라서, 컬럼의 모든 화소들을 어드레싱하기 위해 사용되는 개개의 열 컨덕터 파형과, 모든 열들에 동시에 인가되는 열 컨덕터 파형들로 모든 화소들이 동시에 구동된다.

열들의 그룹들이 모두 동시에 프로그래밍되기 보다 차례로 프로그래밍될 수 있도록, 열들에 인가된 신호들을 다중화할 수 있다. 이것은 주지된 기술이고, 프로그래밍 시퀀스를 생성하는 회로는 이후 열들 사이에서 공유될 수 있기 때문에, 요구된 별개의 신호 생성 회로들의 수를 감소시킨다. 모든 화소들의 구동은 모든 열들에 동일한 신호를 인가하기 때문에, 상기 단계 76에 대해 임의의 다중화 배열을 고려할 필요가 없다.

도 7은 단지 하나의 어드레스 시퀀스를 도시하지만(또는 열 신호가 아래로 경사지는 것 대신에 위로 경사질 수 있다는 것을 도시함), 도 7을 참조하여 설명된 타이밍은 도 6의 두개의 시퀀스 동작을 제공하도록 확장될 수 있다는 점이 이해될 것이다.

열 구동기는 상기 설명에서 보다 상세히 기술되지 않았지만, 도 1의 종래의 구동기(9)는 요구된 계단형 파형과 초기의 화소 프로그래밍 전압 프로파일의 생성을 가능하게 하는 일반적인 방식으로 변경될 수 있다. 열 구동기의 요구된 회로는 보다 상세히 설명되지 않을 것이다.

상기 예에서는, 오직 하나의 특정 화소 레이아웃이 기술되었다. NMOS 및 PMOS 트랜지스터들의 상이한 결합들이 사용될 수 있고, 화소 회로는 in-pixel 메모리와 같이 부가 기능을 구현하기 위해 기술된 부가 회로 소자를 가질 수 있다는 점이 이해될 것이다.

경사진 계단 전압 파형이 균일한 계단 높이와 폭으로 도시되었지만, 계단 높이 및/또는 폭은, 결정된 전압 범위를 초과하는 최소 계단 높이가 제공된 본 발명을 벗어나지 않고 비균일할 수 있다.

다양한 다른 변경들이 당업자에게 명백할 것이다.

(57) 청구의 범위

청구항 1.

디스플레이 화소들의 어레이(1)를 포함하는 능동 매트릭스 전자 발광 디스플레이 장치에 있어서, 각 화소는:

전자 발광(EL) 디스플레이 소자(2);

상기 디스플레이 소자를 통한 전류를 구동하는 구동 트랜지스터(22)로서, 구동 전압이 상기 구동 트랜지스터의 게이트에 제공되는, 상기 구동 트랜지스터; 및

상기 화소에 대한 입력(6)과 상기 구동 트랜지스터(22)의 게이트 사이에 접속되고 구동 레벨을 저장하는 저장 캐패시터(30)를 포함하고,

상기 화소의 상기 입력(6)에 계단형 전압 파형을 제공하기 위해 구동 회로가 제공되고, 상기 계단형 전압 파형은 상기 구동 트랜지스터(22)의 게이트에 인가하기 전에 상기 저장 캐패시터(30)에 의해 전압-쉬프트되며, 상기 계단형 전압 파형에서 계단들의 높이는 상기 구동 트랜지스터(22)의 선형 동작 영역의 전압 폭보다 큰, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 2.

제 1 항에 있어서, 상기 계단형 전압 파형에서 상기 계단들의 높이는, 상기 디스플레이의 모든 화소들의 상기 구동 트랜지스터들의 상기 선형 동작 영역 전압들을 포함하기에 충분한, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 3.

제 1 항 또는 제 2 항에 있어서, 상기 구동 레벨은 복수의 값들 중 하나를 갖도록 선택되고, 상기 선형 영역에서 상기 구동 트랜지스터에 대한 임의의 게이트 전압이 상기 구동 트랜지스터의 게이트에 인가된 상기 전압의 계단들 사이의 전압에 대응하도록 선택되는, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서, 각각의 화소는 전력 공급선(26)과 상기 구동 트랜지스터(22)의 상기 게이트 사이에 접속된 어드레스 트랜지스터(32)를 더 포함하는, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 5.

제 4 항에 있어서, 각각의 화소는 상기 디스플레이 소자(2)를 통해 상기 구동 트랜지스터(22)에 의해 전류의 구동을 디스플레이에이블링하는 수단을 더 포함하는, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 6.

제 5 항에 있어서, 상기 디스플레이 수단은 상기 구동 트랜지스터(22) 및 상기 디스플레이 소자(2)와 직렬인 분리 트랜지스터(34)를 포함하는, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 7.

제 4 항에 있어서, 상기 장치는 화소들의 어레이의 상기 디스플레이 소자들(2) 중 하나의 말단에 상기 전압을 스위칭하는 스위치를 포함하는 디스플레이 수단을 더 포함하는, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 8.

제 5 항 내지 제 7 항 중 어느 한 항에 있어서, 상기 장치는:

화소 전압(42a)은 상기 화소에 대한 상기 입력(6)에 인가되고, 상기 어드레스 트랜지스터(32)는 턴온되며, 상기 디스플레이 수단은 상기 디스플레이 소자(2)를 턴오프하도록 턴온되고, 상기 저장 캐패시터(30)는 상기 구동 전압(42a)으로부터 도출된 레벨로 충전되는 제 1 모드와;

상기 어드레스 트랜지스터(32)는 턴오프되고, 상기 디스플레이 수단은 턴오프되며, 상기 계단형 전압 파형(42b)은 상기 화소의 상기 입력(6)에 인가되는 제 2 모드인 두가지 모드들로 동작 가능한, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 9.

제 1 항 내지 제 8 항 중 어느 한 항에 있어서, 상기 장치는 조약한 해상도 펄스 폭 변조를 제공하는 한 단계(60)와, 우수한 해상도 펄스 폭 변조를 제공하는 보다 짧은 다른 한 단계(62)인 적어도 두개의 연속적인 단계들로 동작 가능한, 능동 매트릭스 전자 발광 디스플레이 장치.

청구항 10.

디스플레이 화소들의 어레이(1)를 포함하는 능동 매트릭스 전자 발광 디스플레이 장치를 어드레싱하는 방법으로서, 각 화소가 전자 발광(EL) 디스플레이 소자(2), 상기 디스플레이 소자(2)를 통하는 전류를 구동하는 구동 트랜지스터(22), 상기 구동 트랜지스터(22)의 게이트에 제공되는 구동 전압, 및 상기 화소에 대한 입력(6)과 상기 구동 트랜지스터(22)의 상기 게이트 사이에 접속되고 구동 레벨을 저장하는 저장 캐패시터(30)를 포함하는, 상기 어드레싱 방법에 있어서, 각 화소에 대해:

상기 저장 캐패시터(30)상에 화소 구동 전압(46)을 저장하는 단계; 및

상기 화소의 입력(6)에 계단형 전압 파형(42b)을 제공하는 단계로서, 상기 구동 트랜지스터의 상기 게이트에 인가된 상기 전압 계단들의 제1 셋트에 대해서는 상기 구동 트랜지스터가 턴온되고, 상기 구동 트랜지스터의 상기 게이트에 인가된 상기 전압 계단들의 제2 셋트에 대해서는 상기 구동 트랜지스터가 턴오프되며, 상기 제1 및 제2 셋트들은 상기 저장된 화소 구동 레벨(46)에 의해 결정되도록, 상기 계단형 전압 파형은 상기 구동 트랜지스터의 상기 게이트에 인가하기 전에 상기 저장 캐패시터에 의해 전압-취프트되는, 상기 제공 단계를 포함하는, 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법.

청구항 11.

제 10 항에 있어서, 상기 계단형 전압 파형에서 상기 계단들의 높이는 상기 구동 트랜지스터의 선형 동작 영역의 전압 폭보다 큰, 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법.

청구항 12.

제 11 항에 있어서, 상기 계단형 전압 파형에서 상기 계단들의 높이는 상기 디스플레이의 모든 화소들의 상기 구동 트랜지스터들의 오버레이드(overlaid) 선형 동작 영역 전압들의 상기 전압 폭보다 큰, 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법.

청구항 13.

제 10 항 내지 제 12 항 중 어느 한 항에 있어서, 상기 구동 레벨은 복수의 값들 중 하나를 갖도록 선택되고, 상기 선형 영역에서 상기 구동 트랜지스터에 대한 임의의 게이트 전압이 상기 구동 트랜지스터의 상기 게이트에 인가된 상기 전압의 계단들 사이의 전압에 대응하도록 선택되는, 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법.

청구항 14.

제 10 내지 제 13 항 중 어느 한 항에 있어서, 상기 저장 캐패시터 상에 화소 구동 레벨(46)을 저장하는 단계는, 전력 공급선(26)과 상기 구동 트랜지스터(22)의 게이트 사이에 접속된 어드레스 트랜지스터(32)를 턴온하고, 상기 어드레스 트랜지스터를 사용하여 상기 저장 캐패시터(30)를 충전하는 단계를 포함하는, 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법.

청구항 15.

제 14 항에 있어서, 상기 저장 캐패시터 상에 화소 구동 레벨을 저장하는 동안, 상기 디스플레이 소자를 통해 상기 구동 트랜지스터에 의해 전류의 구동을 디스에이블하는 단계를 더 포함하는, 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법.

청구항 16.

제 10 항 내지 제 15 항 중 어느 한 항에 있어서, 상기 장치는 조약한 해상도 펄스 폭 변조를 제공하는 한 단계(60)와, 우수한 해상도 펄스 폭 변조를 제공하는 보다 짧은 다른 한 단계(62)인 적어도 두개의 연속적인 단계들로 동작 가능한, 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법.

청구항 17.

제 16 항에 있어서, 상기 화소의 상기 입력에 대한 상기 계단형 전압 파형은 상기 두개의 단계들(60,62)에서 동일한 전압 레벨들을 갖고, 상기 보다 짧은 단계는 보다 짧은 계단 전이들을 갖는, 능동 매트릭스 전자 발광 디스플레이 장치의 어드레싱 방법.

요약

능동 매트릭스 전자 발광 디스플레이 장치는 화소의 입력에 계단형 전압 파형을 사용하고, 상기 계단형 전압 파형은 구동 트랜지스터의 게이트에 인가하기 전에, 이전에 저장된 화소 구동 전압에 의해 전압 쉬프트된다. 전압 쉬프트의 레벨은 디스플레이 소자가 구동되는 듀티 사이클을 결정하고, 그것에 의해 그레이 레벨 출력을 제어한다. 계단형 파형의 선택된 계단이 완전한 온과 완전한 오프 사이에서 구동 트랜지스터로부터 전이를 규정하도록, 계단형 전압 파형에서 단계들의 높이는 구동 트랜지스터의 선형 동작 영역의 전압 폭보다 크다. 이런 식으로, 구동 트랜지스터는 선형 영역에서 구동되지 않는다.

대표도

도 3

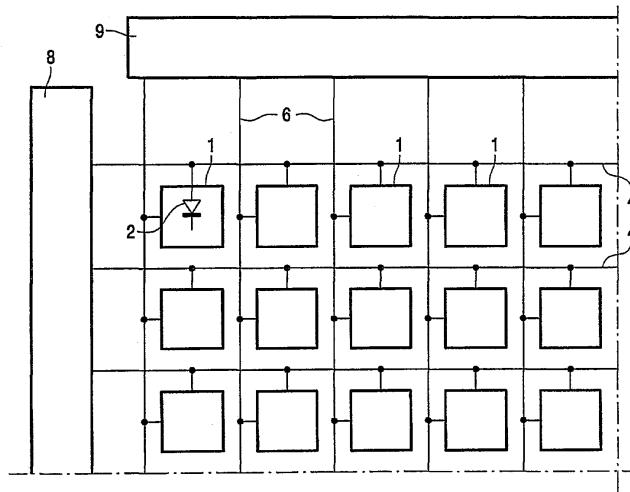
색인어

계단형 전압 파형, 구동 트랜지스터, 선형 동작 영역

도면

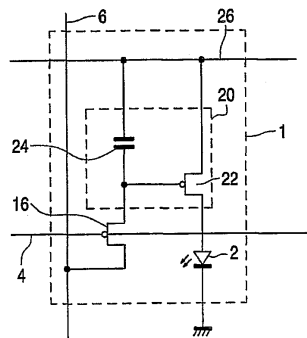
도면1

종래기술

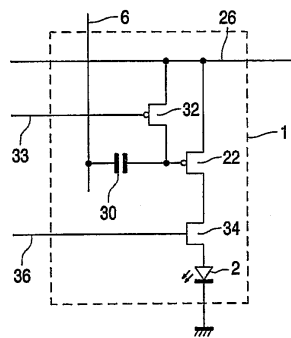


도면2

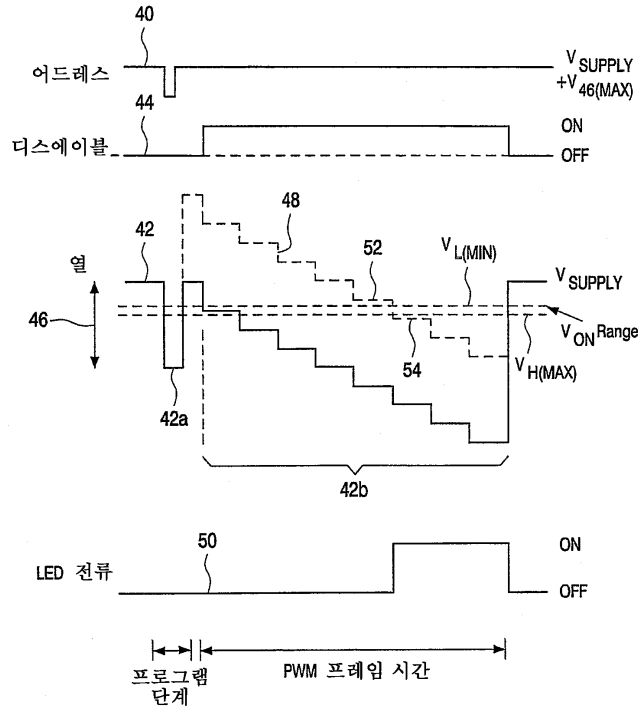
종래기술



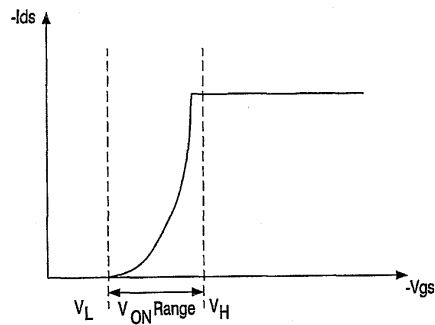
도면3



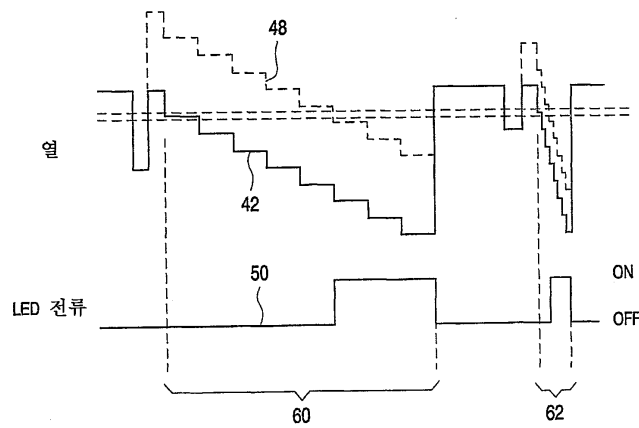
도면4



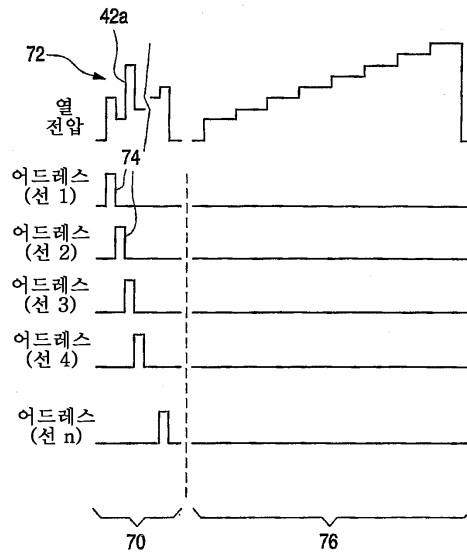
도면5



도면6



도면7



专利名称(译)	有源矩阵有机电致发光显示装置		
公开(公告)号	KR1020050075754A	公开(公告)日	2005-07-21
申请号	KR1020057006704	申请日	2003-10-08
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V.		
当前申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V.		
[标]发明人	STEER WILLIAM A		
发明人	STEER, WILLIAM, A.		
IPC分类号	G09G3/20 G09G3/32 G09G3/30		
CPC分类号	G09G3/3258 G09G2310/0259 G09G2300/0842 G09G2300/0861 G09G2320/043 G09G3/2014 G09G2300/0809 G09G2330/021 G09G3/2018 G09G3/2077 G09G2300/0876 G09G3/3291		
代理人(译)	李昌勋 李贝尔		
优先权	2002024277 2002-10-18 GB		
外部链接	Espacenet		

摘要(译)

有源矩阵电致发光显示装置在像素的输入端使用阶梯电压波形，并且阶梯电压波形在施加到驱动晶体管的栅极之前被先前存储的像素驱动电压电压偏移。电压偏移的电平决定了驱动显示元件的占空比，从而控制灰度级输出。阶梯式电压波形中的阶梯的高度大于驱动晶体管的线性操作区域的电压宽度，使得阶梯式波形的所选步骤限定了在完全接通和完全断开之间从驱动晶体管的转变。以这种方式，驱动晶体管不在线性区域中被驱动。3 指数方面 步进电压波形，驱动晶体管，线性工作区

