



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2008년05월29일  
(11) 등록번호 10-0833758  
(24) 등록일자 2008년05월23일

(51) Int. Cl.  
G09G 3/30 (2006.01) G09G 3/32 (2006.01)  
G09G 3/20 (2006.01) H05B 33/12 (2006.01)  
(21) 출원번호 10-2007-0004435  
(22) 출원일자 2007년01월15일  
심사청구일자 2007년01월15일  
(56) 선행기술조사문헌  
KR1020020068938 A  
KR1020050032321 A  
KR1020060114131 A

(73) 특허권자  
삼성에스디아이 주식회사  
경기 수원시 영통구 신동 575  
(72) 발명자  
정진웅  
경기 용인시 기흥구 공세동 428-5  
양선아  
경기 용인시 기흥구 공세동 428-5  
(74) 대리인  
서경민, 서만규

전체 청구항 수 : 총 20 항

심사관 : 김남인

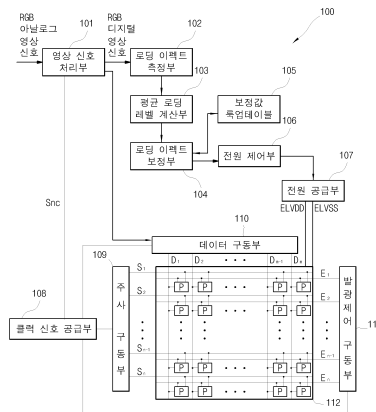
**(54) 유기 전계 발광 표시 장치 및 영상 보정 방법**

**(57) 요약**

본 발명은 유기 전계 발광 표시 장치 및 영상 보정 방법에 관한 것으로서, 해결하고자 하는 기술적 과제는 로딩 이펙트(loading effect)에 따른 화소의 버닝(burning) 및 이미지 스틱킹(image sticking) 현상을 방지하는데 있다.

이를 위해 본 발명은 동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정하는 로딩 이펙트 측정부와, 휘도가 평균이 되는 로딩 레벨을 계산하는 평균 로딩 레벨 계산부와, 평균 로딩 레벨과 동일 휘도를 갖도록 영상 신호에 대응하는 전원 전압을 보정하는 로딩 이펙트 보정부와, 위와 같이 보정된 전원 전압을 유기 전계 발광 표시 패널에 공급하도록 전원 전압을 제어하는 전원 제어부로 이루어진 유기 전계 발광 표시 장치를 개시한다.

**대표도 - 도5**



(72) 발명자

**이은정**

경기 용인시 기흥구 공세동 428-5

**김수영**

경기 용인시 기흥구 공세동 428-5

**오윤철**

경기 용인시 기흥구 공세동 428-5

**박혜향**

경기 용인시 기흥구 공세동 428-5

---

**특허청구의 범위**

**청구항 1**

동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정하는 로딩 이펙트 측정부;

상기 휘도가 평균이 되는 로딩 레벨을 계산하는 평균 로딩 레벨 계산부;

상기 평균 로딩 레벨과 동일 휘도를 갖도록 상기 영상 신호에 대응하는 전원 전압을 보정하는 로딩 이펙트 보정부; 및,

상기와 같이 보정된 전원 전압을 유기 전계 발광 표시 패널에 공급하도록 전원 전압을 제어하는 전원 제어부를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 2**

제 1 항에 있어서, 상기 로딩 이펙트 측정부는 RGB 디지털 영상 신호로부터 동일 계조값을 갖는 RGB 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정함을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 3**

제 1 항에 있어서, 상기 로딩 이펙트 측정부는 RGB 아날로그 영상 신호를 RGB 디지털 영상 신호로 변환하는 영상 처리부에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 4**

제 1 항에 있어서, 상기 평균 로딩 레벨 계산부는

상기 영상 신호의 각 로딩 레벨을 합산하고, 상기 합산된 로딩 레벨을 로딩 레벨의 개수로 나누어 평균 로딩 레벨을 계산함을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 5**

제 4 항에 있어서, 상기 평균 로딩 레벨 계산부는

상기 영상 신호의 각 로딩 레벨에 따른 휘도를 합산하고, 상기 합산된 휘도를 로딩 레벨의 개수로 나누어 평균 로딩 레벨에서의 평균 휘도를 계산함을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 6**

제 1 항에 있어서, 상기 로딩 이펙트 보정부는

영상 신호의 로딩 레벨이 평균 로딩 레벨보다 낮을 때는 유기 전계 발광 표시 패널에 공급되는 전원 전압이 상대적으로 감소되도록 보정하고, 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 작을 때는 유기 전계 발광 표시 패널에 공급되는 전원 전압이 상대적으로 증가되도록 보정함을 특징으로 하는 유기 전계 발광 표시 장치 .

**청구항 7**

제 1 항에 있어서, 상기 로딩 이펙트 보정부는 상기 영상 신호의 평균 로딩 레벨 및 전원 전압에 따른 보정값이 미리 계산되어 저장된 보정값 룩업 테이블을 참조하여 전원 전압을 보정함을 특징으로 유기 전계 발광 표시 장치.

**청구항 8**

제 1 항에 있어서, 상기 전원 제어부에는 유기 전계 발광 표시 패널에 보정된 전원 전압을 공급하는 전원 공급부가 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 9**

제 8 항에 있어서, 상기 전원 공급부는 유기 전계 발광 표시 패널에 전기적으로 연결되어 ELVDD 전원 전압 및

ELVSS 전원 전압을 공급하는 DC-DC 컨버터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 10**

제 9 항에 있어서, 상기 전원 공급부는 상기 전원 제어부의 제어에 따라 유기 전계 발광 표시 패널에 공급되는 ELVDD 전원 전압 또는 ELVSS 전원 전압중 적어도 어느 하나를 보정함을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 11**

동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정하는 로딩 이펙트 측정 단계;

상기 휘도가 평균이 되는 로딩 레벨을 계산하는 평균 로딩 레벨 계산 단계;

상기 평균 로딩 레벨과 동일 휘도를 갖도록 상기 영상 신호에 대응하는 전원 전압을 보정하는 로딩 이펙트 보정 단계; 및,

상기와 같이 보정된 전원 전압을 유기 전계 발광 표시 패널에 공급하도록 전원 전압을 제어하는 전원 제어 단계를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 12**

제 11 항에 있어서, 상기 로딩 이펙트 측정 단계는 RGB 디지털 영상 신호로부터 동일 계조값을 갖는 RGB 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정함을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 13**

제 11 항에 있어서, 상기 로딩 이펙트 측정 단계는 RGB 아날로그 영상 신호를 RGB 디지털 영상 신호로 변환하는 영상 처리 단계후에 수행함을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 14**

제 11 항에 있어서, 상기 평균 로딩 레벨 계산 단계는

상기 영상 신호의 각 로딩 레벨을 합산하고, 상기 합산된 로딩 레벨을 로딩 레벨의 개수로 나누어 평균 로딩 레벨을 계산함을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 15**

제 14 항에 있어서, 상기 평균 로딩 레벨 계산 단계는

상기 영상 신호의 각 로딩 레벨에 따른 휘도를 합산하고, 상기 합산된 휘도를 로딩 레벨의 개수로 나누어 평균 로딩 레벨에서의 평균 휘도를 계산함을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 16**

제 11 항에 있어서, 상기 로딩 이펙트 보정 단계는

영상 신호의 로딩 레벨이 평균 로딩 레벨보다 낮을 때는 유기 전계 발광 표시 패널에 공급되는 전원 전압이 상대적으로 감소되도록 보정하고, 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 높을 때는 유기 전계 발광 표시 패널에 공급되는 전원 전압이 상대적으로 증가되도록 보정함을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 17**

제 11 항에 있어서, 상기 로딩 이펙트 보정 단계는 상기 영상 신호의 평균 로딩 레벨 및 전원 전압에 따른 보정값이 미리 계산되어 저장된 보정값 룩업 테이블을 참조하여 전원 전압을 보정함을 특징으로 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 18**

제 11 항에 있어서, 상기 전원 제어 단계후에는 유기 전계 발광 표시 패널에 보정된 전원 전압을 공급하는 전원 공급 단계가 수행됨을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 19**

제 18 항에 있어서, 상기 전원 공급 단계는 유기 전계 발광 표시 패널에 전기적으로 연결되어 ELVDD 전원 전압 및 ELVSS 전원 전압을 공급하는 DC-DC 컨버터에 의해 수행됨을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**청구항 20**

제 19 항에 있어서, 상기 전원 공급 단계는 전원 제어부의 제어에 따라 유기 전계 발광 표시 패널에 공급되는 ELVDD 전원 전압 또는 ELVSS 전원 전압중 적어도 어느 하나를 보정함을 특징으로 하는 유기 전계 발광 표시 장치의 영상 보정 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <15> 본 발명은 유기 전계 발광 표시 장치 및 영상 보정 방법에 관한 것으로서, 보다 상세히는 로딩 이펙트(loading effect)에 따른 화소의 버닝(burning) 및 이미지 스틱킹(image sticking) 현상을 방지할 수 있는 유기 전계 발광 표시 장치 및 영상 보정 방법에 관한 것이다.
- <16> 유기 전계 발광 표시 장치는 형광성 또는 인광성 유기 화합물을 전기적으로 여기시켜 발광되는 유기 전계 발광 소자의 자체 발광 특성을 디스플레이(display)에 이용한 평판 표시 장치이다. 이러한 유기 전계 발광 표시 장치는 자체 발광 특성으로 인하여 높은 대비비(contrast ratio)와 우수한 시인성(viewability)을 갖고, 높은 휘도와 180° 에 가까운 넓은 시야각(viewing angle)을 가지며, 수  $\mu$ sec 이내에 응답하는 고속 응답 특성 등의 장점을 고루 갖춘 차세대 평판 표시 장치로서 주목받고 있다.
- <17> 이러한 유기 전계 발광 표시 장치는 화소 회로에 인가되는 데이터 전압(Vdata)에 대응하는 전류( $I_{OLED}$ )가 유기 전계 발광 소자에 공급되고, 공급된 전류에 대응하여 소정 휘도로 유기 전계 발광 소자가 발광하게 된다. 그런데, 이러한 유기 전계 발광 표시 장치는 발광하는 화소 회로의 개수(로딩(loading) 개수)가 증가함에 따라 단위 면적당 휘도( $cd/m^2$ )가 감소하는 로딩 이펙트(loading effect) 현상이 발생한다. 다르게 표현하면, 유기 전계 발광 표시 장치는 영상 신호의 로딩 레벨(loading level)에 따라 휘도가 변하고, 이에 따라 화소가 버닝(burning)되거나 또는 영상이 스틱킹(sticking)되는 문제가 있다.
- <18> 이를 첨부된 도 1a 및 도 1b를 참조하여 설명한다.
- <19> 도 1a에 도시된 바와 같이 유기 전계 발광 표시 장치는 영상 신호의 로딩 레벨이 증가하면 휘도가 감소하는 현상 즉, 로딩 이펙트가 발생한다. 예를 들면, 동일 계조의 영상 신호가 전체 화면중 10%에서 발광할 때 측정된 상대적 휘도가 전체 화면중 100%에서 발광할 때 측정된 상대적 휘도보다 높게 나타난다.
- <20> 또한, 도 1b에 도시된 바와 같이 영상 신호의 로딩 레벨이 크면 클수록 휘도는 작아지고 소비 전력은 커진다. 물론, 반대로 설명하면 영상 신호의 로딩 레벨이 작으면 작을수록 휘도는 커지고 소비 전력은 작아진다.
- <21> 상술한 바와 같이, 유기 전계 발광 표시 장치는 영상 신호의 로딩 레벨이 커짐에 따라, 유기 전계 발광 소자의 휘도(다르게 말하면, 유기 전계 발광 소자를 통해 흐르는 전류)가 작아지는 로딩 이펙트가 존재한다. 이와 같은 로딩 이펙트는 예를 들어 로딩 레벨이 1~20% 정도로 작을 경우 소정 화소 회로에 과도한 전류가 흐름으로써 소정 유기 전계 발광 소자를 버닝(burning)시키거나 소정 영상을 화면에 스틱킹(sticking)시킴으로써, 유기 전계 발광 표시 장치의 수명을 더욱 짧게 할 뿐만 아니라 신뢰성도 저하시키는 원인이 되고 있다.
- <22> 이러한 문제를 해결하기 위해 영상 신호의 로딩 레벨이 작은 경우의 휘도를 영상 신호의 로딩 레벨이 큰 경우의

휘도로 보정하는 방법을 고려해 볼 수 있다. 그러나, 이러한 보정 방법은 화면 전체의 휘도가 떨어지는 문제가 있으므로, 전체 휘도가 감소하는 부분을 보정하기 위해서 전반적으로 다시 휘도를 증가시키는 보상 과정을 더 수행하여야 한다. 따라서, 이러한 과정에서 저계조 부분의 휘도가 심각하게 왜곡될 우려가 있어 바람직하지 않다.

**발명이 이루고자 하는 기술적 과제**

- <23> 본 발명은 상술한 종래의 문제점을 극복하기 위한 것으로서, 본 발명의 목적은 로딩 이펙트를 감소시켜 화소의 버닝 및 이미지 스틱킹 현상을 방지할 수 있는 유기 전계 발광 표시 장치 및 영상 보정 방법을 제공하는데 있다.
- <24> 본 발명의 다른 목적은 로딩 이펙트를 감소시키면서도 불구하고 저계조 영역에서 휘도 왜곡 현상이 발생하지 않는 유기 전계 발광 표시 장치 및 영상 보정 방법을 제공하는데 있다.

**발명의 구성 및 작용**

- <25> 유기 전계 발광 소자는 같이 양극(Anode), 유기층 및 캐소드(Cathode)으로 이루어질 수 있다. 상기 유기층은 전자와 정공이 만나 여기자(Exciton)를 형성하여 발광하는 발광층(Emitting Layer, EML), 전자를 수송하는 전자 수송층(Electron Transport Layer, ETL), 정공을 수송하는 정공 수송층(Hole Transport Layer, HTL)으로 이루어질 수 있다. 또한, 상기 전자 수송층의 일측면에는 전자를 주입하는 전자 주입층(Electron Injecting Layer, EIL)이 형성되고, 상기 정공 수송층의 일측면에는 정공을 주입하는 정공 주입층(Hole Injecting Layer, HIL)이 더 형성될 수 있다. 더불어, 인광형 유기 전계 발광 소자의 경우에는 정공 억제층(Hole Blocking Layer, HBL)이 발광층(EML)과 전자수송층(ETL) 사이에 선택적으로 형성될 수 있으며, 전자 억제층(Electron Blocking Layer, EBL)이 발광층(EML)과 정공 수송층(HTL) 사이에 선택적으로 형성될 수 있다.
- <26> 또한, 상기 유기층은 두종류의 층을 혼합하여 그 두께를 감소시키는 슬림형 유기 전계 발광 소자(Slim OLED) 구조로 형성할 수도 있다. 예를 들면, 정공 주입층과 정공 수송층을 동시에 형성하는 정공 주입 수송층(Hole Injection Transport Layer, HITL) 구조 및 전자 주입층과 전자 수송층을 동시에 형성하는 전자 주입 수송층(Electron Injection Transport Layer, EITL)구조를 선택적으로 형성할 수 있다. 상기와 같은 슬림형 유기 전계 발광 소자는 발광 효율을 증가시키는데 그 사용의 목적이 있다.
- <27> 또한, 양극과 발광층 사이에는 선택층으로서 버퍼층(Buffer Layer)을 형성할 수 있다. 상기 버퍼층은 전자를 버퍼링하는 전자 버퍼층(Electron Buffer Layer)과 정공을 버퍼링하는 정공 버퍼층(Hole Buffer Layer)으로 구분할 수 있다. 상기 전자 버퍼층은 음극과 전자 주입층(EIL) 사이에 선택적으로 형성될 수 있으며, 상기 전자 주입층(EIL)의 기능을 대신하여 형성될 수 있다. 이때 상기 유기층의 적층 구조는 발광층(EML)/전자 수송층(ETL)/전자 버퍼층(Electron Buffer Layer)/음극이 될 수 있다. 또한, 상기 정공 버퍼층은 양극과 정공 주입층(HIL) 사이에 선택적으로 형성될 수 있으며, 정공 주입층(HIL)의 기능을 대신하여 형성될 수 있다. 이때 상기 유기층의 적층 구조는 양극/정공 버퍼층(Hole Buffer Layer)/정공 수송층(HTL)/발광층(EML)이 될 수 있다.
- <28> 상기 구조에 대하여 가능한 적층 구조를 기재하면 다음과 같다.
- <29> a) 정상 적층 구조(Normal Stack Structure)
- <30> 1) 양극/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/음극
- <31> 2) 양극/정공 버퍼층/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/음극
- <32> 3) 양극/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/전자 버퍼층/음극
- <33> 4) 양극/정공 버퍼층/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/전자 버퍼층/음극
- <34> 5) 양극/정공 주입층/정공 버퍼층/정공 수송층/발광층/전자 수송층/전자 주입층/음극
- <35> 6) 양극/정공 주입층/정공 수송층/발광층/전자 수송층/전자 버퍼층/전자 주입층/음극
- <36> b) 정상 슬림 구조(Normal Slim Structure)
- <37> 1) 양극/정공 주입 수송층/발광층/전자 수송층/전자 주입층/음극
- <38> 2) 양극/정공 버퍼층/정공 주입 수송층/발광층/전자 수송층/전자 주입층/음극

- <39> 3) 양극/정공 주입층/정공 수송층/발광층/전자 주입 수송층/전자 버퍼층/음극
- <40> 4) 양극/정공 버퍼층/정공 수송층/발광층/전자 주입 수송층/전자 버퍼층/음극
- <41> 5) 양극/정공 주입 수송층/정공 버퍼층/발광층/전자 수송층/전자 주입층/음극
- <42> 6) 양극/정공 주입층/정공 수송층/발광층/전자 버퍼층/전자 주입수송층/음극

<43> c) 역상 적층구조(Inverted Stack Structure)

- <44> 1) 음극/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/양극
- <45> 2) 음극/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/정공 버퍼층/양극
- <46> 3) 음극/전자 버퍼층/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/양극
- <47> 4) 음극/전자 버퍼층/전자 주입층/전자 수송층/발광층/정공 수송층/정공 버퍼층/양극
- <48> 5) 음극/전자 주입층/전자 수송층/발광층/정공 수송층/정공 버퍼층/정공 주입층/양극
- <49> 6) 음극/전자 주입층/전자 버퍼층/전자 수송층/발광층/정공 수송층/정공 주입층/양극

<50> d) 역상 슬림 구조 (Inverted Silm Structure)

- <51> 1) 음극/전자 주입층/전자 수송층/발광층/정공 주입 수송층/양극
- <52> 2) 음극/전자 주입층/전자 수송층/발광층/정공 주입 수송층/정공 버퍼층/양극
- <53> 3) 음극/전자 버퍼층/전자 주입 수송층/발광층/정공 수송층/정공 주입층/양극
- <54> 4) 음극/전자 버퍼층/전자 주입 수송층/발광층/정공 수송층/정공 버퍼층/양극
- <55> 5) 음극/전자 주입층/전자 수송층/발광층/정공 버퍼층/정공 주입 수송층/양극
- <56> 6) 음극/전자 주입 수송층/전자 버퍼층/발광층/정공 수송층/정공 주입층/양극

<57> 이와 같은 유기 전계 발광 소자를 구동하는 방식으로서는 수동 매트릭스(Passive matrix) 방식과 능동 매트릭스(Active matrix) 방식이 알려져 있다. 상기 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동함으로써 제작 공정이 단순하고 투자비가 적으나 대화면 구현시 전류 소모량이 많다는 단점이 있다. 상기 능동 매트릭스 방식은 박막 트랜지스터와 같은 능동 소자 및 용량성 소자를 각 화소에 형성함으로써 전류 소모량이 적고 화질 및 수명이 우수하며 중대형까지 확대 가능하다는 장점이 있다.

<58> 상술한 바와 같이 능동 매트릭스 방식에서는 유기 전계 발광 소자와 박막 트랜지스터를 기반으로 한 화소 회로 구성이 필수적인데, 이때, 박막 트랜지스터의 결정화 방법으로는 엑시머 레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA)과, 금속촉매(Promoting Material)을 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과, 고상결정화(SPC: Solid Phase Crystallization) 방법등이 있다. 이외에도 고온 다습한 분위기에서 결정화를 진행하는 고압결정화 방법(HPA: High Pressure Annealing) 방법, 기존 레이저 결정화 방법에 마스크를 추가로 사용하는(SLS: Sequential Lateral Solidification) 방법들이 있다.

<59> 상기 레이저 결정화 방법은 박막 트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화 하는 방법중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.

<60> 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화 할 수 방법중 하나이다. 초기에는 비정질 실리콘(a-Si)표면에 금속촉매금속인 Ni, Co, Pd, Ti등을 증착 혹은 스퍼터링하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화 하는 방법으로 저온에서 결정화 할 수 있는 장점이 있다.

<61> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막 트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면결정화 방법(MILC: Metal Induced Lateral Crystallization)이라고 한다. 상기 금속촉매유도측면결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow)마스크가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다.

- <62> 상기 금속촉매 결정화 방법의 또 다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스퍼코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매유도캡핑층결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로는 실리콘질화막(Silicon Nitride)막을 사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때 상기 실리콘 질화막으로 유입되는 금속 촉매는 상기 실리콘 질화막 전체에 형성될 수도 있고, 새도우 마스크등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching)방법 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간절연막상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부의 형성된 금속촉매 불순물을 추가적으로 제거할 수 있다. 상기 금속 촉매 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gattering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정 외에 저온에서 박막 트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질의 박막 트랜지스터를 구현할 수 있다.
- <63> 또한 비정질 실리콘(a-Si) 과 다결정 실리콘(Poly Silicon) 사이의 결정립 크기를 가지는 마이크로 실리콘(micro Silicon)이 있다. 상기 마이크로 실리콘은 결정립의 크기가 1nm에서 100nm까지 인 것을 통상적으로 말한다. 상기 마이크로 실리콘의 전자 이동도는 1에서 50 이하이며 정공 이동도는 0.01에서 0.2 이하인 특징이다. 상기 마이크로 실리콘은 상기 다결정 실리콘에 비해 결정립의 크기가 작은 것이 특징이며 다결정 실리콘에 비해 결정립 사이의 돌출부 영역이 작게 형성되어 결정립간에 전자가 이동할 경우에 지장을 주지 않게 되어 균일한 특성을 보여줄 수 있다. 상기 마이크로 실리콘의 결정립 방법에는 크게 열결정화 방법(Thermal Crystallization Method)과, 레이저 결정화 방법(Laser Crystallization Method)이 있다.
- <64> 상기 열결정화 방법은 비정질 실리콘을 증착함과 동시에 결정화구조를 얻는 방법과 재가열(Reheating) 방법이 있다.
- <65> 상기 레이저 결정화 방법은 비정질 실리콘을 화학진공증착(Cheical Vapor Deposition)방법으로 증착한 후 레이저를 이용하여 결정화 하는 방법인데 이때 사용되는 레이저의 종류는 주로 다이오드 레이저(Diode Laser)가 있다. 상기 다이오드 레이저는 주로 800nm대 적색 파장을 이용하며 상기 적색 파장은 마이크로 실리콘 결정질이 균일하게 결정화 되는데 기여하는 역할을 한다.
- <66> 상기한 목적을 달성하기 위해 본 발명에 의한 유기 전계 발광 표시 장치는 동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정하는 로딩 이펙트 측정부와, 상기 휘도가 평균이 되는 로딩 레벨을 계산하는 평균 로딩 레벨 계산부와, 상기 평균 로딩 레벨과 동일 휘도를 갖도록 상기 영상 신호에 대응하는 전원 전압을 보정하는 로딩 이펙트 보정부와, 상기와 같이 보정된 전원 전압을 유기 전계 발광 표시 패널에 공급하도록 전원 전압을 제어하는 전원 제어부를 포함한다.
- <67> 상기 로딩 이펙트 측정부는 RGB 디지털 영상 신호로부터 동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정할 수 있다.
- <68> 상기 로딩 이펙트 측정부는 RGB 아날로그 영상 신호를 RGB 디지털 영상 신호로 변환하는 영상 처리부에 전기적으로 연결될 수 있다.
- <69> 상기 평균 로딩 레벨 계산부는 상기 영상 신호의 각 로딩 레벨을 합산하고, 상기 합산된 로딩 레벨을 로딩 레벨의 개수로 나누어 평균 로딩 레벨을 계산할 수 있다.
- <70> 상기 평균 로딩 레벨 계산부는 상기 영상 신호의 각 로딩 레벨에 따른 휘도를 합산하고, 상기 합산된 휘도를 로딩 레벨의 개수로 나누어 평균 로딩 레벨에서의 평균 휘도를 계산할 수 있다.
- <71> 상기 로딩 이펙트 보정부는 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 낮을 때는 유기 전계 발광 표시 패널에 공급되는 전원 전압이 상대적으로 감소되도록 보정하고, 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 높을 때는 유기 전계 발광 표시 패널에 공급되는 전원 전압이 상대적으로 증가되도록 보정할 수 있다.
- <72> 상기 로딩 이펙트 보정부는 상기 영상 신호의 평균 로딩 레벨 및 전원 전압에 따른 보정값이 미리 계산되어 저장된 보정값 룩업 테이블을 참조하여 전원 전압을 보정할 수 있다.

- <73> 상기 전원 제어부에는 유기 전계 발광 표시 패널에 보정된 전원 전압을 공급하는 전원 공급부가 전기적으로 연결될 수 있다.
- <74> 상기 전원 공급부는 유기 전계 발광 표시 패널에 전기적으로 연결되어 ELVDD 전원 전압 및 ELVSS 전원 전압을 공급하는 DC-DC 컨버터일 수 있다.
- <75> 상기 전원 공급부는 상기 전원 제어부의 제어에 따라 유기 전계 발광 표시 패널에 공급되는 ELVDD 전원 전압 또는 ELVSS 전원 전압중 적어도 어느 하나를 보정할 수 있다.
- <76> 또한, 상기한 목적을 달성하기 위해 본 발명에 의한 유기 전계 발광 표시 장치의 영상 보정 방법은 동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정하는 로딩 이펙트 측정 단계와, 상기 휘도가 평균이 되는 로딩 레벨을 계산하는 평균 로딩 레벨 계산 단계와, 상기 평균 로딩 레벨과 동일 휘도를 갖도록 상기 영상 신호에 대응하는 전원 전압을 보정하는 로딩 이펙트 보정 단계와, 상기와 같이 보정된 전원 전압을 유기 전계 발광 표시 패널에 공급하도록 전원 전압을 제어하는 전원 제어 단계를 포함한다.
- <77> 상기와 같이 하여 본 발명에 의한 유기 전계 발광 표시 장치 및 영상 보정 방법은 화면에 표시되는 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 낮을 때에는 유기 전계 발광 표시 패널에 공급되는 전원 전압을 감소시키고, 화면에 표시되는 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 높을 때에는 유기 전계 발광 표시 패널에 공급되는 전원 전압을 증가시킴으로써, 영상 신호의 로딩 레벨이 크면 클수록 휘도가 작아지거나 또는 영상 신호의 로딩 레벨이 작으면 작을수록 휘도가 커지는 로딩 이펙트 현상을 감소시키게 된다.
- <78> 또한, 상기와 같이 본 발명은 로딩 이펙트 현상을 감소시킴으로써, 그것으로부터 기인하는 유기 전계 발광 소자의 버닝(burning) 현상이나 이미지 스틱킹(image sticking) 현상을 감소시킨다.
- <79> 또한, 상기와 같이 본 발명은 유기 전계 발광 소자의 버닝 현상이나 스틱킹 현상을 감소시킴으로써, 유기 전계 발광 표시 장치의 수명을 증가시키고 또한 신뢰성도 향상시키게 된다.
- <80> 또한, 상기와 같이 하여 본 발명은 로딩 이펙트를 감소시킨다고 해도, 저계조 영역에서 휘도 왜곡 현상이 발생하지 않게 된다.
- <81> 이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명하면 다음과 같다.
- <82> 도 2를 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치의 영상 보정 방법이 도시되어 있다.
- <83> 도 2에 도시된 바와 같이 본 발명에 따른 유기 전계 발광 표시 장치의 영상 보정 방법은 영상 신호 처리 단계(S1), 로딩 이펙트 측정 단계(S2), 평균 로딩 레벨 계산 단계(S3), 로딩 이펙트 보정 단계(S4), 전원 제어 단계(S5) 및 전원 공급 단계(S6)를 포함한다.
- <84> 상기 영상 신호 처리 단계(S1)에서는 외부로부터 공급된 RGB 아날로그 영상 신호를 샘플링(sampling)하고, 상기 샘플링된 신호로부터 소정 비트(bit)의 RGB 디지털 영상 신호와 동기 신호(snc)를 분리하여 출력한다. 후술하겠지만 상기 동기 신호는 클럭 신호 공급부에 입력되고, 상기 RGB 디지털 영상 신호는 감마 보정부 또는 데이터 구동부에 입력된다.
- <85> 상기 로딩 이펙트 측정 단계(S2)에서는 동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정한다. 즉, 상기 로딩 이펙트 측정 단계에서는 RGB 디지털 영상 신호로부터 동일한 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널의 화면에 로딩되는 레벨에 따라 휘도를 측정한다. 통상적으로, 동일 계조값을 갖는 영상 신호에 대해 화면에 로딩되는 레벨이 증가할수록, 로딩 이펙트에 따라 휘도는 점차 감소하게 된다. 이에 따라, 본 발명은 상술한 바와 같이 휘도를 보정하기 위해 로딩 이펙트에 따른 휘도를 먼저 구하는 것이다.
- <86> 상기 평균 로딩 레벨 계산 단계(S3)에서는 화면에 로딩되는 영상의 로딩량에 따라 로딩 레벨을 설정한 후, 이를 로딩 레벨의 총 개수로 나눠 평균 로딩 레벨을 구한다. 더불어 이때 각 로딩 레벨에 따른 휘도를 모두 합산하고 이를 로딩 레벨의 총 개수로 나눔으로써 상기와 같은 평균 로딩 레벨에서의 평균 휘도를 계산하게 된다.
- <87> 상기 로딩 이펙트 보정 단계(S4)에서는 상기 평균 로딩 레벨에서 계산된 평균 휘도와 동일 휘도를 갖도록 상기 영상 신호에 대응하는 전원 전압을 보정한다. 일례로, 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 낮을 때에는 평균 로딩 레벨에서의 평균 휘도와 동일 휘도를 갖도록 상대적으로 전원 전압을 감소시키는 보정을

수행한다. 또한, 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 높을 때에는 평균 로딩 레벨에서의 평균 휘도와 동일 휘도를 갖도록 상대적으로 전원 전압을 증가시키는 보정을 행한다.

- <88> 물론, 이러한 로딩 이펙트 보정 단계에서는 상기 영상 신호의 평균 로딩 레벨 및 전원 전압에 따른 보정값이 미리 계산되어 저장된 보정값 룩업 테이블을 참조하여 전원 전압을 보정한다.
- <89> 이와 같이 하여, 본 발명은 영상 신호의 로딩 레벨에 관계없이 항상 일정한 휘도로 화면이 출력됨으로써, 로딩 이펙트 현상이 발생하지 않을 뿐만 아니라 저계조 영역에서 휘도의 왜곡 현상이 발생하지 않게 된다.
- <90> 상기 전원 제어 단계(S5)에서는 상기와 같이 보정된 전원 전압을 유기 전계 발광 표시 패널에 공급하도록 전원 전압을 제어한다. 실질적으로 이러한 전원 제어 단계는 마이크로 컴퓨터(micro computer)를 갖는 드라이버 IC(driver integrated circuit) 또는 PWM IC(pulse width modulation integrated circuit)에 의해 구현될 수 있다. 즉, 상기 드라이버 IC 또는 PWM IC가 상기 로딩 이펙트 보정 단계에서 구한 보정 전원 전압 정보를 입력 받아서 목표로 하는 보정 전원 전압을 설정한다.
- <91> 상기 전원 공급 단계(S6)에서는 유기 전계 발광 표시 패널에 보정된 전원 전압을 공급한다. 실질적으로 이러한 전원 공급 단계는 DC-DC 컨버터에 의해 구현될 수 있다. 즉, 상기 DC-DC 컨버터가 유기 전계 발광 표시 패널에 보정된 ELVDD 전원 전압(유기 전계 발광 소자의 애노드에 공급되는 전압) 또는 보정된 ELVSS 전원 전압(유기 전계 발광 소자의 캐소드에 공급되는 전압)을 공급한다. 물론, 이와 같은 ELVDD 전원 전압 또는 ELVSS 전원 전압은 유기 전계 발광 표시 패널에 형성된 각 화소 회로에 공급됨으로써, 데이터 전압에 대응하는 동시에 목표로 하는 평균 로딩 레벨에서의 평균 휘도의 광이 출력된다.
- <92> 도 3을 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치의 영상 보정 방법중 평균 로딩 레벨 및 평균 휘도의 개념이 그래프로서 도시되어 있다.
- <93> 도 3에 도시된 바와 같이, 본 발명은 평균 로딩 레벨 및 평균 휘도를 기준으로 휘도가 일정해지도록 전압을 증가시키거나 감소시키는 것이다. 즉, 본 발명은 평균 로딩 레벨 및 평균 휘도를 기준으로 휘도가 일정해지도록 유기 전계 발광 표시 패널에 공급되는 전원 전압(ELVDD 전압또는 ELVSS 전압)을 보정한다.
- <94> 일례로, 본 발명은 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 낮을 때에 평균 로딩 레벨에서의 평균 휘도를 갖도록 상대적으로 전원 전압을 감소시키는 보정을 수행한다. 또한, 본 발명은 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 높을 때에 평균 로딩 레벨과 동일한 휘도를 갖도록 상대적으로 전원 전압을 증가시키는 보정을 행한다.
- <95> 도 4를 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치에서 보정값 룩업 테이블의 일례가 도시되어 있다.
- <96> 도 4에 도시된 바와 같이, 상부 가로축에는 전원 전압이 순차적으로 기재되어 있고, 좌측 세로축에는 평균 로딩 레벨이 순차적으로 기재되어 있으며, 전원 전압과 평균 로딩 레벨의 교차점에는 실제 휘도 측정에 의해 계산되거나 또는 보간법에 의해 계산된 보정값이 기재되어 있다. 물론, 가로축의 전원 전압과 세로축의 평균 로딩 레벨은 더 세부적으로 구분될 수 있으나, 여기서는 이해의 편의를 위해 상기 전원 전압을 0.1V 단위, 상기 평균 로딩 레벨을 10% 단위로만 도시하였음을 유의한다.
- <97> 상술한 바와 같이 이러한 보정값 룩업 테이블은 상술한 로딩 이펙트 보정 단계(S4)에서 이용될 수 있다. 즉, 상기 로딩 이펙트 보정 단계(S4)에서는 상기 보정값 룩업 테이블에서 평균 로딩 레벨 및 전원 전압에 따른 보정값을 호출하고, 이 호출된 보정값을 이용하여 전원 전압을 보정하게 된다. 다르게 표현하면, 보정되지 않은 오리지널(original) 전원 전압에 상기 보정값 룩업 테이블로부터의 보정값 및 소정 연산자를 이용하여 연산함으로써, 유기 전계 발광 표시 패널에 공급되는 전원 전압을 영상 신호의 로딩 레벨에 따라 보정하게 된다.
- <98> 다시 말해, 상기와 같은 보정값에 의해 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 낮을 때에 평균 로딩 레벨에서의 평균 휘도를 갖도록 상대적으로 유기 전계 발광 표시 패널에 공급되는 전원 전압이 감소된다. 또한, 상기와 같은 보정값에 의해 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 높을 때에 평균 로딩 레벨에서의 평균 휘도를 갖도록 상대적으로 유기 전계 발광 표시 패널에 공급되는 전원 전압이 증가된다.
- <99> 도 5를 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치(100)의 구성이 블록도로서 도시되어 있다.
- <100> 도시된 바와 같이 본 발명에 따른 유기 전계 발광 표시 장치(100)는 영상 신호 처리부(101), 로딩 이펙트 측정부(102), 평균 로딩 레벨 계산부(103), 로딩 이펙트 보정부(104), 전원 제어부(106), 전원 공급부(107), 클럭

신호 공급부(108), 주사 구동부(109), 데이터 구동부(110), 발광제어 구동부(111) 및 유기 전계 발광 표시 패널(112)을 포함한다.

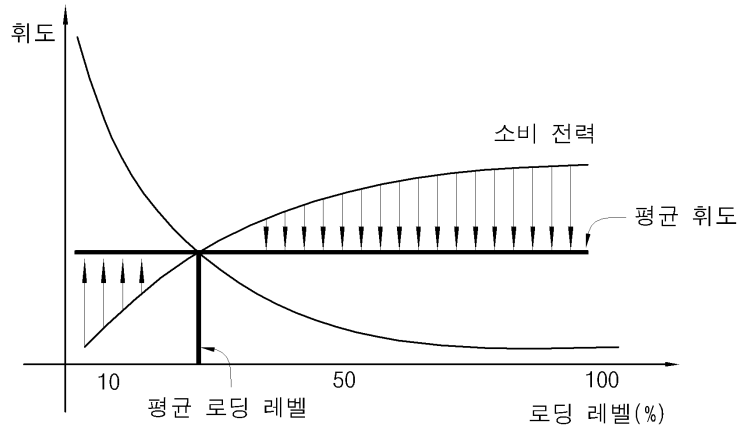
- <101> 상기 영상 신호 처리부(101)는 외부로부터 공급된 RGB 아날로그 영상 신호를 샘플링(sampling)하고, 상기 샘플링된 신호로부터 소정 비트(bit)의 RGB 디지털 영상 신호와 동기 신호(sync)를 분리하여 출력한다. 상기 RGB 디지털 영상 신호는 하기할 로딩 이펙트 측정부(102)와 데이터 구동부(110)에 입력되고, 상기 동기 신호는 클럭 신호 공급부(108)에 입력된다. 더불어, 상기 RGB 디지털 영상 신호는 경우에 따라 도시되지 않은 감마 보정부에 입력된 후 데이터 구동부(110)에 전달될 수도 있다.
- <102> 상기 로딩 이펙트 측정부(102)는 동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널(112)의 화면에 로딩되는 레벨에 따라 휘도를 측정한다. 즉, 상기 로딩 이펙트 측정부(102)는 RGB 디지털 영상 신호로부터 동일 계조값을 갖는 영상 신호가 유기 전계 발광 표시 패널(112)의 화면에 로딩되는 레벨에 따라 휘도를 측정한다.
- <103> 상기 평균 로딩 레벨 계산부(103)는 화면에 로딩되는 영상의 로딩량에 따라 로딩 레벨을 설정한 후, 이를 로딩 레벨의 총갯수로 나눠 평균 로딩 레벨을 구한다. 더불어 이때 각 로딩 레벨에 따른 휘도를 모두 합산하고 이를 로딩 레벨의 총 개수로 나눔으로써 평균 휘도도 계산한다.
- <104> 상기 로딩 이펙트 보정부(104)는 상기 평균 로딩 레벨 및 이에 대응하는 평균 휘도를 갖도록 상기 영상 신호에 대응하는 전원 전압을 보정한다. 일례로, 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 낮을 때에는 평균 로딩 레벨에서의 평균 휘도와 동일한 휘도를 갖도록 상대적으로 전원 전압을 감소시키는 보정을 수행한다. 또한, 영상 신호의 로딩 레벨이 평균 로딩 레벨보다 높을 때에는 평균 로딩 레벨에서의 평균 휘도와 동일한 휘도를 갖도록 상대적으로 전원 전압을 증가시키는 보정을 행한다.
- <105> 상기 보정값 룩업 테이블(105)은 평균 로딩 레벨 및 전원 전압에 대한 보정값을 상기 로딩 이펙트 보정부(104)에 제공함으로써, 상기 로딩 이펙트 보정부(104)가 정확한 전원 전압의 보정을 수행하도록 한다. 물론, 이를 위해 상기 보정값 룩업 테이블(105)에는 미리 실측 또는 보간법에 의해 계산된 평균 로딩 레벨 및 전원 전압에 대응하는 보정값이 저장되어 있다. 이러한 보정값 룩업 테이블(105)은 예를 들면, PROM(programmable read only memory), EPROM(erasable PROM), EEPROM(electrically erasable PROM), 플래시 메모리(flash memory) 또는 그 등가물중 선택된 어느 하나에 저장될 수 있으나, 여기서 상기 보정값 룩업 테이블(105)이 저장되는 메모리의 종류를 한정하는 것은 아니다.
- <106> 상기 전원 제어부(106)는 상기와 같이 보정된 전원 전압을 실제로 유기 전계 발광 표시 패널(112)에 공급하도록 전원 전압을 제어한다. 실질적으로 이러한 전원 제어부(106)는 마이크로 컴퓨터를 갖는 드라이버 IC 또는 PWM IC에 의해 구현될 수 있다. 즉, 상기 드라이버 IC 또는 PWM IC가 목표로 하는 보정된 전원 전압을 설정한다.
- <107> 상기 전원 공급부(107)는 유기 전계 발광 표시 패널(112)에 보정된 전원 전압을 공급한다. 실질적으로 이러한 전원 공급부(107)는 DC-DC 컨버터에 의해 구현될 수 있다. 즉, 상기 DC-DC 컨버터가 유기 전계 발광 표시 패널(112)에 보정된 ELVDD 전원 전압 또는 보정된 ELVSS 전원 전압을 공급한다. 물론, 이와 같은 ELVDD 전원 전압 및 ELVDD 전원 전압은 유기 전계 발광 표시 패널(112)에 형성된 각 화소에 공급됨으로써, 상기 각 화소는 데이터 전압에 대응하는 동시에 목표로 하는 평균 로딩 레벨에 해당하는 평균 휘도의 광이 출력된다.
- <108> 상기 클럭 신호 공급부(108)는 상기 영상 신호 처리부(101)로부터 공급된 동기 신호(sync)를 이용하여 기준 클럭 신호를 나누거나 재배치하여, 주사 구동부(109), 데이터 구동부(110) 및 발광 구동부에 공급한다.
- <109> 상기 주사 구동부(109)는 다수의 주사선(S1, ..., Sn)을 통하여 유기 전계 발광 표시 패널(112)에 주사 신호를 순차적으로 공급한다. 즉, 상기 주사 구동부(109)는 상기 클럭 신호 공급부(108)로부터 공급받은 클럭 신호를 이용하여 주사선(S1, ..., Sn)에 순차적인 주사 신호를 인가한다.
- <110> 상기 데이터 구동부(110)는 다수의 데이터선(D1, ..., Dm)을 통하여 상기 유기 전계 발광 표시 패널(112)에 데이터 신호를 공급할 수 있다. 즉, 상기 데이터 구동부(110)는 상기 영상 신호 처리부(101)로부터 공급된 영상 신호를 순차 샘플링하여 쉬프트시키고, 1수평선의 영상 데이터를 유지한다. 그 후, 데이터 구동부(110)는 유지된 1수평선의 영상 데이터를 래치하고, 각 영상 데이터의 계조치에 대응하는 데이터 신호를 생성하여 소정 타이밍에 데이터선에 공급한다.
- <111> 상기 발광제어 구동부(111)는 다수의 발광 제어선(E1, ..., En)을 통하여 상기 패널(112)에 발광 신호를 순차적으로 공급할 수 있다. 즉, 상기 발광제어 구동부(111)는 실질적으로 유기 전계 발광 소자에 흐르는 전류 시간을 제어함으로써, 상기 유기 전계 발광 소자의 휘도를 제어할 수 있다.

- <112> 상기 유기 전계 발광 표시 패널(112)은 열방향으로 배열되어 있는 다수의 주사선(S1,...,Sn) 및 발광 제어선(E1,...,En)과, 행방향으로 배열되는 다수의 데이터선(D1,...,Dm)과, 상기 주사선(S1,...,Sn) 및 발광 제어선(E1,...,En)과 데이터선(D1,...,Dm)에 의해 정의되는 화소 회로(Pixel)를 포함할 수 있다.
- <113> 여기서, 상기 화소 회로(Pixel)는 이웃하는 두 주사선(또는 발광 제어선)과 이웃하는 두 데이터선에 의해 정의되는 화소 영역에 형성될 수 있다. 물론, 상술한 바와 같이 상기 주사선(S1,...,Sn)에는 상기 주사 구동부(109)로부터 주사 신호가 공급될 수 있고, 상기 데이터선(D1,...,Dm)에는 상기 데이터 구동부(110)로부터 데이터 신호가 공급될 수 있으며, 상기 발광 제어선(E1,...,En)에는 상기 발광제어 구동부(111)로부터 발광제어 신호가 공급될 수 있다.
- <114> 한편, 도 5에 도시된 영상 신호 처리부(101), 로딩 이펙트 측정부(102), 평균 로딩 레벨 계산부(103), 로딩 이펙트 보정부(104), 전원 제어부(106), 전원 공급부(107), 클럭 신호 공급부(108), 주사 구동부(109), 데이터 구동부(110), 발광제어 구동부(111) 및 유기 전계 발광 표시 패널(112)는 하나의 기판에 모두 형성될 수 있다. 특히, 상기 영상 신호 처리부(101), 로딩 이펙트 측정부(102), 평균 로딩 레벨 계산부(103), 로딩 이펙트 보정부(104), 전원 제어부(106), 전원 공급부(107), 클럭 신호 공급부(108), 주사 구동부(109), 데이터 구동부(110) 및 발광제어 구동부(111)는 집적회로 형태로 하나의 기판에 형성될 수 있다. 더욱이, 상기 영상 신호 처리부(101), 로딩 이펙트 측정부(102), 평균 로딩 레벨 계산부(103), 로딩 이펙트 보정부(104), 전원 제어부(106), 전원 공급부(107), 클럭 신호 공급부(108), 주사 구동부(109), 데이터 구동부(110), 발광제어 구동부(111)는 주사선(S1,...,Sn), 데이터선(D1,...,Dm), 발광제어선(E1,...,En) 및 화소 회로의 트랜지스터(도시되지 않음)를 형성하는 층과 동일 층에 형성될 수도 있다. 물론, 상기 영상 신호 처리부(101), 로딩 이펙트 측정부(102), 평균 로딩 레벨 계산부(103), 로딩 이펙트 보정부(104), 전원 제어부(106), 전원 공급부(107), 클럭 신호 공급부(108), 주사 구동부(109), 데이터 구동부(110), 발광제어 구동부(111)는 상기 유기 전계 발광 표시 패널(112)이 형성된 기판과 별도의 다른 기판에 형성하고, 이를 상기 기판에 전기적으로 연결할 수도 있다. 더불어, 상기 영상 신호 처리부(101), 로딩 이펙트 측정부(102), 평균 로딩 레벨 계산부(103), 로딩 이펙트 보정부(104), 전원 제어부(106), 전원 공급부(107), 클럭 신호 공급부(108), 주사 구동부(109), 데이터 구동부(110), 발광제어 구동부(111)는 상기 유기 전계 발광 표시 패널(112)을 이루는 기판에 전기적으로 연결하는 TCP(tape carrier package), FPC(flexible printed circuit), TAB(tape automatic bonding), COG(chip on glass) 및 그 등가물 중 선택된 어느 하나의 형태로 형성할 수 있으며, 본 발명에서 상기 구성 요소의 형태를 한정하는 것은 아니다.
- <115> 도 6a는 도 5의 블록도중 패널에 형성되는 화소 회로의 일례를 도시한 회로도이고, 도 6b는 타이밍 다이어그램이다.
- <116> 도 6a에 도시된 바와 같이 화소 회로는 주사 신호를 공급하는 주사선(Sn), 데이터 신호를 공급하는 데이터선(Dm), 오토 제로 신호를 공급하는 오토 제로선(An), 발광제어 신호를 공급하는 발광제어선(En), 제1전원전압을 공급하는 제1전원전압선(ELVDD), 제2전원전압을 공급하는 제2전원전압선(ELVSS), 제1트랜지스터 내지 제4트랜지스터(T1,T2,T3,T4), 제1,2용량성 소자(C1,C2) 및 유기 전계 발광 소자(OLED)로 이루어질 수 있다.
- <117> 여기서, 상기 제1전원전압선(ELVDD) 및 상기 제2전원전압선(ELVSS)은 전원 공급부(107)에 전기적으로 연결되고, 상기 주사선(Sn)은 주사 구동부(109)에 전기적으로 연결되며, 상기 데이터선(Dm)은 데이터 구동부(110)에 전기적으로 연결되고, 발광제어선(En)은 발광제어 구동부(111)에 전기적으로 연결될 수 있다. 물론, 상기 오토 제로선(An) 역시 발광제어 구동부(111)에 전기적으로 연결되거나 또는 별도의 구동부에 전기적으로 연결될 수 있다.
- <118> 이러한 화소 회로는 제3트랜지스터(T3)의 제어 전극에 오토 제로선(An)으로부터 로우 레벨의 오토 제로 신호가 공급되면 상기 제3트랜지스터(T3)가 턴온된다. 이어서, 제4트랜지스터(T4)의 제어 전극에 발광 제어선(En)으로부터 하이 레벨의 발광 신호가 공급되면 상기 제4트랜지스터(T4)가 턴오프된다. 그러면, 상기 제1트랜지스터(T1)는 다이오드 형태로 연결되면서 제1용량성 소자(C1)에 상기 제1트랜지스터(T1)의 문턱 전압이 저장된다. 다시 상기 오토 제로 신호가 하이 레벨이 되고, 이어서 데이터선(Dm)으로부터 표시하고자 하는 계조에 상응하는 데이터 전압이 인가되면, 상기 제1용량성 소자(C1)와 제2용량성 소자(C2)의 커플링 비(coupling ratio)에 의하여 문턱 전압이 보상된 형태의 데이터 전압이 제1트랜지스터(T1)의 제어 전극에 공급된다. 이어서 상기 발광 신호가 로우 레벨이 되면, 제1전원전압선(ELVDD)으로부터의 전류가 상기 데이터 전압에 의해 전류를 제어하는 제1트랜지스터(T1)를 통하여 유기 전계 발광 소자(OLED)로 흘러 발광이 이루어진다.
- <119> 한편, 여기서 도 5에 도시된 로딩 이펙트 보정부(104)는 전원 제어부(106)에 보정 전원 전압을 알려준다. 그러





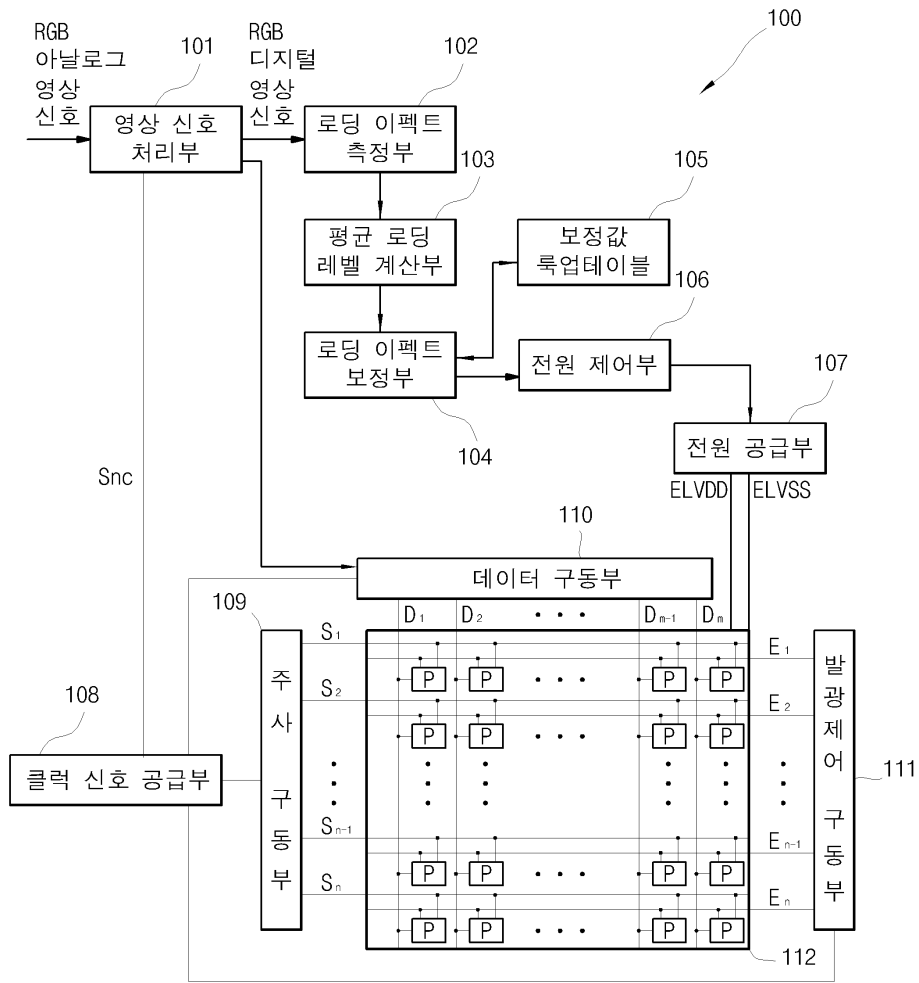
도면3



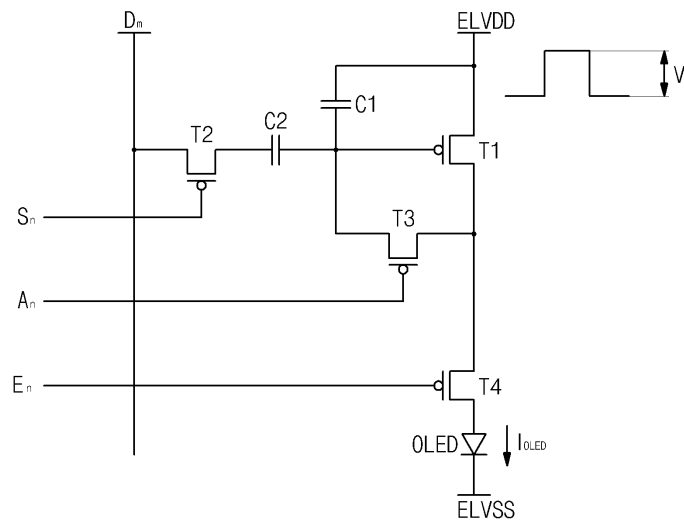
도면4

평균로딩레벨 (%)	전원 전압(V)						
	3.0	3.1	3.2	3.3	...	7.9	8.0
10	1.10	1.05	1.00	0.95	...	0.51	0.50
20	1.20	1.15	1.10	1.05	...	0.61	0.60
...	...	...	...	...	...	...	...
...	...	...	...	...	...	...	...
90	1.40	1.35	1.30	1.25	...	0.75	0.80
100	1.50	1.45	1.40	1.35		0.85	0.90

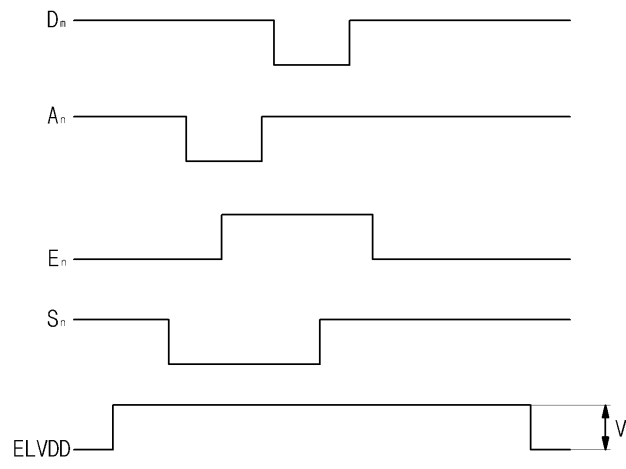
도면5



도면6a



도면6b



专利名称(译)	有机电致发光显示装置和图像校正方法		
公开(公告)号	<a href="#">KR100833758B1</a>	公开(公告)日	2008-05-29
申请号	KR1020070004435	申请日	2007-01-15
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	JUNG JIN WOUNG 정진웅 YANG SUN A 양선아 LEE EUN JUNG 이은정 KIM SU YOUNG 김수영 OH YOUN CHUL 오윤철 PARK HYE HYANG 박혜향		
发明人	정진웅 양선아 이은정 김수영 오윤철 박혜향		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
CPC分类号	G09G2300/0852 G09G2300/0861 G09G2360/16 G09G3/3233 G09G2320/0285 G09G2300/0819		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及有机电致发光显示装置和图像补偿方法。并且要解决的技术问题是根据负载效应和图像残留现象来防止像素的燃烧。为此，本发明公开了由负载效应校正和功率控制单元组成的有机电致发光显示装置。对于此，具有相同灰度值的图像信号修正与其具有的图像信号对应的电源电压，平均负载水平计算单元计算负载效应测量单元，测量有机电致发光显示面板的屏幕亮度根据负载水平和亮度平均的负载水平，它具有与平均负载水平相同的亮度。电源控制单元像上部一样控制电源电压，以便将校正的电源电压提供给有机电致发光显示板。有机电致发光显示装置，负载效应，平均负载水平，负载效应校正，电源。

