



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0023559
(43) 공개일자 2010년03월04일

(51) Int. Cl.

H05B 33/10 (2006.01) H05B 33/22 (2006.01)

H05B 33/26 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0082399

(22) 출원일자 2008년08월22일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김수현

충청남도 천안시 두정동 대림아파트 106동 1101호

박철호

부산광역시 영도구 동삼1동 325-74 6/4

(뒷면에 계속)

(74) 대리인

권혁수, 송윤호, 오세준

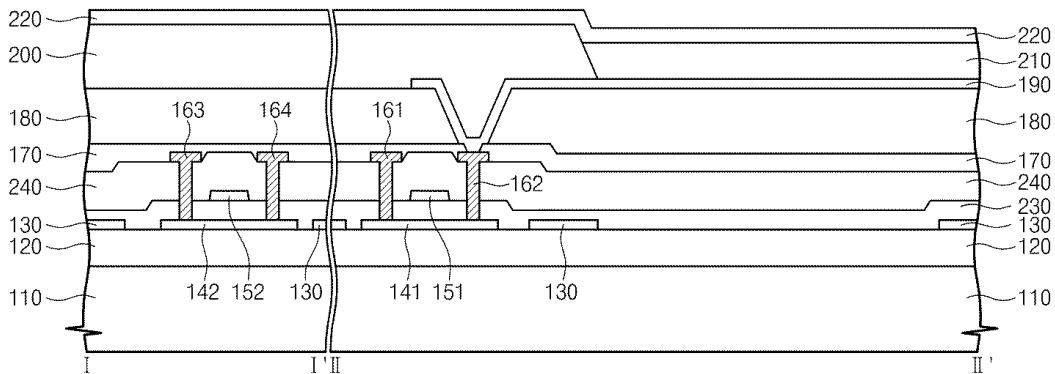
전체 청구항 수 : 총 15 항

(54) 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

유기 발광 표시 장치 및 그 제조 방법에서, 기판 상에는 반도체 패턴 및 차광층이 형성된다. 차광층에는 반도체 패턴을 노출시키기 위한 반도체 개구부가 제공되어, 차광층과 반도체 패턴은 동일층 상에 위치할 수 있다. 따라서, 반도체 패턴을 결정화하는 단계에서 차광층에 의한 결정화 불량을 개선할 수 있고, 공정을 단순화시킬 수 있다.

대표도



(72) 발명자

박중현

충청북도 청주시 상당구 우암동 세원임대아파트
101동 806호

박선

경기도 화성시 반월동 신영통현대1차아파트 102동
804호 (865-1번지)

유춘기

경기 화성시 병점동 구봉마을 우남퍼스트빌아파트
105동 1205호

이윤규

경기도 용인시 기흥구 농서동 7-1 상록수동 705호

특허청구의 범위

청구항 1

기관;

상기 기관 위에 형성되며 반도체 개구부를 갖는 차광층;

상기 반도체 개구부에 형성된 제1 반도체 패턴;

상기 차광층 및 상기 제1 반도체 패턴 위에 형성된 게이트 절연막;

상기 게이트 절연막 위에 형성된 제1 게이트 전극;

상기 제1 반도체 패턴과 전기적으로 연결된 제1 소스 전극 및 상기 제1 소스 전극과 이격되어 형성된 제1 드레인 전극;

상기 제1 소스 전극 및 상기 제1 드레인 전극 위에 형성되며 콘택부를 갖는 보호 절연막;

상기 보호 절연막 위에 형성되며 상기 콘택부를 통하여 상기 제1 드레인 전극과 접촉하는 화소 전극;

상기 화소 전극 위에 형성된 유기 발광층; 및

상기 유기 발광층 위에 형성된 공통 전극을 포함하는 유기 발광 표시 장치.

청구항 2

제1항에 있어서, 상기 차광층은 크롬을 포함하는 금속 물질로 이루어진 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제2항에 있어서, 상기 금속 물질은 크롬산화물 또는 크롬질화물로 이루어진 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제1항에 있어서, 상기 제1 반도체 패턴은 다결정 실리콘 물질로 이루어진 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제4항에 있어서, 상기 차광층 및 상기 제1 반도체 패턴은 동일층 상에 형성된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 6

제1항에 있어서, 상기 기관 위에 형성된 제2 반도체 패턴;

상기 게이트 절연막 위에 형성되며 상기 제2 반도체 패턴과 중첩하는 제2 게이트 전극;

상기 제2 반도체 패턴과 전기적으로 연결된 제2 소스 전극; 및

상기 제2 소스 전극과 이격되며 전기적으로 상기 제1 게이트 전극과 연결되는 제2 드레인 전극을 더 포함하는 유기 발광 표시 장치.

청구항 7

제6항에 있어서, 상기 차광층, 상기 제1 반도체 패턴 및 상기 제2 반도체 패턴은 동일층 상에 형성된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 8

제1항에 있어서, 상기 기판 상에 전면적으로 형성된 버퍼층을 더 포함하고,

상기 제1 반도체 패턴과 상기 차광층은 상기 버퍼층 상에 형성되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 9

제1항에 있어서, 상기 차광층에는 상기 화소 전극에 대응하는 화소 개구부가 더 제공되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 10

기판 상에 반도체 패턴을 형성하는 단계;

상기 기판 상에 상기 반도체 패턴을 노출시키는 반도체 개구부를 갖는 차광층을 형성하는 단계;

상기 반도체 패턴 및 상기 차광층 위에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 위에 게이트 전극을 형성하는 단계;

상기 반도체 패턴과 전기적으로 연결된 소스 전극 및 상기 소스 전극과 이격되어 형성된 드레인 전극을 형성하는 단계;

상기 소스 전극 및 상기 드레인 전극 위에 컨택부를 갖는 보호 절연막을 형성하는 단계;

상기 보호 절연막 위에 상기 드레인 전극과 접촉하도록 화소 전극을 형성하는 단계;

상기 화소 전극 위에 유기 발광층을 형성하는 단계; 및

상기 유기 발광층 위에 공통 전극을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 11

제10항에 있어서, 상기 반도체 패턴 및 차광층을 형성하는 단계는,

상기 기판 위에 반도체층을 증착하는 단계;

상기 반도체층 위에 제1 감광성 패턴을 형성하는 단계;

상기 제1 감광성 패턴으로 상기 반도체층을 식각하여 상기 반도체 패턴을 형성하는 단계;

상기 기판 및 상기 제1 감광성 패턴 위에 차광층 물질을 증착하는 단계;

상기 차광층 물질 위에 제2 감광성 패턴을 형성하는 단계;

상기 제2 감광성 패턴으로 상기 차광층 물질을 식각하여 상기 반도체 개구부를 갖는 상기 차광층을 형성하는 단계; 및

상기 제1 감광성 패턴 및 상기 제2 감광성 패턴을 제거하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 12

제11항에 있어서, 상기 반도체 패턴을 형성하는 단계는,

상기 반도체층을 결정화하는 단계를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 제조 방법.

청구항 13

제10항에 있어서, 상기 차광층은 크롬을 포함하는 금속 물질로 이루어진 것을 특징으로 하는 유기 발광 표시 장치의 제조 방법.

청구항 14

제10항에 있어서, 상기 반도체 패턴은 다결정 실리콘 물질로 이루어진 것을 특징으로 하는 유기 발광 표시 장치의 제조 방법.

청구항 15

제10항에 있어서, 상기 기관 상에 상기 반도체 패턴 및 차광층을 형성하기 이전에,

상기 기관 상에 전면적으로 버퍼층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 최근 모니터 또는 텔레비전 등의 경량화 및 박형화가 요구되고 있으며, 이러한 요구를 충족시킬 표시 장치의 하나로, 유기 발광 표시 장치(organic light emitting diode display, OLED display)가 주목받고 있다.

[0003] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다. 상기 전극에는 상기 발광층을 제어하기 위한 박막 트랜지스터가 구비된다.

[0004] 또한, 휘도 향상을 위해 상기 박막 트랜지스터 하부에 차광층을 형성할 수도 있는데 이때, 상기 박막 트랜지스터의 반도체 결정화시 상기 차광층에 의한 결정화 불량 발생한다.

발명의 내용

해결하고자하는 과제

[0005] 따라서, 본 발명의 목적은 차광층에 의한 결정화 불량을 개선할 수 있는 유기 발광 표시 장치를 제공하는 것이다.

[0006] 본 발명의 다른 목적은 상기한 유기 발광 표시 장치를 제조하는데 적용되는 방법을 제공하는 것이다.

과제 해결수단

[0007] 본 발명에 따른 유기 발광 표시 장치는 기관, 상기 기관 위에 형성되며 반도체 개구부를 갖는 차광층, 상기 반도체 개구부에 형성된 제1 반도체 패턴, 상기 차광층 및 상기 제1 반도체 패턴 위에 형성된 게이트 절연막, 상기 게이트 절연막 위에 형성된 제1 게이트 전극, 상기 제 1 반도체 패턴과 전기적으로 연결된 제1 소스 전극 및 상기 제1 소스 전극과 이격되어 형성된 제1 드레인 전극, 상기 제1 소스 전극 및 상기 제1 드레인 전극 위에 형성되며 콘택부를 갖는 보호 절연막, 상기 보호 절연막 위에 형성되며 상기 콘택부를 통하여 상기 제1 드레인 전극과 접촉하는 화소 전극, 상기 화소 전극 위에 형성된 유기 발광층, 및 상기 유기 발광층 위에 형성된 공통 전극을 포함한다.

[0008] 상기 차광층은 크롬을 포함하는 금속 물질로 이루어질 수 있고, 상기 금속 물질은 크롬산화물 또는 크롬질화물로 이루어질 수 있다.

[0009] 상기 제1 반도체 패턴은 다결정 실리콘 물질로 이루어질 수 있다.

[0010] 상기 차광층 및 상기 제1 반도체 패턴은 동일층 상에 형성될 수 있다.

[0011] 상기 유기 발광 표시 장치는 상기 기관 위에 형성된 제2 반도체 패턴, 상기 게이트 절연막 위에 형성되며 상기 제2 반도체 패턴과 중첩하는 제2 게이트 전극, 상기 제 2 반도체 패턴과 전기적으로 연결된 제 2 소스 전극, 및 상기 제 2 소스 전극과 이격되며 전기적으로 상기 제1 게이트 전극과 연결되는 제2 드레인 전극을 더 포함할 수 있다.

[0012] 상기 차광층, 상기 제1 반도체 패턴 및 상기 제2 반도체 패턴은 동일층 상에 형성될 수 있다.

[0013] 상기 유기 발광 표시 장치는 상기 기관 상에 전면적으로 형성된 버퍼층을 더 포함하고, 상기 제1 반도체 패턴과

상기 차광층은 상기 버퍼층 상에 형성될 수 있다.

- [0014] 본 발명에 따른 유기 발광 표시 장치의 제조 방법은 기판 상에 반도체 패턴을 형성하는 단계, 상기 기판 상에 상기 반도체 패턴을 노출시키는 반도체 개구부를 갖는 차광층을 형성하는 단계, 상기 반도체 패턴 및 상기 차광층 위에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 위에 게이트 전극을 형성하는 단계, 상기 반도체 패턴과 전기적으로 연결된 소스 전극 및 상기 소스 전극과 이격되어 형성된 드레인 전극을 형성하는 단계, 상기 소스 전극 및 상기 드레인 전극 위에 컨택부를 갖는 보호 절연막을 형성하는 단계, 상기 보호 절연막 위에 상기 드레인 전극과 접촉하도록 화소 전극을 형성하는 단계, 상기 화소 전극 위에 유기 발광층을 형성하는 단계, 및 상기 유기 발광층 위에 공통 전극을 형성하는 단계를 포함한다.
- [0015] 상기 반도체 패턴 및 차광층을 형성하는 단계는, 상기 기판 위에 반도체층을 증착하는 단계, 상기 반도체층 위에 제1 감광성 패턴을 형성하는 단계, 상기 제1 감광성 패턴으로 상기 반도체층을 식각하여 상기 반도체 패턴을 형성하는 단계, 상기 기판 및 상기 제1 감광성 패턴 위에 차광층 물질을 증착하는 단계, 상기 차광층 물질 위에 제2 감광성 패턴을 형성하는 단계, 상기 제2 감광성 패턴으로 상기 차광층 물질을 식각하여 상기 반도체 개구부를 갖는 상기 차광층을 형성하는 단계, 및 상기 제1 감광성 패턴 및 상기 제2 감광성 패턴을 제거하는 단계를 포함할 수 있다.
- [0016] 상기 반도체 패턴을 형성하는 단계는 상기 반도체층을 결정화하는 단계를 더 포함할 수 있다.
- [0017] 상기 차광층은 크롬을 포함하는 금속 물질로 이루어질 수 있고, 상기 반도체 패턴은 다결정 실리콘 물질로 이루어질 수 있다.
- [0018] 상기 기판 상에 상기 반도체 패턴 및 차광층을 형성하기 이전에, 상기 기판 상에 전면적으로 버퍼층을 형성하는 단계를 더 포함할 수 있다.

효 과

- [0019] 이와 같은 유기 발광 표시 장치 및 이의 제조 방법에 따르면, 차광층을 포함하는 유기 발광 표시 장치에서 차광층은 반도체 패턴이 형성된 이후에 반도체 패턴과 동일층 상에 형성되며, 반도체 패턴이 형성된 위치에서 차광층에는 반도체 개구부가 제공된다. 따라서, 차광층에 의한 반도체층의 결정화 불량을 개선할 수 있고 공정을 단순화할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0020] 이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0021] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0022] 먼저 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도 1을 참고로 상세하게 설명한다.
- [0023] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 등가 회로도이다.
- [0024] 도 1을 참고하면, 본 실시예에 따른 유기 발광 표시 장치는 복수의 신호선(121, 171, 172)과 이들에 연결되어 있으며 행렬(matrix)의 형태로 배열된 복수의 화소(PX)를 포함한다.
- [0025] 신호선은 게이트 신호를 전달하는 복수의 게이트선(121), 데이터 신호를 전달하는 복수의 데이터선(171) 및 구동 전압을 전달하는 복수의 구동 전압선(172)을 포함한다. 게이트선들(121)은 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선들(171)과 구동 전압선들(172)은 열 방향으로 뻗어 있으며 서로가 거의 평행하다.
- [0026] 각 화소(PX)는 스위칭 트랜지스터(Qs), 구동 트랜지스터(Qd), 유지 축전기(Cst) 및 유기 발광 다이오드(LD)를 포함한다.
- [0027] 스위칭 트랜지스터(Qs)는 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 대응하는 게이트선(121)에 연결되고, 입력 단자는 대응하는 데이터선(171)에 연결되며, 출력 단자는 구동 트랜지스터(Qd)에

연결된다. 스위칭 트랜지스터(Qs)는 대응하는 게이트선(121)으로부터 공급된 게이트 신호에 응답하여 대응하는 데이터선(171)으로부터 공급된 데이터 신호를 구동 트랜지스터(Qd)에 전달한다.

- [0028] 구동 트랜지스터(Qd)는 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 스위칭 트랜지스터(Qs)에 연결되고, 입력 단자는 구동 전압선(172)에 연결되며, 출력 단자는 유기 발광 다이오드(LD)에 연결된다. 구동 트랜지스터(Qd)는 제어 단자와 출력 단자 사이에 걸리는 전압에 따라 그 크기가 달라지는 출력 전류(ILD)를 흘린다.
- [0029] 유지 축전기(Cst)는 구동 트랜지스터(Qd)의 제어 단자와 입력 단자 사이에 연결된다. 이 유지 축전기(Cst)는 구동 트랜지스터(Qd)의 제어 단자에 인가되는 데이터 신호를 충전하고 스위칭 트랜지스터(Qs)가 턴 오프(turn-off)된 뒤에도 이를 유지한다.
- [0030] 유기 발광 다이오드(LD)는 구동 트랜지스터(Qd)의 출력 단자에 연결되어 있는 애노드(anode)와 공통 전압(Vss)에 연결되어 있는 캐소드(cathode)를 가진다. 유기 발광 다이오드(LD)는 구동 트랜지스터(Qd)의 출력 전류(ILD)에 따라 세기를 달리하여 발광함으로써 영상을 표시한다.
- [0031] 본 발명의 일 예로, 스위칭 트랜지스터(Qs) 및 구동 트랜지스터(Qd) 각각은 n-채널 전계 효과 트랜지스터(field effect transistor, FET)이다. 그러나, 스위칭 트랜지스터(Qs)와 구동 트랜지스터(Qd) 중 적어도 하나는 p-채널 전계 효과 트랜지스터일 수 있다. 또한, 스위칭 및 구동 트랜지스터(Qs, Qd), 유지 축전기(Cst) 및 유기 발광 다이오드(LD)의 연결 관계는 도 1에 도시된 구조에 한정되지 않는다.
- [0032] 도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 배치도이고, 도 3은 도 2의 유기 발광 표시 장치를 I-I' 및 II-II' 선을 따라 절단한 단면도이다.
- [0033] 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 버퍼층(120)이 형성되어 있다. 버퍼층(120)은 절연 기판(110)의 전체면에 걸쳐 형성되며 산화실리콘으로 형성될 수 있다.
- [0034] 버퍼층(120) 위에는 제1 및 제2 반도체 개구부(131, 132)를 갖는 차광층(130)이 형성되어 있다. 차광층(130)은 크롬을 포함하는 금속으로 형성될 수 있다. 상기 차광층(130)은 크롬산화물(CrOx)로 이루어진 단일막 구조, 크롬산화물과 크롬질화물(CrNx)이 순차적으로 적층된 이중막 구조, 또는 크롬산화물, 크롬, 크롬질화물이 순차적으로 적층된 삼중막 구조로 이루어질 수 있다.
- [0035] 차광층(130)의 제1 및 제2 반도체 개구부(131, 132) 내에는 구동 트랜지스터(Qd)의 제1 반도체 패턴(141) 및 스위칭 트랜지스터(Qs)의 제2 반도체 패턴(142)이 각각 형성되어 있다. 제1 반도체 패턴(141)과 제2 반도체 패턴(142)은 결정화 공정을 거쳐 다결정 실리콘으로 형성될 수 있다. 결정화 공정에는 고상결정화(Solid Phase Crystallization; SPC), 엑시머 레이저 어닐링(Excimer Laser Annealing; ELA), 금속유도 결정화(Metal Induced Crystallization; MIC), 순차측면고상화(Sequential Lateral Solidification; SLS) 등이 있다.
- [0036] 상기 차광층(130), 제1 반도체 패턴(141) 및 제2 반도체 패턴(142)이 형성된 상기 버퍼층(120) 상에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 하부 게이트 절연막(230)이 전면적으로 형성된다.
- [0037] 하부 게이트 절연막(230) 위에는 구동 트랜지스터(Qd)의 제1 게이트 전극(151) 및 스위칭 트랜지스터(Qs)의 제2 게이트 전극(152)이 형성되어 있다. 제1 게이트 전극(151) 및 제2 게이트 전극(152)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 또한 제2 게이트 전극(152)은 게이트선(121)과 연결되어 있다.
- [0038] 제1 게이트 전극(151) 및 제2 게이트 전극(152)이 형성된 상기 하부 게이트 절연막(230) 상에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 상부 게이트 절연막(240)이 형성된다.
- [0039] 상부 게이트 절연막(240) 위에는 복수의 데이터선(171), 복수의 구동 전압선(172), 제1 및 제2 소스 전극(161, 163), 제1 및 제2 드레인 전극(162, 164)이 형성된다.
- [0040] 데이터선들(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선들(121)과 교차한다. 구동 전압선들(172)은 구동 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다.
- [0041] 제1 소스 전극(161)은 대응하는 구동 전압선(172)으로부터 분기된다. 제1 및 제2 드레인 전극(164)은 서로 전기적으로 분리되고, 데이터선들(171) 및 구동 전압선들(172)과도 분리된다. 제1 소스 전극(161)과 제1 드레인 전

극(162)은 제1 반도체 패턴(141) 상에서 서로 마주하고, 제2 소스 전극(163)과 제2 드레인 전극(164)은 제2 반도체 패턴(142) 상에서 서로 마주한다.

- [0042] 복수의 데이터선(171), 복수의 구동 전압선(172), 제1 및 제2 소스 전극(161, 163), 제1 및 제2 드레인 전극(162, 164) 각각은 알루미늄, 구리 및 은 등 저저항 금속 또는 이들의 합금, 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다.
- [0043] 복수의 데이터선(171), 복수의 구동 전압선(172), 제1 및 제2 소스 전극(161, 163), 제1 및 제2 드레인 전극(162, 164)이 형성된 상기 상부 게이트 절연막(240) 상에는 보호막(170)이 형성된다. 보호막(170)은 산화 규소 또는 질화 규소 따위로 만들어질 수 있다.
- [0044] 보호막(170)은 내화화성이 약한 도전체로 만들어지는 보호막(170) 하부의 전극들을 후속 공정에서 식각액 따위의 화학액에 의해 손상되는 것을 방지하는 역할을 한다.
- [0045] 보호막(170) 위에는 층간 절연막(180)이 형성되어 있다. 층간 절연막(180)은 스위칭 트랜지스터(Qs) 및 구동 트랜지스터(Qd)가 형성된 영역을 평탄화 할 수 있을 정도의 두께로 형성되며, 폴리이미드(Polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin) 및 아크릴레이트(acrylate)로 이루어진 군에서 선택되는 하나의 물질로 형성될 수 있다.
- [0046] 층간 절연막(180) 및 보호막(170)에는 제2 드레인 전극(164)을 노출시키는 컨택부(181)가 형성된다. 층간 절연막(180) 위에는 화소 전극(190)이 형성되어 있다. 화소 전극(190)은 상기 컨택부(181)를 통하여 제1 드레인 전극(162)과 접촉하고 있다. 화소 전극(190)은 ITO(Indium Tin Oxide), IZO와 같은 투명한 금속 물질을 사용하여 형성한다.
- [0047] 화소 전극(190) 및 층간 절연막(180) 위에는 격벽(200)이 형성되어 있다. 격벽(200)은 화소 전극(190)의 가장자리 주변을 독(bank)처럼 둘러싸고 있으며, 상기 격벽(200)에는 상기 화소전극(190)을 노출시키는 개구부가 정의되어 있다. 격벽(200)은 아크릴 수지(acrylic resin), 폴리이미드 수지(polyimide resin) 따위의 내열성 및 내용매성을 가지는 유기 절연물 또는 산화규소(SiO₂), 산화티탄(TiO₂) 따위의 무기 절연물로 만들어질 수 있으며, 2층 이상의 구조로 이루어질 수 있다.
- [0048] 상기 격벽(200)에 제공된 상기 개구부에 의해서 노출된 화소 전극(190) 위에는 유기 발광 부재(210)(organic light emitting member)가 형성되어 있다.
- [0049] 유기 발광 부재(210)는 빛을 내는 유기 발광층(emitting layer)(도시하지 않음) 외에 유기 발광층의 발광 효율을 향상하기 위한 부대층(auxiliary layer)(도시하지 않음)을 포함하는 다층 구조를 가질 수 있다.
- [0050] 유기 발광층은 적색, 녹색, 청색의 삼원색(primary color) 중 어느 하나의 빛을 고유하게 내는 유기 물질 또는 유기 물질과 무기 물질의 혼합물로 만들어지며, 폴리플루오렌(polyfluorene) 유도체, (폴리)파라페닐렌비닐렌((poly)paraphenylenevinylene) 유도체, 폴리페닐렌(polyphenylene) 유도체, 폴리플루오렌(polyfluorene) 유도체, 폴리비닐카바졸(polyvinylcarbazole), 폴리티오펜(polythiophene) 유도체 또는 이들의 고분자 재료에 페릴렌(perylene)계 색소, 쿠마린(coumarin)계 색소, 로더민계 색소, 루브렌(rubrene), 페릴렌(perylene), 9,10-디페닐안트라센(9,10-diphenylanthracene), 테트라페닐부타디엔(tetraphenylbutadiene), 나일 레드(Nile red), 쿠마린(coumarin), 퀴나크리돈(quinacridone) 등을 도핑한 화합물이 포함될 수 있다. 유기 발광 표시 장치는 각 화소에서 유기 발광층이 내는 기본색광의 공간적인 합으로 원하는 영상을 표시한다.
- [0051] 부대층에는 전자와 정공의 균형을 맞추기 위한 전자 수송층(electron transport layer)(도시하지 않음) 및 정공 수송층(hole transport layer)(도시하지 않음)과 전자와 정공의 주입을 강화하기 위한 전자 주입층(electron injecting layer)(도시하지 않음) 및 정공 주입층(hole injecting layer)(도시하지 않음) 등이 있으며, 이 중에서 선택된 하나 또는 둘 이상의 층을 포함할 수 있다. 정공 수송층 및 정공 주입층은 화소 전극(190)과 유기 발광층의 중간 정도의 일 함수를 가지는 재료로 만들어지고, 전자 수송층과 전자 주입층은 공통 전극(220)과 유기 발광층의 중간 정도의 일 함수를 가지는 재료로 만들어진다. 예컨대 정공 수송층 또는 정공 주입층으로는 폴리에틸렌디옥시티오펜과 폴리스티렌술포산의 혼합물(poly-(3,4-ethylenedioxythiophene: polystyrenesulfonate, PEDOT:PSS) 등이 사용될 수 있다.
- [0052] 유기 발광 부재(210) 위에는 공통 전극(220)(common electrode)이 형성되어 있다. 공통 전극(220)은 기관의 전면(全面)에 형성되어 있으며, 화소 전극(190)과 쌍을 이루어 유기 발광 부재(210)에 전류를 흘려 보낸다. 공

통 전극(220)은 반사도가 80% 이상인 은(Ag), 팔라듐(Pd), 플라티늄(Pt) 등으로 형성할 수 있으며, 바람직하게는 은(Ag)을 이용하여 형성한다.

[0053] 이러한 유기 발광 표시 장치에서, 대응하는 게이트선(121)에 연결되어 있는 제2 게이트 전극(152), 대응하는 데이터선(171)에 연결되어 있는 제2 소스 전극(163) 및 제2 드레인 전극(164)은 제2 반도체층(142)과 함께 스위칭 트랜지스터(Qs)를 이루며, 스위칭 트랜지스터(Qs)의 채널(channel)은 제2 소스 전극(163)과 제2 드레인 전극(164) 사이의 제2 반도체 패턴(142)에 형성된다. 제2 드레인 전극(164)에 연결되어 있는 제1 게이트 전극(151), 대응하는 구동 전압선(172)에 연결되어 있는 제1 소스 전극(161) 및 화소 전극(190)에 연결되어 있는 제1 드레인 전극(162)은 제1 반도체 패턴(141)과 함께 구동 트랜지스터(Qd)를 이루며, 구동 트랜지스터(Qd)의 채널은 제1 소스 전극(161)과 제1 드레인 전극(162) 사이의 제1 반도체 패턴(141)에 형성된다.

[0054] 본 실시예에서는 스위칭 트랜지스터(Qs) 1개와 구동 트랜지스터(Qd) 1개만을 도시하였지만 이들 외에 적어도 하나의 박막 트랜지스터 및 이를 구동하기 위한 복수의 배선을 더 포함함으로써, 장시간 구동하여도 유기 발광 다이오드(LD) 및 구동 트랜지스터(Qd)가 열화되는 것을 방지하거나 보상하여 유기 발광 표시 장치의 수명이 단축되는 것을 방지할 수 있다.

[0055] 화소 전극(190), 유기 발광 부재(210) 및 공통 전극(220)은 유기 발광 다이오드(LD)를 형성한다. 여기서, 화소 전극(190)이 애노드(anode), 공통 전극(220)이 캐소드(cathode)가 되거나 반대로 화소 전극(190)이 캐소드, 공통 전극(220)이 애노드가 될 수 있다.

[0056] 그러면 도 2 및 도 3의 유기 발광 표시 장치를 제조하는 방법에 대하여 도 4 내지 도 13을 참조하여 상세히 설명한다.

[0057] 도 8, 도 10 및 도 12는 도 2 및 도 3에서의 유기 발광 표시 장치를 본 발명의 일 실시예에 따라 제조하는 과정에서 유기 발광 표시 장치의 평면도를 나타내고, 도 9는 도 8의 유기 발광 표시 장치를 I-I' 및 II-II' 선을 따라 절단한 단면도이고, 도 11은 도 10의 유기 발광 표시 장치를 I-I' 및 II-II' 선을 따라 절단한 단면도이며, 도 13은 도 12의 유기 발광 표시 장치를 I-I' 및 II-II' 선을 따라 절단한 단면도이다.

[0058] 도 4에 도시한 바와 같이, 절연 기판(110) 위에 산화실리콘(SiO_x) 등의 물질을 화학 기상 증착 방법(plasma enhanced chemical vapor deposition, PECVD)으로 증착하여 버퍼층(120)을 형성한다.

[0059] 다음, 버퍼층(120) 위에 비정질 실리콘 물질을 증착한 후, 결정화 공정을 통하여 결정질 실리콘 물질의 반도체층(140)을 형성한다. 이 때, 결정화 공정은 고상결정화(Solid Phase Crystallization; SPC), 엑시머 레이저 어닐링(Excimer Laser Annealing; ELA), 금속유도 결정화(Metal Induced Crystallization; MIC), 순차측면고상화(Sequential Lateral Solidification; SLS) 등 일 수 있다.

[0060] 다음, 도 5에 도시한 바와 같이, 결정질 실리콘 물질의 반도체층(140) 위에 감광성 물질을 형성한 후, 사진 식각하여 제1 및 제2 감광성 패턴(143, 144)을 형성한다. 이후, 제1 및 제2 감광성 패턴(143, 144)을 마스크로 하여 결정질 실리콘 물질의 반도체층(140)을 식각하여 제1 반도체 패턴(141) 및 제2 반도체 패턴(142)을 형성한다.

[0061] 다음, 도 6 및 도 7에 도시한 바와 같이, 제1 및 제2 감광성 패턴(143, 144) 및 버퍼층(120) 위에 크롬을 포함하는 금속 물질(135)을 증착한다. 그리고, 금속 물질(135) 위에 감광성 물질을 형성한 후, 사진 식각하여 제3 감광성 패턴(145)을 형성한다. 이후, 제3 감광성 패턴(145)을 마스크로 하여 금속 물질(135)을 식각하여 차광층(130)을 형성한다. 다음, 도 8 및 도 9에 도시한 바와 같이, 제1 내지 제3 감광성 패턴(143, 144, 145)을 제거하면, 상기 버퍼층(120) 상에는 제1 반도체 패턴(141), 제2 반도체 패턴(142) 및 차광층(130)이 형성된다. 상기 차광층(130)에는 상기 제1 반도체 패턴(141)을 노출시키는 제1 반도체 개구부(131) 및 상기 제2 반도체 패턴(142)을 노출시키는 제2 반도체 개구부(132)가 형성된다.

[0062] 이상에서와 같이, 반도체층(140)이 플랫한 버퍼층(120) 상에 형성되어 반도체층(140)에 단차부가 형성되지 않은 상태에서 결정화 공정을 진행할 수 있다. 따라서, 결정화 공정에서 발생할 수 있는 갈라짐 현상을 방지할 수 있다. 즉, 결정화 공정에서 결정화 물질에 갈라짐 현상이 발생하게 되면 그 갈라진 틈으로 이후의 식각공정에서 불순물 침투 등이 문제될 수 있는데 이러한 문제를 개선할 수 있다. 또한, 제1 반도체 패턴(141), 제2 반도체 패턴(142) 및 차광층(130)이 동일층에 형성되어 제1 내지 제3 감광성 패턴(143, 144, 145)을 한번에 제거할 수 있어 공정을 단순화할 수 있다.

[0063] 다음, 도 10 및 도 11에서 도시한 바와 같이, 제1 반도체 패턴(141), 제2 반도체 패턴(142) 및 차광층(130) 위

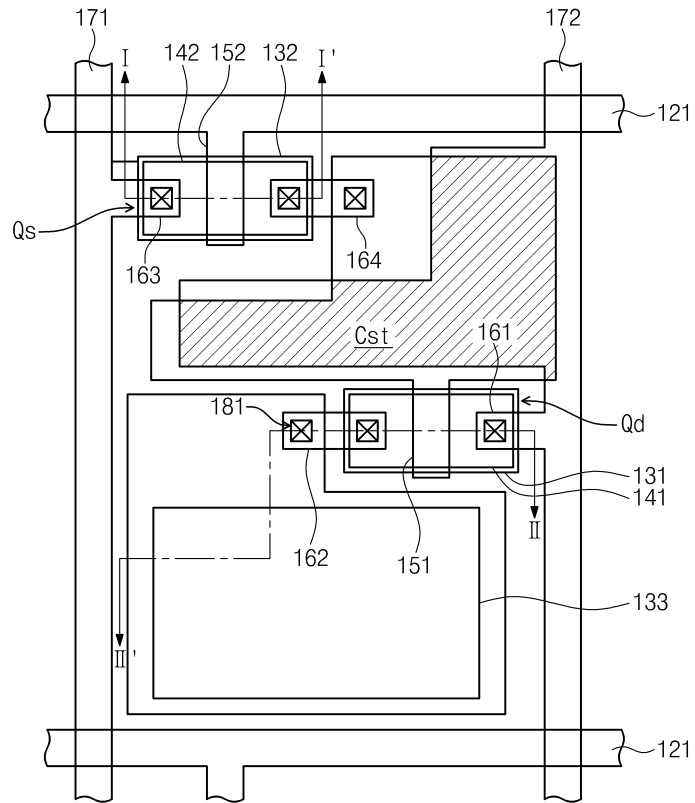
에 질화 규소 또는 산화 규소 물질을 증착하여 하부 게이트 절연막(230)을 형성한다.

- [0064] 다음, 하부 게이트 절연막(230) 위에 사진 식각 공정을 통하여 알루미늄 합금으로 만들어진 게이트선(121)과 제 1 게이트 전극(151) 및 제2 게이트 전극(152)을 형성한다.
- [0065] 다음, 도 12 및 도 13에서 도시한 바와 같이, 게이트선(121), 제1 게이트 전극(151) 및 제2 게이트 전극(152) 위에 질화 규소 또는 산화 규소 물질을 증착한 후, 사진 식각 공정을 통하여 복수의 개구부를 갖는 상부 게이트 절연막(240)을 형성한다.
- [0066] 다음, 상부 게이트 절연막(240) 위에 알루미늄 합금으로 만들어진 데이터선(171), 구동 전압선(172), 제1 소스 전극(161) 및 제1 드레인 전극(162), 제2 소스 전극(163) 및 제2 드레인 전극(164)을 형성한다. 제1 소스 전극(161) 및 제1 드레인 전극(162), 제2 소스 전극(163) 및 제2 드레인 전극(164)은 상부 게이트 절연막(240)에 형성된 복수의 개구부를 통하여 각각 제1 반도체 패턴(141) 및 제2 반도체 패턴(142)과 전기적으로 연결되어 있다.
- [0067] 다음, 도 2 및 도 3에 도시한 바와 같이, 데이터선(171), 구동 전압선(172), 제1 소스 전극(161) 및 제1 드레인 전극(162), 제2 소스 전극(163) 및 제2 드레인 전극(164) 위에 복수의 컨택부를 갖는 보호부재(170)를 사진 식각 하여 형성한다.
- [0068] 다음, 보호 부재(170) 위에 복수의 컨택부를 갖는 층간 절연막(180)을 형성한다.
- [0069] 다음, 층간 절연막(180) 위에 ITO를 증착한 후, 사진 식각하여 화소 전극(190)을 형성한다.
- [0070] 다음, 화소 전극(190) 및 층간 절연막(180) 위에 감광성 유기막을 도포한 후 노광 및 현상하여 복수의 개구부를 가지는 격벽(200)을 형성한다.
- [0071] 다음, 개구부에 정공 수송층(도시하지 않음) 및 발광층(도시하지 않음)을 포함한 발광 부재(210)를 형성한다. 발광 부재(210)는 잉크젯 인쇄(inkjet printing) 방법 등의 용액 방법(solution process) 또는 증착 방법으로 형성할 수 있으며, 그 중 잉크젯 헤드(inkjet head)(도시하지 않음)를 이동시키며 개구부에 용액을 적하하는 잉크젯 인쇄방법을 이용할 경우, 각 층의 형성 후 건조 단계가 뒤따른다.
- [0072] 이어서, 격벽(200) 및 발광 부재(210) 위에 공통 전극(220)을 형성한다. 공통 전극(220)은 반사도가 80% 이상인 은(Ag), 팔라듐(Pd), 플라티늄(Pt) 등으로 형성할 수 있으며, 바람직하게는 은(Ag)을 이용하여 형성한다.
- [0073] 이와 같이, 본 실시예에서는 유기 발광 표시 장치가 발광 부재(210)의 빛이 화소 전극(190)의 하측 방향으로 발광되는 바텀 이미션(Bottom-Emission)구조를 가지므로, 차광층(130)에는 화소전극(190)에 대응하는 화소 개구부(133)가 더 형성될 수 있다.
- [0074] 그러나 이에 한정되지 않고 공통 전극(220)과 화소 전극(190)의 위치를 바꾸어, 탑 이미션(Top-Emission)구조로 형성하여 발광 부재(210)의 빛이 바텀 이미션(Bottom-Emission)과 반대방향으로 발광되도록 할 수 있다. 이 경우에는, 차광층(130)에 화소 개구부를 형성하지 않을 수 있다.
- [0075] 이상에서 본 발명의 바람직한 실시예들에 대하여 상세하게 설명하였지만 본 발명의 권리 범위는 이에 한정되는 것은 아니고 다음의 청구 범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리 범위에 속하는 것이다.

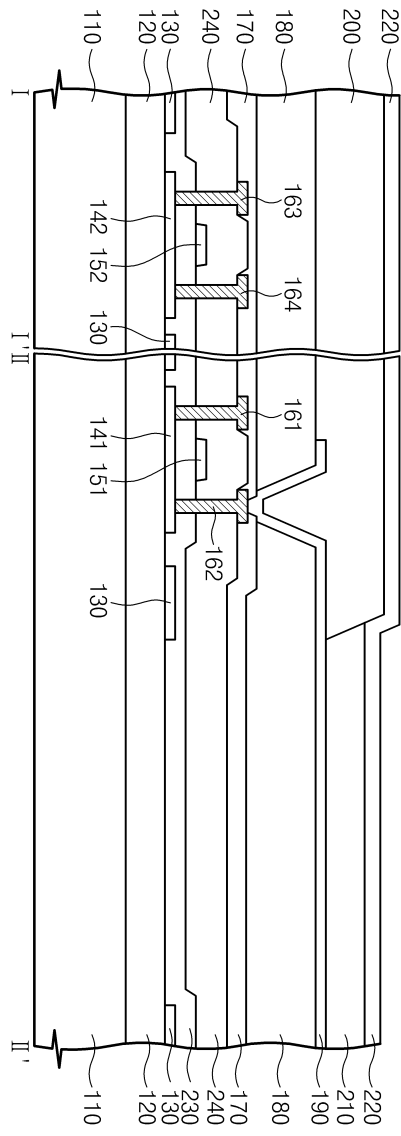
도면의 간단한 설명

- [0076] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 등가 회로도이다.
- [0077] 도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 배치도이다.
- [0078] 도 3은 도 2의 유기 발광 표시 장치를 I-I` 및 II-II`선을 따라 절단한 단면도이다.
- [0079] 도 4 내지 도 7은 도 3의 유기 발광 표시 장치의 제조 과정을 나타낸 단면도들이다.
- [0080] 도 8, 도 10 및 도 12는 도 2의 유기 발광 표시 장치의 제조 과정을 나타낸 평면도들이다.
- [0081] 도 9는 도 8의 유기 발광 표시 장치를 I-I` 및 II-II`선을 따라 절단한 단면도이다.
- [0082] 도 11은 도 10의 유기 발광 표시 장치를 I-I` 및 II-II`선을 따라 절단한 단면도이다.

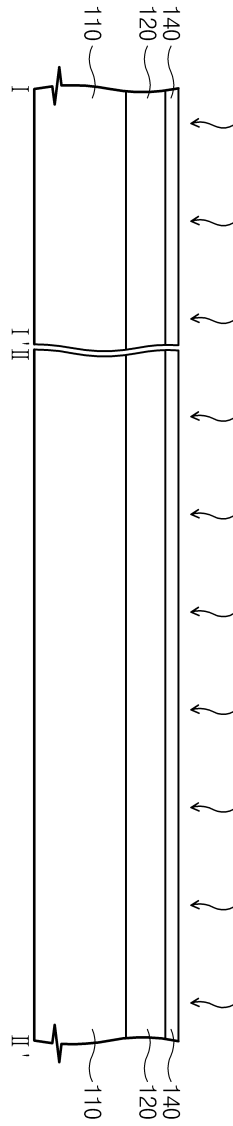
도면2



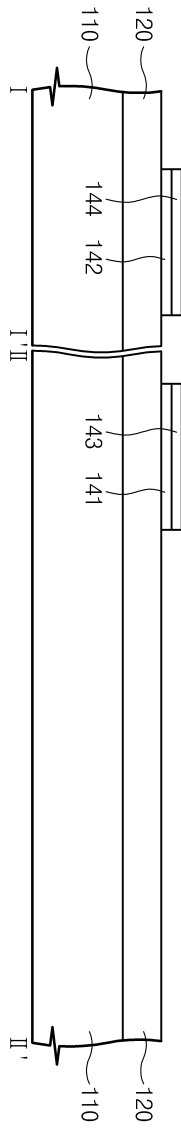
도면3



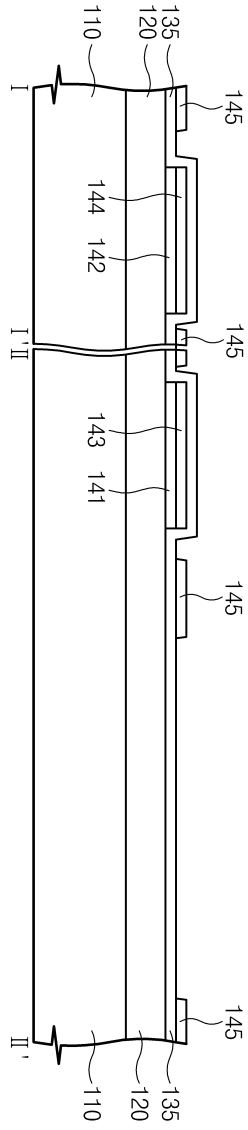
도면4



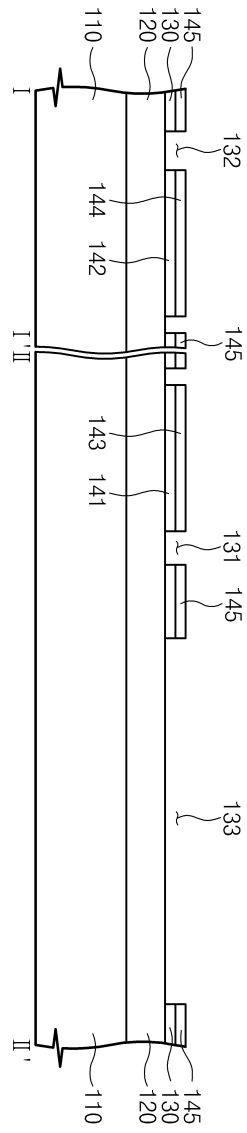
도면5



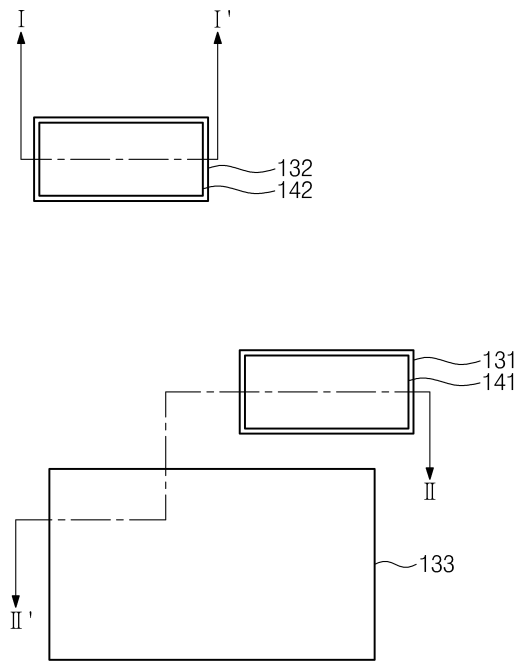
도면6



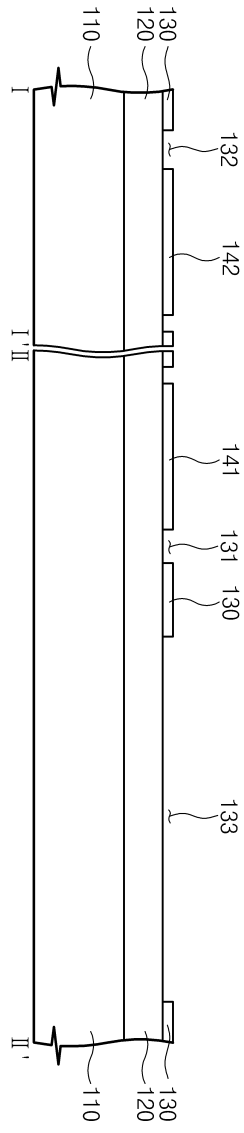
도면7



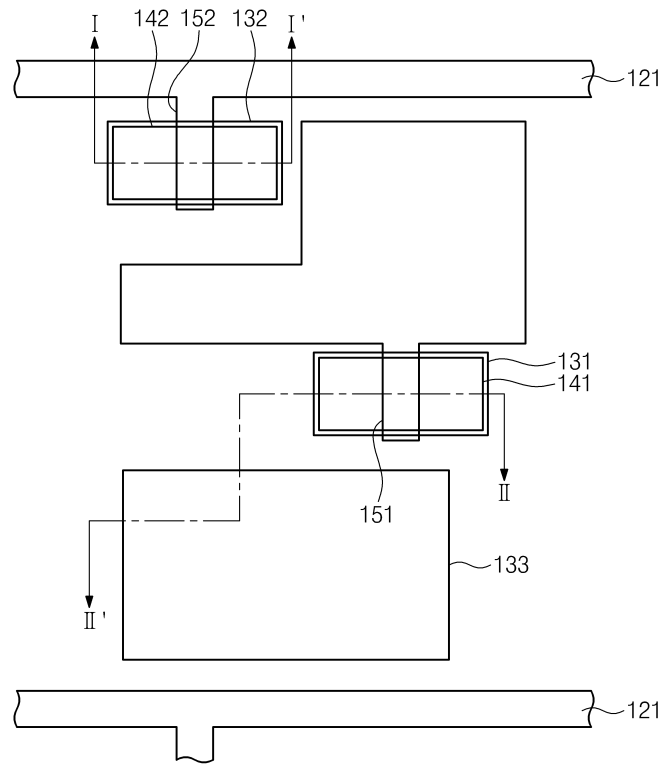
도면8



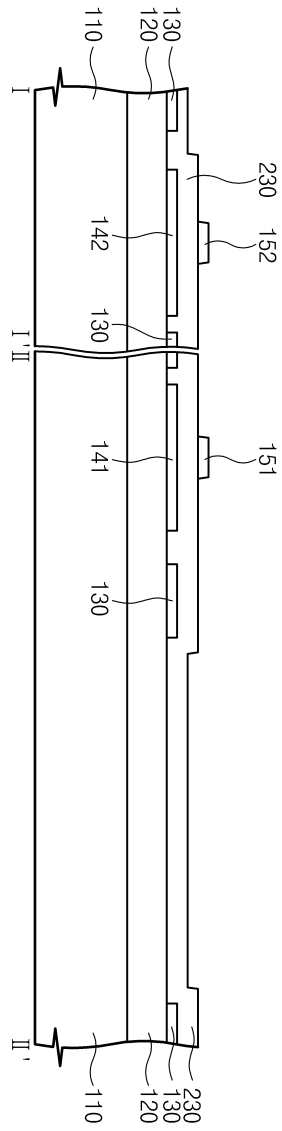
도면9



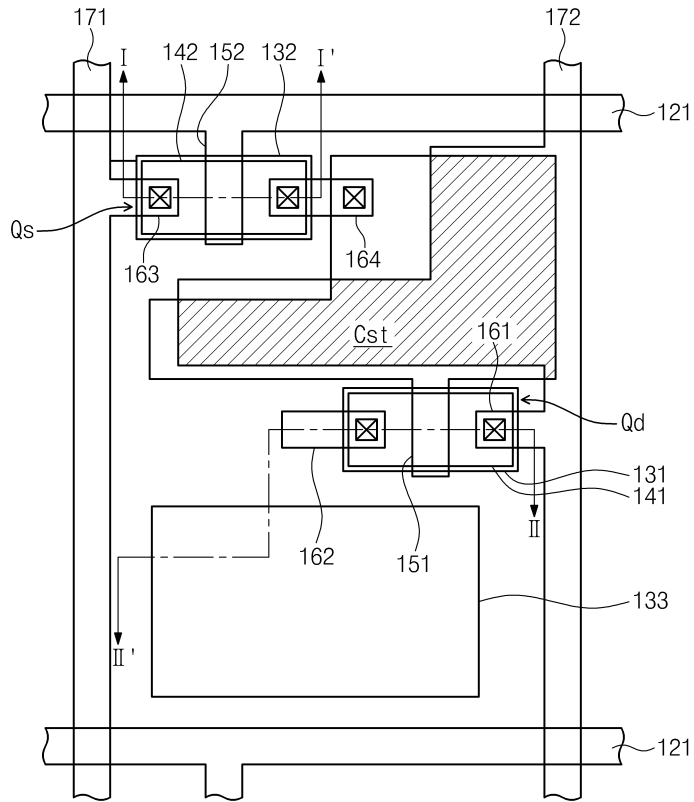
도면10



도면11



도면12



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR1020100023559A	公开(公告)日	2010-03-04
申请号	KR1020080082399	申请日	2008-08-22
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM SOO HYUN 김수현 PARK CHEOL HO 박철호 PARK JONG HYUN 박중현 PARK SUN 박선 YOU CHUN GI 유춘기 LEE YUL KYU 이율규		
发明人	김수현 박철호 박중현 박선 유춘기 이율규		
IPC分类号	H05B33/10 H05B33/22 H05B33/26 H01L51/50		
CPC分类号	H01L27/3272 H01L51/0037 H01L51/0038 H01L51/0039 H01L51/0042 H01L51/0052 H01L31/02164 H01L2924/01024		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机发光二极管显示器及其制造方法，通过形成光学屏蔽层来改善半导体层的结晶故障。组成：有机发光装置包括基板（110），光学器件屏蔽层（130），第一半导体图案（141），栅极绝缘层（230），第一栅电极（151），第一源电极（161），第一漏电极（162），保护绝缘膜（170），像素电极（190）。第一半导体图案形成在半导体开口中。栅极绝缘层形成在光学屏蔽层和第一半导体图案上。第一栅电极形成在栅极绝缘层上。第一源电极电连接到第一半导体图案。COPYRIGHT KIPO 2010

