



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0106196
(43) 공개일자 2009년10월08일

(51) Int. Cl.

H05B 33/22 (2006.01) *H05B 33/10* (2006.01)
H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0031756

(22) 출원일자 2008년04월04일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자

유준석
서울 강남구 도곡동 527 23/2 도곡렉슬 304-1401

(74) 대리인

특허법인로얄

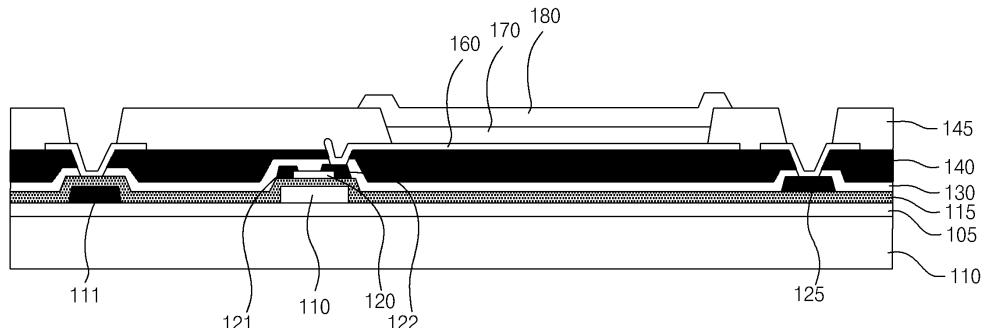
전체 청구항 수 : 총 6 항

(54) 유기전계발광표시장치

(57) 요 약

본 발명은, 기판; 기판 상에 위치하는 액티브층, 게이트, 소오스 및 드레인을 포함하는 트랜지스터부; 트랜지스터부 상에 위치하며, 소오스 또는 드레인을 노출하는 불투명 수지막; 불투명 수지막 상에 위치하며 소오스 또는 드레인에 연결된 제1전극; 불투명 수지막 상에 위치하며 제1전극의 일부를 노출하는 개구부를 갖는 뱅크층; 개구부를 통해 노출된 제1전극 상에 위치하는 발광층; 및 발광층 상에 위치하는 제2전극을 포함하는 유기전계발광표시장치를 제공한다.

대 표 도 - 도3a



특허청구의 범위

청구항 1

기판;

상기 기판 상에 위치하는 액티브층, 게이트, 소오스 및 드레인을 포함하는 트랜지스터부;

상기 트랜지스터부 상에 위치하며, 상기 소오스 또는 상기 드레인을 노출하는 불투명 수지막;

상기 불투명 수지막 상에 위치하며 상기 소오스 또는 상기 드레인에 연결된 제1전극;

상기 불투명 수지막 상에 위치하며 상기 제1전극의 일부를 노출하는 개구부를 갖는 뱅크층;

상기 개구부를 통해 노출된 상기 제1전극 상에 위치하는 발광층; 및

상기 발광층 상에 위치하는 제2전극을 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 불투명 수지막은,

차광성을 갖는 수지를 포함하는 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 불투명 수지막은,

검은색 계열의 색을 갖는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 기판 상에 위치하며 상기 게이트에 연결된 스캔 배선과 상기 소오스 또는 상기 드레인에 연결된 데이터 배선을 포함하며,

상기 불투명 수지막은 상기 스캔 배선 및 상기 데이터 배선을 덮는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제1항에 있어서,

상기 트랜지스터부는,

상기 기판 상에 위치하는 상기 게이트와, 상기 게이트 상에 위치하는 제1절연막과, 상기 제1절연막 상에 위치하는 상기 액티브층과, 상기 제1절연막 상에 위치하며 상기 액티브층에 각각 접촉된 상기 소오스 및 상기 드레인과, 상기 소오스 및 상기 드레인 상에 위치하며 상기 소오스 또는 상기 드레인을 노출하는 제2절연막을 포함하며,

상기 불투명 수지막은, 상기 제2절연막 상에 위치하며 상기 소오스 또는 상기 드레인을 노출하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제1항에 있어서,

상기 트랜지스터부는,

상기 기판 상에 위치하는 상기 액티브층과, 상기 액티브층 상에 위치하는 제1절연막과, 상기 제1절연막 상에 위치하는 상기 게이트와, 상기 게이트 상에 위치하는 제2절연막과, 상기 제2절연막 상에 위치하며 상기 액티브층

에 각각 접촉된 상기 소오스 및 상기 드레인과, 상기 소오스 및 상기 드레인 상에 위치하며 상기 소오스 또는 상기 드레인을 노출하는 제3절연막을 포함하며,

상기 불투명 수지막은, 상기 제3절연막 상에 위치하며 상기 소오스 또는 상기 드레인을 노출하는 것을 특징으로 하는 유기전계발광표시장치.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 유기전계발광표시장치에 관한 것이다.

배경기술

<2> 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.

<3> 유기전계발광소자는 전자(election) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태로부터 기저상태로 떨어질 때 발광하는 소자이다.

<4> 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 상부발광(Top-Emission) 방식과 하부발광(Bottom-Emission) 방식 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다. 이와 같은 유기전계발광표시장치는 기판 상에 트랜지스터, 커패시터 및 유기 발광다이오드 등을 형성하기 위해 중착공정과 식각공정 등을 병행하는 제조공정을 통해 형성된다.

<5> 한편, 종래 상부발광 방식을 사용하는 유기전계발광표시장치는 발광 효율을 향상시키기 위해 반사도가 높은 재료를 반사성 부재로 적용하여 외부로부터 입사된 광을 반사시켜 상부로 유도하는 구조를 사용하였다. 그러나 반사성 부재가 외부 광을 반사시키는 문제가 있어 종래 유기전계발광표시장치는 콘트라스트가 저하하는 문제를 야기시켰다. 이를 해결하기 위해 종래에는 패널의 표면에 원형 편광판을 적용하여 반사 문제를 방지하였다. 그러나 원형 편광판은 내부에서 나오는 빛의 투과를 감소시켜 전력효율을 감소시키는 문제와, 공정이 복잡하고 재료비가 많이 소비되는 문제를 유발하는 문제가 있어 이의 개선이 요구된다.

발명의 내용

해결 하고자하는 과제

<6> 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 목적은, 트랜지스터부의 액티브층에 발생하는 포토 리키지 커런트를 방지하고 유기전계발광표시장치의 표시품질과 생산수율을 향상시키는 것이다.

과제 해결수단

<7> 상술한 과제 해결 수단으로 본 발명은, 기판; 기판 상에 위치하는 액티브층, 게이트, 소오스 및 드레인을 포함하는 트랜지스터부; 트랜지스터부 상에 위치하며, 소오스 또는 드레인을 노출하는 불투명 수지막; 불투명 수지막 상에 위치하며 소오스 또는 드레인에 연결된 제1전극; 불투명 수지막 상에 위치하며 제1전극의 일부를 노출하는 개구부를 갖는 뱅크층; 개구부를 통해 노출된 제1전극 상에 위치하는 유기 발광층; 및 유기 발광층 상에 위치하는 제2전극을 포함하는 유기전계발광표시장치를 제공한다.

<8> 불투명 수지막은, 차광성을 갖는 수지를 포함할 수 있다.

<9> 불투명 수지막은, 검은색 계열의 색을 가질 수 있다.

<10> 기판 상에 위치하며 게이트에 연결된 스캔 배선과 소오스 또는 드레인에 연결된 데이터 배선을 포함하며, 불투명 수지막은 스캔 배선 및 데이터 배선을 덮을 수 있다.

<11> 트랜지스터부는, 기판 상에 위치하는 게이트와, 게이트 상에 위치하는 제1절연막과, 제1절연막 상에 위치하는 액티브층과, 제1절연막 상에 위치하며 액티브층에 각각 접촉된 소오스 및 드레인과, 소오스 및 드레인 상에 위치하며 소오스 또는 드레인을 노출하는 제2절연막을 포함하며, 불투명 수지막은, 제2절연막 상에 위치하며 소오

스 또는 드레인을 노출할 수 있다.

<12> 트랜지스터부는, 기판 상에 위치하는 액티브층과, 액티브층 상에 위치하는 제1절연막과, 제1절연막 상에 위치하는 게이트와, 게이트 상에 위치하는 제2절연막과, 제2절연막 상에 위치하며 액티브층에 각각 접촉된 소오스 및 드레인과, 소오스 및 드레인 상에 위치하며 소오스 또는 드레인을 노출하는 제3절연막을 포함하며, 불투명 수지막은, 제3절연막 상에 위치하며 소오스 또는 드레인을 노출할 수 있다.

효과

<13> 본 발명은, 평타화막 또는 패시베이션막 역할과 블랙 매트릭스 역할을 하는 불투명 수지막을 제공하여 트랜지스터부의 액티브층에 발생하는 포토 리키지 커런트를 방지하고 유기전계발광표시장치의 표시품질과 생산수율을 향상시키는 것이다.

발명의 실시를 위한 구체적인 내용

<14> 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

<15> 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도이다.

<16> 도 1에 도시된 바와 같이, 유기전계발광표시장치는 기판(110) 상에 다수의 서브 픽셀(P)이 위치하는 표시부(AA)를 포함할 수 있다. 기판(110) 상에 위치하는 다수의 서브 픽셀(P)은 수분이나 산소에 취약하다.

<17> 이에 따라, 밀봉기판(190)을 구비하고, 표시부(AA)의 외곽 기판(110)에 접착부재(SL)를 형성하여 기판(110)과 밀봉기판(190)을 봉지할 수 있다. 한편, 다수의 서브 픽셀(P)은 기판(110) 상에 위치하는 구동부(DRV)에 의해 구동되어 영상을 표현할 수 있다.

<18> 구동부(DRV)는 외부로부터 공급된 각종 신호에 대응하여 스캔 신호 및 데이터 신호 등을 생성할 수 있으며, 생성된 신호 등을 표시부(AA)에 공급할 수 있다.

<19> 구동부(DRV)는 다수의 서브 픽셀(P)에 스캔 신호를 공급하는 스캔 구동부와 다수의 서브 픽셀(P)에 데이터 신호를 공급하는 데이터 구동부를 포함할 수 있다. 여기서, 구동부(DRV)는 스캔 구동부 및 데이터 구동부가 하나의 칩에 형성된 것을 일례로 개략적으로 도시한 것일 뿐 스캔 구동부, 데이터 구동부는 기판(110) 또는 기판(110)의 외부에 구분되어 위치할 수 있다.

<20> 이하에서는, 서브 픽셀(P)의 회로 구성 예시도를 통해 서브 픽셀의 연결관계에 대해 더욱 자세히 설명한다.

<21> 도 2는 도 1에 도시된 서브 픽셀의 회로 구성 예시도이다.

<22> 도 2에 도시된 바와 같이, 서브 픽셀은 스캔 배선(SCAN)에 게이트가 연결되고 데이터 배선(DATA)에 일단이 연결되며 제1노드(A)에 타단이 연결된 스위칭 트랜지스터(S1)를 포함할 수 있다. 또한, 제1전원 배선(VDD)에 제1전극이 연결되고 제2노드(B)에 제2전극이 연결된 유기 발광다이오드(D)를 포함할 수 있다. 또한, 제1노드(A)에 게이트가 연결되고 유기 발광다이오드(D)의 제2전극에 일단이 연결되며 제2노드(B)에 타단이 연결된 구동 트랜지스터(T1)를 포함할 수 있다. 또한, 제1노드(A)에 일단이 연결되고 제2노드(B) 및 제2전원 배선(VSS)에 타단이 연결된 커패시터(Cst)를 포함할 수 있다.

<23> 앞서 설명한 서브 픽셀의 회로 구성에서 트랜지스터들(S1, T1)은 도시된 바와 같이 N-Type 트랜지스터일 수 있으나 이에 한정되지 않는다.

<24> 제1전원 배선(VDD)을 통해 공급되는 전원전압은 제2전원 배선(VSS)을 통해 공급되는 접지전압보다 높을 수 있으며, 제1전원 배선(VDD) 및 제2전원 배선(VSS)을 통해 공급되는 전압 레벨은 구동방법에 따라 스위칭이 가능하다.

<25> 앞서 설명한 서브 픽셀은 스캔 배선(SCAN)을 통해 스캔 신호가 공급되면 스위칭 트랜지스터(S1)가 터온될 수 있다. 다음, 데이터 배선(DATA)을 통해 공급된 데이터 신호가 터온된 스위칭 트랜지스터(S1)를 거쳐 제1노드(A)에 공급되면 커패시터(Cst)는 데이터 신호를 데이터 전압으로 저장할 수 있다. 다음, 스캔 신호가 차단되고 스위칭 트랜지스터(S1)가 터오프되면 커패시터(Cst)에 저장된 데이터 전압에 대응하여 구동 트랜지스터(T1)는 구동할 수 있다. 다음, 제1전원 배선(VDD)을 통해 공급된 전원전압이 제2전원 배선(VSS)을 통해 흐르게 되어 유기 발광다이오드(D)는 발광을 할 수 있다. 그러나 이는 구동방법의 일례에 따른 것일 뿐 이에 한정되지 않는다.

<26> 이하에서는, 본 발명의 일 실시예에 따른 서브 픽셀(P)의 단면 구조에 대해 더욱 자세히 설명한다.

- <27> 도 3a 및 도 3b는 본 발명의 일실시예에 따른 서브 핵셀의 단면 예시도이다.
- <28> 서브 핵셀(P)은 기판 상에 위치하는 스위칭 트랜지스터, 구동 트랜지스터 및 커패시터를 포함하는 트랜지스터부와 트랜지스터부 상에 위치하며, 구동 트랜지스터의 소오스 또는 드레인에 연결된 제1전극과 제1전극 상에 위치하는 발광층과 발광층 상에 위치하는 제2전극을 포함하는 유기 발광다이오드를 포함할 수 있다. 이하, 도 3a 및 도 3b를 참조하여, 기판 상에 적층되는 순서대로 각 구성에 대해 설명한다.
- <29> 먼저, 도 3a를 참조하면, 기판(110) 상에는 베퍼층(105)이 위치할 수 있다. 베퍼층(105)은 기판(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화물(SiO₂), 실리콘 질화물(SiNx) 등을 사용하여 선택적으로 형성할 수 있다.
- <30> 여기서, 기판(110)은 유리, 플라스틱 또는 금속 등일 수 있다.
- <31> 베퍼층(105) 상에는 게이트(106, 107)가 위치할 수 있다. 게이트(106, 107)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(106, 107)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(106, 107)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- <32> 여기서, 게이트 "106"은 구동 트랜지스터의 게이트이고, 게이트 "107"은 스위칭 트랜지스터의 게이트에 연결되는 스캔 배선일 수 있다.
- <33> 게이트(106, 107) 상에는 제1절연막(115)이 위치할 수 있다. 제1절연막(115)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiNx) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다. 한편, 게이트(106, 107)와 동일층 상에는 커패시터의 하부 전극이 위치할 수 있다.
- <34> 제1절연막(115) 상에는 액티브층(120)과 데이터 배선(125)이 위치할 수 있다. 액티브층(120)은 비정질 실리콘 또는 결정화된 다결정 실리콘 등을 포함할 수 있다. 그리고 액티브층(120)은 p형 또는 n형의 불순물을 포함하는 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역 이외의 채널 영역을 포함할 수 있다.
- <35> 액티브층(120)의 소오스 영역 및 드레인 영역에는 각각 소오스(121) 및 드레인(122)이 위치할 수 있다. 소오스(121) 및 드레인(122)은 단일층 또는 다중층으로 이루어질 수 있으며, 소오스(121) 및 드레인(122)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소오스(121) 및 드레인(122)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- <36> 여기서, 소오스(121) 및 드레인(122)과 동일층 상에는 데이터 배선(125) 뿐만 아니라 커패시터 상부 전극 및 전원 배선이 위치할 수 있다. 데이터 배선(125)을 포함하는 전원 배선은 단일층 또는 다중층으로 이루어질 수 있으며, 데이터 배선(125)을 포함하는 전원 배선이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 데이터 배선(125)을 포함하는 전원 배선이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다. 이 밖에, 데이터 배선(125)을 포함하는 전원 배선은 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- <37> 소오스(121) 및 드레인(122)을 포함하는 제1절연막(115) 상에는 소오스(121) 또는 드레인(122)을 노출하는 제2절연막(130)이 위치할 수 있다. 제2절연막(130)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiNx) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- <38> 제2절연막(130) 상에는 소오스(121) 또는 드레인(122)을 노출하는 불투명 수지막(140)이 위치할 수 있다. 불투명 수지막(140)은 차광성을 갖는 수지로써 수지에 차광재료가 착색된 것을 사용할 수 있으나 이에 한정되지 않는다. 불투명 수지막(140)은 차광성을 높이기 위해 검은색 계열의 색을 가질 수 있으나 이에 한정되지 않는다. 다만, 불투명 수지막(140)은 전도성이 없고 식각후 패턴 윤곽이 반듯해야 하며 발광층(170)에 악영향을 미치는

물질(예: 아웃게싱)이 발생하지 않는 재료를 이용하는 것이 유리하다.

- <39> 여기서, 불투명 수지막(140)을 구성하는 재료의 예를 들면, 차광재료로는 검은 색 계열을 낼 수 있는 탄소를 선택할 수 있다. 그리고 수지는 자외선 등의 광의 조사를 받아 중합하여 경화되는 광중합성 화합물로 에틸렌성 이중결합을 갖는 화합물 등을 선택할 수 있다.
- <40> 이와 같이 불투명 수지막(140)을 형성하면, 하부에 위치하는 트랜지스터부의 액티브층(120)이 외부광에 의해 노출되는 문제를 방지하여 포토 리키지 커런트 발생을 저지할 수 있게 된다. 이에 따라, 패널에 화면 백화 현상이 발생하는 문제를 방지할 수 있으므로 화면 대비비(contrast ratio)를 향상시킬 수 있는 효과가 있다. 이러한 불투명 수지막(140)은 트랜지스터부와 인접한 영역에 위치하는 스캔 배선(111) 및 데이터 배선(125)을 거의 모두 덮을 수 있어 스캔 배선(111) 및 데이터 배선(125)으로 외부광이 투과되는 문제를 방지할 수 있다.
- <41> 이러한 불투명 수지막(140)은 하부 구조의 단차를 완화하기 위한 평탄화막 역할과 아울러 트랜지스터부를 보호하는 패시베이션막으로써의 역할도 수행 가능하다.
- <42> 불투명 수지막(140) 상에는 소오스(121) 또는 드레인(122)에 전기적으로 연결되는 제1전극(160)이 위치할 수 있다. 여기서, 제1전극(160)은 애노드일 수 있으며, 투명한 전극 또는 불투명한 전극일 수 있다. 여기서, 유기전계발광표시장치의 구조가 배면 또는 양면발광일 경우 제1전극(160)은 투명한 전극일 수 있으며, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ZnO(Zinc Oxide) 중 어느 하나일 수 있다.
- <43> 제1전극(160) 상에는 인접하는 제1전극들을 절연시키며, 제1전극(160)의 일부를 노출시키는 개구부를 갖는 뱅크층(145)이 위치할 수 있다.
- <44> 뱅크층(145)의 개구부에 의해 노출된 제1전극(160) 상에는 발광층(170)이 위치할 수 있다.
- <45> 발광층(170) 상에는 제2전극(180)이 위치할 수 있다. 제2전극(180)은 캐소드 전극일 수 있으며, 일함수가 낮은 마그네슘(Mg), 칼슘(Ca), 알루미늄(Al), 은(Ag) 또는 이들의 합금으로 이루어질 수 있으나 이에 한정되지 않는다.
- <46> 여기서, 제2전극(180)은 유기전계발광표시장치가 전면 또는 양면발광구조일 경우, 빛을 투과할 수 있을 정도로 얇게 형성할 수 있으며, 유기전계발광표시장치가 배면발광구조일 경우, 빛을 반사시킬 수 있을 정도로 두껍게 형성할 수 있다.
- <47> 위의 설명에서는 트랜지스터부에 포함된 게이트가 하부에 위치하는 바텀 게이트(Bottom Gate) 형인 것을 일례로 설명하였다. 이와 달리, 트랜지스터부는 기판 상에 위치하는 액티브층과 액티브층 상에 위치하는 제1절연막과 제1절연막 상에 위치하는 게이트와 게이트 상에 위치하는 제2절연막과 제2절연막 상에 위치하며 액티브층에 각각 접촉된 소오스 및 드레인과 소오스 및 드레인 상에 위치하며 소오스 또는 드레인을 노출하는 제3절연막을 포함하는 탐 게이트(Top Gate) 형일 수도 있다. 이 경우, 도시된 바와 같은 불투명 수지막(140)은 제3절연막 상에 위치하며 소오스 또는 드레인을 노출하고, 제1전극은 불투명 수지막(140) 상에 위치할 수 있다.
- <48> 한편, 도 3b를 참조하면, 본 발명의 일 실시예에 따른 유기전계발광표시장치는 제2전극(180)을 보호하는 보호막(185)을 형성할 수도 있다. 이와 같은 보호막(185)은 기판(110) 상에 위치하며 소자의 최상위 층에 위치하는 제2전극(180)을 모두 덮도록 형성될 수 있다.
- <49> 이러한 유기전계발광표시장치는 컬러영상을 구현함에 있어서 여러가지 방법이 있을 수 있는데, 도 4 내지 6을 참조하여 그 구현방법에 대해 살펴보기로 한다.
- <50> 도 4 내지 6은 본 발명의 일 실시 예에 따른 유기전계발광표시장치에서 컬러 영상을 구현하는 실시예들을 나타내는 도면이다.
- <51> 먼저, 도 4에 나타낸 컬러 영상 구현 방식은 적색, 녹색, 청색의 빛을 각각 방출하는 적색 발광층(170R), 녹색 발광층(170G), 청색 발광층(170B)을 별도로 구비한 유기전계발광표시장치의 컬러 영상 구현방식을 나타낸 것이다.
- <52> 도 4에 도시된 바와 같이, 적색광, 녹색광, 청색광이 각각의 발광층(170R, 170G, 170B)으로부터 각각 제공됨으로써, 적색광/녹색광/청색광이 혼합되어 컬러 영상을 표시할 수 있다.
- <53> 여기서, 각 발광층(170R, 170G, 170B)의 상, 하부에는 전자수송층(ETL), 정공수송층(HTL) 등이 더 포함될 수 있으며, 그 배열 및 구조에 대해서는 다양한 변형이 가능하다.

- <54> 또한, 도 5에 나타낸 컬러 영상 구현 방식은 백색 발광층(270W)과 적색 컬러필터(290R), 녹색 컬러필터(290G), 청색 컬러필터(290B), 백색 컬러필터(290W)를 구비한 유기전계발광표시장치의 컬러 영상 구현방식을 나타낸 것이다.
- <55> 도 5에 도시된 바와 같이, 백색 발광층(270W)으로부터 제공되는 백색 빛이 적색 컬러필터(290R), 녹색 컬러필터(290G), 청색 컬러필터(290B), 백색 컬러필터(290W)를 각각 투과하면서, 적색광/녹색광/청색광/백색광이 각각 생성되어 혼합됨으로써, 컬러 영상을 표시할 수 있다. 여기서, 백색 컬러필터(290W)는 백색 발광층(270W)에서 제공되는 백색광의 색감 및 백색광이 적색광/녹색광/청색광과 만나 이루는 색의 조화에 따라 상술한 바와 같이 구성되거나 제거될 수 있다.
- <56> 또한, 도 5에서는 적색광/녹색광/청색광/백색광의 조합에 따른 4가지 서브픽셀에 의한 컬러 구현방식을 나타내었으나, 적색광/녹색광/청색광의 조합에 따른 3가지 서브픽셀에 의한 컬러구현방식을 사용할 수도 있다.
- <57> 여기서, 각 백색 발광층(270W)의 상, 하부에는 전자수송층(ETL), 정공수송층(HTL) 등이 더 포함될 수 있으며, 그 배열 및 구조에 대해서는 다양한 변형이 가능하다.
- <58> 또한, 도 6에 나타낸 컬러 영상 구현 방식은 청색 발광층(370B)과 적색 색변환 매질(color changing medium)(390R), 녹색 색변환 매질(color changing medium)(390G), 청색 색변환 매질(color changing medium)(370B)을 구비한 유기전계발광표시장치의 컬러 영상 구현방식을 나타낸 것이다.
- <59> 도 6에 도시된 바와 같이, 청색 발광층(370B)으로부터 제공되는 청색 광이 적색 색변환 매질(color changing medium)(390R), 녹색 색변환 매질(color changing medium)(390G), 청색 색변환 매질(color changing medium)(370B)을 각각 투과하면서, 적색광/녹색광/청색광이 각각 생성되어 혼합됨으로써, 컬러 영상을 표시할 수 있다.
- <60> 여기서, 청색 색변환 매질(370B)은 청색 발광층(370B)에서 제공되는 청색광의 색감 및 청색광이 적색광/녹색광과 만나 이루는 색의 조화에 따라 상술한 바와 같이 구성되거나 제거될 수 있다.
- <61> 여기서, 청색 발광층(370B)의 상, 하부에는 전자수송층(ETL), 정공수송층(HTL) 등이 더 포함될 수 있으며, 그 배열 및 구조에 대해서는 다양한 변형이 가능하다.
- <62> 이상, 도 4 내지 도 6에서는 배면발광구조를 도시하고 설명하였으나, 이에 한정되는 것은 아니며, 전면발광구조에 따라, 그 배열 및 구조에 대해서 다양한 변형이 가능하다.
- <63> 또한, 컬러 영상 구현방식에 대해서, 두 가지 종류의 구동방식을 도시하고 설명하였으나, 이에 한정되는 것은 아니며, 필요에 따라 다양한 변형이 가능하다.
- <64> 이하에서는, 본 발명의 일 실시예에 따른 유기 발광다이오드의 계층별 구조를 설명한다.
- <65> 도 7은 본 발명의 일 실시예에 따른 유기 발광다이오드의 계층 구조도이다.
- <66> 도 7을 참조하면, 본 발명의 일 실시 예에 따른 유기 발광다이오드는 제1전극(160)이 위치하고, 상기 제1전극(160) 상에 위치하는 정공주입층(171), 정공수송층(172), 발광층(170), 전자수송층(173), 전자주입층(174) 및 전자주입층(174)상에 위치하는 제2전극(180)을 포함할 수 있다.
- <67> 제1전극(160) 상에는 정공주입층(171)이 위치한다. 정공주입층(171)은 제1전극(160)으로부터 발광층(170)으로 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(cupper phthalocyanine), PEDOT(poly(3,4-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <68> 앞서 설명한 정공주입층(171)은 증발법 또는 스판코팅법을 이용하여 형성할 수 있다.
- <69> 정공수송층(172)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <70> 정공수송층(172)은 증발법 또는 스판코팅법을 이용하여 형성할 수 있다. 앞서 설명한 발광층(170)은 적색, 녹색, 청색 및 백색을 발광하는 물질로 이루어질 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다.

- <71> 발광층(170)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl)를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetone iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetone iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도편트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <72> 발광층(170)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도편트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <73> 발광층(170)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic을 포함하는 도편트 물질을 포함하는 인광물질로 이루어질 수 있다.
- <74> 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스트릴아릴렌(DSA), PF0계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <75> 여기서, 전자수송층(173)은 전자의 수송을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BA1q 및 SA1q로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <76> 전자수송층(173)은 증발법 또는 스피코팅법을 이용하여 형성할 수 있다. 전자수송층(173)은 제1전극으로부터 주입된 정공이 발광층을 통과하여 제2전극으로 이동하는 것을 방지하는 역할도 할 수 있다. 즉, 정공저지층의 역할을 하여 발광층에서 정공과 전자의 결합을 효율적이게 하는 역할을 할 수도 있다.
- <77> 여기서, 전자주입층(174)은 전자의 주입을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BA1q 또는 SA1q를 사용할 수 있으나 이에 한정되지 않는다.
- <78> 전자주입층(174)은 전자주입층을 이루는 유기물과 무기물을 진공증착법으로 형성할 수 있다.
- <79> 여기서, 정공주입층(171) 또는 전자주입층(174)은 무기물을 더 포함할 수 있으며, 상기 무기물은 금속화합물을 더 포함할 수 있다. 상기 금속화합물은 알칼리 금속 또는 알칼리 토금속을 포함할 수 있다. 알칼리 금속 또는 알칼리 토금속을 포함하는 금속화합물은 LiQ, LiF, NaF, KF, RbF, CsF, FrF, BeF₂, MgF₂, CaF₂, SrF₂, BaF₂ 및 RaF₂로 이루어진 군에서 선택된 어느 하나 이상일 수 있으나 이에 한정되지 않는다.
- <80> 즉, 전자주입층(174)내의 무기물은 제2전극(180)으로부터 발광층(170)으로 주입되는 전자의 호핑(hopping)을 용이하게 하여, 발광층내로 주입되는 정공과 전자의 밸런스를 맞추어 발광효율을 향상시킬 수 있다.
- <81> 또한, 정공주입층(171) 내의 무기물은 제1전극(160)으로부터 발광층(170)으로 주입되는 정공의 이동성을 줄여줌으로써, 발광층(170)내로 주입되는 정공과 전자의 밸런스를 맞추어 발광효율을 향상시킬 수 있다.
- <82> 여기서, 본 발명은 도 4에 한정되는 것은 아니며, 전자 주입층(174), 전자 수송층(173), 정공 수송층(172), 정공 주입층(171) 중 적어도 어느 하나가 생략될 수도 있다.
- <83> 이상 본 발명의 일 실시예는 외부광에 문제를 해결하기 위해 종래 제1전극의 하부에 사용되었던 반사성 부재를 생략하여 패널의 콘트라스트가 저하하는 문제를 해결하는 효과가 있다. 그리고 이와 더불어, 원형 편광판을 적용하지 않아도 되므로 트랜지스터부의 구조를 심플하게 유지하여 공정 간소화, 원가 절감 및 생산 수율 향상 효과가 있다.
- <84> 특히, 본 발명의 일 실시예는 추가 공정을 하지 않고도 트랜지스터부 상에 블랙 매트릭스 역할을 하는 불투명 수지막을 형성할 수 있어 액티브층 등에 포토 리키지 커런트가 발생하는 문제를 방지하여 표시품질을 향상시키는 효과가 있다. 또한, 불투명 수지막으로 평타화막 또는 패시베이션막 역할과 블랙 매트릭스 역할을 할 수 있기 때문에 개구율이 저하하는 문제를 방지하고 트랜지스터부의 공간에 보상 트랜지스터를 더 추가할 수 있어 소자의 수명 연장과 화소 균일성을 향상시킬 수 있는 효과가 있다.
- <85> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태

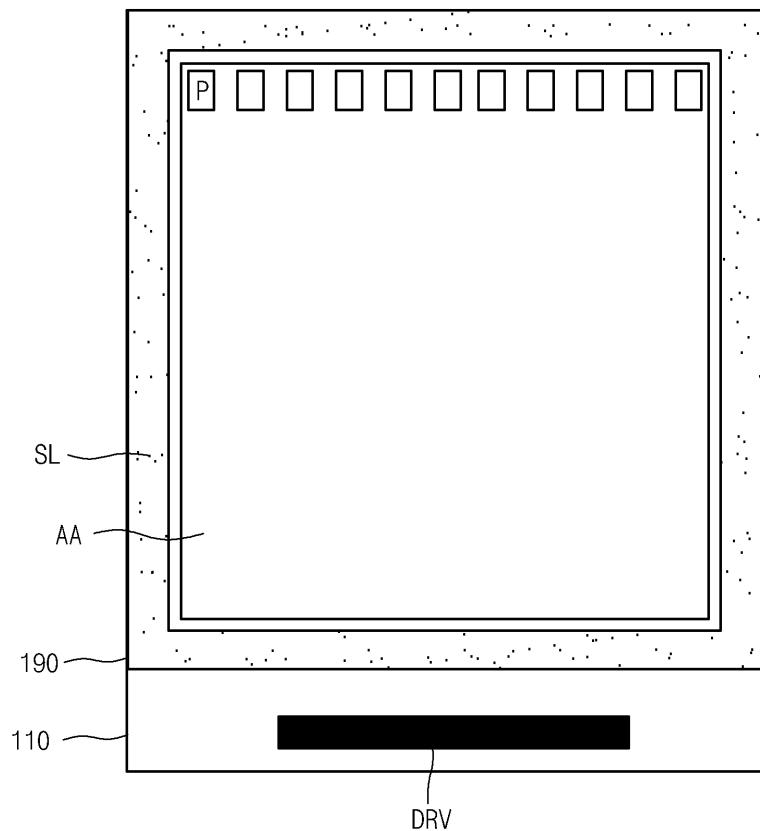
로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

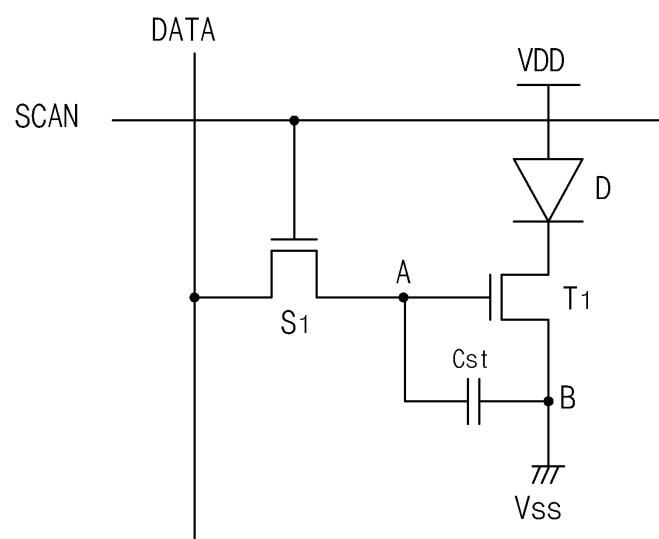
- <86> 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도.
- <87> 도 2는 도 1에 도시된 서브 픽셀의 회로 구성 예시도.
- <88> 도 3a 및 도 3b는 본 발명의 일 실시예에 따른 서브 픽셀의 단면 예시도.
- <89> 도 4 내지 6은 본 발명의 일 실시 예에 따른 유기전계발광표시장치에서 컬러 영상을 구현하는 실시예들을 나타내는 도면.
- <90> 도 7은 본 발명의 일 실시예에 따른 유기 발광다이오드의 계층 구조도.
- <91> <도면의 주요 부분에 관한 부호의 설명>
- | | |
|-----------------|--------------|
| <92> 110: 기판 | 105: 베퍼층 |
| <93> 115: 제1절연막 | 120: 액티브층 |
| <94> 130: 제2절연막 | 140: 불투명 수지막 |
| <95> 145: 뱅크층 | 160: 제1전극 |
| <96> 170: 발광층 | 180: 제2전극 |
| <97> 190: 밀봉기판 | |

도면

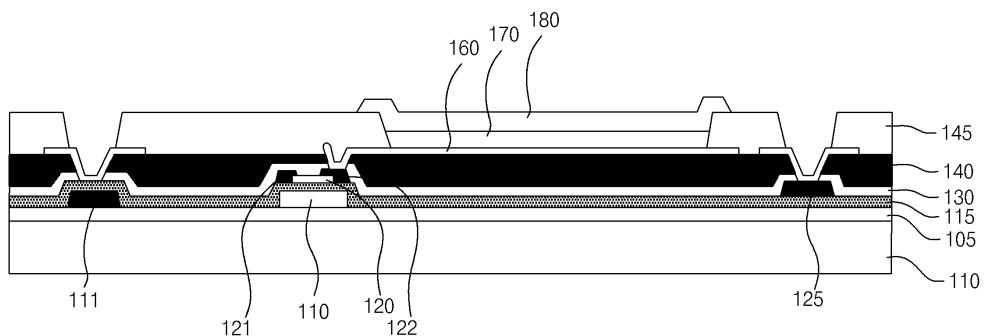
도면1



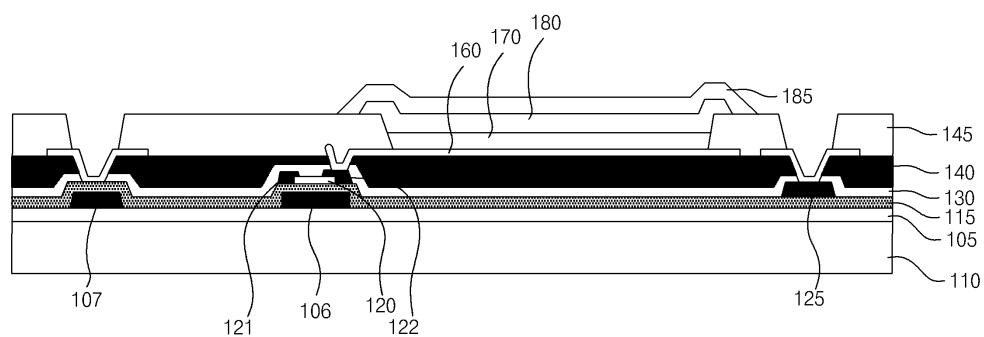
도면2



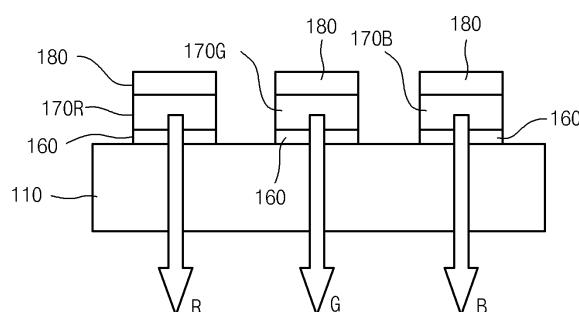
도면3a



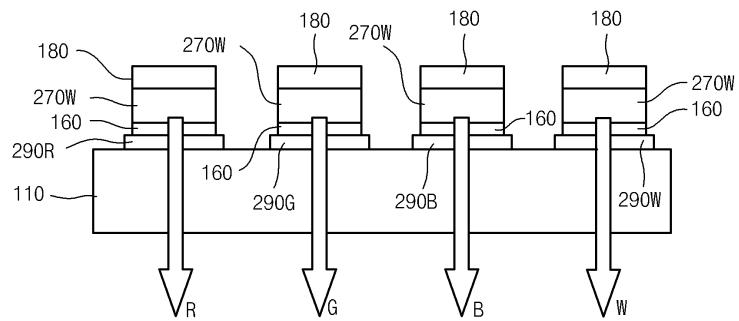
도면3b



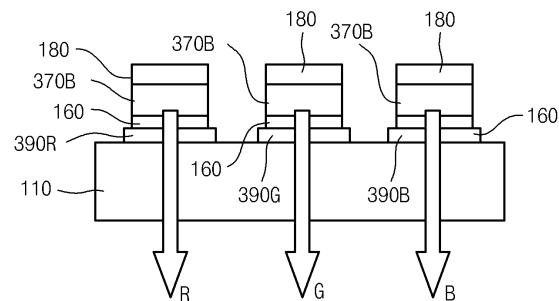
도면4



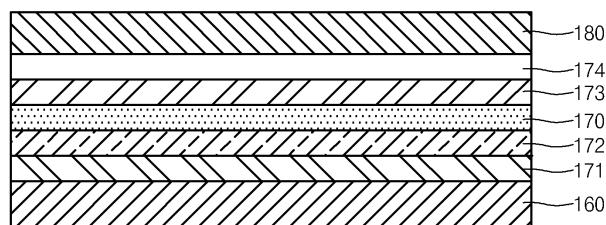
도면5



도면6



도면7



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020090106196A	公开(公告)日	2009-10-08
申请号	KR1020080031756	申请日	2008-04-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO JUHN SUK		
发明人	YOO JUHN SUK		
IPC分类号	H05B33/22 H05B33/10 H01L51/50		
CPC分类号	H01L51/447 H01L27/3281 H01L51/5012 H01L51/5088 H01L51/5092 H05B33/04		
外部链接	Espacenet		

摘要(译)

本发明提供一种半导体器件，包括：衬底；晶体管部分包括位于基板上的有源层，栅极，源极和漏极；不透明树脂膜，位于晶体管部分上并暴露出源极或漏极；第一电极，位于不透明树脂膜上并连接到源极或漏极；堤层位于不透明树脂膜上并具有暴露第一电极的一部分的开口；设置在第一电极上的发光层通过开口露出；并且第二电极设置在发光层上。

