(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0049781
(43) 공개일자 2006년05월19일

(21) 출원번호 10-2005-0059398
(22) 출원일자 2005년07월01일

(30) 우선권주장 JP-P-2004-00198056 2004년07월05일 일본(JP)
JP-P-2004-00198057 2004년07월05일 일본(JP)
JP-P-2004-00201223 2004년07월08일 일본(JP)
JP-P-2004-00215056 2004년07월23일 일본(JP)

(71) 출원인 소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 우치노 가츠히데
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고 소니가부시끼가이샤내
야마시타 준이치
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고 소니가부시끼가이샤내

(74) 대리인 신관호

심사청구 : 없음

(54) 화소회로 및 표시장치와 이러한 구동방법

요약

경시적인 휘도열화를 보상 가능한 화소회로를 제공한다.

샘플링트랜지스터(Tr1)는, 주사선(WS)에 의하여 선택되었을 때 동작하고, 신호선(DL)으로부터 입력신호(Vsig)를 샘플링하여 유지용량(Cs)에 유지한다. 드라이브트랜지스터(Tr2)는, 유지용량(Cs)에 유지된 신호전위에 따라 발광소자(EL)에 구동전류(Ids)를 제공한다. 경시적 변화에 의한 휘도저하를 보상하기 위해 보상회로(7)가 짜 넣어져 있고, 경시적변화를 출력노드(B)측으로부터 검출하여, 그 결과를 입력노드(A)측에 피드백한다.

대표도

도 8

명세서

도면의 간단한 설명

도 1은, 액티브 매트릭스 표시장치 및 화소회로의 일반적인 구성을 나타내는 블럭도이다.

도 2는, 화소회로의 참고예를 나타내는 회로도이다.

도 3은, 도 2에 나타낸 화소회로의 동작설명에 제공하는 타이밍 차트이다.

도 4는, 유기 EL소자의 I-V특성의 경시변화를 나타내는 그래프이다.

도 5는, 드라이브 트랜지스터와 유기EL소자의 동작점의 경시변화를 나타내는 그래프이다.

도 6은, 화소회로의 다른 참고예를 나타내는 회로도이다.

도 7은, 도 6에 나타낸 화소회로의 동작설명에 제공하는 타이밍 차트이다.

도 8은, 본 발명에 관계되는 화소회로의 실시형태를 나타내는 회로도이다.

도 9는, 도 8에 나타낸 실시형태의 동작설명에 제공하는 타이밍 차트이다.

도 10은, 본 발명에 관계되는 화소회로의 다른 실시형태를 나타내는 회로도이다.

도 11은, 도 10에 나타낸 다른 실시형태의 동작설명에 제공하는 타이밍 차트이다.

도 12는, 본 발명에 관계되는 화소회로의 다른 실시형태를 나타내는 회로도이다.

도 13은, 도 12에 나타낸 다른 실시형태의 동작설명에 제공하는 타이밍 차트이다.

도 14는, 본 발명에 관계되는 화소회로의 다른 실시형태를 나타내는 회로도이다.

도 15는, 도 14에 나타낸 다른 실시형태의 동작설명에 제공하는 타이밍 차트이다.

*부호의 설명

1. 화소어레이 2. 수평 실렉터

3. 드라이브 스캐너 4. 라이트 스캐너

5. 화소회로 7. 보상회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 화소마다 배치한 부하소자를 전류구동하는 화소회로에 관한 것이다.

또 이 화소회로가 매트릭스 모양으로 배열된 표시장치이며, 특히 각 화소회로내에 설치한 절연게이트형 전계효과트랜지스터에 의하여, 유기 EL발광소자등의 부하소자에 도통하는 전류량을 제어하는, 이른바 액티브 매트릭스형의 표시장치에 관한 것이다.

화상 표시장치, 예를 들면 액정 디스플레이등에서는, 다수의 액정화소를 매트릭스 모양으로 늘어놓아 표시해야 할 화상정보에 따라 화소마다 입사광의 투과 강도 또는 반사강도를 제어함으로써 화상을 표시한다. 이것은, 유기 EL소자를 화소에 이용한 유기 EL디스플레이등에 있어서도 동일하지만, 액정화소와 달리 유기 EL소자는 자(自)발광소자이다. 그 때문에 ,

유기 EL디스플레이는 액정 디스플레이에 비해 화상의 시인성(視認性)이 높고, 백라이트가 불필요하며, 응답속도가 빠른등의 이점을 가진다. 또, 각 발광소자의 휘도레벨(계조)은 거기에 흐르는 전류치에 의하여 제어가능하며, 이른바 전류 제어형이다고 하는 점에서 액정 디스플레이등과는 크게 다르다.

유기 EL디스플레이에 있어서는, 액정 디스플레이와 동일하게, 그 구동방식으로서 단순 매트릭스방식과 액티브 매트릭스방식이 있다. 전자는 구조가 단순하기는 하지만, 대형 또한 고세밀의 디스플레이의 실현이 어려운등의 문제가 있기 때문에, 현재는 액티브 매트릭스의 개발이 활발히 행해지고 있다. 이 방식은, 각 화소회로 내부의 발광소자에 흐르는 전류를, 화소회로 내부에 설치한 능동소자(일반적으로는 박막 트랜지스터, TFT)에 의하여 제어하는 것이며, 이하의 특허 문헌에 기재되어 있다.

[특허 문헌 1] 특개 2003－255856

[특허 문헌 2] 특개 2003－271095

발명이 이루고자 하는 기술적 과제

종래의 화소회로는, 행모양의 주사선과 열모양의 신호선이 교차하는 부분에 각각 배치되어 있다. 각 화소회로는, 적어도 박막형의 샘플링 트랜지스터와 유지용량과 박막형의 드라이브 트랜지스터와 발광소자등의 부하소자를 포함하고 있다. 샘플링 트랜지스터는, 그 게이트가 주사선에 의하여 선택되었을 때 소스 / 드레인간이 도통하고 신호선으로부터 영상신호를 샘플링 한다. 샘플링 된 신호는 유지용량에 기입되어 유지된다. 드라이브 트랜지스터는, 그 게이트가 유지용량에 접속되며, 소스 / 드레인의 다른 한쪽이 발광소자등의 부하소자에 접속하고 있다. 드라이브 트랜지스터의 게이트는, 유지용량에 유지된 신호전위에 의하여 소스 기준의 게이트 전압을 받는다. 드라이브 트랜지스터는 이 게이트 전압에 따라 소스 / 드레인간에 전류를 흐르게 하고, 발광소자에 도통한다. 일반적으로 발광소자의 휘도는 통전량에 비례하고 있다. 더욱이 드라이브 트랜지스터의 통전량은 게이트 전압 즉 유지용량에 기입된 신호전위에 의하여 제어된다. 따라서, 발광소자는 영상신호에 따른 휘도로 발광하게 된다.

드라이브 트랜지스터의 동작특성은 이하의 식으로 표현된다.

$$Ids=(1 / 2)\mu(W / L) Cox(Vgs－Vth)2$$

이 트랜지스터 특성식에 있어서, Ids는 드레인 전류를 나타내고 있다. Vgs는 소스를 기준으로서 게이트에 인가되는 전압을 나타내고 있다. Vth는 트랜지스터의 임계전압이다. 그 외 μ는 트랜지스터의 채널을 구성하는 반도체 박막의 이동도를 나타내고, W는 채널폭을 나타내고, L은 채널길이를 나타내고, Cox는 게이트 용량을 나타내고 있다. 이 트랜지스터 특성식에서 밝혀진 바와 같이, 박막 트랜지스터는 포화영역에서 동작할 때, 게이트 전압(Vgs)이 임계전압(Vth)을 초월하여 커지면, 온 상태로 되고 드레인 전류(Ids)가 흐른다. 상기의 트랜지스터 특성식에서 밝혀진 바와 같이, 게이트 전압(Vgs)이 일정하면, 항상 같은 양의 드레인 전류(Ids)가 발광소자에 흐르는 것이다. 그렇지만, 시간의 경과와 함께 휘도열화가 생긴다고 하는 문제가 있다.

발명의 구성 및 작용

본 발명은, 주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있고, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하는 화소회로에 있어서, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고, 상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드 측에 피드백하는 것을 특징으로 한다.

바람직하게는, 상기 보상회로는, 이 구동전류에 의하여 이 전기광학소자에 생기는 전압하강을 이 출력노드측으로부터 검출하고, 이 입력신호의 레벨과 이 검출된 전압하강의 레벨을 비교하여 차분을 구하며, 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부과한다. 구체적으로는, 상기 보상회로는, 이 출력노드와 소정의 중간노드와의 사이에 접속된

검출용량과, 이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와 이 유지용량의 일단에 연결되는 단자노드와 소정의 접지전위와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와 이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있다.

또 본 발명은, 행(行)모양의 주사선과 열(列)모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지는 표시장치를 포함한다. 각 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있고, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이로써 표시를 행한다. 특징사항으로서, 상기 화소회로는, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있다. 상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백한다.

바람직하게는, 상기 보상회로는, 이 구동전류에 의하여 이 전기광학소자에 생기는 전압하강을 이 출력노드측으로부터 검출하고, 이 입력신호의 레벨과 이 검출된 전압하강의 레벨을 비교하여 차분을 구하고, 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부과한다. 구체적으로는, 상기 보상회로는, 이 출력노드와 소정의 중간노드와의 사이에 접속된 검출용량과 이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와, 이 유지용량의 일단에 연결되는 단자노드와 소정의 접지전위와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있다.

또 본 발명은, 주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 화소회로의 구동방법에 있어서, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하는 것을 특징으로 한다.

또 본 발명은, 행모양의 주사선과, 열모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 표시장치의 구동방법에 있어서, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고 이로써 표시를 행할 때, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하는 것을 특징으로 한다.

본 발명은, 주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있고, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하는 화소회로에 있어서, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고, 상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하기 위해, 상기 보상회로는, 이 구동전류에 의하여 옮겨지는 전하를 일정시간 축적하고 축적전하량에 따른 검출전위를 출력하는 검출수단과, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 피드백 수단을 가지는 것을 특징으로 한다.

구체적으로는, 상기 보상회로는, 이 출력노드와 이 전기광학소자의 사이에 삽입된 스위칭 트랜지스터와, 이 출력노드에 접속된 다른 스위칭 트랜지스터와, 이 스위칭 트랜지스터와 소정의 접지전위와의 사이에 접속된 검출용량과, 이 출력노드와 소정의 중간노드와의 사이에 접속된 피드백 용량과, 이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와, 이 유지용량의 일단에 연결되는 단자노드와 소정의 접지전위와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있다.

또 본 발명은, 행(行)모양의 주사선과, 열(列)모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지는 표시장치를 포함한다. 각 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있고, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이로써 표시를 행하는 표시장치에 있어서, 상기 화소회로는, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고, 상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하기위해, 이 구동전류에 의하여 옮겨지는 전하를 일정시간 축적하고 축적 전하량에 따른 검출전위를 출력하는 검출수단과, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 피드백 수단을 가지는 것을 특징으로 한다.

구체적으로는, 상기 보상회로는, 이 출력노드와 이 전기광학소자 사이에 삽입된 스위칭 트랜지스터와, 이 출력노드에 접속된 다른 스위칭 트랜지스터와, 이 스위칭 트랜지스터와 소정의 접지전위와의 사이에 접속된 검출용량과, 이 출력노드와 소정의 중간노드와의 사이에 접속된 피드백 용량과, 이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와, 이 유지용량의 일단에 연결되는 단자노드와 소정의 접지전위와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있다.

또 본 발명은, 주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 화소회로의 구동방법에 있어서, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위해, 이 구동전류에 의하여 옮겨지는 전하를 일정시간 축적하고 축적 전하량에 따른 검출전위를 구하고, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 것을 특징으로 한다.

또 본 발명은, 행(行)모양의 주사선과, 열(列)모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 표시장치의 구동방법에 있어서, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이로써 표시를 행할 때에, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위해, 이 구동전류에 의하여 옮겨지는 전하를 일정시간 축적하고 축적 전하량에 따른 검출전위를 구하고, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하고 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 것을 특징으로 하는 표시장치의 구동방법.

또 본 발명은, 주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있고, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하는 화소회로에 있어서, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있다. 상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드 측에 피드백하기 위해, 이 출력노드와 소정의 접지 전위와의 사이에 삽입된 저항성분 및 이 출력노드로부터 접지 전위에 흐르는 이 구동전류에 의하여 이 저항성분에 생기는 전압하강을 검출전위로서 유지하는 용량성분을 갖춘 검출수단과, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하고 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 피드백 수단을 가지는 것을 특징으로 한다.

구체적으로는, 상기 보상회로는, 이 출력노드와 이 전기광학소자의 사이에 삽입된 스위칭 트랜지스터와, 이 출력노드에 접속된 다른 스위칭 트랜지스터와, 이 스위칭 트랜지스터와 소정의 접지 전위와의 사이에 다이오드 접속된 검출 트랜지스터와, 이 검출 트랜지스터와 병렬로 접속된 검출용량과, 이 출력노드와 소정의 중간노드와의 사이에 접속된 피드백 용량과, 이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와, 이 유지용량의 일단에 연결되는 단자노드와 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있다.

또 본 발명은, 행(行)모양의 주사선과, 열(列)모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지는 표시장치를 포함한다. 각 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있고, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이로써 표시를 행하는 표시장치에 있어서, 상기 화소회로는, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있다. 상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하기 위해, 이 출력노드와 소정의 접지 전위와의 사이에 삽입된 저항성분 및 이 출력노드로부터 접지 전위에 흐르는 이 구동전류에 의하여 이 저항성분에 생기는 전압하강을 검출전위로서 유지하는 용량성분을 갖춘 검출수단과, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고, 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 피드백 수단을 가지는 것을 특징으로 한다.

구체적으로는, 상기 보상회로는, 이 출력노드와 이 전기광학소자의 사이에 삽입된 스위칭 트랜지스터와, 이 출력노드에 접속된 다른 스위칭 트랜지스터와, 이 스위칭 트랜지스터와 소정의 접지 전위와의 사이에 다이오드 접속된 검출 트랜지스터와, 이 검출 트랜지스터와 병렬로 접속된 검출용량과, 이 출력노드와 소정의 중간노드와의 사이에 접속된 피드백 용량과, 이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와, 이 유지용량의 일단에 연결되는 단자노드와 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있다.

본 발명은, 주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 화소회로의 구동방법에 있어서, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급한다. 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위해, 이 출력노드와 소정의 접지 전위와의 사이에 삽입된 저항성분에 흐르는 이 구동전류에 의하여 이 저항성분에 생기는 전압하강를 구하는 검출전위로 하고, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 것을 특징으로 한다.

본 발명은, 행모양의 주사선과, 열모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 표시장치의 구동방법에 있어서, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고 이로써 표시를 행할 때, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위해, 이 출력노드와 소정의 접지 전위와의 사이에 삽입된 저항성분에 흐르는 이 구동전류에 의하여 이 저항성분에 생기는 전압하강을 구하여 검출전위로 하고, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하고 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 것을 특징으로 한다.

또 본 발명은, 주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 발광소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 발광소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있고, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 발광소자에 구동전류를 공급하고, 상기 발광소자는, 이 구동전류에 의해 생기는 전압하강을 수반하고 발광하는 화소회로에 있어서, 이 발광소자의 경시적 변화에 의한 휘도저하를 보상하기 위한 보상회로가 짜 넣어지고 있고, 상기 보상회로는, 이 발광소자의 경시적 변화에 따라 증대하는 이 전압하강을 이 출력노드측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 이 입력노드측에 피드백하고, 상기 드라이브 트랜지스터는, 이 피드백된 신호전위에 따라 이 발광소자의 휘도저하를 보상하기에 충분한 구동전류를 공급하는 것을 특징으로 한다.

구체적으로는, 상기 보상회로는, 이 출력노드와 이 입력노드와의 사이에 직렬 접속된 2개의 검출용량을 포함하고, 상기 직렬 접속된 2개의 검출용량은, 이 발광소자에 생기는 전압하강을 이 출력노드측으로부터 검출하고 또한 각각 용량 분할비에 따라서 유지하는 동시에, 이 입력노드 측에 위치하는 검출용량에 유지된 만큼의 이 전압하강의 레벨을 이 신호전위로서 피드백한다. 보다 구체적으로는, 상기 보상회로는, 이 직렬 접속된 2개의 검출용량중 이 출력노드측에 위치하는 한쪽 검출용량과 병렬로 삽입된 스위칭 트랜지스터와, 이 입력노드측에 위치하는 다른 쪽의 검출용량과 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와, 동일하게 이 입력노드측에 위치하는 다른 쪽의 검출용량과 이 입력노드와의 사이에 삽입된 스위칭 트랜지스터와, 이 유지용량과 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와, 동일하게 이 유지용량과 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있다.

또 본 발명은, 행모양의 주사선과, 열모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 발광소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 발광소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하며, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있고, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하며, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 발광소자에 구동전류를 공급하고, 상기 발광소자는, 이 구동전류에 의해 생기는 전압하강을 수반하여 발광하는 화상표시장치에 있어서, 상기 화소회로에는, 이 발광소자의 경시적 변화에 의한 휘도저하를 보상하기 위한 보상회로가 짜넣어져 있고, 상기 보상회로는, 이 발광소자의 경시적 변화에 따라 증대하는 이 전압하강을 이 출력노드측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 이 입력노드측에 피드백하고, 상기 드라이브 트랜지스터는, 이 피드백된 신호전위에 따라 이 발광소자의 휘도저하를 보상하기에 충분한 구동전류를 공급하는 것을 특징으로 한다.

구체적으로는, 상기 보상회로는, 이 출력노드와 이 입력노드와의 사이에 직렬 접속된 2개의 검출용량을 포함하고, 상기 직렬 접속된 2개의 검출용량은, 이 발광소자에 생기는 전압하강을 이 출력노드측으로부터 검출하고 또한 각각 용량 분할비에 따라서 유지하는 동시에, 이 입력노드 측에 위치하는 검출용량에 유지된 만큼의 이 전압하강의 레벨을 이 신호전위로서 피드백한다. 보다 구체적으로는, 이 보상회로는, 이 직렬 접속된 2개의 검출용량중 이 출력노드측에 위치하는 한쪽의 검출용량과 병렬로 삽입된 스위칭 트랜지스터와, 이 입력노드측에 위치하는 다른 쪽의 검출용량과 소정의 접지 전위와의 사이

에 삽입된 스위칭 트랜지스터와, 동일하게 이 입력노드측에 위치하는 다른 쪽의 검출용량과 이 입력노드와의 사이에 삽입된 스위칭 트랜지스터와, 이 유지용량과 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와, 동일하게 이 유지용량과 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있다.

본 발명은 또, 주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 발광소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 발광소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속되어 있는 화소회로의 구동방법에 있어서, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 발광소자에 구동전류를 공급하고, 상기 발광소자는, 이 구동전류에 의해 생기는 전압하강을 수반하여 발광하고, 또한, 이 발광소자의 경시적 변화에 의한 휘도저하를 보상하기 위해, 이 발광소자의 경시적 변화에 따라 증대하는 이 전압하강을 이 출력노드측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 이 입력노드측에 피드백하고, 상기 드라이브 트랜지스터는, 이 피드백된 신호전위에 따라 이 발광소자의 휘도저하를 보상하는데에 충분한 구동전류를 공급하는 것을 특징으로 한다.

또한 본 발명은, 행모양의 주사선과, 열모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 발광소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 발광소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속되어 있는 표시장치의 구동방법에 있어서, 상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고, 상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 발광소자에 구동전류를 공급하고, 상기 발광소자는, 이 구동전류에 의해 생기는 전압하강을 수반하여 발광하는 것으로써 표시를 행할 때, 이 발광소자의 경시적 변화에 의한 휘도저하를 보상하기 위해, 이 발광소자의 경시적 변화에 따라 증대하는 이 전압하강을 이 출력노드측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 이 입력노드 측에 피드백하고, 상기 드라이브 트랜지스터는, 이 피드백된 신호전위에 따라 이 발광소자의 휘도저하를 보상하는데에 충분한 구동전류를 공급하는 것을 특징으로 한다.

이하 도면을 참조하여 본 발명의 실시의 형태를 상세하게 설명한다. 우선 최초로 본 발명의 배경을 밝히기 위해, 도 1을 참조하여 액티브 매트릭스 표시장치 및 이것에 포함되는 화소회로의 일반적인 구성을 참고예로서 설명한다. 도시하는 바와 같이, 액티브 매트릭스 표시장치는 주요부로 되는 화소 어레이(1)와 주변의 회로군으로 구성되어 있다. 주변의 회로군은 수평 실렉터(2), 드라이브 스캐너(3), 라이트 스캐너(4)등을 포함하고 있다.

화소 어레이(1)는 행모양의 주사선(WS)과 열모양의 신호선(DL)과 양자의 교차하는 부분에 매트릭스 모양으로 배열한 화소회로(5)로 구성되어 있다. 신호선(DL)은 수평 실렉터(2)에 의하여 구동된다. 주사선(WS)은 라이트 스캐너(4)에 의하여 주사된다. 또한, 주사선(WS)과 평행하게 다른 주사선(DS)도 배선되어 있고, 이것은 드라이브 스캐너(3)에 의하여 주사된다. 각 화소회로(5)는, 주사선(WS)에 의하여 선택되었을 때 신호선(DL)으로부터 신호를 샘플링한다. 또한 주사선(DS)에 의하여 선택되었을 때, 이 샘플링 된 신호에 따라 부하소자를 구동한다. 이 부하소자는 각 화소회로(5)에 형성된 전류구동형의 발광소자 등이다.

도 2는, 도 1에 나타낸 화소회로(5)의 기본적인 구성을 나타내는 참고도이다. 본 화소회로(5)는, 샘플링용 박막 트랜지스터(샘플링 트랜지스터(Tr1)), 드라이브용 박막 트랜지스터(드라이브 트랜지스터(Tr2)), 스위칭용 박막 트랜지스터(스위칭 트랜지스터(Tr3)), 유지용량(C1), 부하소자(유기 EL발광소자)등으로 구성되어 있다.

샘플링 트랜지스터(Tr1)는 주사선(WS)에 의하여 선택되었을 때 도통하고, 신호선(DL)으로부터 영상신호를 샘플링하고 유지용량(C1)에 유지한다. 드라이브 트랜지스터(Tr2)는 유지용량(C1)에 유지된 신호전위에 따라 발광소자(EL)에 대한 통전량을 제어한다. 스위칭 트랜지스터(Tr3)는 주사선(DS)에 의하여 제어되며, 발광소자(EL)에 대한 통전을 온 / 오프 한다. 즉, 드라이브 트랜지스터(Tr2)는 통전량에 따라 발광소자(EL)의 발광휘도(밝기)를 제어하는 한편, 스위칭 트랜지스터(Tr3)는 발광소자(EL)의 발광시간을 제어하고 있다. 이들의 제어에 의해, 각 화소회로(5)에 포함되는 발광소자(EL)는 영상신호에 따른 휘도를 나타내고, 화소 어레이(1)에 소망의 표시가 비추어진다.

도 3은, 도 2에 나타낸 화소 어레이(1) 및 화소회로(5)의 동작설명에 제공하는 타이밍 차트이다. 1 필드기간(1f)의 선두에서, 1수평기간(1H)의 사이 1행째의 화소회로(5)에 주사선(WS)을 거쳐서 선택펄스(ws) [1] 가 인가되며, 샘플링 트랜지스터(Tr1)가 도통한다. 이것에 의해 신호선(DL)으로부터 영상신호가 샘플링 되어 유지용량(C1)에 기입된다. 유지용량

(C1)의 일단은 드라이브 트랜지스터(Tr2)의 게이트에 접속하고 있다. 따라서, 영상신호가 유지용량(C1)에 기입되면, 드라이브 트랜지스터(Tr2)의 게이트 전위가, 기입된 신호전위에 따라 상승한다. 이 때, 다른 주사선(DS)을 거쳐서 스위칭 트랜지스터(Tr3)에 선택펄스(ds) [1] 가 인가된다. 그 동안 발광소자(EL)는 발광을 계속한다. 1필드 기간(1f)의 후반은 ds [1] 가 로우 레벨로 되므로 발광소자(EL)는 비발광 상태로 된다. 펄스(ds) [1] 의 듀티를 조정하는 것으로, 발광기간과 비발광 기간의 비율을 조정할 수 있고, 소망의 화면 휘도가 얻어진다. 다음의 수평기간에 이행하면, 2행째의 화소회로에 대하여, 각 주사선(WS, DS)으로부터 각각 주사용의 신호펄스(ws [2] , ds [2])가 인가된다.

도 4는, 발광소자로서 화소회로(5)에 짜 넣어지는 유기 EL소자의 전류-전압(I-V)특성의 시간 경과 변화를 나타내는 그래프이다. 그래프에 있어서, 실선으로 나타내는 곡선이 초기 상태일때의 특성을 나타내고, 파선으로 나타내는 곡선이 시간 경과 변화후의 특성을 나타내고 있다. 일반적으로, 유기 EL소자의 I-V특성은, 그래프에 나타내는 바와 같이 시간이 경과하면 열화해 버린다. 도 2에 나타낸 참고예의 화소회로는 드라이브 트랜지스터가 소스 폴로워(follower)구성으로 되어 있고 EL소자의 I -V특성의 시간 경과 변화에 대처할 수 없고, 발광휘도의 열화가 생긴다고 하는 문제가 있다.

도 5a는, 초기 상태에 있어서의 드라이브 트랜지스터(Tr2)와 발광소자(EL)의 동작점을 나타내는 그래프이다. 도면에 있어서, 세로축은 드라이브 트랜지스터(Tr2)의 드레인·소스간 전압(Vds)을 나타내고, 세로축은 드레인·소스간 전류(Ids)를 나타내고 있다. 도시하는 바와 같이, 소스 전위는 드라이브 트랜지스터(Tr2)와 발광소자(EL)와의 동작점으로 정해지며, 그 전압치는 게이트 전압에 의하여 다른 값을 가진다. 드라이브 트랜지스터(Tr2)는 포화영역에서 동작하므로, 동작점의 소스 전압에 대응한 Vgs에 관하여, 상술의 트랜지스터 특성식에서 규정된 전류치의 구동전류(Ids)를 흘린다.

그렇지만 발광소자(EL)의 I-V특성은 도 4에 나타내는 바와 같이 시간 경과 열화한다. 도 5b에 나타내는 바와 같이, 이 시간 경과 열화에 의해 동작점이 변화해 버리고, 같은 게이트 전압을 인가해도 트랜지스터의 소스 전압은 변화해 버린다. 이것에 의해 드라이브 트랜지스터(Tr2)의 게이트·소스간 전압(Vgs)은 변화해 버리고, 흐르는 전류치가 변동한다. 동시에 발광소자(EL)에 흐르는 전류치도 변화한다. 이와 같이 발광소자(EL)의 I-V특성이 변화하면, 도 2에 나타낸 참고예의 소스 폴로워구성의 화소회로에서는, 발광소자(EL)의 휘도가 경시적으로 변화해 버린다고 하는 문제가 있다.

도 6은 화소회로의 다른 참고예를 나타내고 있고, 도 2에 나타낸 앞의 참고 예의 문제점에 대처한 것이다. 이해를 용이하게 하기 위해, 도 2의 참고예와 대응하는 부분에는 대응하는 참조 부호를 붙이고 있다. 개량점은, 스위칭 트랜지스터(Tr3)의 결선을을 대신함으로써, 이것에 의해 부트스트랩(bootstrap) 기능을 실현하고 있다. 구체적으로는, 스위칭 트랜지스터(Tr3)의 소스는 접지되며, 드레인은 드라이브 트랜지스터(Tr2)의 소스(S)와 유지용량(C1)의 한쪽 전극에 접속되며, 게이트에는 주사선(DS)이 접속하고 있다. 또한 유지용량(C1)의 다른 쪽 전극은 드라이브 트랜지스터(Tr2)의 게이트(G)에 접속되어 있다.

도 7은, 도 6에 나타낸 화소회로(5)의 동작설명에 제공하는 타이밍 차트이다. 필드 기간(1f) 중 최초의 수평 기간(1H)에서, 라이트 스캐너(4)로부터 주사선(WS)을 거쳐서 1행째의 화소회로(5)에 선택펄스(ws) [1] 가 보내진다. 또한 [] 안의 숫자는, 매트릭스 배치된 화소회로의 행번호에 대응하고 있다. 선택 펄스가 인가되면 샘플링 트랜지스터(Tr1)가 도통하고, 신호선(DL)으로부터 입력신호(Vin)가 샘플링 되며, 유지용량(C1)에 써 넣어진다. 이 때 스위칭 트랜지스터(Tr3)에는 드라이브 스캐너(3)로부터 주사선(DS)을 거쳐서 선택 펄스(ds) [1] 가 인가되어 있고, 온 상태로 되어 있다. 따라서 유지용량(C1)의 다른 한쪽의 전극 및 드라이브 트랜지스터(Tr2)의 소스(S)는 GND 레벨로 되어 있다. 이 GND 레벨을 기준으로서 유지용량(C1)에 입력신호(Vin)가 써 넣어지기 때문에, 드라이브 트랜지스터(Tr2)의 게이트 전위(G)는 Vin으로 된다.

이 후 샘플링 트랜지스터(Tr1)에 대한 선택 펄스(ws) [1] 가 해제되며, 계속 하여 스위칭 트랜지스터(Tr3)에 대한 선택 펄스(ds) [1] 도 해제된다. 이것에 의하여 샘플링 트랜지스터(Tr1) 및 스위칭 트랜지스터(Tr3)는 오프 한다. 따라서 드라이브 트랜지스터(Tr2)의 소스(S)는 GND로부터 분리되며, 발광소자(EL)의 애노드에 대한 접속 노드로 된다.

드라이브 트랜지스터(Tr2)는 유지용량(C1)에 유지된 입력신호(Vin)를 게이트에 받고, 그 값에 따라 드레인 전류를 Vcc측으로부터 GND측으로 향하여 흐른다. 이 통전에 의해 발광소자(EL)는 발광을 행한다. 그 때, 발광소자(EL)에 대한 통전에 의해 전압하강이 생기지만, 그 만큼 소스 전위(S)가 GND측으로부터 Vcc측으로 향하여 상승한다. 도 7의 타이밍 차트에서는 이 상승분을 ΔV로 나타내고 있다. 유지용량(C1)의 일단은 Tr2의 소스(S)에 접속되며, 타단은 하이 임피던스의 게이트(G)에 접속되어 있다. 따라서 소스 전위(S)가 ΔV만 상승하면 그 만큼 게이트 전위(G)도 위로 올라가고, 알맹이의 입력신호(Vin)는 그대로 유지된다. 따라서, 발광소자(EL)의 전류-전압 특성에 따라 소스 전위(S)가 ΔV만 변동해도, 항상 게이트 전압(Vgs)=Vin가 성립하고, 드레인 전류는 일정하게 유지된다. 즉 드라이브 트랜지스터(Tr2)는 소스 폴로워구성인 것에도 불구하고, 상술한 부트스트랩 기능에 의해, 발광소자(EL)에 대하여 정전류원으로서 기능한다.

이 후 선택 펄스(ds) [1] 가 하이레벨로 복귀하면 스위칭 트랜지스터(Tr3)가 도통하고, 발광소자(EL)에 공급되어야 할 전류는 바이패스되므로 비발광 상태로 된다. 이와 같이 하여 필드 기간(1f)이 종료하면, 다음의 필드 기간에 들어가, 다시 샘플링 트랜지스터(Tr1)에 선택 펄스(ws) [1] 가 인가되어 입력 영상신호(Vin*)의 샘플링이 행해진다. 앞의 필드 기간과 이번 필드 기간에서는 샘플링 되는 영상신호의 레벨이 다른 경우가 있으므로, 이것을 구별하기 위해 입력 영상신호(Vin)에 *표시를 붙이고 있다. 또한, 이와 같은 영상신호의 기입 및 발광동작은 선 순차 (행 단위)로 행해진다. 이 때문에 화소의 각 행에 대하여 선택 펄스ws [1] , ws [2] …가 순차인가 되게 된다. 동일하게 선택 펄스 ds [1] , ds [2] …도 순차 인가 되게 된다.

이상과 같이 도 6의 화소회로는, 드라이브 트랜지스터(Tr2)가 N채널형이어도 발광소자(EL)를 정전류구동할 수 있고, 발광소자(EL)의 I-V특성의 경시변화에 의한 휘도 열화를 막을 수 있었다. 그렇지만, 에이징에 의한 경시 변화는 발광소자(EL)뿐만 아니라 어모포스 실리콘의 박막을 소자영역으로 하는 박막 트랜지스터도, 동작 특성이 경시변화 한다. 특히, N채널형의 박막 트랜지스터의 경우, 이동도(μ)가 경시적으로 저하하는 경향에 있다. 이것에 의해 드라이브 트랜지스터(Tr2)의 구동능력이 저하하기 때문에, 게이트에 인가되는 입력신호의 레벨이 일정해도, 발광소자에 공급하는 드레인 전류가 적게 되며, 휘도 열화를 일으킬 우려가 있다. 그래서 본 발명은, 도 6에 나타낸 화소회로를 개량하고, 구동전류의 보상기능을 짜넣었다. 이하, 본 발명에 관계되는 화소회로의 실시 형태를 상세하게 설명한다. 또한, 이 화소회로는 도 1에 나타낸 표시장치의 화소회로로서 짜넣을 수 있다.

도 8은 본 발명에 관계되는 화소회로의 실시형태를 나타내는 모식적인 회로도이다. 이해를 용이하게 하기 위해 도 6에 나타낸 참고예에 관계되는 화소회로와 대응하는 부분에 대해서는 가능한 한 대응하는 참조 부호를 이용하고 있다. 도시하는 바와 같이, 본 화소회로(5)는, 주사선과 신호선이 교차하는 부분에 배치되어 있다. 신호선(DL)은 1개이지만, 주사선은 WS, X, Y의 3개를 묶어 평행하게 배열되어 있다. 화소회로(5)는, 기본적인 구성요소로서 전기광학소자(EL)와 드라이브 트랜지스터(Tr2)와 샘플링 트랜지스터(Tr1)와 유지용량(C1)을 갖추고 있다. 드라이브 트랜지스터(Tr2)는 N채널형의 박막 트랜지스터로 이루어 지며, 그 게이트(G)가 입력노드(A)로 연결되며, 그 소스(S)가 출력노드(B)에 연결되며, 그 드레인이 소정의 전원전위(Vcc)에 접속하고 있다. 또한, 드라이브 트랜지스터(Tr2)의 게이트 전압을 Vgs로 나타내고, 드레인 전류를 Ids로 나타내고 있다. 전기광학소자(EL)는 유기 EL소자등의 2단자형 발광소자로 이루어지며, 그 일단 애노드 출력노드(B)에 접속하고, 타단 캐소드가 소정의 캐소드 전위(Vcath)에 접속하고 있다. 샘플링 트랜지스터(Tr1)는 입력노드(A)와 신호선(DL)과의 사이에 접속하고 있다. 샘플링 트랜지스터(Tr1)의 게이트는 주사선(WS)에 접속하고 있다. 유지용량(C1)은, 입력노드(A)에 접속하고 있다.

이러한 구성에 있어서, 샘플링 트랜지스터(Tr1)는 주사선(WS)에 의해서 선택되었을 때 동작하고, 신호선(DL)으로부터 입력신호(Vsig)를 샘플링하고 유지용량(C1)에 유지한다. 드라이브 트랜지스터(Tr2)는 유지용량(C1)에 유지된 신호전위(Vin)에 따라 전기광학소자(EL)에 구동전류(드레인 전류(Ids))를 공급한다.

본 발명의 특징 사항으로서, 화소회로(5)는 드라이브 트랜지스터(Tr2)의 경시적 변화에 수반하는 구동전류(드레인 전류(Ids))의 저하를 보상하기 위해의 보상회로(7)를 갖추고 있다. 이 보상회로(7)는, 출력노드(B)측으로부터 구동전류(드레인 전류(Ids))의 저하를 검출하고, 그 결과를 입력노드(A)측에 피드백하고 있다. 이것에 의해, 경시적으로 드레인 전류(Ids)가 저하해도 이것을 부정하도록 피드백이 걸리기 때문에, 드라이브 트랜지스터(Tr2)의 경시적인 구동 능력의 저하에도 불구하고, 초기와 같은 레벨의 드레인 전류(Ids)를 장기간 경과후라도 보증할 수 있다.

피드백의 구체적인 구성이지만, 본 보상회로(7)는, 드레인 전류(Ids)에 의하여 전기광학소자(EL)에 생기는 전압하강을 출력노드(B)측으로부터 검출하고, 입력신호(Vsig)의 레벨과 이 검출된 전압하강의 레벨을 비교하고 차분을 요구하고, 차분에 따른 전위를 유지용량(C1)에 유지된 신호전위(Vin)에 부가하고 있다. 보상하면, 발광소자(EL)에 구동전류가 흐르면 전압하강이 생긴다. 이 전압하강은 구동전류의 크기에 비례하고 있다. 따라서, 구동전류의 변화는 전압하강를 모니터함으로써 검출 가능하다. 이 검출된 전압하강은, 입력신호(Vsig)를 참조 레벨로 하여 비교 평가된다. 이 비교 평가된 결과를 입력노드(A)측에 피드백하는 것으로 드레인 전류(Ids)의 저하를 캔슬한다.

구체적인 구성이지만, 보상회로(7)는, 도 6에 나타낸 참고예의 화소회로에 대하여 추가된 4개의 N채널형의 박막 트랜지스터와 1개의 용량소자로 구성되어 있다. 즉 보상회로(7)는, 출력노드(B)와 소정의 중간노드(C)와의 사이에 접속된 검출용량(C2)과 중간노드(C)와 신호선(DL)과의 사이에 삽입된 스위칭 트랜지스터(Tr6)와 유지용량(C1)의 일단에 연결되는 단자노드(D)와 소정의 접지 전위(Vss)와의 사이에 삽입된 스위칭 트랜지스터(Tr3)와 단자노드(D)와 출력노드(B)와의 사이에 삽입된 스위칭 트랜지스터(Tr4)와 단자노드(D)와 중간노드(C)와의 사이에 삽입된 스위칭 트랜지스터(Tr5)로 구성되어 있다. 이 중, 스위칭 트랜지스터(Tr4, Tr5, Tr6)는, 도 6에 나타낸 참고예에 관계되는 화소회로와 비교하여 증가한 트랜지스터소자이다.

스위칭 트랜지스터(Tr3)의 게이트는 주사선(WS)에 접속하고 있다. 스위칭 트랜지스터(Tr4)의 게이트는 주사선(X)에 접속하고 있다. 스위칭 트랜지스터(Tr5)의 게이트는 주사선(Y)에 접속하고 있다. 스위칭 트랜지스터(Tr6)의 게이트는 주사선(X)에 접속하고 있다. 지금까지 밝혀진 바와 같이, 샘플링 트랜지스터(Tr1)와 스위칭 트랜지스터(Tr3)는 공통의 주사선(WS)을 거쳐서 동일 타이밍으로 온 오프 제어된다. 또 스위칭 트랜지스터(Tr4와 Tr6)도 공통의 주사선(X)을 거쳐서 동일 타이밍으로 온 오프 제어된다. 나머지의 스위칭 트랜지스터(Tr5)는 주사선(Y)을 거쳐서 다른 스위칭 트랜지스터와는 다른 타이밍으로 온 오프 제어된다.

도 9의 타이밍 차트를 참조하고, 도 8에 나타낸 화소회로의 동작을 상세하게 설명한다. 도시의 타이밍 차트는, 타이밍(T1)으로 1필드(1f)가 스타트하고, 타이밍(T6)으로 1필드가 끝나도록 나타내고 있다. 시간축(T)에 따라서, 주사선(WS)에 인가되는 펄스(ws), 주사선(X)에 인가되는 펄스(x), 주사선(Y)에 인가되는 펄스(y)의 파형을 나타내 있다. 또 같은 시간축(T)에 따라서, 입력노드(A), 중간노드(C) 및 출력노드(B)의 전위변화를 나타내고 있다. 입력노드(A)의 전위 변화와 출력노드(B)의 전위 변화는 실선으로 나타내고, 이것과 구별하기 위해 중간노드(C)의 전위 변화는 점선으로 나타내고 있다.

상기 필드에 들어가기 전의 타이밍(T0)으로, 주사선(WS 및 X)은 로우 레벨에 유지되고 있는 한편, 주사선(Y)은 하이레벨에 있다. 따라서, 샘플링 트랜지스터(Tr1), 스위칭 트랜지스터(Tr3, Tr4 및 Tr6)는 오프로 되어 있고, 스위칭 트랜지스터(Tr5)만 온 상태이다. 이 때, 타이밍 차트에 나타내는 바와 같이, 입력노드(A)의 전위와 출력노드(B)의 전위와의 사이에는 입력전위(Vin)에 거의 동등한 전위차가 있기 때문에, 드라이브 트랜지스터(Tr2)는 온 상태에 있고, 구동전류(드레인 전류)(Ids)를 발광소자(EL)에 공급하고 있다.

상기 필드에 들어가면 타이밍(T1)으로 주사선(Y)이 로우 레벨로 바뀐다. 이것에 의해 스위칭 트랜지스터(Tr5)가 오프 한다. 타이밍(T1)에서는 스위칭 트랜지스터(Tr3 및 Tr4)도 오프로 되어 있다. 따라서 유지용량(C1)의 단자노드(D)는 하이임피런스로 되지만, 계속하여 입력노드(A)의 전위는 유지되기 때문에, 발광을 계속한다. 타이밍(T1)에 있어서의 동작은, 상기 필드에 있어서의 입력신호의 샘플링을 위한 준비에 상당한다.

계속하여 타이밍(T2)으로 되지만 실제로 입력신호(Vsig)의 샘플링(신호기입)이 행해진다. 즉 선택 펄스(ws)가 주사선(WS)에 인가되며, 선택 펄스(x)가 주사선(X)에 인가된다. 이 결과, 주사선(WS) 및 주사선(X)은 모두 하이레벨로 전환한다. 이것에 의해 샘플링 트랜지스터(Tr1)가 온 하는 동시에 스위칭 트랜지스터(Tr3)도 온 한다. 또 스위칭 트랜지스터(Tr4 및 Tr6)도 온 한다. 이 결과, 유지용량(C1)의 단자노드(D)는 접지 전위(Vss)에 풀다운 되는 동시에, 출력노드(B)도 접지 레벨(Vss)까지 급격하게 저하한다. 동시에 온 상태로 전환한 샘플링 트랜지스터(Tr1)를 거쳐서 신호선(DL)으로부터 입력신호(Vsig)가 유지용량(C1)에 새롭게 샘플링 된다. 이 결과, 유지용량(C1)에 신호전위(Vin)가 기입된다. 바꾸어 말하면, 접지 전위(Vss)에 있는 출력노드(B)를 기준으로 하고 입력노드(A)의 전위가 Vin으로 된다.

입력신호의 기입에 할당된 1수평 기간(1H)이 경과하면, 타이밍(T3)으로 선택 펄스(ws)가 해제되며, 주사선(WS)은 로우 레벨로 복귀한다. 이것에 의해 샘플링 트랜지스터(Tr1)가 오프하는 동시에, 스위칭 트랜지스터(Tr3)도 오프 하기 때문에, 유지용량(C1)의 단자노드(D)는 접지 전위(Vss)로부터 분리된다. 그 대신 스위칭 트랜지스터(Tr4)는 계속하여 온 되고 있으므로, 유지용량(C1)의 단자노드(D)는 출력노드(B)에 직접 접속된다. 이것에 의해 드라이브 트랜지스터(Tr2)의 게이트 / 소스간(입력노드(A)와 출력노드(B)의 사이)에는 신호전위(Vin)가 인가되므로, 이것에 따른 드레인 전류(Ids)가 발광소자(EL)에 흘러든다. 이것에 의해 발광소자(EL)는 가발광한다.

타이밍(T3)으로 드레인 전류(Ids)가 발광소자(EL)에 흐르면, 전압하강 ΔVel이 생겨 그 만큼 출력노드(B)의 전위가 상승한다. 이 때 부트스트랩 동작에 의해 입력노드(A)의 전위도 출력노드(B)의 전위에 연동하고 ΔVel만큼만 상승한다.

드레인 전류(Ids)는 발광소자(EL)에 흐르는 동시에, 검출용량(C2)에도 흘러들어, 그 한쪽 단자는 전위(ΔVel)로 된다. 이 검출용량(C2)의 다른 쪽 단자는 중간노드(C)를 거쳐서 온 상태에 있는 스위칭 트랜지스터(Tr6)에 의해 신호선(DL)에 접속하고 있다. 따라서, 검출용량(C2)의 다른 쪽 단자의 전위는 거의 Vin으로 된다. 따라서 검출용량(C2)에는 양자의 차분(ΔVμ)=Vin－ΔVel가 유지된다. 도 9의 타이밍 차트에서는, 이 차분(ΔVμ)은 중간노드(C)와 출력노드(B)와의 사이의 전위차로서 나타난다. 드라이브 트랜지스터(Tr2)의 특성이 경시적으로 열화하고, 그 이동도(μ)가 작아지면, 드레인 전류(Ids)도 이것에 따라 작게 된다. 이 결과 발광소자(EL)에 생기는 전압하강(ΔVel)이 작게 된다. 따라서, 차분(ΔVμ)은 Vin을 기준으로 했을 경우 ΔVel가 작아지는 만큼, 차분(ΔVμ)의 값은 크게 된다. 즉, 드라이브 트랜지스터의 시간 경과 열화에 의해 드레인 전류(Ids)가 작아지면, 차분(ΔVμ)은 역으로 크게 된다. 이 차분(ΔVμ)을 입력노드(A)측에 피드백하는 것으로, 드레인 전류(Ids)의 저하를 캔슬하고, 초기와 동일하도록 일정하게 유지하는 것이 가능하게 된다.

드레인 전류(Ids)의 저하 분의 검출이 끝나 타이밍(T4)에 이르면, 주사선(X)이 하이레벨에서 로우레벨로 전환한다. 이것에 의해 스위칭 트랜지스터(Tr4와 Tr6)가 오프 한다. 즉 유지용량(C1)의 단자노드(D)는 출력노드(B)로부터 분리된다. 또 검출용량(C2)의 단자에 늘어서는 중간노드(C)도 신호선(DL)으로부터 분리된다. 이것에 의해, 본 발광동작의 준비가 완료한다.

이 후 타이밍(T5)으로 되면 주사선(Y)이 로우 레벨에서 하이레벨로 상승한다. 이것에 의해 스위칭 트랜지스터(Tr5)가 온하고, 단자노드(D)와 중간노드(C)가 직접 접속된다. 따라서 입력노드(A)와 출력노드(B)와의 사이에 유지용량(C1)과 검출용량(C2)이 직렬로 접속 되게 된다. 입력노드(A)와 출력노드(B)와의 사이에는 C1에 유지된 Vin에 부가하고 C2에 유지된 ΔVμ가 인가된다. 드라이브 트랜지스터(Tr2)는 Vin+ΔVμ에 따른 드레인 전류(Ids)를 발광소자(EL)에 공급하고, 본 발광을 개시한다. 발광소자(EL)에 생기는 전압하강에 의해 출력노드(B)는 상승한다. 이것과 연동하고 입력노드(A)의 전위도 상승한다. 이 부트스트랩 동작에 의해, 입력노드(A)와 출력노드(B)와의 사이의 전위차는 Vin+ΔVμ의 값으로 유지된다. 상술한 바와 같이, 드라이브 트랜지스터(Tr2)의 열화에 의해 드레인 전류(Ids)가 저하하면, 이것을 보상하도록 ΔVμ가 커진다. 이 피드백 동작에 의해, 드레인 전류(Ids)의 변동은 억제되며, 드라이브 트랜지스터(Tr2)의 이동도(μ)의 변화에 상관없이 초기와 같은 레벨의 드레인 전류(Ids)를 흘릴 수 있다.

이 후 타이밍(T6)에 이르면 주사선(Y)이 로우 레벨로 하강하고, 본 발광을 종료한다. 이상에 의해 상기 필드의 일련의 동작이 완료하는 동시에, 다음의 필드가 시작된다.

도 10은 본 발명에 관계되는 화소회로의 다른 실시형태를 나타내는 모식적인 회로도이다. 이해를 용이하게 하기 위해 도 6에 나타낸 참고예에 관계되는 화소회로와 대응하는 부분에 대해서는 가능한 한 대응하는 참조 부호를 이용하고 있다. 도시하는 바와 같이, 본 화소회로(5)는, 주사선과 신호선이 교차하는 부분에 배치되어 있다. 신호선(DL)은 1개 이지만, 주사선은 WS, X, Y의 3개를 묶어 평행하게 배열하고 있다. 화소회로(5)는, 기본적인 구성요소로서 전기광학소자(EL)와 드라이브 트랜지스터(Tr2)와 샘플링 트랜지스터(Tr1)와 유지용량(C1)을 갖추고 있다. 드라이브 트랜지스터(Tr2)는 N채널형의 박막 트랜지스터로 이루어지며, 그 게이트(G)가 입력노드(A)로 연결되며, 그 소스(S)가 출력노드(B)에 연결되며, 그 드레인이 소정의 전원전위(Vcc)에 접속하고 있다. 또한 드라이브 트랜지스터(Tr2)의 게이트 전압을 Vgs로 나타내고, 드레인 전류를 Ids로 나타내 있다. 전기광학소자(EL)는 유기 EL소자등의 2단자형 발광소자로 이루어지며, 그 일단 애노드가 출력노드(B)측에 접속하고, 타단 캐소드가 소정의 캐소드 전위(Vcath)에 접속하고 있다. 샘플링 트랜지스터(Tr1)는 입력노드(A)와 신호선(DL)과의 사이에 접속하고 있다. 샘플링 트랜지스터(Tr1)의 게이트는 주사선(WS)에 접속하고 있다. 유지용량(C1)은, 입력노드(A)에 접속하고 있다.

이러한 구성에 있어서, 샘플링 트랜지스터(Tr1)는 주사선(WS)에 의하여 선택되었을 때 동작하고, 신호선(DL)으로부터 입력신호(Vsig)를 샘플링하고 유지용량(C1)에 유지한다. 드라이브 트랜지스터(Tr2)는 유지용량(C1)에 유지된 신호전위(Vin)에 따라 전기광학소자(EL)에 구동전류(드레인 전류(Ids))를 공급한다.

본 발명의 특징 사항으로서 화소회로(5)는 드라이브 트랜지스터(Tr2)의 경시적 변화에 수반하는 구동전류(드레인 전류(Ids))의 저하를 보상하기 위해 보상회로(7)를 갖추고 있다. 이 보상회로(7)는, 출력노드(B)측으로부터 드라이브 트랜지스터(Tr2)의 드레인 전류(Ids)의 저하를 검출하고, 그 결과를 입력노드(A)측에 피드백하는 것이다. 이 목적으로 보상회로(7)는, 드레인 전류(Ids)에 의하여 옮겨지는 전하를 일정시간 축적하고 축적 전하량에 따른 검출전위를 출력하는 검출수단과, 입력신호(Vsig)의 레벨(Vin)과 이 검출전위의 레벨을 비교하고 차분(ΔVμ)을 구하고 이 차분에 따른 전위를 유지용량(C1)에 유지된 신호전위(Vin)에 부가하는 피드백 수단을 가진다.

구체적으로 보면, 이 보상회로(7)는, 6개의 트랜지스터(Tr3~Tr8)와 2개의 용량(C2, C3)으로 구성되어 있다. 스위칭 트랜지스터(Tr8)는, 출력노드(B)와 전기광학소자(EL)의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr7)도 출력노드(B) 에 접속되어 있다. 검출용량(C3)은 이 스위칭 트랜지스터(Tr7)와 소정의 접지 전위(Vss)와의 사이에 접속되어 있다. 이 스위칭 트랜지스터(Tr7, Tr8)와 검출용량(C3)으로 상술한 보상회로(7)의 검출수단을 구성하고 있다.

피드백 용량(C2)은 출력노드(B)와 소정의 중간노드(C)와의 사이에 접속되어 있다. 스위칭 트랜지스터(Tr6)는 중간노드(C)와 신호선(DL)과의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr3)는 유지용량(C1)의 일단으로 연결되는 단자노드(D)와 소정의 접지 전위(Vss)와의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr4)는 이 단자노드(D)와 출력노드(B)와의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr5)는 단자노드(D)와 중간노드(C)와의 사이에 삽입되어 있다. 피드백 용량(C2) 및 스위칭 트랜지스터(Tr5, Tr6)가 상술한 보상회로(7)의 피드백 수단을 구성하고 있다.

또한 스위칭 트랜지스터(Tr3)의 게이트는 주사선(WS)에 접속하고, 스위칭 트랜지스터(Tr4, Tr6, Tr7)의 게이트는 다른 주사선(X)에 접속하고, 스위칭 트랜지스터(Tr5 및 Tr8)는 또한 다른 주사선(Y)에 접속하고 있다.

도 11의 타이밍 차트를 참조하고, 도 8에 나타낸 화소회로의 동작을 상세하게 설명한다. 도시의 타이밍 차트는, 타이밍(T1)으로 1필드(1 f)가 스타트하고, 타이밍(T6)으로 1필드가 끝나도록 나타내고 있다. 시간축(T)에 따라서, 주사선(WS)에 인가되는 펄스(ws), 주사선(X)에 인가되는 펄스(x), 주사선(Y)에 인가되는 펄스(y)의 파형을 나타내고 있다. 또 같은 시간축(T)에 따라서, 입력노드(A), 중간노드(C) 및 출력노드(B)의 전위 변화를 나타내고 있다. 입력노드(A)의 전위 변화와 출력노드(B)의 전위 변화는 실선으로 나타내고, 이것과 구별하기 위해 중간노드(C)의 전위 변화는 점선으로 나타내고 있다.

상기 필드에 들어가기 전의 타이밍(T0)으로, 주사선(WS 및 X)은 로우 레벨에 유지되어 있는 한편, 주사선(Y)은 하이레벨에 있다. 따라서, 샘플링 트랜지스터(Tr1) , 스위칭 트랜지스터(Tr3, Tr4, Tr6 및 Tr7)는 오프로 되어 있고, 스위칭 트랜지스터(Tr5 및 Tr8)만 온 상태이다. 이 때, 타이밍 차트에 나타내는 바와 같이, 입력노드(A)의 전위와 출력노드(B)의 전위와의 사이에는 입력전위(Vin)에 거의 동등한 전위차가 있기 때문에, 드라이브 트랜지스터(Tr2)는 온 상태에 있고, 구동전류(드레인 전류)(Ids)를 발광소자(EL)에 공급하고 있다.

상기 필드에 들어가면 타이밍(T1)으로 주사선(Y)이 로우 레벨로 전환한다. 이것에 의해 스위칭 트랜지스터(Tr5 및 Tr8)가 오프 한다. 따라서, 발광소자(EL)가 출력노드(B)로부터 분리되므로 비발광 상태로 된다. 또 타이밍(T1)에서는 스위칭 트랜지스터(Tr5)에 부가하고 스위칭 트랜지스터(Tr3 및 Tr4)도 오프로 되어 있다. 따라서 유지용량(C1)의 단자노드(D)는 하이 임피던스로 된다. 타이밍(T1)에 있어서의 이 동작은, 상기 필드에 있어서의 입력신호의 샘플링을 위한 준비에 상당한다.

타이밍(T2)으로 되면, 주사선(WS)에 선택 펄스(ws)가 인가되며, 주사선(X)에도 선택 펄스(x)가 인가된다. 이것에 의해 주사선(WS)이 하이레벨로 되며, 스위칭 트랜지스터(Tr1 및 Tr3)가 온 한다. 동시에 주사선(X)도 로우 레벨에서 하이레벨로 되기 때문에, 트랜지스터(Tr4, Tr6 및 Tr7)가 온 한다.

스위칭 트랜지스터(Tr3)가 온 하는 것으로 단자노드(D)는 접지 전위(Vss)에 연결된다. 또 스위칭 트랜지스터(Tr4)가 온 하는 것으로 출력노드(B)가 단자노드(D)에 직접 접속한다. 이 결과 출력노드(B)의 전위는 급격하게 접지 전위(Vss)까지 내린다. 이 때 샘플링 트랜지스터(Tr1)도 온 하므로 신호선(DL)에 공급된 입력신호(Vsig)가 유지용량(C1)에 기입된다. 기입된 신호전위(Vin)의 크기는 거의 입력신호(Vsig)의 전압에 동등하다. 단자노드(D)는 Vss에 고정되어 있기 때문에 , 입력노드(A)의 전위는 타이밍 차트에 나타내는 바와 같이 정확히 Vin로 된다. 이 입력전위(Vin)가 드라이브 트랜지스터(Tr2)의 게이트(G)와 소스(S)와의 사이에 인가되므로, 신호전위(Vin)에 따른 드레인 전류(Ids)가 출력노드(B)로부터 흐르기 시작한다.

그렇지만 상술한 바와 같이 스위칭 트랜지스터(Tr8)는 오프 상태이기 때문에 전기광학소자(EL)에는 공급되지 않고 계속하여 비발광 상태를 유지한다.

입력신호의 기입동작에 할당되어 있는 1수평 기간(1H)이 경과하면, 타이밍(T3)으로 선택 펄스(ws)가 해제되며, 주사선(WS)은 하이레벨로에서 로우 레벨로 복귀한다. 이것에 의해 샘플링 트랜지스터(Tr1)와 스위칭 트랜지스터(Tr3)는 오프 한다. 이 결과 단자노드(D) 및 출력노드(B)는 접지 전위(Vss)에서 분리된다. 이것에 응답하고 출력노드(B)의 전위가 상승하기 시작하여, 드레인 전류(Ids)가 온 상태에 있는 스위칭 트랜지스터(Tr7)를 거쳐서 검출용량(C3)에 흘러 들어가기 시작한다. 전하의 축적과 함께 출력노드(B)의 전위는 계속 상승한다. 이 때 단자노드(D)는 접지 전위(Vss)에서 분리되어 있기 때문에, 입력노드(A)의 전위도 출력노드(B)의 전위에 연동하여 상승하고, 양자간의 전위차(Vin)는 일정하게 유지된다.

타이밍(T3)에서 소정 시간(t)경과 후의 타이밍(T4)으로, 선택 펄스(x)가 해제되며, 주사선(X)이 하이레벨에서 로우 레벨로 복귀한다. 이것에 의해 트랜지스터(Tr4, Tr7, Tr6)가 오프 한다. 스위칭 트랜지스터(Tr7)가 오프 한 단계에서, 검출용량(C3)의 전하 축적이 종료한다. 축적 전하에 대응한 검출용량(C3)의 전위는 $\Delta VC3=(Ids / C 3)\cdot t$로 주어진다. 이 식에서 밝혀진 바와 같이, 검출전위(ΔVC3)는 용량치(C3)와 축적 시간(t)이 고정되어 있으므로, 드레인 전류(Ids)에 비례하게 된다. 즉, 검출전위(ΔVC3)는 드라이브 트랜지스터(Tr2)의 드레인 전류(Ids)에 비례한 값으로 되어 있다. 드라이브 트랜지스터(Tr2)의 이동도(μ)의 저하가 경시적으로 진행되는 만큼, 검출전위(ΔVC3)도 이것에 따라서 저하해 간다.

타이밍(T4)으로 주사선(X)이 로우 레벨로 하강하기 직전까지, 스위칭 트랜지스터(Tr6와 Tr7)는 온 상태이다. 따라서 피드백 용량(C2)의 중간노드(C)측은 입력신호(Vsig)의 전위(Vin)로 되어 있다. 또 피드백 용량(C2)의 출력노드(B)측의 전위

는 정확히 ΔVC3로 되어 있다. 따라서, 선택 펄스(x)가 해제되어 스위칭 트랜지스터(Tr6 및 Tr7)가 오프 한 시점에서, 피드백 저항(C2)에는 Vin와 ΔVC3의 차분에 대응한 전위(ΔVμ)가 홀드되게 된다. 즉 ΔVμ=Vin－ΔVC3로 표현된다. 상술한 바와 같이, 드라이브 트랜지스터(Tr2)의 열화로 드레인 전류(Ids)가 저하하면 ΔVC3도 저하한다. 따라서 ΔVμ는 커진다. 피드백 용량(C2)에 홀드 된 전위(ΔVμ)를 입력노드(A)측에 피드백하는 것으로, 드레인 전류(Ids)의 저하를 캔슬할 수 있다. 이 피드백 동작에 의해, 드라이브 트랜지스터(Tr2)는 이동도등의 동작 특성에 열화가 생겨도 초기와 같은 레벨의 드레인 전류(Ids)를 계속 공급할 수 있다.

본 발명에서는 입력신호(Vsig)의 신호전위(Vin)를 기준으로서 검출전위(ΔVC3)의 대소를 비교 판정하고 있다. 신호전위(Vin)는 소정의 레인지(예를 들면 0~5 V)로 변동한다. 이것에 따라 드레인 전류(Ids)도 변화하고 ΔVC3도 대응한 레벨로 된다. 이와 같이 Vin 와ΔVC3는 동방향으로 변화하므로, 동적인 비교가 가능하게 된다. 그 전제로서 Vin의 다이나믹 레인지와 ΔVC3의 다이나믹 레인지를 거의 갖출 필요가 있다. Vin의 다이나믹 레인지가 상술한 바와 같이 0~5V로 하면, ΔVC3도 거의 0~5V의 범위에서 변화하는 것이 바람직하다. ΔVC3의 다이나믹 레인지를 소망인 범위로 하기 위해, 축적 시간(t)이나 검출용량(C3)의 캐패시턴스를 적당 설정할 필요가 있다.

이 후 타이밍(T5)으로 진행되면 선택 펄스(y)가 인가되며, 주사선(Y)이 로우 레벨에서 하이레벨로 전환한다. 이것에 의해 스위칭 트랜지스터(Tr5 및 Tr8)가 온 한다. 스위칭 트랜지스터(Tr8)가 온 하는 것으로 전기광학소자(EL)의 애노드는 출력노드(B)에 직접 접속되게 된다. 또 스위칭 트랜지스터(Tr5)가 온 하는 것으로 중간노드(C)가 단자노드(D)에 직접 접속된다. 입력노드(A)와 출력노드(B)와의 사이에는 C1에 유지된 Vin에 부가하여 C2에 유지된 ΔVμ가 인가된다. 드라이브 트랜지스터(Tr2)는 Vin＋ΔVμ에 따른 드레인 전류(Ids)를 발광소자(EL)에 공급하고, 발광을 개시한다. 발광소자(EL)에 생기는 전압하강에 의해 출력노드(B)는 상승한다. 이것과 연동하고 입력노드(A)의 전위도 상승한다. 부트스트랩 동작에 의해, 입력노드(A)와 출력노드(B)와의 사이의 전위차는 Vin＋ΔVμ의 값으로 유지된다. 상술한 바와 같이, 드라이브 트랜지스터(Tr2)의 열화에 의해 드레인 전류(Ids)가 저하하면, 이것을 보상하도록 ΔVμ가 커진다. 이 피드백 동작에 의해, 드레인 전류(Ids)의 변동은 억제되며, 드라이브 트랜지스터(Tr2)의 이동도(μ)의 변화에 상관없이 초기와 같은 레벨의 드레인 전류(Ids)를 흘릴 수 있다.

이 후 타이밍(T6)에 이르면 주사선(Y)이 로우 레벨로 하강하고, 스위칭 트랜지스터(Tr8)가 오프하여 발광을 종료한다. 이상에 의해 상기 필드의 일련의 동작이 완료하는 동시에, 다음의 필드가 시작된다.

도 12는 본 발명에 관계되는 화소회로의 다른 실시형태를 나타내는 모식적인 회로도이다. 이해를 용이하게 하기 위해 도 6에 나타낸 참고예에 관계되는 화소회로와 대응하는 부분에 대해서는 가능한 한 대응하는 참조 부호를 이용하고 있다. 도시하는 바와 같이, 본 화소회로(5)는, 주사선과 신호선이 교차하는 부분에 배치되어 있다. 신호선(DL)은 1개이지만, 주사선은 WS, X, Y의 3개를 묶어 평행하게 배열하고 있다. 화소회로(5)는, 기본적인 구성요소로서 전기광학소자(EL)와 드라이브 트랜지스터(Tr2)와 샘플링 트랜지스터(Tr1)와 유지용량(C1)을 갖추고 있다. 드라이브 트랜지스터(Tr2)는 N채널형의 박막 트랜지스터로 이루어지며, 그 게이트(G)가 입력노드(A)에 연결되며, 그 소스(S)가 출력노드(B)에 연결되며, 그 드레인이 소정의 전원전위(Vcc)에 접속하고 있다. 또한 드라이브 트랜지스터(Tr2)의 게이트 전압을 Vgs로 나타내고, 드레인 전류를 Ids로 나타내고 있다. 전기광학소자(EL)는 유기 EL소자등의 2단자형 발광소자로 이루어지며, 그 일단 애노드가 출력노드(B)측에 접속하고, 타단 캐소드가 소정의 캐소드 전위(Vcath)에 접속하고 있다. 샘플링 트랜지스터(Tr1)는 입력노드(A)와 신호선(DL)과의 사이에 접속하고 있다. 샘플링 트랜지스터(Tr1)의 게이트는 주사선(WS)에 접속하고 있다. 유지용량(C1)은, 입력노드(A)에 접속하고 있다.

이러한 구성에 있어서, 샘플링 트랜지스터(Tr1)는 주사선(WS)에 의하여 선택되었을 때 동작하고, 신호선(DL)에서 입력신호(Vsig)를 샘플링하고 유지용량(C1)에 유지한다. 드라이브 트랜지스터(Tr2)는 유지용량(C1)에 유지된 신호전위(Vin)에 따라 전기광학소자(EL)에 구동전류(드레인 전류(Ids))를 공급한다.

본 발명의 특징 사항으로서 화소회로(5)는 드라이브 트랜지스터(Tr2)의 경시적 변화에 수반하는 구동전류(드레인 전류(Ids))의 저하를 보상하기 위해 보상회로(7)를 갖추고 있다. 이 보상회로(7)는, 출력노드(B)측에서 드레인 전류(Ids)의 저하를 검출하고, 그 결과를 입력노드(A)측에 피드백하기 위해, 검출수단과 피드백 수단을 가진다. 검출수단은, 출력노드(B)와 소정의 접지 전위(Vss)와의 사이에 삽입된 저항성분 및 출력노드(B)에서 접지 전위(Vss)에 흐르는 드레인 전류(Ids)에 의하여 이 저항성분에 발생하는 전압하강을 검출전위로서 유지하는 용량성분을 갖추고 있다. 또 피드백 수단은, 입력신호(Vsig)의 레벨(Vin)과 검출전위의 레벨을 비교하고 차분(ΔVμ)을 구하고, 이 차분에 따른 전위를 유지용량(C1)에 유지된 신호전위(Vin)에 부가한다.

구체적으로 보면, 도 12에 나타낸 보상회로(7)는 2개의 용량소자(C2, C3)와 7개의 트랜지스터(Tr3~Tr9)로 구성되어 있다. 스위칭 트랜지스터(Tr8)는 출력노드(B)와 전기광학소자(EL)의 애노드와의 사이에 삽입되어 있다. 스위칭 트랜지스터

(Tr7)는 동일하게 출력노드(B)에 접속되어 있다. 트랜지스터(Tr9)는 이 스위칭 트랜지스터(Tr7)와 소정의 접지 전위(Vss)와의 사이에 다이오드 접속되어 있고, 검출 트랜지스터로서 기능한다. 용량 소자(C3)는 검출 트랜지스터(Tr9)와 병렬로 접속되어 있고, 검출용량으로서 기능한다. 이 다이오드 접속된 검출 트랜지스터(Tr9)가, 보상회로(7)의 검출수단에 갖추어진 저항성분에 상당하고, 검출용량(C3)이 동일하게 보상회로(7)의 검출수단에 갖추어진 용량성분에 상당한다.

다른 쪽의 용량소자(C2)는 출력노드(B)와 소정의 중간노드(C)와의 사이에 접속되어 있고, 피드백 용량을 구성한다. 스위칭 트랜지스터(Tr6)는 중간노드(C)와 신호선(DL)과의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr3)는, 유지용량(C1)의 일단에 연결되는 단자노드(D)와 소정의 접지 전위(Vss)와의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr4)는 단자노드(D)와 출력노드(B)와의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr5)는 단자노드(D)와 중간노드(C)와의 사이에 삽입되어 있다.

또한 스위칭 트랜지스터(Tr3)의 게이트는 샘플링 트랜지스터(Tr1)와 동일하게 주사선(WS)에 접속되어 있다. 스위칭 트랜지스터(Tr4, Tr6, Tr7)의 게이트는 함께 주사선(X)에 접속되어 있다. 스위칭 트랜지스터(Tr5 및 Tr8)의 게이트는 주사선(Y)에 접속되어 있다.

도 13의 타이밍 차트를 참조하여, 도 12에 나타낸 화소회로의 동작을 상세하게 설명한다. 도시의 타이밍 차트는, 타이밍(T1)으로 1필드(1f)가 스타트하고, 타이밍(T6)으로 1필드가 끝나도록 나타내고 있다. 시간축(T)에 따라서, 주사선(WS)에 인가되는 펄스(ws), 주사선(X)에 인가되는 펄스(x), 주사선(Y)에 인가되는 펄스(y)의 파형을 나타내고 있다. 또 동일 시간축(T)에 따라서, 입력노드(A), 중간노드(C) 및 출력노드(B)의 전위 변화를 나타내고 있다. 입력노드(A)의 전위 변화와 출력노드(B)의 전위 변화는 실선으로 나타내고, 이것과 구별하기 위해 중간노드(C)의 전위 변화는 점선으로 나타내고 있다.

상기 필드에 들어가기 전의 타이밍(T0)으로, 주사선(WS 및 X)은 로우 레벨에 유지되어 있는 한편, 주사선(Y)은 하이레벨에 있다. 따라서, 샘플링 트랜지스터(Tr1), 스위칭 트랜지스터(Tr3, Tr4, Tr6 및 Tr7)는 오프로 되어 있고, 스위칭 트랜지스터(Tr5 및 Tr8)만 온 상태이다. 이 때, 타이밍 차트에 나타내는 바와 같이, 입력노드(A)의 전위와 출력노드(B)의 전위와의 사이에는 입력전위(Vin)에 거의 동등한 전위차가 있기 때문에, 드라이브 트랜지스터(Tr2)는 온 상태에 있고, 구동전류(드레인 전류)(Ids)를 발광소자(EL)에 공급하고 있다.

상기 필드에 들어가면 타이밍(T1)으로 주사선(Y)이 로우 레벨로 전환한다. 이것에 의해 스위칭 트랜지스터(Tr5 및 Tr8)가 오프 한다. 따라서, 발광소자(EL)가 출력노드(B)에서 분리되므로 비발광 상태로 된다. 또 타이밍(T1)에서는 스위칭 트랜지스터(Tr5)에 부가하고 스위칭 트랜지스터(Tr3 및 Tr4)도 오프로 되어 있다. 따라서 유지용량(C1)의 단자노드(D)는 하이 임피던스로 된다. 타이밍(T1) 에 있어서의 이 동작은, 상기 필드에 있어서의 입력신호의 샘플링을 위한 준비에 상당한다.

타이밍(T2)으로 되면, 주사선(WS)에 선택 펄스(ws)가 인가되며, 주사선(X)에도 선택 펄스(x)가 인가된다. 이것에 의해 주사선(WS)이 하이레벨로 되며, 스위칭 트랜지스터(Tr1 및 Tr3)가 온 한다. 동시에 주사선(X)도 로우 레벨에서 하이레벨로 되기 때문에, 트랜지스터(Tr4, Tr6 및 Tr7)가 온 한다.

스위칭 트랜지스터(Tr3)가 온 하는 것으로 단자노드(D)는 접지 전위(Vss)에 연결된다. 또 스위칭 트랜지스터(Tr4)가 온 하는 것으로 출력노드(B)가 단자노드(D)에 직접 접속한다. 이 결과 출력노드(B)의 전위는 급격히 접지 전위(Vss)까지 내려간다. 이 때 샘플링 트랜지스터(Tr1)도 온 하므로 신호선(DL)에 공급된 입력신호(Vsig)가 유지용량(C1)에 기입된다. 기입된 신호전위(Vin)의 크기는 거의 입력신호(Vsig)의 전압에 동등하다. 단자노드(D)는 Vss에 고정되어 있기 때문에, 입력노드(A)의 전위는 타이밍 차트에 나타내는 바와 같이 정확히 Vin로 된다. 이 입력전위(Vin)가 드라이브 트랜지스터(Tr2)의 게이트(G)와 소스(S)와의 사이에 인가되므로, 신호전위(Vin)에 따른 드레인 전류(Ids)가 출력노드(B)로부터 흐르기 시작한다.

그렇지만 상술한 바와 같이 스위칭 트랜지스터(Tr8)는 오프 상태이기 때문에 전기광학소자(EL)에는 공급되지 않고 계속하여 비발광 상태를 유지한다.

입력신호의 기입동작에 할당되는 1수평 기간(1H)이 경과하면, 타이밍(T3)으로 선택 펄스(ws)가 해제되며 주사선(WS)은 로우 레벨로 된다. 이것에 의해 N채널형의 샘플링 트랜지스터(Tr1)가 오프 하는 동시에, 스위칭 트랜지스터(Tr3)도 오프로 된다. 이 결과 입력노드(A)가 신호선(DL)에서 분리되어 하이 임피던스 상태로 된다. 또 단자노드(D) 및 출력노드(B)는 서로 접속된 상태로 접지 전위(Vss)에서 분리된다. 이것에 응답하여 드라이브 트랜지스터(Tr2)는 그 게이트(G)와 소스(S)와의 사이에 인가된 신호전위(Vin)에 따라, 드레인 전류(Ids)를 흘리기 시작하기 때문에, 출력노드(B)의 전위는 상승한다.

이것과 연동하여 입력노드(A)의 전위도 정확히 Vin만큼만 상승한다. 이 때 스위칭 트랜지스터(Tr8)는 계속하여 오프 상태이기 때문에 드레인 전류(Ids)는 전기광학소자(EL)에는 흐르지 않고, 비발광 상태인 채이다. 그러나 스위칭 트랜지스터(Tr7)가 온 상태이기 때문에, 드레인 전류(Ids)는 출력노드(B)로부터 스위칭 트랜지스터(Tr7 및 Tr9)를 거쳐서 접지 전위(Vss)에 흐른다. 다이오드 접속된 트랜지스터(Tr9)로 구성된 검출 트랜지스터에 드레인 전류(Ids)가 흐르면 그 크기에 따른 전압하강(ΔVTr9)이 생긴다. 이 전압하강분(ΔVTr9)은 검출전위로서 용량(C3)의 양단에 샘플링 된다. 스위칭 트랜지스터(Tr7)가 온 하고 있는 상태에서는 출력노드(B)가 검출용량(C3)에 접속되어 있기 때문에, 출력노드(B)의 전위는 타이밍 차트에 나타내는 바와 같이 ΔVTr9의 레벨로 된다.

한편 샘플링 트랜지스터(Tr6)도 온 하고 있기 때문에 중간노드(C)는 신호선(DL)에 접속된다. 이 결과 피드백 용량(C2)의 좌측에 위치하는 중간노드(C)는 입력신호(Vsig)의 신호전위(Vin)로 된다. 한편 피드백 용량(C2)의 우측의 출력노드(B)는 상술한 바와 같이 ΔVTr9의 전위로 된다. 따라서 피드백 용량(C2)의 양단에는 ΔVμ= Vin－ΔVTr9의 전위차가 생긴다. 이와 같이 피드백 용량(C2)은, 입력신호(Vsig)의 레벨(Vin)과 상술한 검출전위(ΔVTr9)의 레벨을 비교하고 차분(ΔVμ)을 얻고 있다. ΔVTr9는 드레인 전류(Ids)에 의한 전압하강분이다. 따라서 드라이브 트랜지스터(Tr2)의 경시적인 열화로 그 이동도등이 저하하고 드레인 전류(Ids)가 적게 되면, ΔVTr9도 작아진다. ΔVTr9가 작아지면 ΔVμ는 반대로 커진다. 이 ΔVμ를 입력노드(A)측에 피드백하는 것으로, 드레인 전류(Ids)의 저하를 캔슬할 수 있다. 드라이브 트랜지스터(Tr2)의 시간 경과 열화에 의해 드레인 전류(Ids)의 공급 능력이 저하해도, 이 피드백 동작에 의해 초기의 드레인 전류와 동레벨의 구동전류를 확보할 수 있다.

이 후 타이밍(T4)으로 되면 선택 펄스(x)가 해제되며, 주사선(X)은 로우 레벨로 된다. 이것에 의해 스위칭 트랜지스터(Tr4, Tr6, Tr7)는 오프 한다. 피드백 용량(C2)은 신호선(DL) 및 접지 전위(Vss)로부터 분리되는 동시에, 상술한 차분(ΔVμ)을 유지한다.

이 후 타이밍(T5)으로 진행하면 선택 펄스(y)가 인가되며, 주사선(Y)이 로우 레벨에서 하이레벨로 전환한다. 이것에 의해 스위칭 트랜지스터(Tr5 및 Tr8)가 온 한다. 스위칭 트랜지스터(Tr8)가 온 하는 것으로 전기광학소자(EL)의 애노드는 출력노드(B)에 직접 접속되게 된다. 또 스위칭 트랜지스터(Tr5)가 온 하는 것으로 중간노드(C)가 단자노드(D)에 직접 접속된다. 입력노드(A)와 출력노드(B)와의 사이에는 C1에 유지된 Vin에 부가하여 C2에 유지된 ΔVμ가 인가된다. 드라이브 트랜지스터(Tr2)는 Vin＋ΔVμ에 따른 드레인 전류(Ids)를 발광소자(EL)에 공급하고, 발광을 개시한다. 발광소자(EL)에 생기는 전압하강에 의해 출력노드(B)는 상승한다. 이것과 연동하여 입력노드(A)의 전위도 상승한다. 이 부트스트랩 동작에 의해, 입력노드(A)와 출력노드(B)와의 사이의 전위차는 Vin＋ΔVμ의 값으로 유지된다. 상술한 바와 같이, 드라이브 트랜지스터(Tr2)의 열화에 의해 드레인 전류(Ids)가 저하하면, 이것을 보상하도록 ΔVμ가 커진다. 이 피드백 동작에 의해, 드레인 전류(Ids)의 변동은 억제되며, 드라이브 트랜지스터(Tr2)의 이동도(μ)의 변화에 상관없이 초기와 동일 레벨의 드레인 전류(Ids)를 흘릴 수 있다.

이 후 타이밍(T6)에 이르면 주사선(Y)이 로우 레벨로 하강하고, 스위칭 트랜지스터(Tr8)가 오프하고 발광을 종료한다. 이상에 의해 상기 필드의 일련의 동작이 완료하는 동시에, 다음의 필드가 시작된다.

이와 같이 본 발명의 보상회로는, 출력노드와 접지 전위와의 사이에 삽입된 저항성분 및 출력노드에서 접지 전위에 흐르는 구동전류에 의하여 저항성분에 생기는 전압하강을 검출전위로서 유지하는 용량성분을 갖춘 검출수단을 채용하고 있다. 저항성분에 생기는 전압하강을 검출하는 방식이기 때문에, 검출 자체는 단시간에 끝나 타이밍 마진에 여유가 있다. 이것에 대하여, 구동전류에 의하여 옮겨지는 전하를 일정시간 축적하고 축적 전하량에 따른 검출전위를 출력하는 검출수단을 채용할 수도 있다. 그러나, 축적 전하량에 따른 검출전위를 이용하는 방식은, 전하 축적에 소정의 시간이 필요하므로, 전체 시퀀스에 있어서의 타이밍 마진을 압박할 가능성이 있다. 비교를 위해, 이하 도 10 및 도 11을 참조하여 축적 전하량에 따른 검출전위를 이용하는 방식을 설명한다.

도 10은 비교예에 관련되는 화소회로의 실시 형태를 나타내는 모식적인 회로도이다. 이해를 용이하게 하기 위해 도 12에 나타낸 본 발명에 관계되는 화소회로와 대응하는 부분에 대해서는 가능한 한 대응하는 참조부호를 이용하고 있다. 도시하는 바와 같이, 본 화소회로(5)는, 주사선과 신호선이 교차하는 부분에 배치되어 있다. 신호선(DL)은 1개이지만, 주사선은 WS, X, Y의 3개를 묶어 평행하게 배열하고 있다. 화소회로(5)는, 기본적인 구성요소로서 전기광학소자(EL)와 드라이브 트랜지스터(Tr2)와 샘플링 트랜지스터(Tr1)와 유지용량(C1)을 갖추고 있다. 드라이브 트랜지스터(Tr2)는 N채널형의 박막 트랜지스터로 이루어지며, 그 게이트(G)가 입력노드(A)에 연결되며, 그 소스(S)가 출력노드(B)에 연결되며, 그 드레인이 소정의 전원전위(Vcc)에 접속하고 있다. 또한 드라이브 트랜지스터(Tr2)의 게이트 전압을 Vgs로 나타내고, 드레인 전류를 Ids로 나타내고 있다. 전기광학소자(EL)는 유기 EL소자등의 2단자형 발광소자로 이루어지며, 그 일단 애노드가 출력

노드(B)측에 접속하고, 타단 캐소드가 소정의 캐소드 전위(Vcath)에 접속하고 있다. 샘플링 트랜지스터(Tr1)는 입력노드(A)와 신호선(DL)과의 사이에 접속하고 있다. 샘플링 트랜지스터(Tr1)의 게이트는 주사선(WS)에 접속하고 있다. 유지용량(C1)은, 입력노드(A)에 접속하고 있다.

이러한 구성에 있어서, 샘플링 트랜지스터(Tr1)는 주사선(WS)에 의하여 선택되었을 때 동작하고, 신호선(DL)에서 입력신호(Vsig)를 샘플링하고 유지용량(C1)에 유지한다. 드라이브 트랜지스터(Tr2)는 유지용량(C1)에 유지된 신호전위(Vin)에 따라 전기광학소자(EL)에 구동전류(드레인 전류(Ids))를 공급한다.

비교 예의 특징 사항으로서 화소회로(5)는 드라이브 트랜지스터(Tr2)의 경시적 변화에 수반하는 구동전류(드레인 전류(Ids))의 저하를 보상하기 위해 보상회로(7)를 갖추고 있다. 이 보상회로(7)는, 출력노드(B)측으로부터 드라이브 트랜지스터(Tr2)의 드레인 전류(Ids)의 저하를 검출하고, 그 결과를 입력노드(A)측에 피드백하는 것이다. 이 목적으로 보상회로(7)는, 드레인 전류(Ids)에 의하여 옮겨지는 전하를 일정시간 축적하고 축적 전하량에 따른 검출전위를 출력하는 검출수단과, 입력신호(Vsig)의 레벨(Vin)과 이 검출전위의 레벨을 비교하여 차분(ΔVμ)을 구하고 이 차분에 따른 전위를 유지용량(C1)에 유지된 신호전위(Vin)에 부가하는 피드백 수단을 가진다.

구체적으로 보면, 이 보상회로(7)는, 6개의 트랜지스터(Tr3~Tr8)와 2개의 용량(C2, C3)으로 구성되어 있다. 스위칭 트랜지스터(Tr8)는, 출력노드(B)와 전기광학소자(EL)의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr7)도 출력노드(B) 에 접속되어 있다. 검출용량(C3)은 이 스위칭 트랜지스터(Tr7)와 소정의 접지 전위(Vss)와의 사이에 접속되어 있다. 이 스위칭 트랜지스터(Tr7, Tr8)와 검출용량(C3)으로 상술한 보상회로(7)의 검출수단을 구성하고 있다.

피드백 용량(C2)은 출력노드(B)와 소정의 중간노드(C)와의 사이에 접속되어 있다. 스위칭 트랜지스터(Tr6)는 중간노드(C)와 신호선(DL)과의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr3)는 유지용량(C1)의 일단에 연결되는 단자노드(D)와 소정의 접지 전위(Vss)와의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr4)는 이 단자노드(D)와 출력노드(B)와의 사이에 삽입되어 있다. 스위칭 트랜지스터(Tr5)는 단자노드(D)와 중간노드(C)와의 사이에 삽입되어 있다. 피드백 용량(C2) 및 스위칭 트랜지스터(Tr5, Tr6)가 상술한 보상회로(7)의 피드백 수단을 구성하고 있다.

또한 스위칭 트랜지스터(Tr3)의 게이트는 주사선(WS)에 접속하고, 스위칭 트랜지스터(Tr4, Tr6, Tr7)의 게이트는 다른 주사선(X)에 접속하고, 스위칭 트랜지스터(Tr5 및 Tr8)는 또 다른 주사선(Y)에 접속하고 있다.

도 11의 타이밍 차트를 참조하여, 도 10에 나타낸 화소회로의 동작을 상세하게 설명한다. 도시의 타이밍 차트는, 타이밍(T1)으로 1필드(1f)가 스타트하고, 타이밍(T6)으로 1필드가 끝나도록 나타내고 있다. 시간축(T)에 따라서, 주사선(WS)에 인가되는 펄스(ws), 주사선(X)에 인가되는 펄스(x), 주사선(Y)에 인가되는 펄스(y)의 파형을 나타내고 있다. 또 동일 시간축(T)에 따라서, 입력노드(A), 중간노드(C) 및 출력노드(B)의 전위 변화를 나타내고 있다. 입력노드(A)의 전위 변화와 출력노드(B)의 전위 변화는 실선으로 나타내며, 이것과 구별하기 위해 중간노드(C)의 전위 변화는 점선으로 나타내고 있다.

상기 필드에 들어가기 전의 타이밍(T0)으로, 주사선(WS 및 X)은 로우 레벨로 유지되어 있는 한편, 주사선(Y)은 하이레벨에 있다. 따라서, 샘플링 트랜지스터(Tr1), 스위칭 트랜지스터(Tr3, Tr4, Tr6 및 Tr7)는 오프로 되어 있고, 스위칭 트랜지스터(Tr5 및 Tr8)만 온 상태이다. 이 때, 타이밍 차트에 나타내는 바와 같이, 입력노드(A)의 전위와 출력노드(B)의 전위와의 사이에는 입력전위(Vin)에 거의 동등한 전위차가 있기 때문에, 드라이브 트랜지스터(Tr2)는 온 상태에 있고, 구동전류(드레인 전류)(Ids)를 발광소자(EL)에 공급하고 있다.

상기 필드에 들어가면 타이밍(T1)으로 주사선(Y)이 로우 레벨로 전환한다. 이것에 의해 스위칭 트랜지스터(Tr5 및 Tr8)가 오프 한다. 따라서, 발광소자(EL)가 출력노드(B)로부터 분리되므로 비발광 상태로 된다. 또 타이밍(T1)에서는 스위칭 트랜지스터(Tr5)에 부가하고 스위칭 트랜지스터(Tr3 및 Tr4)도 오프로 되어 있다. 따라서 유지용량(C1)의 단자노드(D)는 하이임피던스로 된다. 타이밍(T1) 에 있어서의 이 동작은, 상기 필드에 있어서의 입력신호의 샘플링을 위한 준비에 상당한다.

타이밍(T2)으로 되면, 주사선(WS)에 선택 펄스(ws)가 인가되며, 주사선(X)에도 선택 펄스(x)가 인가된다. 이것에 의해 주사선(WS)이 가 하이레벨로 되며, 스위칭 트랜지스터(Tr1 및 Tr3)가 온 한다. 동시에 주사선(X)도 로우 레벨에서 하이레벨로 되기 때문에, 트랜지스터(Tr4, Tr6 및 Tr7)가 온 한다.

스위칭 트랜지스터(Tr3)가 온 하는 것으로 단자노드(D)는 접지 전위(Vss)에 연결된다. 또 스위칭 트랜지스터(Tr4)가 온 하는 것으로 출력노드(B)가 단자노드(D)에 직접 접속한다. 이 결과 출력노드(B)의 전위는 급격히 접지 전위(Vss)까지 내

린다. 이 때 샘플링 트랜지스터(Tr1)도 온 하므로 신호선(DL)에 공급된 입력신호(Vsig)가 유지용량(C1)에 기입된다. 기입된 신호전위(Vin)의 크기는 거의 입력신호(Vsig)의 전압에 동등하다. 단자노드(D)는 Vss에 고정되어 있기 때문에, 입력노드(A)의 전위는 타이밍 차트에 나타내는 바와 같이 정확히 Vin로 된다. 이 입력전위(Vin)가 드라이브 트랜지스터(Tr2)의 게이트(G)와 소스(S)와의 사이에 인가되므로, 신호전위(Vin)에 따른 드레인 전류(Ids)가 출력노드(B)로부터 흐르기 시작한다.

그렇지만 상술한 바와 같이 스위칭 트랜지스터(Tr8)는 오프 상태이기 때문에 전기광학소자(EL)에는 공급되지 않고 계속하여 비발광 상태를 유지한다.

입력신호의 기입동작에 할당되는 1수평 기간(1H)이 경과하면, 타이밍(T3)으로 선택 펄스(ws)가 해제되며, 주사선(WS)은 하이레벨에서 로우레벨로 복귀한다. 이것에 의해 샘플링 트랜지스터(Tr1)와 스위칭 트랜지스터(Tr3)는 오프 한다. 이 결과 단자노드(D) 및 출력노드(B)는 접지 전위(Vss)로부터 분리된다. 이것에 응답하고 출력노드(B)의 전위가 상승하기 시작하고, 드레인 전류(Ids)가 온 상태에 있는 스위칭 트랜지스터(Tr7)를 거쳐서 검출용량(C3)에 흘러들어가기 시작한다. 전하의 축적과 함께 출력노드(B)의 전위는 계속 상승한다. 이 때 단자노드(D)는 접지 전위(Vss)로부터 분리되어 있기 때문에, 입력노드(A)의 전위도 출력노드(B)의 전위에 연동하여 상승하고, 양자 사이의 전위차(Vin)는 일정하게 유지된다.

타이밍(T3)에서 소정 시간(t)경과후의 타이밍(T4)으로, 선택 펄스(x)가 해제되며, 주사선(X)이 하이레벨에서 로우레벨로 복귀한다. 이것에 의해 트랜지스터(Tr4, Tr7, Tr6)가 오프 한다. 스위칭 트랜지스터(Tr7)가 오프 한 단계에서, 검출용량(C3)의 전하 축적이 종료한다. 축적 전하에 대응한 검출용량(C3)의 전위는 ΔVC3=(Ids / C 3)·t로 주어진다. 이 식에서 밝혀진 바와 같이, 검출전위(ΔVC3)는 용량치(C3)와 축적 시간(t)이 고정되어 있으므로, 드레인 전류(Ids)에 비례하게 된다. 즉, 검출전위(ΔVC3)는 드라이브 트랜지스터(Tr2)의 드레인 전류(Ids)에 비례한 값으로 되어 있다. 드라이브 트랜지스터(Tr2)의 이동도(μ)의 저하가 경시적으로 진행되는 만큼, 검출전위(ΔVC3)도 이것에 따라 저하해 간다.

타이밍(T4)으로 주사선(X)이 로우 레벨로 하강하기 직전까지, 스위칭 트랜지스터(Tr6와 Tr7)는 온 상태이다. 따라서 피드백 용량(C2)의 중간노드(C)측은 입력신호(Vsig)의 전위(Vin)로 되어 있다. 또 피드백 용량(C2)의 출력노드(B)측의 전위는 정확히 ΔVC3로 되어 있다. 따라서, 선택 펄스(x)가 해제되어 스위칭 트랜지스터(Tr6 및 Tr7)가 오프 한 시점에서, 피드백 저항(C2)에는 Vin와 ΔVC3의 차분에 대응한 전위 ΔVμ가 홀드 되게 된다. 즉 ΔVμ =Vin－ΔVC3로 표현된다. 상술한 바와 같이, 드라이브 트랜지스터(Tr2)의 열화로 드레인 전류(Ids)가 저하하면 ΔVC3도 저하한다. 따라서 ΔVμ는 커진다. 피드백 용량(C2)에 홀드 된 전위 ΔVμ를 입력노드(A)측에 피드백하는 것으로, 드레인 전류(Ids)의 저하를 캔슬할 수 있다. 이 피드백 동작에 의해, 드라이브 트랜지스터(Tr2)는 이동도등의 동작 특성에 열화가 생겨도 초기와 동일 레벨의 드레인 전류(Ids)를 계속 공급할 수 있다.

본 비교예에서는 입력신호(Vsig)의 신호전위(Vin)를 기준으로서 검출전위(ΔVC3)의 대소를 비교 판정하고 있다. 신호전위(Vin)는 소정의 레인지(예를 들면 0~5V)로 변동한다. 이것에 따라 드레인 전류(Ids)도 변화하고 ΔVC3도 대응한 레벨로 된다. 이와 같이 Vi n와 ΔVC3는 동방향으로 변화하므로, 동적인 비교가 가능하게 된다. 그 전제로서, Vin의 다이나믹 레인지와 ΔVC3의 다이나믹 레인지를 거의 갖출 필요가 있다. Vin의 다이나믹 레인지가 상술한 바와 같이 0~5V로 하면, ΔVC3도 거의 0~5V의 범위에서 변화하는 것이 바람직하다. ΔVC3의 다이나믹 레인지를 소망인 범위로 하기 위해, 축적 시간(t)이나 검출용량(C3)의 캐패시턴스를 적당 설정할 필요가 있다.

이 후 타이밍(T5)으로 진행되면 선택 펄스(y)가 인가되며, 주사선(Y)이 로우 레벨에서 하이레벨로 전환한다. 이것에 의해 스위칭 트랜지스터(Tr5 및 Tr8)가 온 한다. 스위칭 트랜지스터(Tr8)가 온 하는 것으로 전기광학소자(EL)의 애노드는 출력노드(B)에 직접 접속되게 된다. 또 스위칭 트랜지스터(Tr5)가 온 하는 것으로 중간노드(C)가 단자노드(D)에 직접 접속된다. 입력노드(A)와 출력노드(B)와의 사이에는 C1에 유지된 Vin에 부가하고 C2에 유지된 ΔVμ가 인가된다. 드라이브 트랜지스터(Tr2)는 Vin＋ΔVμ에 따른 드레인 전류(Ids)를 발광소자(EL)에 공급하고, 발광을 개시한다. 발광소자(EL)에 생기는 전압하강에 의해 출력노드(B)는 상승한다. 이것과 연동하여 입력노드(A)의 전위도 상승한다. 이 부트스트랩 동작에 의해, 입력노드(A)와 출력노드(B)와의 사이의 전위차는 Vin＋ΔVμ의 값으로 유지된다. 상술한 바와 같이, 드라이브 트랜지스터(Tr2)의 열화에 의해 드레인 전류(Ids)가 저하하면, 이것을 보상하는 바와 같이 ΔVμ가 커진다. 이 피드백 동작에 의해, 드레인 전류(Ids)의 변동은 억제되며, 드라이브 트랜지스터(Tr2)의 이동도(μ)의 변화에 상관없이 초기와 동일 레벨의 드레인 전류(Ids)를 흘릴 수 있다.

이 후 타이밍(T6)에 이르면 주사선(Y)이 로우레벨로 하강하고, 스위칭 트랜지스터(Tr8)가 오프하고 발광을 종료한다. 이상에 의해 상기 필드의 일련의 동작이 완료하는 동시에, 다음 필드가 시작된다.

도 14는 본 발명에 관계되는 화소회로의 다른 실시형태를 나타내는 모식적인 회로도이다. 이해를 용이하게 하기 위해 도 6에 나타낸 참고예에 관계되는 화소회로와 대응하는 부분에 대해서는 가능한 한 대응하는 참조 부호를 이용하고 있다. 도시하는 바와 같이 본 화소회로(5)는 주사선과 신호선이 교차하는 부분에 배치되어 있다. 신호선(DL)은 1개이지만, 주사선은 WS, X, Y 및 Z의 4개를 묶어 평행하게 배열하고 있다. 화소회로(5)는 기본적인 구성요소로서 발광소자(EL)와 드라이브 트랜지스터(Tr2)와 샘플링 트랜지스터(Tr1)와 유지용량(Cs)을 갖추고 있다. 드라이브 트랜지스터(Tr2)는, 그 게이트(G)가 입력노드(A)에 연결되며, 그 소스(S)가 출력노드(B)에 연결되며, 그 드레인이 소정의 전원전위(Vcc)에 접속하고 있다.

발광소자(EL)는 예를 들면 유기 EL소자등의 다이오드형 2단자 소자이며, 그 일단 애노드가 출력노드(B)에 접속하고, 타단 캐소드가 소정의 전위(Vcath)에 접속하고 있다. 샘플링 트랜지스터(Tr1)는, 입력노드(A)와 신호선(DL)과의 사이에 접속하고, 그 게이트는 주사선(WS)에 접속하고 있다. 유지용량(Cs)은 입력노드(A)에 접속하고 있다. 이러한 구성에 있어서, 샘플링 트랜지스터(Tr1)는 주사선(WS)에 의하여 선택되었을 때 동작하고, 신호선(DL)으로부터 입력신호(Vsig)를 샘플링하여 유지용량(Cs)에 유지한다. 드라이브 트랜지스터(Tr2)는, 유지용량(Cs)에 유지된 신호전위에 따라 발광소자(EL)에 구동전류를 공급한다. 도시의 예에서는, 드라이브 트랜지스터(Tr2)는 출력노드(B)로부터 드레인 전류(Ids)를 출력하고, 이것을 구동전류로서 발광소자(EL)에 공급하고 있다. 발광소자(EL)는 구동전류(Ids)에 의해 생기는 전압하강을 수반하여 발광한다.

본 발명의 특징 사항으로서, 화소회로(5)는 발광소자(EL)의 경시적 변화에 의한 휘도 저하를 보상하기 위한 보상회로(7)가 짜 넣어지고 있다. 이 보상회로(7)는, 발광소자(EL)의 경시적 변화에 따라 증대하는 전압하강을 출력노드(B)측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 입력노드(A)측에 피드백한다. 드라이브 트랜지스터(Tr2)는, 이 피드백된 신호전위에 따라 발광소자(EL)의 휘도 저하를 보상하기에 충분한 구동전류(Ids)를 공급한다. 이와 같이, 본 발명은 발광소자가 일반적인 경향으로서 휘도 열화에 수반하는 전압하강이 증대하는 경향에 주목하고, 이것을 이용하여 발광소자의 경시적인 휘도 저하를 보상하고 있다. 즉, 휘도 열화가 진행되면 발광소자 내부의 전압하강이 증대한다. 이것을 검출하고, 신호전위로서 입력노드측에 피드백하는 것으로, 휘도 열화를 묻는다. 즉 휘도 열화가 진행되면 전압하강이 증대하지만, 이것을 드라이브 트랜지스터에 피드백하는 것으로, 구동전류가 증대한다. 이 구동전류의 증대는 항상 휘도 열화를 묻을 방향으로 작용한다.

구체적인 구성이지만, 보상회로(7)는 2개의 검출용량(C1, C2)과 5개의 스위칭 트랜지스터(Tr3 내지 Tr7)로 구성되어 있다. 2개의 검출용량(C1, C2)은, 출력노드(B)와 입력노드(A)와의 사이에 직렬 접속되어 있다. 도면에서는, 2개의 검출용량(C1, C2)의 상호 접속점을 중간노드(C)에서 나타내고 있다. 직렬 접속된 2개의 검출용량(C1, C2)은, 발광소자(EL)에 생기는 전압하강을 출력노드(B)측에서 검출하고 또한 각각 용량 분할비에 따라서 유지하는 동시에, 입력노드(A)측에 위치하는 검출용량(C2)에 유지된 만큼의 전압하강의 레벨을 신호전위로서 입력노드(A)측에 피드백한다.

상술한 시퀀스에서 2개의 검출용량(C1, C2)을 동작시키기 위해, 5개의 스위칭 트랜지스터(Tr3 내지 Tr7)가 배치되어 있고, 대응하는 주사선에 의하여 온 오프 제어되어 있다. 구체적으로 보면, 스위칭 트랜지스터(Tr5)는, 직렬 접속된 2개의 검출용량(C1, C2)중, 출력노드(B)측에 위치하는 한쪽 검출용량(C1)과 병렬로 삽입되어 있다. 바꾸어 말하면, 스위칭 트랜지스터(Tr5)는 출력노드(B)와 중간노드(C)와의 사이에 접속되어 있고, 그 게이트는 주사선(Y)에 접속하고 있다. 스위칭 트랜지스터(Tr7)는, 입력노드(A)측에 위치하는 다른 쪽의 검출용량(C2)과 소정의 접지 전위(Vss)와의 사이에 삽입되어 있고, 그 게이트는 주사선(X)에 접속하고 있다. 스위칭 트랜지스터(Tr6)는, 동일하게 입력노드(A)측에 위치하는 다른 쪽의 검출용량(C2)과 입력노드(A)와의 사이에 삽입되어 있고, 그 게이트는 주사선(Y)에 접속하고 있다. 스위칭 트랜지스터(Tr3)는, 유지용량(Cs)과 소정의 접지 전위(Vss)와의 사이에 삽입되며, 그 게이트는 주사선(Z)에 접속하고 있다. 나머지의 스위칭 트랜지스터(Tr4)는, 유지용량(Cs)과 출력노드(B)와의 사이에 삽입되어 있고, 그 게이트는 주사선(X)에 접속하고 있다.

도 15의 타이밍 차트를 참조하고, 도 8에 나타낸 화소회로를 상세하게 설명한다. 도시의 타이밍 차트는, 타이밍(T1)으로 1필드(1f)가 스타트하고, 타이밍(T6)으로 1필드가 끝나도록 나타내고 있다. 시간축(T)에 따라서 주사선(WS)에 인가되는 펄스(ws), 주사선(X)에 인가되는 펄스(x), 주사선(Y)에 인가되는 펄스(y) 및 주사선(Z)에 인가되는 펄스(z)의 파형을 나타내고 있다. 또 동일 시간축(T)에 따라, 입력노드(A), 중간노드(C) 및 출력노드(B)의 전위 변화를 나타내고 있다. 입력노드(A)의 전위 변화와 중간노드(C)의 전위 변화는 실선으로 나타내고, 이것과 구별하기 위해 출력노드(B)의 전위 변화는 쇄선으로 나타내고 있다. 상기 필드에 들어가기 전의 타이밍(T0)으로, 주사선(WS, Z, X)가 로우레벨에 있는 한편, 주사선(Y)은 하이레벨에 있다. 따라서 샘플링 트랜지스터(Tr1)와 스위칭 트랜지스터(Tr3, Tr4, Tr7)가 오프 상태에 있는 한편, 스위칭 트랜지스터(Tr5 및 Tr6)는 온 상태에 있다.

앞의 필드가 상기한 상태에서 상기 필드에 들어가면, 타이밍(T1)으로 주사선(Z 및 X)이 로우레벨에서 하이레벨로 상승한다. 이것에 의해, 스위칭 트랜지스터(Tr3, Tr4 및 Tr7)도 온 하기 때문에, 화소회로(5)에 포함되는 스위칭 트랜지스터(Tr3 내지 Tr7)는 모두 온 하게 된다. 따라서 유지용량(Cs) 및 검출용량(C1, C2)의 각 단자는 모두 합선하고, 앞의 필드에서 충전되어 있던 전하는 모두 방전 된다. 따라서 타이밍(T1)의 시점에서, 유지용량(Cs)과 검출용량(C1, C2)의 전하가 클리어되며, 상기 필드의 새로운 동작에 갖추고 리셋이 걸려지게 된다.

또 모든 스위칭 트랜지스터(Tr3 내지 Tr7)가 도통하는 것으로, 입력노드(A) , 출력노드(B) 및 중간노드(C)는 접지 전위(Vss)에 떨어진다. 입력노드(A)와 출력노드(B)와의 사이의 전위차는 0이 되므로, 드라이브 트랜지스터(Tr2)에는 드레인 전류(Ids)는 흐르지 않고, 발광소자(EL)는 비발광 상태에 놓여 있다.

타이밍(T1)에서 조금 시간이 진행된 타이밍(T1)′으로 주사선(Y)이 하이레벨에서 로우레벨로 전환하고, 스위칭 트랜지스터(Tr5 및 Tr6)가 오프 한다. 따라서 직렬 접속된 검출용량(C1, C2)은 입력노드(A)측에서 분리되며, 후에 행하는 전압하강 검출의 대기상태로 된다.

타이밍(T2)으로 진행되면 주사선(WS)에 선택 펄스(ws)가 인가되며, 샘플링 트랜지스터(WS)가 온 한다. 이것에 의해 신호선(DL)으로부터 공급된 입력신호(Vsig)가 유지용량(Cs)에 샘플링 되며, 신호전위(Vin)가 유지용량(Cs)에 유지된다. 즉 입력노드(A)의 전위가 접지전(Vss)을 기준으로서 정확히 신호전위(Vin)로 된다. 입력노드(A)와 출력노드(B)와의 사이에 신호전위(Vin)가 인가되며, 이것에 따라 드라이브 트랜지스터(Tr2)는 드레인 전류(Ids)를 흘리기 시작한다.

입력신호(Vsig)의 샘플링에 할당된 1수평기간(1H)이 경과하면, 타이밍(T3)으로 선택 펄스(ws)가 해제되며, 샘플링 트랜지스터(Tr1)가 오프 상태로 복귀한다. 이 때 동시에 주사선(Z)이 하이레벨에서 로우레벨로 전환하므로, 스위칭 트랜지스터(Tr3)가 오프하고, 유지용량(Cs) 및 출력노드(B)가 접지 전위(Vss)로부터 분리된다. 드라이브 트랜지스터(Tr2)로부터 공급된 드레인 전류(Ids)는 발광소자(EL)에 흘러 들어가고, 이것에 따라 전압하강(ΔVel)이 생긴다. 이 전압하강(ΔVel)만큼만 출력노드(B)의 전위가 접지 전위(Vss)에 대하여 상승한다. 이 때 유지용량(Cs)은 접지 전위(Vss)로부터 분리되므로, 부트스트랩 동작에 의해 입력노드(A)의 전위도 출력노드(B)의 전위와 연동하여 상승한다. 그 때, 부트스트랩 동작에 의해, 입력노드(A)와 출력노드(B)와의 사이의 전위차(Vin)는 일정하게 유지된다.

타이밍(T3)의 시점에서 스위칭 트랜지스터(Tr5)가 오프 상태에 있는 한편, 스위칭 트랜지스터(Tr7)는 온 상태에 있다. 따라서 한 쌍의 검출용량(C1, C2)은 출력노드(B)와 접지 전위(Vss)와의 사이에 직렬 접속되어 있다. 출력노드(B)로부터 공급된 드레인 전류(Ids)는 직렬 접속된 검출용량(C1, C2)에도 흘러들어, 정확히 출력노드(B)에 나타나는 전압하강분(ΔVel)이, 각각의 용량 분할비에 따라서 2개의 검출용량(C1, C2)에 유지된다. 덧붙여서, 검출용량(C2)에 유지된 전압하강분(ΔV)은 용량 분할비에 따라서 $\Delta V=\Delta Vel\times C1 / (C1+C2)$로 된다. 이 ΔV는, 도 9의 타이밍 차트상에서, 정확히 접지 전위(Vss)에 대한 중간노드(C)의 전위가 되어 나타나고 있다. 이와 같이 하여, 용량 커플링에 의해, 검출용량(C2)에 발광소자(EL)의 전압하강(ΔVel)에 따른 신호전위(ΔV)가 유지된다.

계속하여 타이밍(T4)으로 되면, 주사선(X)이 다시 로우레벨로 되며, 스위칭 트랜지스터(Tr4 및 Tr7)가 오프 한다. 이 결과 유지용량(Cs)이 출력노드(B)로부터 분리되는 동시에, 검출용량(C2)도 접지 전위(Vss)로부터 분리된다.

또한 타이밍(T5)으로 진행되면, 주사선(Y)이 로우레벨로에서 하이레벨로 전환하고, 스위칭 트랜지스터(Tr5 및 Tr6)가 온 한다. 이것에 의해, 출력노드(B)와 입력노드(A)와의 사이에 검출용량(C2)이 직결하게 된다. 따라서 검출용량(C2)에 유지된 신호전위(ΔV)가 입력노드(A)와 출력노드(B)와의 사이에 인가된다. 이 신호전위(ΔV)에 따라 드라이브 트랜지스터(Tr2)는 드레인 전류(Ids)를 발광소자(EL)에 공급한다. 발광소자(EL)는 이것에 의해 발광 상태로 되어 화상을 표시한다. 도 9의 타이밍 차트에 나타내는 바와 같이, 타이밍(T5) 이후에 인가되는 신호 전압(ΔV)은 $\Delta Vel\times C1 / (C1+C2)$으로 나타내진다. 상술한 바와 같이 발광소자(EL)는 경시적으로 휘도가 저하되어 가면, 이것에 수반하여 전압하강(Vel)이 상승한다. 신호전압(ΔV)은 비례계수 $C1 / (C1+C2)$로 ΔVel에 비례하고 있다. 이 신호전압(ΔV)을 입력노드(A)측에 피드백하는 것으로, 전압하강(ΔVel)이 클수록 드레인 전류(Ids)가 커지며, 발광소자(EL)의 휘도의 저하를 보상하는 작용을 한다.

이 후 타이밍(T6)에 이르면 주사선(Z 및 X)이 다시 하이레벨로 되며, 모든 스위칭 트랜지스터(Tr3 내지 Tr7)가 온하고, 다음의 프레임에 갖춘 리셋 동작이 행해지게 된다.

발명의 효과

본 발명에 의하면, 화소회로는 보상회로를 편입하고 있고, 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하고 있다. 이 보상회로는 출력노드측으로부터 구동전류의 저하를 검출하고, 그 결과를 입력노드측에 피드백하는 것으로, 구동전류의 저하를 회로적으로 캔슬하고 있다. 따라서, 드라이브 트랜지스터의 이동도가 저하하고 구동능력이 내려가도, 이것을 보상하도록 입력노드측에 피드백이 걸리기 때문에, 결과적으로 구동전류는 장기간 초기와 동일하게 일정한 레벨을 유지할 수 있다. 이것에 의해 드라이브 트랜지스터 기인의 휘도 열화를 방지할 수 있고, 화면의 유니포미티(uniformity)를 장기간에 걸쳐서 유지하는 것이 가능하다.

또 본 발명에 의하면, 화소회로는 보상회로를 편입하고 있고, 발광소자의 경시적 변화에 의한 휘도 저하를 화소단위로 회로적으로 보상하도록 하고 있다. 아울러, 화소마다 나타나는 발광소자의 초기적인 휘도 격차도 보상할 수 있다. 이 보상회로는, 발광소자의 경시적 변화에 따라, 발광소자에 생기는 전압하강이 증대하는 사실을 원리에 이용하고 있다. 즉, 발광소자가 계시 열화로 휘도가 서서히 저하되어 가면, 이것에 따라 전압하강은 반대로 증대하는 경향이 있다. 이 증대하는 전압하강을 출력노드측으로부터 검출하고, 이것에 따른 신호전위를 입력노드 측에 피드백하고 있다. 드라이브 트랜지스터는, 피드백된 신호전위에 따라 발광소자의 휘도 저하를 묻을 방향으로 항상 구동전류를 출력노드로부터 공급한다. 이것에 의해 발광소자의 휘도 열화를 방지할 수 있는 화면의 유니포미티를 장기간에 걸쳐 유지하는 것이 가능하다. 아울러, 화소마다 나타나는 발광소자의 초기적인 휘도 격차를 보상하고, 화면의 유니포미티를 개선할 수도 있다.

(57) 청구의 범위

청구항 1.

주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고,

이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되고, 그 소스가 출력노드에 연결되어, 그 드레인이 소정의 전원전위에 접속하고,

이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고,

이 유지용량은, 이 입력노드에 접속하여 있고,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하며,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하는 화소회로에 있어서,

이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고,

상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드 측에 피드백하도록 구성된 것을 특징으로 하는 화소회로.

청구항 2.

제 1항에 있어서,

상기 보상회로는, 이 구동전류에 의하여 이 전기광학소자에 생기는 전압하강을 이 출력노드측으로부터 검출하여, 이 입력신호의 레벨과 이 검출된 전압하강의 레벨을 비교하여 차분을 구하며, 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부과하도록 구성된 것을 특징으로 하는 화소회로.

청구항 3.

제 1항에 있어서,

상기 보상회로는, 이 출력노드와 소정의 중간노드와의 사이에 접속된 검출용량과, 이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와 이 유지용량의 일단에 연결되는 단자노드와 소정의 접지전위와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와 이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성된 것을 특징으로 하는 화소회로.

청구항 4.

행(行)모양의 주사선과 열(列)모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며,

상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며,

이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고,

이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고,

이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고,

이 유지용량은, 이 입력노드에 접속하고 있고,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이로써 표시를 행하는 표시장치에 있어서,

상기 화소회로는, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고,

상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하도록 구성된 것을 특징으로 하는 표시장치.

청구항 5.

제 4항에 있어서,

상기 보상회로는, 이 구동전류에 의하여 이 전기광학소자에 생기는 전압하강을 이 출력노드측으로부터 검출하고, 이 입력신호의 레벨과 이 검출된 전압하강의 레벨을 비교하여 차분을 구하고, 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부과하도록 구성된 것을 특징으로 표시장치.

청구항 6.

제 4항에 있어서,

상기 보상회로는, 이 출력노드와 소정의 중간노드와의 사이에 접속된 검출용량과 이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와, 이 유지용량의 일단에 연결되는 단자노드와 소정의 접지전위와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와, 이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있는 것을 특징으로 하는 표시장치.

청구항 7.

주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 화소회로의 구동방법에 있어서,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고,

이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하도록 구성된 것을 특징으로 하는 화소회로의 구동방법.

청구항 8.

행모양의 주사선과 열모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 표시장치의 구동방법에 있어서,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고 이로써 표시를 행할 때,

이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하는 것을 특징으로 하는 표시장치의 구동방법.

청구항 9.

주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고,

이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고,

이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고,

이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고,

이 유지용량은, 이 입력노드에 접속하고 있고,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하는 화소회로에 있어서,

이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고,

상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하기 위해,

상기 보상회로는, 이 구동전류에 의하여 옮겨지는 전하를 일정시간 축적하고 축적전하량에 따른 검출전위를 출력하는 검출수단과 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 피드백 수단을 가지도록 구C 된 것을 특징으로 하는 화소회로.

청구항 10.

제 9항에 있어서,

상기 보상회로는, 이 출력노드와 이 전기광학소자의 사이에 삽입된 스위칭 트랜지스터와,

이 출력노드에 접속된 다른 스위칭 트랜지스터와, 이 스위칭 트랜지스터와 소정의 접지전위와의 사이에 접속된 검출용량과 이 출력노드와 소정의 중간노드와의 사이에 접속된 피드백 용량과,

이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와,

이 유지용량의 일단에 연결되는 단자노드와 소정의 접지전위와의 사이에 삽입된 스위칭 트랜지스터와,

이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와,

이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있는 것을 특징으로 하는 화소회로.

청구항 11.

행(行)모양의 주사선과 열(列)모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며,

상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며,

이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고,

이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고,

이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고,

이 유지용량은, 이 입력노드에 접속하고 있고,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이로써 표시를 행하는 표시장치에 있어서,

상기 화소회로는, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고,

상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하기위해,

이 구동전류에 의하여 옮겨지는 전하를 일정시간 축적해 축적 전하량에 따른 검출전위를 출력하는 검출수단과, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 피드백 수단을 가지도록 구성된 것을 특징으로 하는 표시장치.

청구항 12.

제 11항에 있어서,

상기 보상회로는, 이 출력노드와 이 전기광학소자 사이에 삽입된 스위칭 트랜지스터와,

이 출력노드에 접속된 다른 스위칭 트랜지스터와, 이 스위칭 트랜지스터와 소정의 접지전위와의 사이에 접속된 검출용량과,

이 출력노드와 소정의 중간노드와의 사이에 접속된 피드백 용량과,

이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와,

이 유지용량의 일단에 연결되는 단자노드와 소정의 접지전위와의 사이에 삽입된 스위칭 트랜지스터와,

이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와,

이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있는 것을 특징으로 하는 표시장치.

청구항 13.

주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 화소회로의 구동방법에 있어서,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고,

이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위해,

이 구동전류에 의하여 옮겨지는 전하를 일정시간 축적하고 축적 전하량에 따른 검출전위를 구하고,

이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 것을 특징으로 하는 화소회로의 구동방법.

청구항 14.

행(行)모양의 주사선과 열(列)모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 표시장치의 구동방법에 있어서,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이로써 표시를 행할 때에,

이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위해,

이 구동전류에 의하여 옮겨지는 전하를 일정시간 축적하고 축적 전하량에 따른 검출전위를 구하고,

이 입력신호의 레벨과 이 검출전위의 레벨을 비교하고 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 것을 특징으로 하는 표시장치의 구동방법.

청구항 15.

주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고,

이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고,

이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고,

이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고,

이 유지용량은, 이 입력노드에 접속하고 있고,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하는 화소회로에 있어서,

이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고,

상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드 측에 피드백하기 위해,

상기 보상회로는, 이 출력노드와 소정의 접지 전위와의 사이에 삽입된 저항성분 및 이 출력노드로부터 접지 전위에 흐르는 이 구동전류에 의하여 이 저항성분에 생기는 전압하강을 검출전위로서 유지하는 용량성분을 갖춘 검출수단과, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하고 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 피드백 수단을 가지는 것을 특징으로 하는 화소회로.

청구항 16.

제 15항에 있어서,

상기 보상회로는, 이 출력노드와 이 전기광학소자의 사이에 삽입된 스위칭 트랜지스터와,

이 출력노드에 접속된 다른 스위칭 트랜지스터와 이 스위칭 트랜지스터와 소정의 접지 전위와의 사이에 다이오드 접속된 검출 트랜지스터와, 이 검출 트랜지스터와 병렬로 접속된 검출용량과,

이 출력노드와 소정의 중간노드와의 사이에 접속된 피드백 용량과,

이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와,

이 유지용량의 일단에 연결되는 단자노드와 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와,

이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와,

이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있는 것을 특징으로 하는 화소회로.

청구항 17.

행(行)모양의 주사선과, 열(列)모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며,

상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며,

이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원 전위에 접속하고,

이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고,

이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고,

이 유지용량은, 이 입력노드에 접속하고 있고,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하여 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고, 이로써 표시를 행하는 표시장치에 있어서,

상기 화소회로는, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위한 보상회로를 갖추고 있고,

상기 보상회로는, 이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하기 위해,

이 출력노드와 소정의 접지 전위와의 사이에 삽입된 저항성분 및 이 출력노드로부터 접지 전위에 흐르는 이 구동전류에 의하여 이 저항성분에 생기는 전압하강을 검출전위로서 유지하는 용량성분을 갖춘 검출수단과, 이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고, 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 피드백 수단을 가지도록 구성된 것을 특징으로 하는 표시장치.

청구항 18.

상기 보상회로는, 이 출력노드와 이 전기광학소자의 사이에 삽입된 스위칭 트랜지스터와,

이 출력노드에 접속된 다른 스위칭 트랜지스터와, 이 스위칭 트랜지스터와 소정의 접지 전위와의 사이에 다이오드 접속된 검출 트랜지스터와, 이 검출 트랜지스터와 병렬로 접속된 검출용량과,

이 출력노드와 소정의 중간노드와의 사이에 접속된 피드백 용량과,

이 중간노드와 이 신호선과의 사이에 삽입된 스위칭 트랜지스터와,

이 유지용량의 일단에 연결되는 단자노드와 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와,

이 단자노드와 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터와,

이 단자노드와 이 중간노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있는 것을 특징으로 하는 표시장치.

청구항 19.

주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 화소회로의 구동방법에 있어서,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고,

이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위해,

이 출력노드와 소정의 접지 전위와의 사이에 삽입된 저항성분에 흐르는 이 구동전류에 의하여 이 저항성분에 생기는 전압하강를 구하는 검출전위로 하고,

이 입력신호의 레벨과 이 검출전위의 레벨을 비교하여 차분을 구하고 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 것을 특징으로 하는 화소회로의 구동방법.

청구항 20.

행모양의 주사선과, 열모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 전기광학소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그

게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 전기광학소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속하고 있는 표시장치의 구동방법에 있어서,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 전기광학소자에 구동전류를 공급하고 이로써 표시를 행할 때,

이 출력노드측으로부터 이 구동전류의 저하를 검출하고, 그 결과를 이 입력노드측에 피드백하고, 이 드라이브 트랜지스터의 경시적 변화에 수반하는 구동전류의 저하를 보상하기 위해,

이 출력노드와 소정의 접지 전위와의 사이에 삽입된 저항성분에 흐르는 이 구동전류에 의하여 이 저항성분에 생기는 전압하강을 구하여 검출전위로 하고,

이 입력신호의 레벨과 이 검출전위의 레벨을 비교하고 차분을 구하고 이 차분에 따른 전위를 이 유지용량에 유지된 이 신호전위에 부가하는 것을 특징으로 하는 표시장치의 구동방법.

청구항 21.

주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 발광소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고,

이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고,

이 발광소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고,

이 유지용량은, 이 입력노드에 접속하고 있고,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 발광소자에 구동전류를 공급하고,

상기 발광소자는, 이 구동전류에 의해 생기는 전압하강을 수반하고 발광하는 화소회로에 있어서,

이 발광소자의 경시적 변화에 의한 휘도저하를 보상하기 위한 보상회로가 짜넣어지고 있고,

상기 보상회로는, 이 발광소자의 경시적 변화에 따라 증대하는 이 전압하강을 이 출력노드측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 이 입력노드측에 피드백하고,

상기 드라이브 트랜지스터는, 이 피드백된 신호전위에 따라 이 발광소자의 휘도저하를 보상하기에 충분한 구동전류를 공급하는 것을 특징으로 하는 화소회로.

청구항 22.

제 21항에 있어서,

상기 보상회로는, 이 출력노드와 이 입력노드와의 사이에 직렬 접속된 2개의 검출용량을 포함하고,

상기 직렬 접속된 2개의 검출용량은, 이 발광소자에 생기는 전압하강을 이 출력노드측으로부터 검출하고 또한 각각 용량 분할비에 따라서 유지하는 동시에, 이 입력노드 측에 위치하는 검출용량에 유지된 만큼의 이 전압하강의 레벨을 이 신호전위로서 피드백하도록 구성된 것을 특징으로 하는 화소회로.

청구항 23.

제 22항에 있어서,

상기 보상회로는, 이 직렬 접속된 2개의 검출용량중 이 출력노드측에 위치하는 한쪽 검출용량과 병렬로 삽입된 스위칭 트랜지스터와,

이 입력노드측에 위치하는 다른 쪽의 검출용량과 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와,

동일하게 이 입력노드측에 위치하는 다른 쪽의 검출용량과 이 입력노드와의 사이에 삽입된 스위칭 트랜지스터와,

이 유지용량과 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와,

동일하게 이 유지용량과 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있는 것을 특징으로 하는 화소회로.

청구항 24.

행모양의 주사선과, 열모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며,

상기 화소회로는, 적어도 발광소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추며,

이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원 전위에 접속하고,

이 발광소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하며,

이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고,

이 유지용량은, 이 입력노드에 접속하고 있고,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하며,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 발광소자에 구동전류를 공급하고,

상기 발광소자는, 이 구동전류에 의해 생기는 전압하강을 수반하여 발광하는 화상표시장치에 있어서,

상기 화소회로에는, 이 발광소자의 경시적 변화에 의한 휘도저하를 보상하기 위한 보상회로가 짜넣어져 있고,

상기 보상회로는, 이 발광소자의 경시적 변화에 따라 증대하는 이 전압하강을 이 출력노드측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 이 입력노드측에 피드백하고,

상기 드라이브 트랜지스터는, 이 피드백된 신호전위에 따라 이 발광소자의 휘도저하를 보상하기에 충분한 구동전류를 공급하도록 구성된 것을 특징으로 하는 화상 표시장치.

청구항 25.

제 24항에 있어서,

상기 보상회로는, 이 출력노드와 이 입력노드와의 사이에 직렬 접속된 2개의 검출용량을 포함하고,

상기 직렬 접속된 2개의 검출용량은, 이 발광소자에 생기는 전압하강을 이 출력노드측으로부터 검출하고 또한 각각 용량분할비에 따라서 유지하는 동시에, 이 입력노드 측에 위치하는 검출용량에 유지된 만큼의 이 전압하강의 레벨을 이 신호전위로서 피드백하도록 구성된 것을 특징으로 하는 화상 표시장치.

청구항 26.

제 25항에 있어서,

상기 보상회로는, 이 직렬 접속된 2개의 검출용량중 이 출력노드측에 위치하는 한쪽의 검출용량과 병렬로 삽입된 스위칭 트랜지스터와,

이 입력노드측에 위치하는 다른 쪽의 검출용량과 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와,

동일하게 이 입력노드측에 위치하는 다른 쪽의 검출용량과 이 입력노드와의 사이에 삽입된 스위칭 트랜지스터와,

이 유지용량과 소정의 접지 전위와의 사이에 삽입된 스위칭 트랜지스터와,

동일하게 이 유지용량과 이 출력노드와의 사이에 삽입된 스위칭 트랜지스터로 구성되어 있는 것을 특징으로 하는 화상 표시장치.

청구항 27.

주사선과 신호선이 교차하는 부분에 배치되어 있고, 적어도 발광소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 발광소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속되어 있는 화소회로의 구동방법에 있어서,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 발광소자에 구동전류를 공급하고,

상기 발광소자는, 이 구동전류에 의해 생기는 전압하강을 수반하여 발광하고, 또한,

이 발광소자의 경시적 변화에 의한 휘도저하를 보상하기 위해, 이 발광소자의 경시적 변화에 따라 증대하는 이 전압하강을 이 출력노드측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 이 입력노드측에 피드백하고,

상기 드라이브 트랜지스터는, 이 피드백된 신호전위에 따라 이 발광소자의 휘도저하를 보상하는데에 충분한 구동전류를 공급하도록 구성된 것을 특징으로 하는 화소회로의 구동방법.

청구항 28.

행모양의 주사선과, 열모양의 신호선과, 양자가 교차하는 부분에 각각 배치된 화소회로로 이루어지며, 상기 화소회로는, 적어도 발광소자와 드라이브 트랜지스터와 샘플링 트랜지스터와 유지용량을 갖추고, 이 드라이브 트랜지스터는, 그 게이트가 입력노드에 연결되며, 그 소스가 출력노드에 연결되며, 그 드레인이 소정의 전원전위에 접속하고, 이 발광소자는, 그 일단이 출력노드에 접속하고, 타단이 소정의 전위에 접속하고, 이 샘플링 트랜지스터는, 이 입력노드와 이 신호선과의 사이에 접속하고, 이 유지용량은, 이 입력노드에 접속되어 있는 표시장치의 구동방법에 있어서,

상기 샘플링 트랜지스터는 주사선에 의하여 선택되었을 때 동작하고, 이 신호선으로부터 입력신호를 샘플링하고 이 유지용량에 유지하고,

상기 드라이브 트랜지스터는, 이 유지용량에 유지된 신호전위에 따라 이 발광소자에 구동전류를 공급하고,

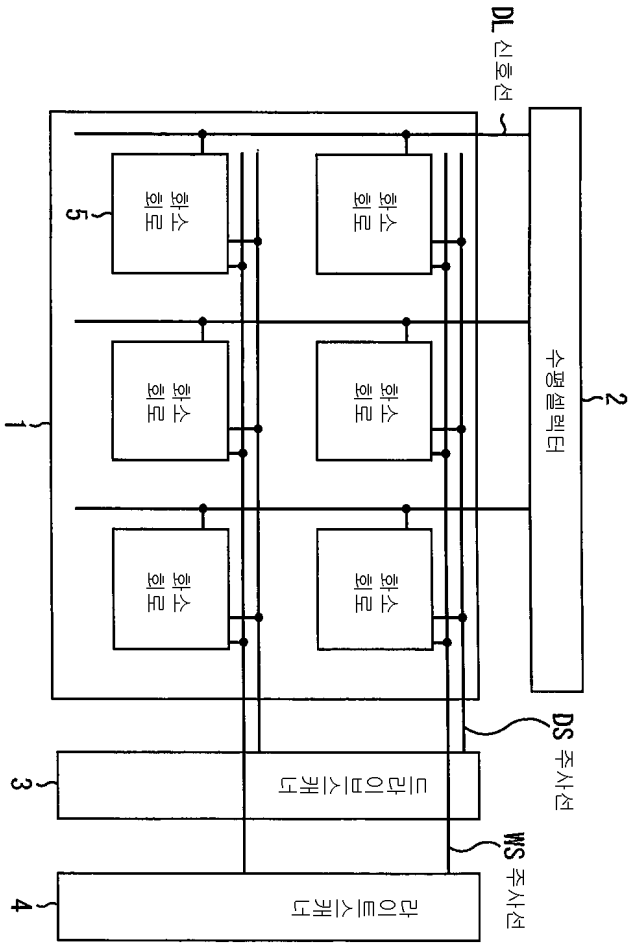
상기 발광소자는, 이 구동전류에 의해 생기는 전압하강을 수반하여 발광하는 것으로써 표시를 행할 때,

이 발광소자의 경시적 변화에 의한 휘도저하를 보상하기 위해, 이 발광소자의 경시적 변화에 따라 증대하는 이 전압하강을 이 출력노드측으로부터 검출하고, 이 검출된 전압하강의 레벨에 따른 신호전위를 이 입력노드 측에 피드백하고,

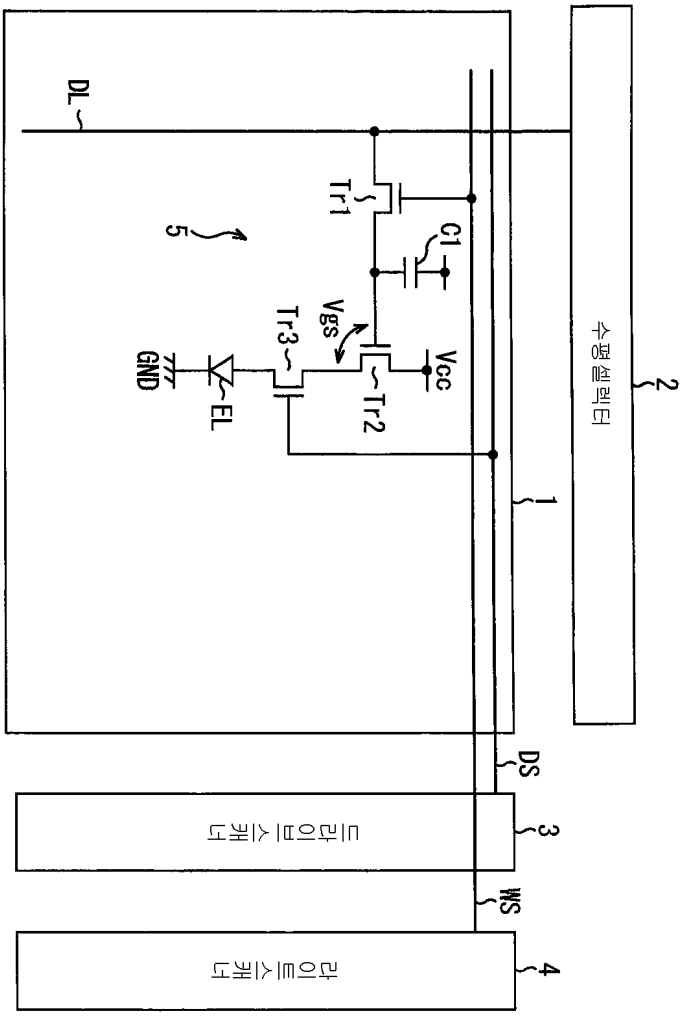
상기 드라이브 트랜지스터는, 이 피드백된 신호전위에 따라 이 발광소자의 휘도저하를 보상하는데에 충분한 구동전류를 공급하도록 구성된 것을 특징으로 하는 화상 표시장치의 구동방법.

도면

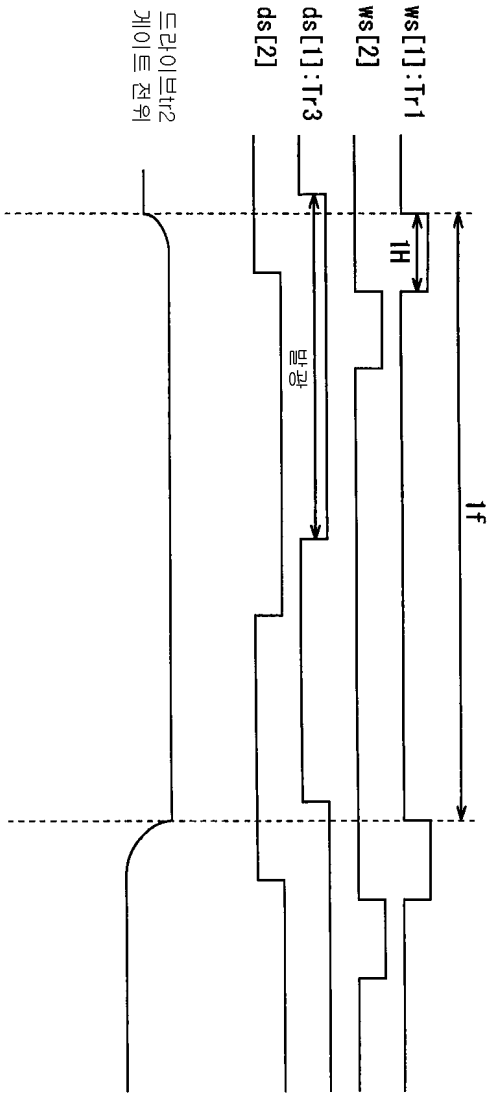
도면1



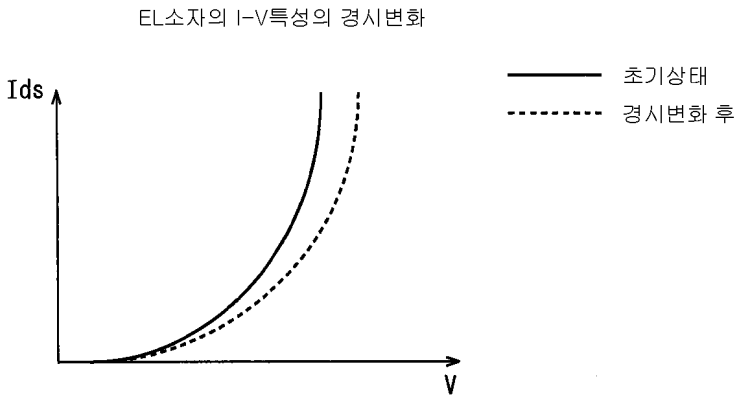
도면2



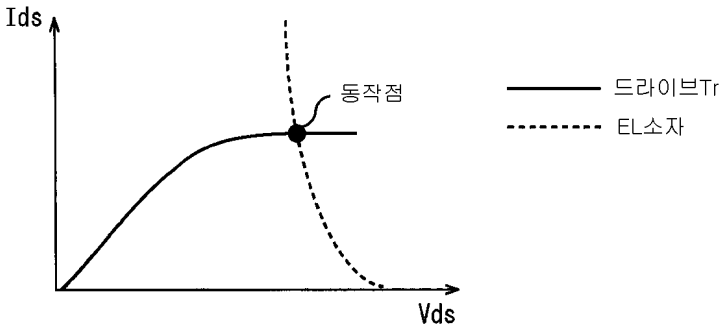
도면3


드라이브tr2
게이트 전위
ds[2]
ds[1]:Tr3
ws[2]
ws[1]:Tr1
1H
1f
버퍼량

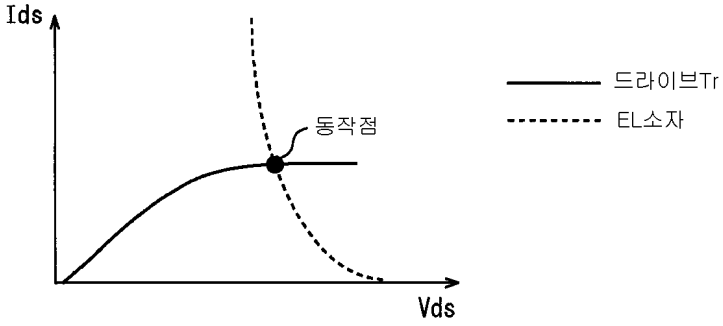
도면4


EL소자의 I-V특성의 경시변화
Ids
V
초기상태
경시변화 후

도면5

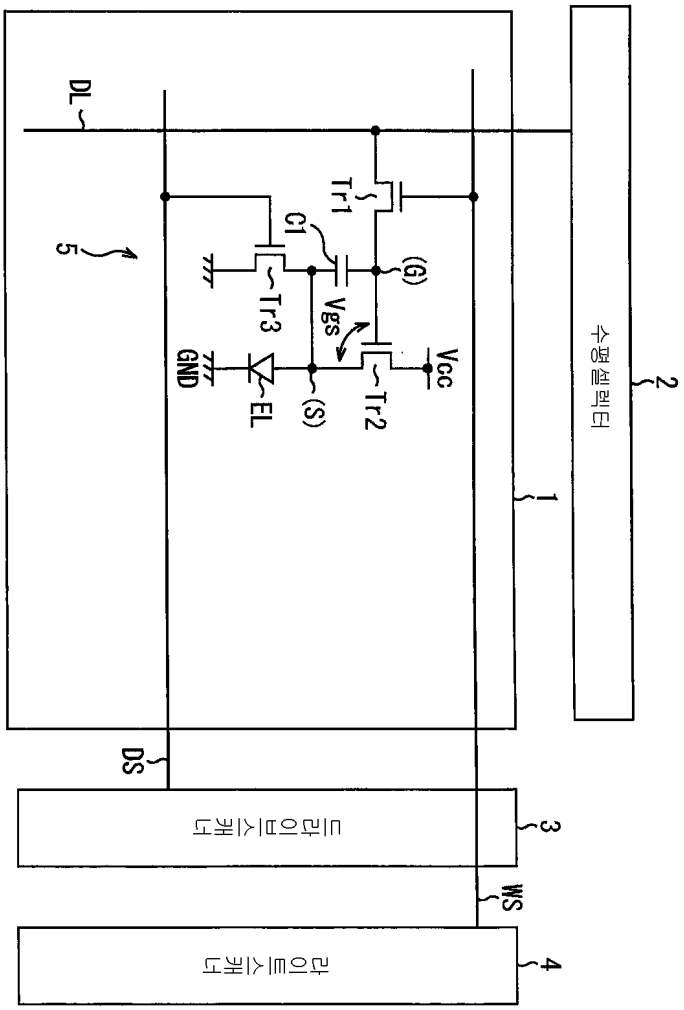


(a)

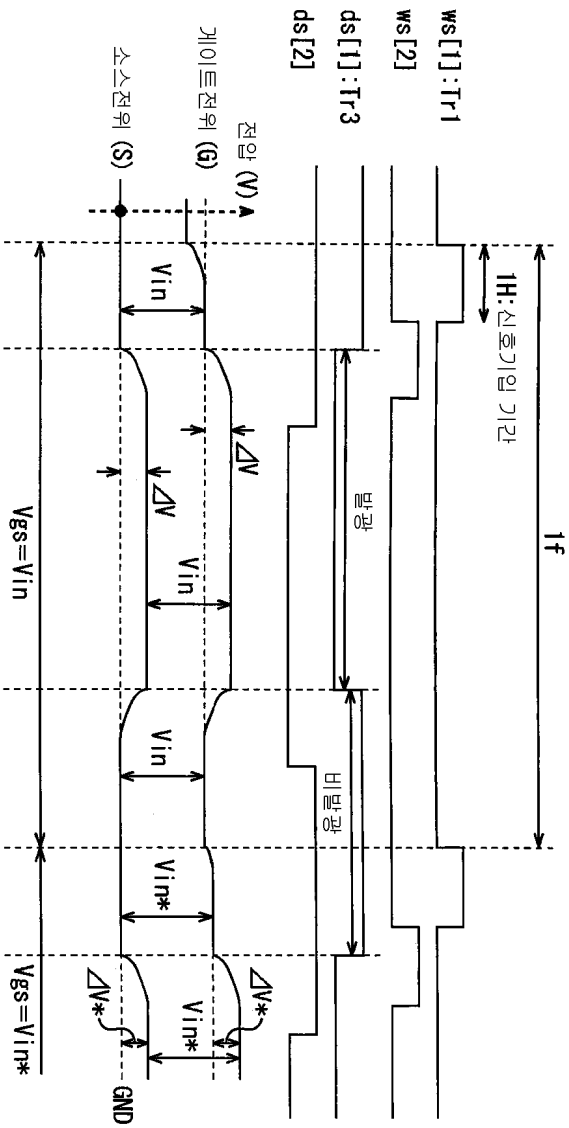


(b)

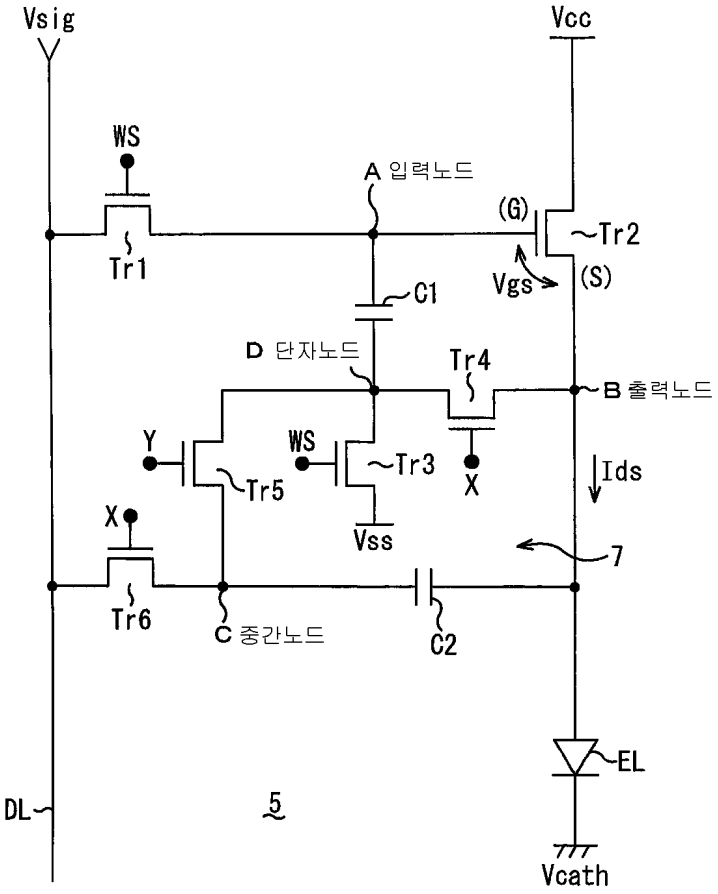
도면6


DL
Tr1
C1
(G)
5
Tr3
Vgs
Vcc
GND
EL
(S)
Tr2
수평셀렉터
2
1
DS
드라이브스캐너
3
WS
라이트스캐너
4

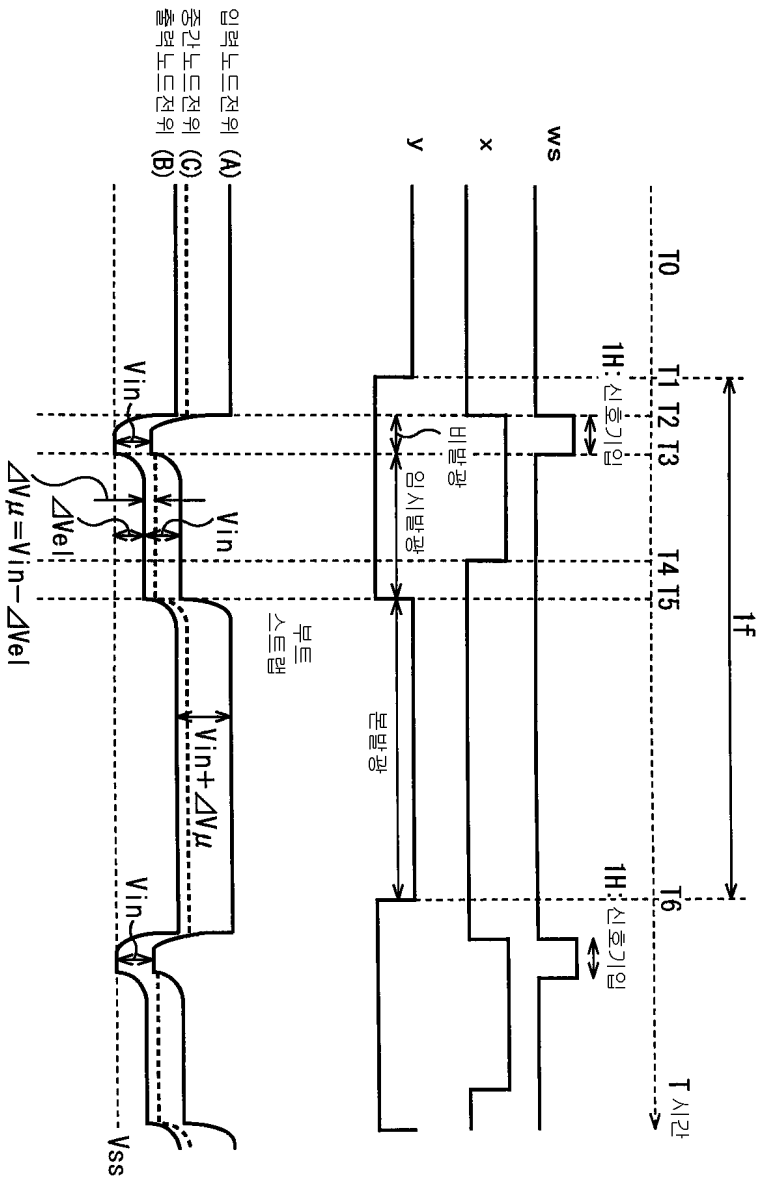
도면7


ws[1]:Tr1
ws[2]
ds[1]:Tr3
ds[2]
1H:신호기입 기간
1f
발광
비발광
전압 (V)
게이트전위 (G)
소스전위 (S)
Vin
ΔV
Vgs=Vin
Vin*
ΔV*
Vgs=Vin*
GND

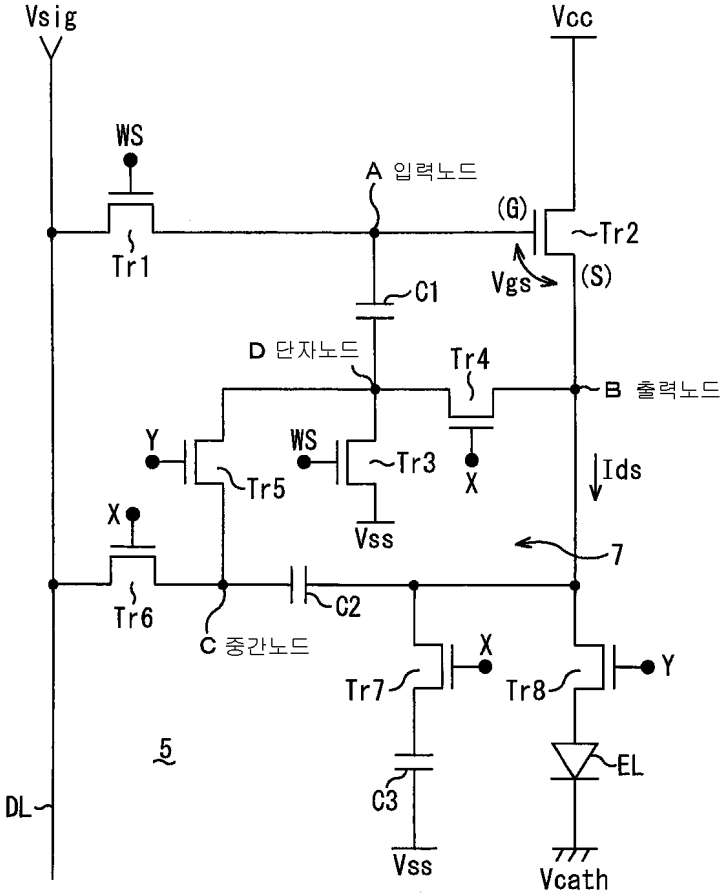
도면8


Vsig
Vcc
WS
A 입력노드
(G)
Tr2
Tr1
Vgs
(S)
C1
D 단자노드
Tr4
B 출력노드
Y
WS
Tr3
X
Tr5
Ids
X
Vss
7
Tr6
C 중간노드
C2
EL
DL
5
Vcath

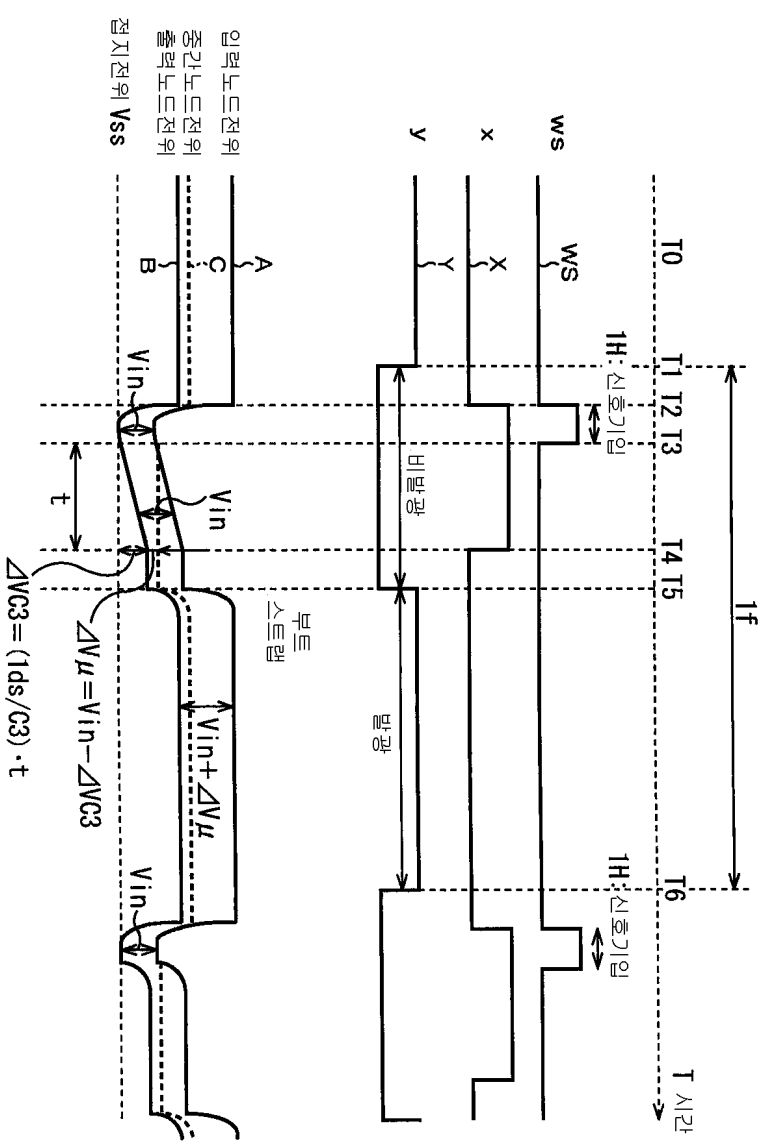
도면9


입력노드전위 (A)
중간노드전위 (C)
출력노드전위 (B)
Vin
ΔVel
ΔVμ=Vin−ΔVel
Vin
뷰트 스트랩
Vin+ΔVμ
Vin
Vss
y
x
ws
T0
T1 T2 T3
T4 T5
T6
1H: 신호기입
비발광
임시발광
1f
발광
1H: 신호기입
T 시간

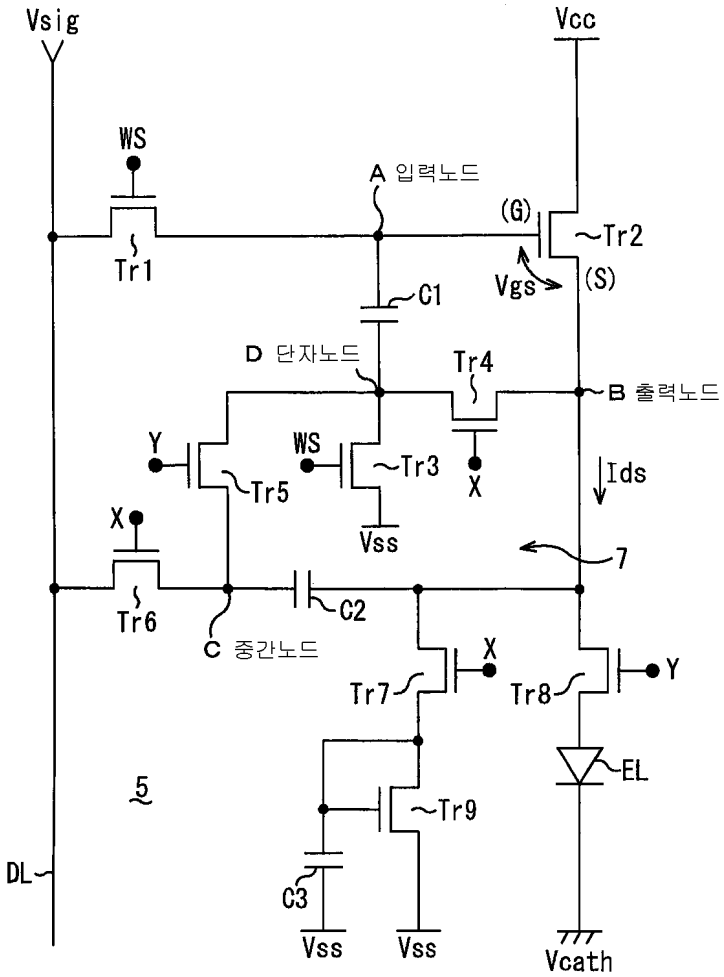
도면10


Vsig
Vcc
WS
A 입력노드
(G)
Tr2
Tr1
Vgs
(S)
C1
D 단자노드
Tr4
B 출력노드
Y
WS
Tr3
X
Tr5
Ids
X
Vss
7
Tr6
C2
C 중간노드
X
Y
Tr7
Tr8
5
EL
C3
DL
Vss
Vcath

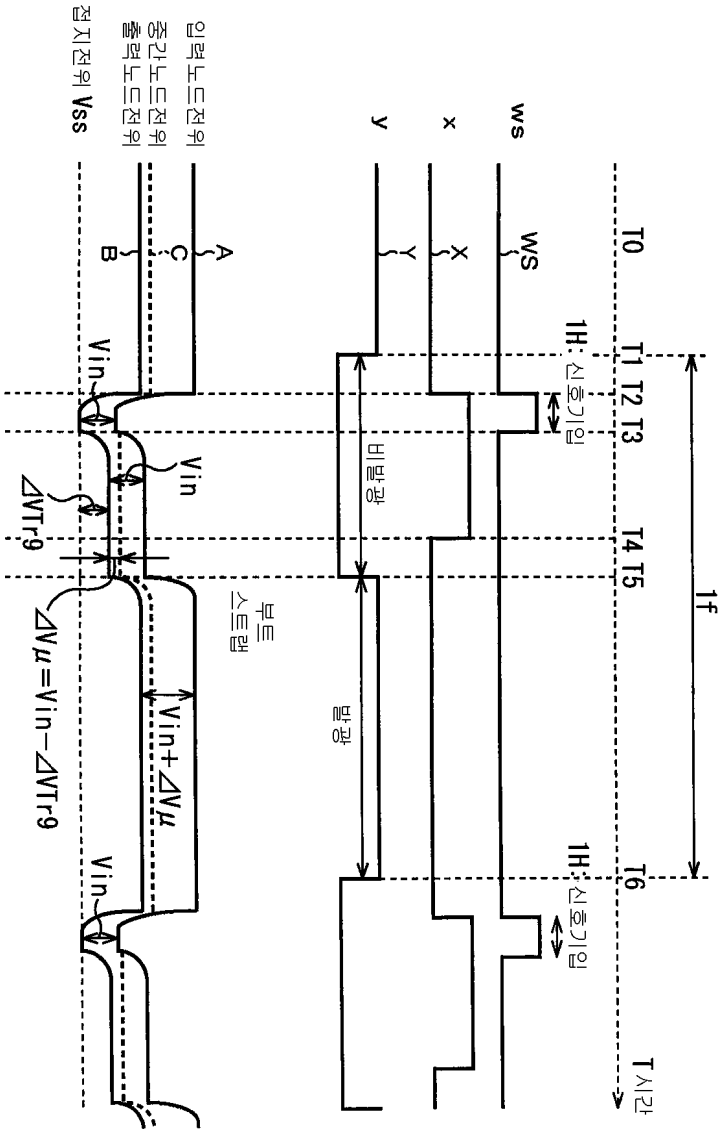
도면11


T0
T1 T2 T3
T4 T5
T6
1H: 신호기입
1f
T 시간
WS
X
Y
ws
x
y
비발광
발광
A
C
B
입력노드전위
중간노드전위
출력노드전위
접지전위 Vss
Vin
t
Vin
ΔVμ=Vin−ΔVC3
ΔVC3=(Ids/C3)·t
부트
스트랩
Vin+ΔVμ
Vin

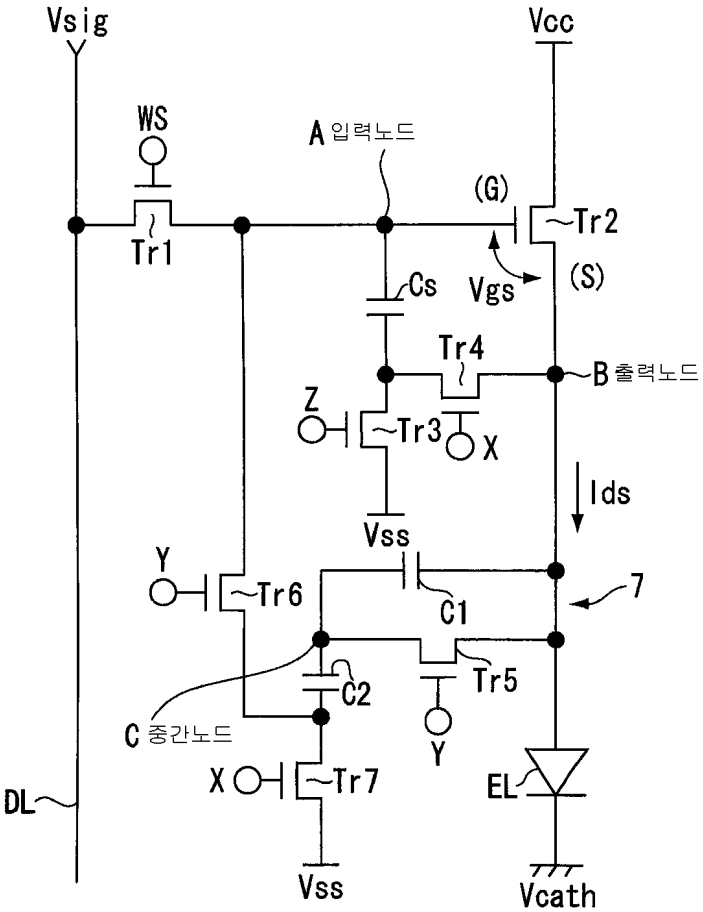
도면12


Vsig
Vcc
WS
A 입력노드
(G)
Tr2
Tr1
Vgs
(S)
C1
D 단자노드
Tr4
B 출력노드
Y
WS
Tr3
Tr5
X
Ids
X
Vss
7
Tr6
C2
C 중간노드
X
Y
Tr7
Tr8
EL
5
Tr9
DL
C3
Vss
Vss
Vcath

도면13

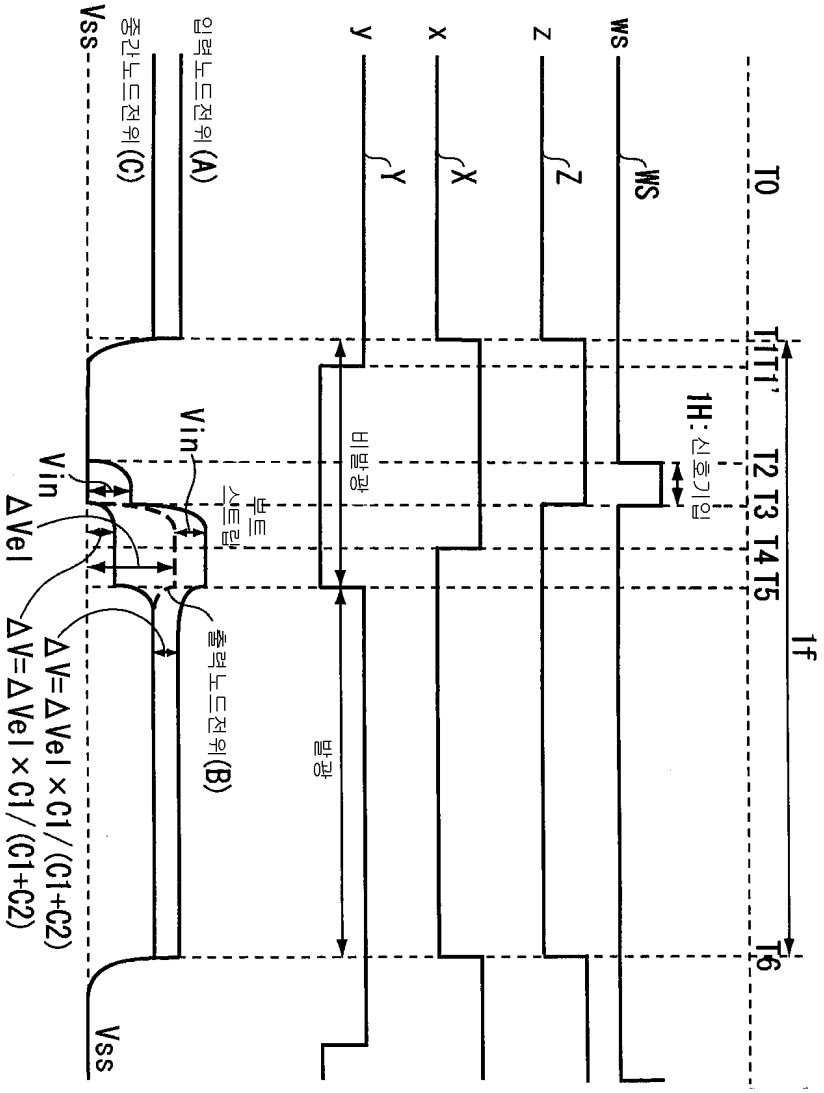

입력노드전위
중간노드전위
출력노드전위
접지전위 Vss
A
C
B
Vin
Vin
ΔVTr9
ΔVμ=Vin−ΔVTr9
부트스트랩
Vin+ΔVμ
Vin
y
x
ws
Y
X
WS
T0
T1 T2 T3
T4 T5
T6
1H: 신호기입
비발광
발광
1f
1H: 신호기입
T 시간

도면14

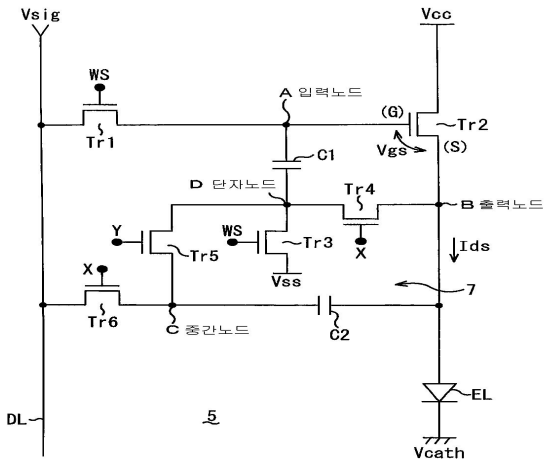

Vsig
Vcc
WS
A 입력노드
(G)
Tr2
Tr1
Cs
Vgs
(S)
Tr4
B 출력노드
Z
Tr3
X
Ids
Vss
Y
Tr6
C1
7
C2
Tr5
C 중간노드
Y
X
Tr7
EL
DL
Vss
Vcath

5

도면15


WS
Z
X
Y
T0
T1
T1'
T2 T3 T4 T5
T6
1f
1H: 신호기입
비발광
발광
입력노드전위 (A)
중간노드전위 (C)
출력노드전위 (B)
Vss
Vin
ΔVel
ΔV=ΔVel×C1/(C1+C2)

专利名称(译)	像素电路，显示装置和这种驱动方法		
公开(公告)号	KR1020060049781A	公开(公告)日	2006-05-19
申请号	KR1020050059398	申请日	2005-07-01
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	UCHINO KATSUHIDE 우치노가츠히데 YAMASHITA JUNICHI 야마시타준이치		
发明人	우치노가츠히데 야마시타준이치		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3291 G09G2300/0852 G09G2320/043 G09G2310/06 G09G3/3233 G09G2300/0417 G09G2300/0819 G09G3/3258 G09G3/3266 G09G2300/0426 G09G2310/02 G09G2330/028		
优先权	2004215056 2004-07-23 JP 2004198056 2004-07-05 JP 2004198057 2004-07-05 JP 2004201223 2004-07-08 JP		
其他公开文献	KR101141772B1		
外部链接	Espacenet		

摘要(译)

提供了补偿随时间调用的亮度劣化的像素电路。采样晶体管（Tr1）在被扫描线（WS）选择时工作。它从信号线（DL）对输入信号（Vsig）进行采样，并保持均匀的存储电容（Cs）。根据保持的驱动晶体管（Tr2）的信号电位，在发光器件（EL）中提供驱动电流（Ids），是存储电容（Cs）。补偿电路（7）用于补偿形状并通过老化降低亮度。从输出节点（B）检测到老化。结果反馈在输入节点（A）中。