

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H05B 33/22

(11) 공개번호 10-2005-0101267
(43) 공개일자 2005년10월21일

(21) 출원번호 10-2004-0026407
(22) 출원일자 2004년04월17일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김훈
경기도수원시팔달구영통동황골마을주공1단지아파트127동301호
정재훈
경기도수원시팔달구망포동쌍용아파트102동504호
김남덕
경기도용인시수지읍풍덕천리삼성5차아파트517동1703호

(74) 대리인 박영우

심사청구 : 없음

(54) 평판표시장치 및 그 제조방법

요약

평판표시장치는 기관, 유기전계 발광소자, 저융점 금속층 및 복합 무기막을 포함한다. 상기 유기전계 발광소자는 제1 전극, 상기 제1 전극에 대향하는 제2 전극 및 상기 제1 전극과 상기 제2 전극의 사이에 배치되어 전류의 흐름에 따라 광을 발생시키는 유기 발광층을 포함하고, 상기 기관 상에 배치된다. 상기 저융점 금속층은 상기 유기전계 발광소자 상에 배치되어 상기 유기전계 발광소자를 보호하고, 녹는점이 300℃ 이하이다. 상기 복합 무기막은 상기 저융점 금속층 상에 배치되어 상기 저융점 금속층 및 상기 유기전계 발광소자를 보호하고, 둘 이상의 무기물들이 믹싱(Mixing)된 무기재료를 포함한다. 따라서, 상기 유기전계 발광소자의 특성이 향상되고, 제조공정(Manufacturing Process)이 단순해진다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 평판표시장치를 나타내는 평면도이다.

도 2는 상기 도 1의 A-A'라인의 단면도이다.

도 3 내지 도 6은 본 발명의 제1 실시예에 따른 평판표시장치의 제조방법을 나타내는 단면도들이다.

도 7은 본 발명의 제1 실시예에 따른 저융점 금속 및 복합 무기재료를 증착하는 열증착(Thermal Evaporation) 장치를 나타내는 단면도이다.

도 8은 본 발명의 제2 실시예에 따른 평판표시장치를 나타내는 단면도이다.

도 9는 본 발명의 제3 실시예에 따른 평판표시장치를 나타내는 단면도이다.

도 10 내지 도 12는 본 발명의 제3 실시예에 따른 평판표시장치의 제조방법을 나타내는 단면도들이다.

도 13은 본 발명의 제4 실시예에 따른 평판표시장치를 나타내는 단면도이다.

도 14 내지 도 17은 본 발명의 제4 실시예에 따른 평판표시장치의 제조방법을 나타내는 단면도들이다.

* 도면의 주요부분에 대한 부호의 설명 *

100 : 기관 101a : 게이트 절연막

101b : 절연막 102 : 화소(Pixel) 전극

103 : 스토리지 캐패시터 104 : 뱅크(Bank)

105a : 제1 드레인 전극 105b : 제1 게이트 전극

105b' : 게이트 라인 105c : 제1 소오스 전극

105c' : 데이터 라인 106 : 유기 발광층

107 : 스위칭 트랜지스터 108a : 제2 드레인 전극

108a' : 바이어스 라인 108b : 제2 게이트 전극

108c : 제2 소오스 전극 109 : 구동 트랜지스터

110 : 대향(Counter) 전극 112, 113 : 저융점 금속층

114 : 복합 무기막 115 : 보조 무기막

116 : 유기 보호막 118 : 흡습층

150 : 유기전계 발광소자 200 : 챔버

202 : 기관 고정유닛 204a : 저융점 금속 소오스

204b : 저융점 금속 가열부 205 : 저융점 금속 공급유닛

206a : 복합 무기재료 소오스 206b : 복합 무기재료 가열부

207 : 복합 무기재료 공급유닛

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판표시장치 및 그 제조방법에 관한 것으로 보다 상세하게는 보호 특성이 향상되고 제조비용이 감소되는 평판표시장치 및 제조공정이 단순화된 평판표시장치의 제조방법에 관한 것이다.

평판표시장치는 액정표시장치(Liquid Crystal Display; LCD), 플라즈마 표시장치(Plasma Display Apparatus), 유기전계 발광표시장치(Organic Electro Luminescent Display; OLED) 등이 있다.

상기 액정표시장치는 별도의 발광수단을 포함하여 크기가 증가하고, 시야각이 작다. 또한, 상기 플라즈마 표시장치는 소비전력(Power Consumption)이 크다.

상기 유기전계 발광표시장치는 고휘도, 넓은 시야각, 박형, 저소비전력 등의 특징을 갖는다. 또한, 상기 유기전계 발광표시장치의 제조공정이 단순하여 제조비용이 감소하고, 능동(Active) 발광 소자로서 시야각(Viewing Angle)에 자유롭다. 더욱이, 상기 유기전계 발광소자의 두께가 얇고 상기 유기전계 발광소자의 기판이 유연성이 있는 경우, 외력에 의해 휘어지는 성질(Flexible)을 갖는 평판표시장치를 제조할 수 있다.

유기전계 발광표시장치(Organic Electro Luminescent Display; OLED)의 유기전계 발광소자는 화소(Pixel) 전극, 대향(Counter) 전극 및 유기 발광층(Organic Luminescent Layer)을 포함한다. 상기 화소 전극을 통해 공급된 정공(Hole)이 상기 대향 전극을 통해 공급된 전자와 상기 발광층 내에서 결합하여 여기 상태(Excited State)의 분자를 생성한다. 상기 여기 상태의 분자가 기저 상태(Ground State)의 분자로 변하면서 광이 발생된다.

그러나, 상기 유기전계 발광소자의 상기 유기 발광층이 물 또는 산소에 노출되는 경우, 상기 유기 발광층은 물과 산소에 쉽게 반응하여 상기 유기 발광층의 전기화학적(Electro-Chemical) 특성이 열화된다. 따라서, 상기 유기 발광층을 물 또는 산소로부터 격리시키기 위하여, 밀폐된 공간을 형성하거나 상기 유기 발광층을 보호하는 보호층을 형성한다.

상기 유기전계 발광소자 상에 금속 캔(Can), 유리 기판 등을 배치하여 상기 밀폐된 공간을 형성할 수 있다. 상기 유기 발광층을 상기 밀폐된 공간 내에 배치하는 경우, 상기 유기전계 발광소자의 제조공정이 복잡해지고 제조비용이 상승한다. 또한, 상기 밀폐된 공간으로 인해 상기 평판표시장치의 두께가 증가한다.

상기 보호층은 상기 유기전계 발광소자 상에 유기물을 코팅하거나 무기물을 증착하여 형성할 수 있다. 상기 유기전계 발광소자 상에 상기 보호층을 형성하는 경우, 상기 보호층을 형성하는 도중에 발생하는 플라즈마, 열, 자외선 등에 의해 상기 유기전계 발광소자의 열적 변형(Thermal Distortion)이 발생하여 상기 유기전계 발광소자의 특성이 저하된다.

또한, 상기 보호층이 복수회의 공정을 통해 형성되는 복수개의 막을 갖는 경우, 제조공정이 지연되고, 제조비용이 상승한다.

상기에서는 유기전계 발광소자를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 액정표시장치(LCD), 플라즈마 평판표시장치(PDP) 등의 다른 평판표시장치나 터치 패널 등에서도 동일한 문제점이 발생할 수 있음을 이해할 수 있을 것이다.

발명이 이루고자 하는 기술적 과제

상기와 같은 문제점을 해결하기 위한 본 발명의 제1 목적은, 보호특성이 향상되는 평판표시장치를 제공하는데 있다.

본 발명의 제2 목적은, 제조공정이 단순화된 평판표시장치의 제조방법을 제공하는데 있다.

발명의 구성 및 작용

상기 제1 목적을 달성하기 위한 본 발명의 일 실시예에 따른 평판표시장치는 기판(Substrate), 유기전계 발광소자(Organic Electro Luminescent Element), 저융점 금속(Low Melting Point Metal)층 및 복합 무기막(Inorganic Composite Layer)을 포함한다. 상기 유기전계 발광소자는 제1 전극, 상기 제1 전극에 대향하는 제2 전극 및 상기 제1 전극과 상기 제2 전극의 사이에 배치되어 전류의 흐름에 따라 광을 발생시키는 유기 발광층을 포함하고, 상기 기판 상에 배치된다. 상기 저융점 금속층은 상기 유기전계 발광소자 상에 배치되어 상기 유기전계 발광소자를 보호하고, 녹는점이 300°C 이하이다. 상기 복합 무기막은 상기 저융점 금속층 상에 배치되어 상기 저융점 금속층 및 상기 유기전계 발광소자를 보호하고, 둘 이상의 무기물들이 믹싱(Mixing)된 무기재료를 포함한다.

이때, 상기 저융점 금속층은 리튬(Li), 아연(Zn), 갈륨(Ga), 루비듐(Rb), 세슘(Cs), 티탈륨(Ti), 비스무트(Bi), 주석(Sn), 인듐(In), 나트륨(Na) 및 칼륨(K)으로 이루어지는 그룹에서 선택된 둘 이상의 금속의 합금일 수 있으며, 상기 합금의 녹는점은 150℃이하일 수도 있다.

상기 제2 목적을 달성하기 위한 본 발명의 일 실시예에 따른 평판표시장치를 제조하기 위하여, 먼저 기판(Substrate) 상에 제1 전극, 전류의 흐름에 따라 광을 발생시키는 유기 발광층 및 상기 제1 전극에 대항하는 제2 전극을 형성하여 유기전계 발광소자를 형성한다. 이어서, 300℃이하의 온도에서 상기 유기전계 발광소자 상에 저융점 금속(Low Melting Point Metal)을 증착한다. 이후에, 상기 증착된 저융점 금속 상에 둘 이상의 무기물(Inorganic Substance)들이 믹싱(Mixing)된 복합 무기재료(Inorganic Composite Material)를 증착한다.

상기 제2 목적을 달성하기 위한 본 발명의 다른 실시예에 따른 평판표시장치를 제조하기 위하여, 먼저 기판(Substrate) 상에 제1 전극, 전류의 흐름에 따라 광을 발생시키는 유기 발광층 및 상기 제1 전극에 대항하는 제2 전극을 형성하여 유기전계 발광소자를 형성한다. 이어서, 챔버 내에서 상기 유기전계 발광소자 상에 300℃이하의 녹는점을 갖는 저융점 금속 및 둘 이상의 무기물들이 믹싱(Mixing)된 복합 무기재료를 차례로 인-시투(In-Situ)로 증착한다.

상기 평판표시장치는 유기전계 발광소자를 포함한다. 상기 유기전계 발광소자는 능동형(Active Type) 및 수동형(Passive Type) 유기전계 발광소자를 포함한다.

따라서, 상기 저융점 금속층이 열로부터 상기 유기전계 발광소자를 보호하여 상기 유기전계 발광소자의 특성이 향상된다. 또한, 상기 저융점 금속층이 상기 합금을 포함하여 상기 저융점 금속층을 150℃이하의 온도에서 형성할 수 있으며, 상부에 증착되는 상기 복합 무기막의 결정화를 방지한다. 더욱이, 상기 복합 무기막이 복수의 무기물이 믹싱(Mixing)된 무기 재료를 포함하여 감소된 투습성을 갖는다. 또한, 상기 저융점 금속층 및 상기 복합 무기막이 동일 챔버내에서 인-시투(In-Situ)로 형성되어 제조공정(Manufacturing Process)이 단순해지고 공정시간(Manufacturing Time)이 감소한다.

이하, 본 발명에 따른 바람직한 실시예들을 첨부된 도면을 참조하여 상세하게 설명한다.

실시예 1

도 1은 본 발명의 일 실시예에 따른 평판표시장치를 나타내는 평면도이고, 도 2는 상기 도 1의 A-A'라인의 단면도이다.

도 1 및 도 2를 참조하면, 상기 평판표시장치는 기판(Substrate, 100), 유기전계 발광소자(Organic Luminescence Element, 150), 스토리지 캐패시터(Storage Capacitor, 103), 저융점 금속층(Low Melting Point Metal Layer, 112), 복합 무기막(Inorganic Composite Layer, 114) 및 유기 보호막(Organic Protection Layer, 116)을 포함한다.

상기 기판(100)은 유리(Glass), 트리아세틸셀룰로오스 (Triacetylcellulose; TAC), 폴리카보네이트 (Polycarbonate; PC), 폴리에테르설폰 (Polyethersulfone; PES), 폴리에틸렌테라프탈레이트 (Polyethyleneterephthalate; PET), 폴리에틸렌나프탈레이트 (Polyethylenenaphthalate; PEN), 폴리비닐알콜 (Polyvinylalcohol; PVA), 폴리메틸메타아크릴레이트 (Polymethylmethacrylate; PMMA), 싸이클로올핀 폴리머 (Cyclo-Olefin Polymer; COP) 또는 이들의 결합 등을 포함한다.

상기 유기전계 발광소자(150)는 게이트 절연막(101a), 절연막(101b), 화소 전극(Pixel Electrode, 102), 뱅크(104), 유기 발광층(Organic Luminescence Layer, 106), 스위칭 트랜지스터(107), 구동 트랜지스터(109) 및 대항 전극(Counter Electrode, 110)을 포함한다.

상기 스위칭 트랜지스터(107)는 제1 소오스 전극(105c), 제1 게이트 전극(105b), 제1 드레인 전극(105a) 및 제1 반도체층 패턴(도시되지 않음)을 포함한다. 상기 제1 소오스 전극(105c)은 데이터 라인(105c')에 전기적으로 연결되어 구동회로(도시되지 않음)에서 출력된 데이터 신호를 인가받는다. 상기 제1 게이트 전극(105b)은 상기 기판(100) 상에 배치되고, 게이트 라인(105b')에 전기적으로 연결되어 상기 구동회로에서 출력된 게이트 전압을 인가받는다. 상기 제1 드레인 전극(105a)은 상기 제1 소오스 전극(105c)과 이격되어 배치되고, 상기 제1 반도체층 패턴(도시되지 않음)은 상기 제1 드레인 전극(105a)과 상기 제1 소오스 전극(105c)의 사이에 배치된다.

상기 구동 트랜지스터(109)는 제2 드레인 전극(108a), 제2 게이트 전극(108b) 및 제2 소오스 전극(108c)을 포함한다. 상기 제2 드레인 전극(108a)은 바이어스 라인(Bias Line, 108a')에 전기적으로 연결되어 바이어스 전압을 인가받는다. 상

기 제2 게이트 전극(108b)은 상기 기판(100) 상에 배치되고, 보조 콘택홀을 통하여 상기 스위칭 트랜지스터(107)의 상기 제1 드레인 전극(105a)에 전기적으로 연결된다. 상기 제2 소오스 전극(108c)은 상기 제2 드레인 전극(108a)과 이격되어 배치되고, 제2 반도체층 패턴은 상기 제2 소오스 전극(108c)과 상기 제2 드레인 전극(108a)의 사이에 배치된다.

상기 데이터 라인(105c') 및 상기 게이트 라인(105b')에 상기 데이터 전압 및 상기 게이트 전압이 각각 인가되면, 상기 데이터 전압은 상기 제1 소오스 전극(105c), 상기 제1 반도체층 패턴 및 상기 제1 드레인 전극(105a)을 통하여 상기 제2 게이트 전극(108b)에 인가된다. 상기 제2 게이트 전극(108b)에 상기 데이터 전압이 인가되면, 상기 제2 반도체층 패턴에 채널이 형성되어 상기 바이어스 전압이 상기 제2 소오스 전극(108c)에 인가된다.

상기 게이트 절연막(101a)은 상기 제1 게이트 전극(105b), 상기 게이트 라인(105b') 및 상기 제2 게이트 전극(108b)을 상기 제1 소오스 전극(105a), 상기 데이터 라인(105c'), 상기 제1 드레인 전극(105c), 상기 제2 드레인 전극(108a), 상기 바이어스 라인(108a') 및 상기 제2 소오스 전극(108c)과 전기적으로 절연한다. 상기 게이트 절연막(101a)은 산화 실리콘, 질화 실리콘 등의 절연성 물질을 포함한다.

상기 절연막(101b)은 상기 스위칭 트랜지스터(107), 상기 구동 트랜지스터(109), 상기 게이트 라인(105b'), 상기 데이터 라인(105c') 및 상기 바이어스 라인(108a')이 형성된 상기 기판(100) 상에 배치되고, 상기 제2 소오스 전극(108c)을 상기 화소 전극(102)과 전기적으로 연결하는 콘택홀(Contact Hole)을 포함한다. 상기 절연막(101b)은 산화 실리콘, 질화 실리콘 등의 무기 절연성 물질 또는 유기 절연성 물질을 포함한다.

상기 제2 게이트 전극(108b)의 일부는 상기 바이어스 라인(108a')의 일부와 오버랩되어 상기 스토리지 캐패시터(103)를 형성한다. 상기 스토리지 캐패시터(103)는 상기 화소 전극(102)과 상기 대향 전극(110) 사이의 전압을 한 프레임 동안 유지시킨다.

상기 화소 전극(102)은 상기 기판(100) 상의 상기 바이어스 라인(108a'), 상기 게이트 라인(105b') 및 상기 데이터 라인(105c')에 의해 정의되는 영역 내에 배치된다. 상기 화소 전극(102)은 인듐 산화 주석(Indium Tin Oxide; ITO), 인듐 아연 주석(Indium Zinc Oxide; IZO), 산화 아연(Zinc Oxide; ZO) 등과 같은 투명한 도전성 물질을 포함한다.

상기 बैं크(104)는 상기 화소 전극(102)이 형성된 상기 절연막(101b) 상에 배치되어 상기 화소 전극(102)의 중앙부에 오목부(Recessed Portion)를 형성한다.

상기 유기 발광층(106)은 상기 बैं크(104)에 의해 형성되는 상기 오목부 내에 형성된다. 이때, 상기 유기 발광층(106)이 Alq3(tris(8-hydroxy-quinolate)aluminum), Polyparaviny, Polyfluorene를 포함할 수도 있다. 상기 유기 발광층(106)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 포함한다. 바람직하게는, 상기 적색 유기 발광층은 디클로로메탄(Dichloromethane; DCM), DCJT, DCJTb 등의 불순물(Impurity)을 포함한다. 상기 녹색 유기 발광층은 쿠퍼린 6(Coumarin 6), 퀴나크리돈(Quinacridone; Qd) 등의 불순물을 포함한다.

상기 대향 전극(110)은 상기 유기 발광층(106) 및 상기 बैं크(104) 상에 형성되고, 공통 전압이 인가된다. 상기 대향 전극(110)은 Ca, Ba, Al 등과 같은 금속 또는 금속 산화물을 포함한다. 이때, 상기 대향 전극(110)이 투습율이 낮은 도전성 물질을 포함할 수도 있다.

본 실시예에서는 상기 화소 전극(102)을 투명한 도전성 물질로 설명하였으나, 발광 방식에 따라 대향 전극(110)이 투명 전극으로 이루어질 수도 있다.

상기 제2 드레인 전극(108c)에 인가된 상기 바이어스 전압은 상기 콘택홀을 통해서 상기 화소 전극(102)에 인가된다. 따라서, 상기 유기 발광층(108)을 통해서 상기 화소 전극(102)과 상기 대향 전극(110) 사이에 전류가 흐른다. 이때, 상기 화소 전극(102)을 통해 공급된 정공이 상기 대향 전극(110)을 통해 공급된 전자와 상기 유기 발광층(108) 내에서 결합하는 경우, 상기 유기 발광층(106) 내에서 여기 상태(Excited State)의 분자가 생성된다. 상기 여기 상태의 분자가 기저 상태(Ground State)의 분자로 변하면서 광이 발생된다.

상기 저용점 금속층(112)은 상기 유기전계 발광소자(150) 상에 배치되어 상기 유기전계 발광소자(150)를 추후의 공정에서 발생하는 열로부터 보호한다. 이때, 상기 저용점 금속층(112)이 상기 유기전계 발광소자(150)를 외부의 오염물질로부터 보호할 수도 있다. 상기 오염물질은 상기 유기전계 발광소자(150)의 전기적/광학적 특성을 저하시키는 물, 산소 등이

다. 이때, 상기 저용점 금속층(112)의 녹는점은 1기압에서 300℃이하이다. 또한, 상기 저용점 금속층(112)의 녹는점은 1기압에서 150℃이하인 것이 바람직하다. 상기 유기전계 발광소자(150)는 150℃이상의 온도에서 전기적 특성이 변화하고, 300℃이상의 온도에서 전기적 특성이 급격히 열화된다.

상기 저용점 금속층(112)은 리튬(Lithium, Li), 아연(Zinc, Zn), 갈륨(Gallium, Ga), 루비듐(Rubidium, Rb), 세슘(Cesium, Cs), 탈륨(Thallium, Tl), 비스무트(Bismuth, Bi), 주석(Tin, Sn), 인듐(Indium, In), 나트륨(Sodium, Na), 칼륨(Potassium, K) 등의 저용점 금속을 포함한다. 이때, 상기 저용점 금속층(112)이 둘 이상의 상기 저용점 금속들의 합금을 포함할 수도 있다.

리튬(Lithium, Li)의 녹는점은 1기압에서 280.69℃(553.69K)이고, 아연(Zinc, Zn)의 녹는점은 1기압에서 420.73℃(692.73K)이며, 갈륨(Gallium, Ga)의 녹는점은 1기압에서 29.93℃(302.93K)이고, 루비듐(Rubidium, Rb)의 녹는점은 1기압에서 39.2℃(312.2K)이며, 세슘(Cesium, Cs)의 녹는점은 1기압에서 28.6℃(301.6K)이고, 탈륨(Thallium, Tl)의 녹는점은 1기압에서 303.6℃(576.6K)이며, 비스무트(Bismuth, Bi)의 녹는점은 1기압에서 271.5℃(544.5K)이고, 주석(Tin, Sn)의 녹는점은 1기압에서 232.1℃(505.1K)이며, 인듐(Indium, In)의 녹는점은 1기압에서 156.32℃(429.32K)이고, 나트륨(Sodium, Na)의 녹는점은 1기압에서 97.96℃(370.96K)이며, 칼륨(Potassium, K)의 녹는점은 1기압에서 63.8℃(336.8K)이다. 상기 저용점 금속층(112)이 진공상태에서 형성되는 경우, 상기 각 저용점 금속들의 녹는점은 1기압에서의 녹는점보다 감소한다.

이때, 상기 저용점 금속층(112)의 녹는점이 150℃이하인 것이 바람직하다. 또한, 상기 대향 전극(110)이 생략되고, 상기 저용점 금속층(112)에 상기 공통 전압이 인가될 수도 있다. 상기 저용점 금속층(112)의 두께는 10nm 이상인 것이 바람직하다.

상기 복합 무기막(Inorganic Composite Layer, 114)은 상기 저용점 금속층(112) 상에 배치되어 상기 저용점 금속층(112) 및 상기 유기전계 발광소자(150)를 외부의 오염물질로부터 보호한다. 상기 오염물질은 상기 유기전계 발광소자(150)의 전기적/광학적 특성을 저하시키는 물, 산소 등이다. 이때, 상기 복합 무기막(114)이 상기 저용점 금속층(112) 및 상기 유기전계 발광소자(150)를 후속의 공정에서 발생하는 열로부터 보호할 수도 있다.

상기 복합 무기막(114)은 둘 이상의 무기물들이 믹싱(Mixing)되어 형성된다. 상기 복합 무기막(114)은 산화 실리콘(Silicon Oxide), 탄화 실리콘(Silicon Carbide), 산화 리튬(Lithium Oxide), 산화 마그네슘(Magnesium Oxide), 산화 칼슘(Calcium Oxide), 산화 바륨(Barium Oxide), 실리카겔(Silica Gel), 산화 알루미늄(Aluminum Oxide), 산화 티타늄(Titanium Oxide), 산질화 실리콘(Silicon Oxy-nitride), 질화 실리콘(Silicon Nitride), 질화 알루미늄(Aluminum Nitride), 플루오르화 마그네슘(Magnesium Fluoride) 및 활성탄(Activated Carbon) 중에서 둘 이상의 무기물(Inorganic Substance)이 믹싱(Mixing)된 복합 무기재료(Inorganic Composite Material)를 포함한다. 이때, 상기 복합 무기막(114)의 두께는 50nm 내지 500 μ m일 수도 있다.

2개 이상의 무기물을 믹싱하여 형성하는 복합 무기막은 서로 다른 크기를 갖는 무기 분자들이 패킹되어 하나의 무기물로 이루어진 단일막에 비해 얇은 두께에서 투습성을 더 감소시킬 수 있다.

상기 유기 보호막(116)은 상기 복합 무기막(114) 상에 배치되어 상기 복합 무기막(114), 상기 저용점 금속층(112) 및 상기 유기전계 발광소자(150)를 외부의 충격으로부터 보호한다. 상기 유기 보호막(116)은 고분자 수지, 파릴렌(Parylene) 등을 포함한다. 상기 고분자 수지는 투습율(Permeability)이 작은 에폭시(Epoxy), 실리콘(Silicone), 불소 수지(Fluoric Resin), 아크릴 수지(Acrylic Resin), 우레탄 수지(Urethane Resin), 페놀 수지(Phenolic Resin), 폴리에틸렌(Polyethylene), 폴리프로필렌(Polypropylene), 폴리스티렌(Polystyrene), 폴리메틸 메타크릴레이트(Polymethyl Methacrylate), 폴리 우레아(Polyurea), 폴리이미드(Polyimide) 또는 이들의 결합 등을 포함한다.

도 3 내지 도 6은 본 발명의 제1 실시예에 따른 평판표시장치의 제조방법을 나타내는 단면도들이다.

도 3을 참조하면, 먼저 상기 기판(100) 상에 금속을 증착한다. 이어서, 상기 증착된 금속의 일부를 식각하여, 상기 제1 게이트 전극(105b), 상기 게이트 라인(105b') 및 상기 제2 게이트 전극(108b)을 형성한다.

계속해서, 상기 제1 게이트 전극(105b), 상기 게이트 라인(105b') 및 상기 제2 게이트 전극(108b)이 형성된 상기 기판(100) 상에 절연성 물질을 증착한다. 이어서, 상기 증착된 절연성 물질의 일부를 식각하여 상기 제1 드레인 전극(105a)을 상기 제2 게이트 전극(108b)에 전기적으로 연결하는 상기 보조 콘택홀을 갖는 상기 게이트 절연막(101a)을 형성한다.

이후에, 상기 제1 게이트 전극(105b) 및 상기 제2 게이트 전극(108b)에 대응하는 상기 게이트 절연막(101a) 상에 아몰퍼스 실리콘 패턴 및 N+ 아몰퍼스 실리콘 패턴을 형성하여 상기 제1 반도체층 패턴 및 상기 제2 반도체층 패턴을 형성한다.

계속해서, 상기 제1 반도체층 패턴 및 상기 제2 반도체층 패턴이 형성된 상기 게이트 절연막(101a) 상에 금속을 증착한다. 이어서, 상기 증착된 금속의 일부를 식각하여 상기 제1 소오스 전극(105c), 상기 데이터 라인(105c'), 상기 제1 드레인 전극(105a), 상기 제2 드레인 전극(108a), 상기 바이어스 라인(108a'), 상기 제2 소오스 전극(108c) 및 상기 스토리지 캐패시터(103)를 형성한다. 따라서, 상기 기판(100) 상에 상기 제1 소오스 전극(105c), 상기 제1 게이트 전극(105b), 상기 제1 드레인 전극(105a) 및 상기 제1 반도체층 패턴을 갖는 상기 스위칭 트랜지스터(107)와 상기 제2 드레인 전극(108c), 상기 제2 게이트 전극(108b), 상기 제2 소오스 전극(108a) 및 상기 제2 반도체층 패턴을 갖는 상기 구동 트랜지스터(109)가 형성된다.

이후에, 상기 스위칭 트랜지스터(107), 상기 구동 트랜지스터(109), 상기 게이트 라인(105b'), 상기 데이터 라인(105c') 및 상기 바이어스 라인(108a')이 형성된 상기 기판(100) 상에 절연성 물질을 증착한다. 계속해서, 상기 증착된 절연성 물질을 식각하여 상기 제2 소오스 전극(108c)의 일부를 노출하는 상기 콘택홀을 갖는 상기 절연막(101b)을 형성한다. 상기 절연막(101b)은 무기막 또는 유기막을 포함할 수 있다.

이어서, 상기 절연막(101b) 상에 금속을 증착한다. 이후에, 상기 증착된 금속의 일부를 식각하여 상기 화소 전극(102)을 형성한다. 상기 화소 전극(102)은 상기 콘택홀을 통하여 상기 제2 소오스 전극(108c)과 전기적으로 연결된다.

계속해서, 상기 화소 전극(102)이 형성된 상기 절연막(101b) 상에 포토레지스트를 포함하는 유기물을 도포한다. 이어서, 사진공정을 통하여 상기 도포된 유기물의 일부를 제거하여 상기 오목부를 갖는 상기 बैं크(104)를 형성한다. 상기 사진공정은 노광 단계(Exposure Step) 및 현상 단계(Developing Step)를 포함한다.

이후에, 잉크젯(Ink Jet) 방법을 이용하여 상기 오목부 내에 유기 발광물질을 적하(Drop)하여 상기 유기 발광층(106)을 형성한다.

계속해서, 상기 유기 발광층(106) 및 상기 बैं크(104) 상에 도전성 물질을 증착하여 상기 대향 전극(110)을 형성한다.

따라서, 상기 게이트 절연막(101a), 상기 절연막(101b), 상기 화소 전극(Pixel Electrode, 102), 상기 बैं크(104), 상기 유기 발광층(Organic Luminescence Layer, 106), 상기 스위칭 트랜지스터(107), 상기 구동 트랜지스터(109) 및 상기 대향 전극(Counter Electrode, 110)을 포함하는 상기 유기전계 발광소자(150)가 상기 기판(100) 상에 형성된다.

도 7은 본 발명의 제1 실시예에 따른 저융점 금속 및 복합 무기재료를 증착하는 열증착(Thermal Evaporation) 장치를 나타내는 단면도이다.

도 7을 참조하면, 상기 열증착 장치는 챔버(Chamber, 200), 기판고정유닛(Substrate Fixing Unit, 202), 저융점 금속 공급유닛(Low Melting Point Metal Supplying Unit, 205) 및 복합 무기재료 공급유닛(Inorganic Composite Material Supplying Unit, 207)을 포함한다.

상기 유기전계 발광소자(150)가 형성된 상기 기판(100)은 상기 기판 고정유닛(202) 상에 배치된다.

상기 저융점 금속 공급유닛(205)은 상기 챔버(200) 내에 상기 기판 고정유닛(202)에 대향하여 배치된다. 상기 저융점 금속 공급유닛(205)은 저융점 금속 가열부(Low Melting Point Metal Heater, 204b) 및 상기 저융점 금속 가열부(204b) 상에 배치된 저융점 금속 소오스(Low Melting Point Metal Source, 204a)를 포함한다.

상기 복합 무기재료 공급유닛(207)은 상기 챔버(200) 내에 상기 기판 고정유닛(202)에 대향하여 배치되고, 상기 저융점 금속 공급유닛(205)과 이격되어 배치된다. 상기 복합 무기재료 공급유닛(207)은 복합 무기재료 가열부(Inorganic Composite Material Heater, 206b) 및 상기 복합 무기재료 가열부(204b) 상에 배치된 복합 무기재료 소오스(Inorganic Composite Material Source, 206a)를 포함한다.

도 4 및 도 7을 참조하면, 이어서 상기 저융점 금속 가열부(204b)가 제1 전류(I_1)에 의해 300°C이하의 온도로 상기 저융점 금속 소오스(204a)를 가열되어 상기 저융점 금속 소오스(204a) 상의 금속 분자들이 상기 기판(100) 쪽으로 방출된다. 상기 방출된 금속 분자들 중의 일부가 상기 유기전계 발광소자(150) 상에 증착되어 상기 저융점 금속층(112)을 형성한다. 이때, 상기 금속 가열부(204b)가 150°C이하의 온도로 상기 저융점 금속 소오스(204a)를 가열할 수도 있다.

도 5 및 도 7을 참조하면, 이후에 상기 복합 무기재료 가열부(206b)가 제2 전류(I_2)에 의해 상기 복합 무기재료 소오스(206a)를 가열하여 상기 복합 무기재료 소오스(206a) 상의 무기 분자들이 상기 기판(100) 쪽으로 방출된다. 상기 복합 무기막(114)의 투습성은 증착온도에 반비례한다. 이때, 상기 복합 무기재료 가열부(206b)가 상기 복합 무기재료 소오스(206a)를 200°C이상의 온도에서 가열할 수도 있다. 비록, 상기 복합 무기재료 가열부(206b)가 상기 복합 무기재료 소오스(206a)를 200°C이상의 온도에서 가열하더라도, 상기 저융점 금속층(112)이 열로부터 상기 유기전계 발광소자(150)를 보호하여 상기 유기전계 발광소자(150)의 특성이 향상된다. 또한, 상기 복합 무기재료 가열부(206b)가 상기 복합 무기재료 소오스(206a)를 300°C이상의 온도에서 가열할 수도 있다. 상기 방출된 무기 분자들 중의 일부가 상기 저융점 금속층(112) 상에 증착되어 상기 복합 무기막(114)을 형성한다.

이때, 상기 저융점 금속층(112) 및/또는 상기 복합 무기막(114)이 물리적 기상 증착(Physical Vapor Deposition; PVD)에 의해 형성될 수도 있다.

도 6을 참조하면, 계속해서 상기 복합 무기막(114) 상에 투습성이 낮은 고분자 수지를 도포하여 상기 유기 보호막(116)을 형성한다. 상기 고분자 수지는 스크린 프린팅(Screen Printing) 방법, 슬릿 코팅(Slit Coating) 방법, 캐필러리 코팅(Capillary Coating) 방법 등을 이용하여 도포된다. 비록, 상기 고분자 수지를 200°C이상의 고온에서 도포하더라도, 상기 복합 무기막(114) 및 상기 저융점 금속층(112)이 열로부터 상기 유기전계 발광소자(150)를 보호한다. 상기 고분자 수지가 200°C이상의 고온에서 도포되는 경우, 투습성이 낮은 양질의 보호막이 형성된다.

상기와 같은 본 실시예에 따르면, 상기 대향 전극(110) 상에 상기 저융점 금속층(112)을 형성하여 상기 열로부터 상기 유기전계 발광소자(150)를 보호한다. 또한, 상기 복합 무기막(114)이 둘 이상의 무기물들이 믹싱(Mixing)된 복합 무기재료를 포함하여 상기 유기전계 발광소자(150)를 외부의 오염물질로부터 보호한다.

실시예 2

도 8은 본 발명의 제2 실시예에 따른 평판표시장치를 나타내는 단면도이다. 본 실시예에서 저융점 금속층을 제외한 나머지 구성 요소들은 실시예 1과 동일하므로 중복된 부분에 대해서는 상세한 설명을 생략한다.

도 1 및 도 8을 참조하면, 상기 평판표시장치는 기판(Substrate, 100), 유기전계 발광소자(Organic Luminescence Element, 150), 스토리지 캐패시터(Storage Capacitor, 103), 저융점 금속층(Low Melting Point Metal Layer, 113), 복합 무기막(Inorganic Composite Layer, 114) 및 유기 보호막(Organic Protection Layer, 116)을 포함한다.

상기 유기전계 발광소자(150)는 게이트 절연막(101a), 절연막(101b), 화소 전극(Pixel Electrode, 102), बैं크(104), 유기 발광층(Organic Luminescence Layer, 106), 스위칭 트랜지스터(107), 구동 트랜지스터(109) 및 대향 전극(Counter Electrode, 110)을 포함한다.

상기 스위칭 트랜지스터(107)는 데이터 라인(105c')에 전기적으로 연결된 제1 소오스 전극(105c), 게이트 라인(105b')에 전기적으로 연결된 제1 게이트 전극(105b), 제1 드레인 전극(105a) 및 제1 반도체층 패턴(도시되지 않음)을 포함한다.

상기 구동 트랜지스터(109)는 바이어스 라인(108a')에 전기적으로 연결된 제2 드레인 전극(108a), 보조 콘택홀을 통하여 상기 스위칭 트랜지스터(107)의 상기 제1 드레인 전극(105a)에 전기적으로 연결된 제2 게이트 전극(108b) 및 제2 소오스 전극(108c)을 포함한다.

상기 저융점 금속층(113)은 상기 유기전계 발광소자(150) 상에 배치되어 상기 유기전계 발광소자(150)를 보호한다. 바람직하게는, 상기 저융점 금속층(113)의 녹는점은 1기압에서 150°C이하이다.

상기 저융점 금속층(113)은 리튬(Lithium, Li), 아연(Zinc, Zn), 갈륨(Gallium, Ga), 루비듐(Rubidium, Rb), 세슘(Cesium, Cs), 탈륨(Thallium, Tl), 비스무트(Bismuth, Bi), 주석(Tin, Sn), 인듐(Indium, In), 나트륨(Sodium, Na), 칼륨(Potassium, K) 등의 저융점 금속들 중에서 둘 이상의 합금을 포함한다. 상기 합금의 녹는점(Melting Point)은 상기 합금 내에 포함된 저융점 금속들의 녹는점보다 낮다.

상기와 같은 본 실시예에 따르면, 상기 저융점 금속층(113)이 상기 합금을 포함하여, 상기 하나의 저융점 금속만을 갖는 상기 저융점 금속층보다 낮은 온도에서 증착되어 상기 유기전계 발광소자(150)의 열적 변형(Thermal Budget)이 방지된다.

또한, 상기 합금 내에서는 서로 다른 크기를 갖는 금속 분자들이 패킹(Packing)되어, 상기 저융점 금속층(113)의 투습율이 상기 하나의 저융점 금속만을 갖는 상기 저융점 금속층보다 감소한다. 또한, 상기 저융점 금속층(113)의 표면은 상기 하나의 저융점 금속만을 갖는 저융점 금속층의 표면보다 불규칙하여, 상기 저융점 금속층(113) 상에 형성되는 상기 복합 무기막(114)의 결정화를 방지한다. 따라서, 상기 복합 무기막(114)의 투습성이 감소한다.

실시예 3

도 9는 본 발명의 제3 실시예에 따른 평판표시장치를 나타내는 단면도이다. 본 실시예에서 저융점 금속층 및 흡습층을 제외한 나머지 구성 요소들은 실시예 1과 동일하므로 중복된 부분에 대해서는 상세한 설명을 생략한다.

도 1 및 도 9를 참조하면, 상기 평판표시장치는 기판(Substrate, 100), 유기전계 발광소자(Organic Luminescence Element, 150), 스토리지 캐패시터(Storage Capacitor, 103), 저융점 금속층(Low Melting Point Metal Layer, 113), 흡습층(118), 복합 무기막(Inorganic Composite Layer, 114) 및 유기 보호막(Organic Protection Layer, 116)을 포함한다.

상기 유기전계 발광소자(150)는 게이트 절연막(101a), 절연막(101b), 화소 전극(Pixel Electrode, 102), 뱅크(104), 유기 발광층(Organic Luminescence Layer, 106), 스위칭 트랜지스터(107), 구동 트랜지스터(109) 및 대향 전극(Counter Electrode, 110)을 포함한다.

상기 스위칭 트랜지스터(107)는 데이터 라인(105c')에 전기적으로 연결된 제1 소오스 전극(105c), 게이트 라인(105b')에 전기적으로 연결된 제1 게이트 전극(105b), 제1 드레인 전극(105a) 및 제1 반도체층 패턴(도시되지 않음)을 포함한다.

상기 구동 트랜지스터(109)는 바이어스 라인(108a')에 전기적으로 연결된 제2 드레인 전극(108a), 보조 콘택홀을 통하여 상기 스위칭 트랜지스터(107)의 상기 제1 드레인 전극(105a)에 전기적으로 연결된 제2 게이트 전극(108b) 및 제2 소오스 전극(108c)을 포함한다.

상기 저융점 금속층(113)은 상기 유기전계 발광소자(150) 상에 배치되고, 리튬(Lithium, Li), 아연(Zinc, Zn), 갈륨(Gallium, Ga), 루비듐(Rubidium, Rb), 세슘(Cesium, Cs), 탈륨(Thallium, Tl), 비스무트(Bismuth, Bi), 주석(Tin, Sn), 인듐(Indium, In), 나트륨(Sodium, Na), 칼륨(Potassium, K) 등의 저융점 금속들 중에서 둘 이상의 합금을 포함한다.

상기 흡습층(118)은 상기 저융점 금속층(113) 상에 배치되어 상기 유기전계 발광소자(150) 및 상기 저융점 금속층(113)을 외부의 수분으로부터 보호한다. 상기 흡습층(118)은 무기 실리카(Inorganic Silica), 탄화 실리콘(SiC), 산화 칼슘, 산화 바륨, 산화 마그네슘 또는 활성탄(Activated Carbon)과 같은 흡습성 재료(Hygroscopic Material)를 포함한다.

상기 복합 무기막(Inorganic Composite Layer, 114)은 상기 흡습층(118) 상에 배치되어 상기 흡습층(118), 상기 저융점 금속층(113) 및 상기 유기전계 발광소자(150)를 외부의 오염물질로부터 보호한다.

상기 유기 보호막(116)은 상기 복합 무기막(114) 상에 배치되어 상기 복합 무기막(114), 상기 흡습층(118), 상기 저융점 금속층(113) 및 상기 유기전계 발광소자(150)를 외부의 충격으로부터 보호한다.

도 10 내지 도 12는 본 발명의 제3 실시예에 따른 평판표시장치의 제조방법을 나타내는 단면도들이다.

도 10을 참조하면, 먼저 상기 기판(100) 상에 상기 유기전계 발광소자(150)를 형성한다.

이어서, 상기 유기전계 발광소자(150) 상에 저융점 금속의 합금을 증착하여 상기 저융점 금속층(113)을 형성한다.

도 11을 참조하면, 이후에 상기 저융점 금속층(113) 상에 상기 흡습성 재료(Hygroscopic Material)를 증착하여 상기 흡습층(118)을 형성한다.

도 12를 참조하면, 계속해서 상기 흡습층(118) 상에 복합 무기재료를 증착하여 상기 복합 무기막(114)을 형성한다.

상기 저융점 금속층(113), 상기 흡습층(118) 및 상기 복합 무기막(114)은 물리적 기상 증착(Physical Vapor Deposition; PVD), 열증착(Thermal Evaporation) 등을 통하여 형성될 수 있다. 이때, 상기 저융점 금속층(113), 상기 흡습층(118) 및 상기 복합 무기막(114)이 인-씨튜(In-Situ)로 증착될 수도 있다.

이후에, 상기 복합 무기막(114) 상에 고분자 수지를 도포하여 상기 유기 보호막(116)을 형성한다.

상기와 같은 본 실시예에 따르면, 상기 흡습층(118)이 상기 저융점 금속층(113)과 상기 복합 무기막(114)의 사이에 배치되어 상기 유기전계 발광소자(150)를 외부의 수분으로부터 보호한다.

실시예 4

도 13은 본 발명의 제4 실시예에 따른 평판표시장치를 나타내는 단면도이다. 본 실시예에서 저융점 금속층, 흡습층 및 보조 무기막을 제외한 나머지 구성 요소들은 실시예 1과 동일하므로 중복된 부분에 대해서는 상세한 설명을 생략한다.

도 1 및 도 13을 참조하면, 상기 평판표시장치는 기판(Substrate, 100), 유기전계 발광소자(Organic Luminescence Element, 150), 스토리지 캐패시터(Storage Capacitor, 103), 저융점 금속층(Low Melting Point Metal Layer, 113), 복합 무기막(Inorganic Composite Layer, 114), 흡습층(118), 보조 무기막(Auxiliary Inorganic Layer, 115) 및 유기 보호막(Organic Protection Layer, 116)을 포함한다.

상기 유기전계 발광소자(150)는 게이트 절연막(101a), 절연막(101b), 화소 전극(Pixel Electrode, 102), 뱅크(104), 유기 발광층(Organic Luminescence Layer, 106), 스위칭 트랜지스터(107), 구동 트랜지스터(109) 및 대향 전극(Counter Electrode, 110)을 포함한다.

상기 스위칭 트랜지스터(107)는 데이터 라인(105c')에 전기적으로 연결된 제1 소오스 전극(105c), 게이트 라인(105b')에 전기적으로 연결된 제1 게이트 전극(105b), 제1 드레인 전극(105a) 및 제1 반도체층 패턴(도시되지 않음)을 포함한다.

상기 구동 트랜지스터(109)는 바이어스 라인(108a')에 전기적으로 연결된 제2 드레인 전극(108a), 보조 콘택홀을 통하여 상기 스위칭 트랜지스터(107)의 상기 제1 드레인 전극(105a)에 전기적으로 연결된 제2 게이트 전극(108b) 및 제2 소오스 전극(108c)을 포함한다.

상기 저융점 금속층(113)은 상기 유기전계 발광소자(150) 상에 배치되고, 리튬(Lithium, Li), 아연(Zinc, Zn), 갈륨(Gallium, Ga), 루비듐(Rubidium, Rb), 세슘(Cesium, Cs), 탈륨(Thallium, Tl), 비스무트(Bismuth, Bi), 주석(Tin, Sn), 인듐(Indium, In), 나트륨(Sodium, Na), 칼륨(Potassium, K) 등의 저융점 금속들 중에서 둘 이상의 합금을 포함한다.

상기 복합 무기막(Inorganic Composite Layer, 114)은 상기 저융점 금속층(113) 상에 배치되어 상기 저융점 금속층(113) 및 상기 유기전계 발광소자(150)를 외부의 오염물질로부터 보호한다.

상기 흡습층(118)은 상기 복합 무기막(114) 상에 배치되어 상기 복합 무기막(114), 상기 저융점 금속층(113) 및 상기 유기전계 발광소자(150)를 외부의 수분으로부터 보호한다.

상기 보조 무기막(Auxiliary Inorganic Layer, 115)은 상기 흡습층(118) 상에 배치되어 상기 흡습층(118), 상기 복합 무기막(114), 상기 저융점 금속층(113) 및 상기 유기전계 발광소자(150)를 외부의 오염물질로부터 보호한다.

상기 보조 무기막(115)은 산화 실리콘(Silicon Oxide), 탄화 실리콘(Silicon Carbide), 산화 리튬(Lithium Oxide), 산화 마그네슘(Magnesium Oxide), 산화 칼슘(Calcium Oxide), 산화 바륨(Barium Oxide), 실리카겔(Silica Gel), 산화 알루미늄(Aluminum Oxide), 산화 티타늄(Titanium Oxide), 산질화 실리콘(Silicon Oxy-nitrite), 질화 실리콘(Silicon Nitrite),

질화 알루미늄(Aluminum Nitrite), 플루오르화 마그네슘(Magnesium Fluoride), 활성탄(Activated Carbon) 등의 무기물을 포함한다. 이때, 상기 보조 무기막(115)이 상기 무기물(Inorganic Substance) 중에서 둘 이상이 믹싱(Mixing)된 복합 무기재료(Inorganic Composite Material)를 포함할 수도 있다.

상기 유기 보호막(116)은 상기 보조 무기막(115), 상기 흡습층(118), 상기 복합 무기막(114), 상기 저융점 금속층(113) 및 상기 유기전계 발광소자(150)를 외부의 충격으로부터 보호한다.

이때, 상기 평판표시장치가 복수의 무기막들 및/또는 복수의 유기 보호막들을 더 포함할 수도 있다.

도 14 내지 도 17은 본 발명의 제4 실시예에 따른 평판표시장치의 제조방법을 나타내는 단면도들이다.

도 14를 참조하면, 먼저 상기 기판(100) 상에 상기 유기전계 발광소자(150)를 형성한다.

이어서, 상기 유기전계 발광소자(150) 상에 저융점 금속의 합금을 증착하여 상기 저융점 금속층(113)을 형성한다.

계속해서, 상기 저융점 금속층(113) 상에 복합 무기재료를 증착하여 상기 복합 무기막(114)을 형성한다.

도 15를 참조하면, 이후에 상기 복합 무기막(114) 상에 상기 흡습성 재료(Hygroscopic Material)를 증착하여 상기 흡습층(118)을 형성한다.

도 16을 참조하면, 계속해서 상기 흡습층(118) 상에 상기 무기물 또는 상기 복합 무기재료를 증착하여 상기 보조 무기막(115)을 형성한다.

상기 저융점 금속층(113), 상기 복합 무기막(114), 상기 흡습층(118) 및 상기 보조 무기막(115)은 물리적 기상 증착(Physical Vapor Deposition; PVD), 열증착(Thermal Evaporation) 등을 통하여 형성될 수 있다. 이때, 상기 저융점 금속층(113), 상기 복합 무기막(114), 상기 흡습층(118) 및 상기 보조 무기막(115)이 인-씨튜(In-Situ)로 증착될 수도 있다.

도 17을 참조하면, 이어서 상기 보조 무기막(115) 상에 고분자 수지를 도포하여 상기 유기 보호막(116)을 형성한다.

상기와 같은 본 실시예에 따르면, 상기 평판표시장치가 상기 복합 무기막(114) 상에 배치된 상기 흡습층(118), 및 상기 흡습층(118) 상에 배치된 상기 보조 무기막(115)을 포함하여 상기 유기전계 발광소자(150)를 외부의 오염물질로부터 보호한다.

발명의 효과

이론에 의해 본 발명의 범위를 한정하는 것은 아니지만, 하나의 무기물만을 포함하는 무기막 내의 분자들의 크기는 서로 동일하다. 그러나, 복합 무기막은 믹싱(Mixing)된 서로 다른 크기를 갖는 무기물 분자들을 포함한다. 상기 무기물 분자들이 서로 다른 크기를 가지며 서로 믹싱(Mixing)된 경우, 큰 분자들의 사이에 작은 분자들이 패킹(Packing)되어, 상기 복합 무기막의 공극이 상기 하나의 무기물만을 갖는 무기막의 공극보다 작아진다.

또한, 하나의 저융점 금속만을 포함하는 저융점 금속층 내의 분자들의 크기는 서로 동일하다. 그러나, 합금을 갖는 저융점 금속층은 믹싱된 두 가지 이상의 저융점 금속들을 포함한다. 상기 저융점 금속 분자들이 서로 다른 크기를 갖는 경우, 큰 분자들의 사이에 작은 분자들이 패킹(Packing)되어, 상기 합금을 갖는 저융점 금속층이 상기 하나의 저융점 금속만을 갖는 저융점 금속층보다 콤팩트(Compact)한 구조를 갖는다.

더욱이, 합금의 녹는점(Melting Point)은 순수한 금속의 녹는점보다 낮으므로, 상기 믹싱된 구조를 갖는 저융점 금속층의 녹는점은 상기 하나의 저융점 금속만을 갖는 저융점 금속층의 녹는점보다 낮다. 따라서, 녹는점이 300℃ 이상인 아연(Zn), 티타늄(Ti) 등의 금속을 포함하는 합금의 녹는점이 150℃ 이하일 수도 있다.

상기 저융점 금속층이 합금인 경우, 상기 저융점 금속층 상에 형성되는 상기 복합 무기막의 결정화를 방지하여 상기 복합 무기막의 투습성이 감소된다. 일반적으로, 비정질(Amorphous) 무기물의 투습성은 다결정(Polycrystalline) 무기물의 투습성보다 작다. 상기 합금을 갖는 저융점 금속층의 표면은 상기 하나의 저융점 금속만을 갖는 저융점 금속층의 표면보다 불규칙하여, 상기 합금을 갖는 저융점 금속층 상에 증착되는 복합 무기재료의 결정화를 방지한다.

상기와 같은 본 발명에 따르면, 상기 저융점 금속층이 열로부터 상기 유기전계 발광소자를 보호하여 상기 유기전계 발광소자의 특성이 향상된다. 또한, 상기 저융점 금속층이 상기 합금을 포함하여 상기 저융점 금속층을 150°C 이하의 낮은 온도에서 형성할 수 있으며, 상부에 증착되는 상기 복합 무기막의 결정화를 방지한다. 더욱이, 상기 복합 무기막이 복수의 무기물이 믹싱(Mixing)된 무기재료를 포함하여 감소된 투습성을 갖는다. 또한, 상기 복합 무기재료의 조성을 변경해도, 상기 복합 무기막과 상기 기판 사이의 구조적 미스매칭(Mismatching) 및 열팽창 계수의 미스매칭(Mismatching)에 의한 응력(Stress)이 감소되어 제조공정이 단순해진다.

더욱이, 상기 저융점 금속층 및 상기 복합 무기막이 동일 챔버내에서 인-씨투(In-Situ)로 형성되어 제조공정(Manufacturing Process)이 단순해지고 공정시간(Manufacturing Time)이 감소하며 수율(Throughput)이 증가한다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

기판(Substrate);

제1 전극, 상기 제1 전극에 대향하는 제2 전극 및 상기 제1 전극과 상기 제2 전극의 사이에 배치되어 전류의 흐름에 따라 광을 발생시키는 유기 발광층을 포함하고, 상기 기판 상에 배치되는 유기전계 발광소자;

상기 유기전계 발광소자 상에 배치되어 상기 유기전계 발광소자를 보호하는 저융점 금속(Low Melting Point Metal)층; 및

상기 저융점 금속층 상에 배치되어 상기 저융점 금속층 및 상기 유기전계 발광소자를 보호하고, 둘 이상의 무기물(Inorganic Substance)들이 믹싱(Mixing)된 복합 무기재료(Inorganic Composite Material)를 포함하는 복합 무기막(Inorganic Composite Layer)을 포함하는 평판표시장치.

청구항 2.

제1항에 있어서, 상기 저융점 금속층의 녹는점이 300°C 이하인 것을 특징으로 하는 평판표시장치.

청구항 3.

제1항에 있어서, 상기 저융점 금속층은 리튬(Li), 아연(Zn), 갈륨(Ga), 루비듐(Rb), 세슘(Cs), 탈륨(Tl), 비스무트(Bi), 주석(Sn), 인듐(In), 나트륨(Na) 및 칼륨(K)으로 이루어지는 그룹에서 선택된 하나 이상의 금속인 것을 특징으로 하는 평판표시장치.

청구항 4.

제1항에 있어서, 상기 저융점 금속층은 리튬(Li), 아연(Zn), 갈륨(Ga), 루비듐(Rb), 세슘(Cs), 탈륨(Tl), 비스무트(Bi), 주석(Sn), 인듐(In), 나트륨(Na) 및 칼륨(K)으로 이루어지는 그룹에서 선택된 둘 이상의 금속의 합금인 것을 특징으로 하는 평판표시장치.

청구항 5.

제1항에 있어서, 상기 복합 무기막은 산화 실리콘, 탄화 실리콘, 산화 리튬, 산화 마그네슘, 산화 칼슘, 산화 바륨, 실리카 겔, 산화 알루미늄, 산화 티타늄, 산질화 실리콘, 질화 실리콘, 질화 알루미늄, 플루오르화 마그네슘 및 활성탄으로 이루어지는 그룹에서 선택된 둘 이상의 무기물이 믹싱(Mixing)된 것을 특징으로 하는 평판표시장치.

청구항 6.

제1항에 있어서, 상기 저융점 금속층과 상기 복합 무기막의 사이에 배치되어 수분을 흡수하는 흡습층을 더 포함하는 것을 특징으로 하는 평판표시장치.

청구항 7.

제6항에 있어서, 상기 흡습층은 무기 실리카(Inorganic Silica), 탄화 실리콘(SiC), 산화 칼슘, 산화 바륨, 산화 마그네슘 또는 활성탄(Activated Carbon)을 포함하는 것을 특징으로 하는 평판표시장치.

청구항 8.

제1항에 있어서, 상기 복합 무기막 상에 배치되어 수분을 흡수하는 흡습층을 더 포함하는 것을 특징으로 하는 평판표시장치.

청구항 9.

제8항에 있어서, 상기 흡습층 상에 배치되어 상기 흡습층, 상기 복합 무기막, 상기 저융점 금속층 및 상기 유기전계 발광소자를 보호하는 보조 무기막을 더 포함하는 것을 특징으로 하는 평판표시장치.

청구항 10.

제9항에 있어서, 상기 보조 무기막은 둘 이상의 무기물들이 믹싱(Mixing)된 것을 특징으로 하는 평판표시장치.

청구항 11.

제1항에 있어서, 상기 복합 무기막 상에 배치되어 상기 복합 무기막, 상기 저융점 금속층 및 상기 유기전계 발광소자를 보호하는 보호층을 더 포함하는 것을 특징으로 하는 평판표시장치.

청구항 12.

제11항에 있어서, 상기 보호층은 유기막 혹은 무기막을 포함하는 것을 특징으로 하는 평판표시장치.

청구항 13.

제12항에 있어서, 상기 무기막은 둘 이상의 무기물들이 믹싱(Mixing)된 것을 특징으로 하는 평판표시장치.

청구항 14.

기판(Substrate) 상에 제1 전극, 전류의 흐름에 따라 광을 발생시키는 유기 발광층 및 상기 제1 전극에 대향하는 제2 전극을 형성하여 유기전계 발광소자를 형성하는 단계;

상기 유기전계 발광소자 상에 저융점 금속(Low Melting Point Metal)을 증착하는 단계; 및

상기 증착된 저융점 금속 상에 둘 이상의 무기물(Inorganic Substance)들이 믹싱(Mixing)된 복합 무기재료(Inorganic Composite Material)를 증착하는 단계를 포함하는 평판표시장치의 제조방법.

청구항 15.

제14항에 있어서, 상기 저융점 금속을 증착하는 단계는 300℃ 이하의 온도에서 수행되는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 16.

제14항에 있어서, 상기 저융점 금속은 리튬(Li), 아연(Zn), 갈륨(Ga), 루비듐(Rb), 세슘(Cs), 탈륨(Tl), 비스무트(Bi), 주석(Sn), 인듐(In), 나트륨(Na) 및 칼륨(K)으로 이루어지는 그룹에서 선택된 하나 이상의 금속인 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 17.

제14항에 있어서, 상기 저융점 금속은 리튬(Li), 아연(Zn), 갈륨(Ga), 루비듐(Rb), 세슘(Cs), 탈륨(Tl), 비스무트(Bi), 주석(Sn), 인듐(In), 나트륨(Na) 및 칼륨(K)으로 이루어지는 그룹에서 선택된 둘 이상의 금속들의 합금인 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 18.

제14항에 있어서, 상기 저융점 금속을 증착하는 단계는 150℃ 이하의 온도에서 수행되는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 19.

제14항에 있어서, 상기 복합 무기재료는 산화 실리콘, 탄화 실리콘, 산화 리튬, 산화 마그네슘, 산화 칼슘, 산화 바륨, 실리카겔, 산화 알루미늄, 산화 티타늄, 산질화 실리콘, 질화 실리콘, 질화 알루미늄, 플루오르화 마그네슘 및 활성탄으로 이루어지는 그룹에서 선택된 둘 이상의 무기물이 믹싱된 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 20.

제19항에 있어서, 상기 복합 무기재료를 증착하는 단계는, 열증착(Thermal Evaporation) 또는 물리적 기상 증착(Physical Vapor Deposition; PVD)을 이용하는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 21.

제20항에 있어서, 상기 복합 무기 재료를 증착하는 단계는 둘 이상의 무기물들이 믹싱(Mixing)된 복합 무기재료를 포함하는 소스(Source)를 이용하여 수행되는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 22.

제14항에 있어서, 상기 저융점 금속을 증착하는 단계 및 상기 복합 무기재료를 증착하는 단계는 인-씨튜(In-Situ)로 수행되는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 23.

제22항에 있어서, 상기 저융점 금속 및 상기 복합 무기재료는 하나의 챔버 내에서 증착되는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 24.

제14항에 있어서, 상기 저융점 금속층 상에 흡습성 재료(Hygroscopic Material)를 증착하는 단계를 더 포함하는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 25.

제14항에 있어서, 상기 복합 무기막 상에 흡습성 재료를 증착하여 흡습층을 형성하는 단계; 및

상기 흡습층 상에 무기 재료를 증착하여 보조 무기막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 26.

제25항에 있어서, 상기 보조 무기막은 산화 실리콘, 탄화 실리콘, 산화 리튬, 산화 마그네슘, 산화 칼슘, 산화 바륨, 실리콘 카겔, 산화 알루미늄, 산화 티타늄, 산질화 실리콘, 질화 실리콘, 질화 알루미늄, 플루오르화 마그네슘 및 활성탄으로 이루어지는 그룹에서 선택된 둘 이상의 무기물들이 믹싱(Mixing)된 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 27.

제14항에 있어서, 상기 복합 무기막 상에 유기재료를 도포하여 유기 보호막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 28.

제27항에 있어서, 상기 유기재료는 스크린 프린팅(Screen Printing) 방법, 슬릿 코팅(Slit Coating) 방법 또는 캐필러리 코팅(Capillary Coating) 방법을 이용하여 도포하는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 29.

기판(Substrate) 상에 제1 전극, 전류의 흐름에 따라 광을 발생시키는 유기 발광층 및 상기 제1 전극에 대향하는 제2 전극을 형성하여 유기전계 발광소자를 형성하는 단계; 및

챔버 내에서 상기 유기전계 발광소자 상에 저융점 금속 및 둘 이상의 무기물들이 믹싱(Mixing)된 복합 무기재료를 차례로 인-시튜(In-Situ)로 증착하는 단계를 포함하는 평판표시장치의 제조방법.

청구항 30.

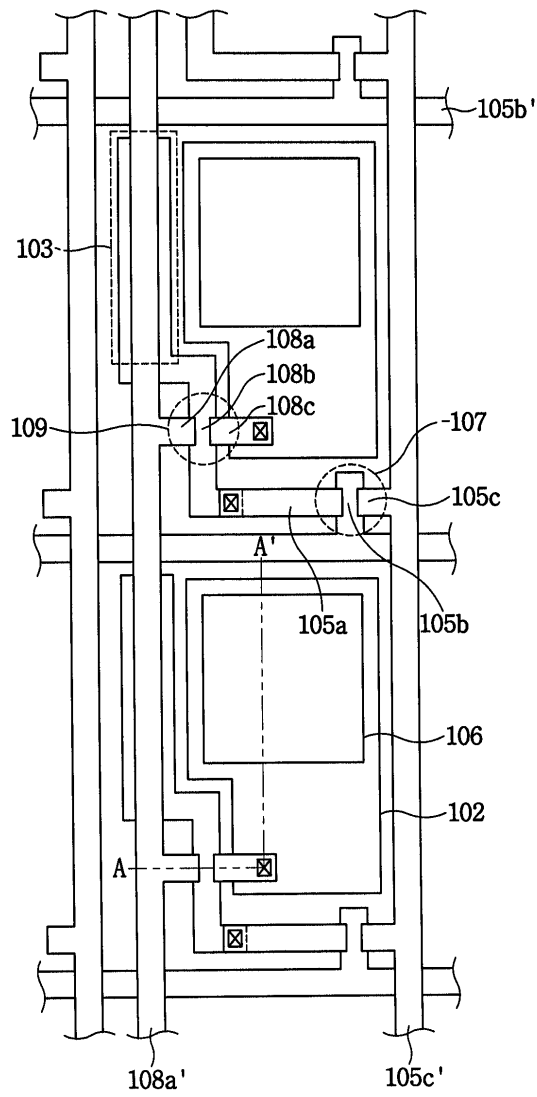
제29항에 있어서, 상기 저융점 금속은 300℃이하의 온도에서 증착되고, 상기 복합 무기재료는 200℃이상의 온도에서 증착되는 것을 특징으로 하는 평판표시장치의 제조방법.

청구항 31.

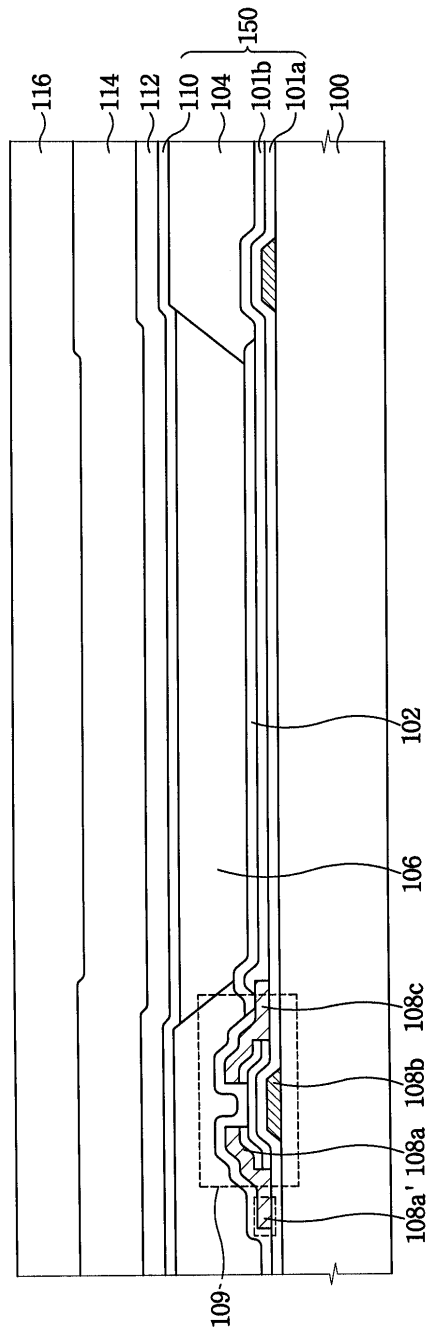
제30항에 있어서, 상기 저융점 금속은 150℃이하의 온도에서 증착되는 것을 특징으로 하는 평판표시장치의 제조방법.

도면

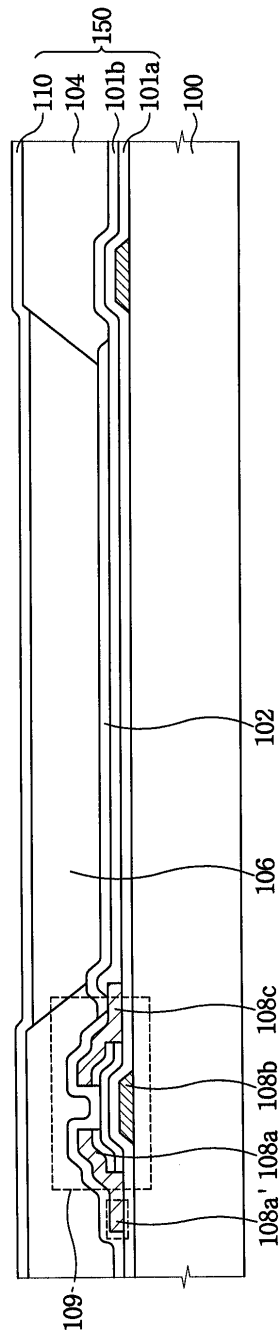
도면1



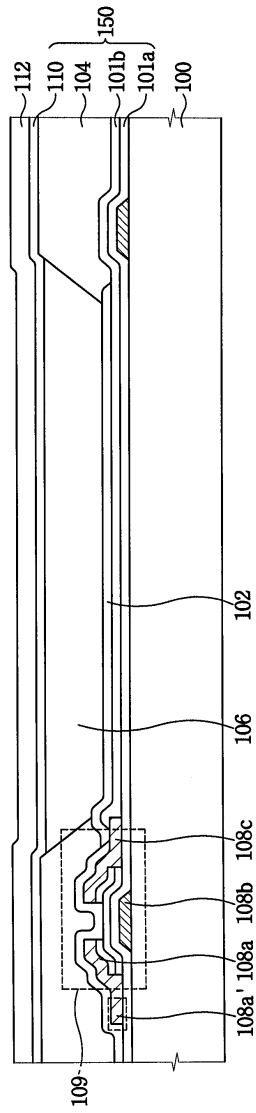
도면2



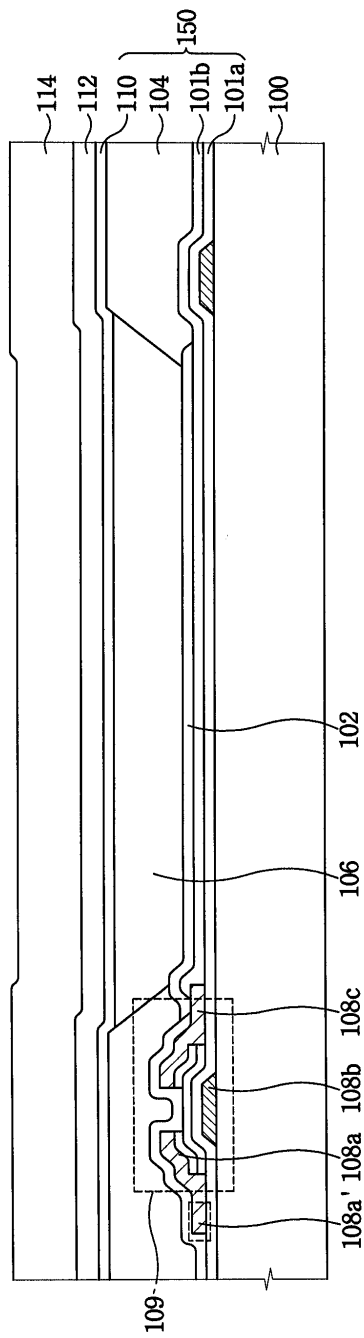
도면3



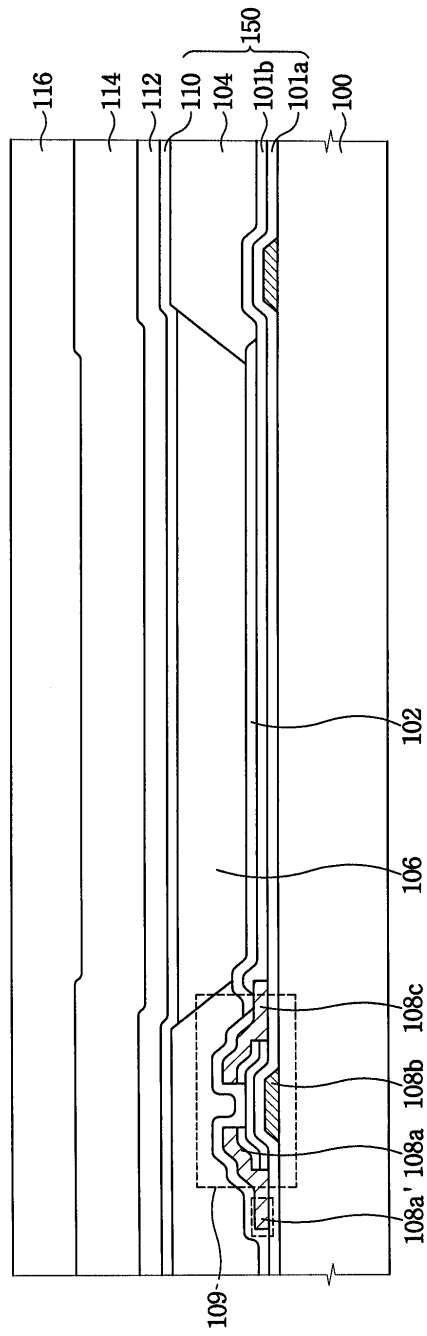
도면4



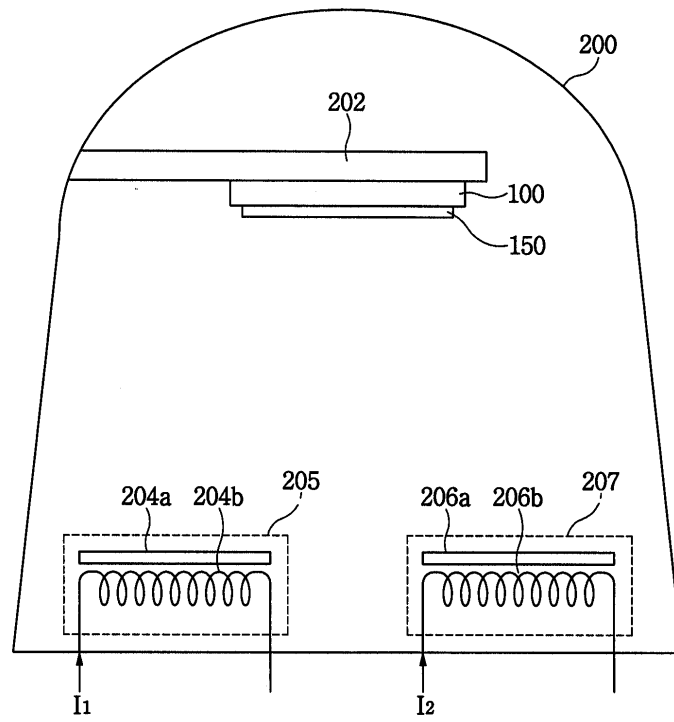
도면5



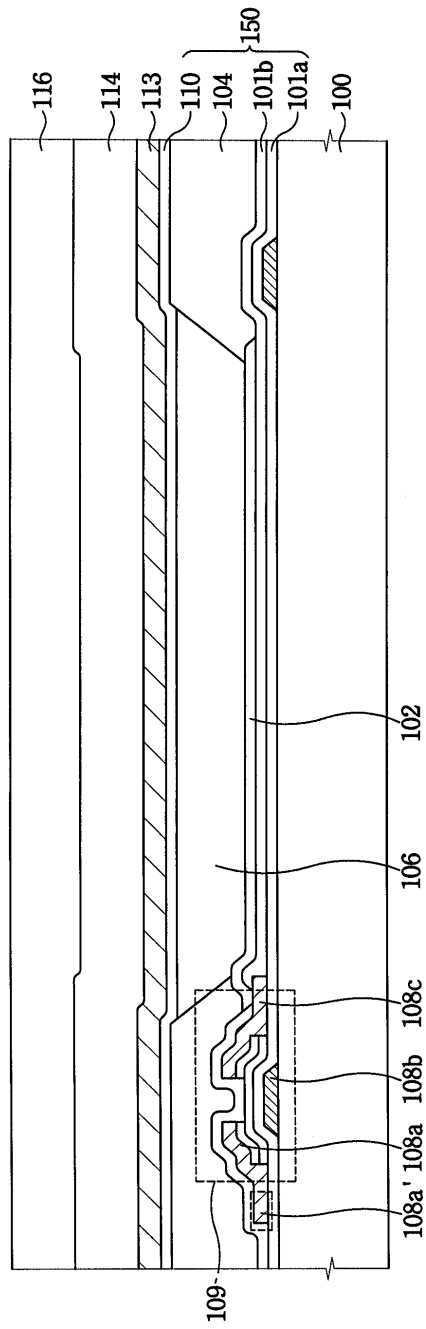
도면6



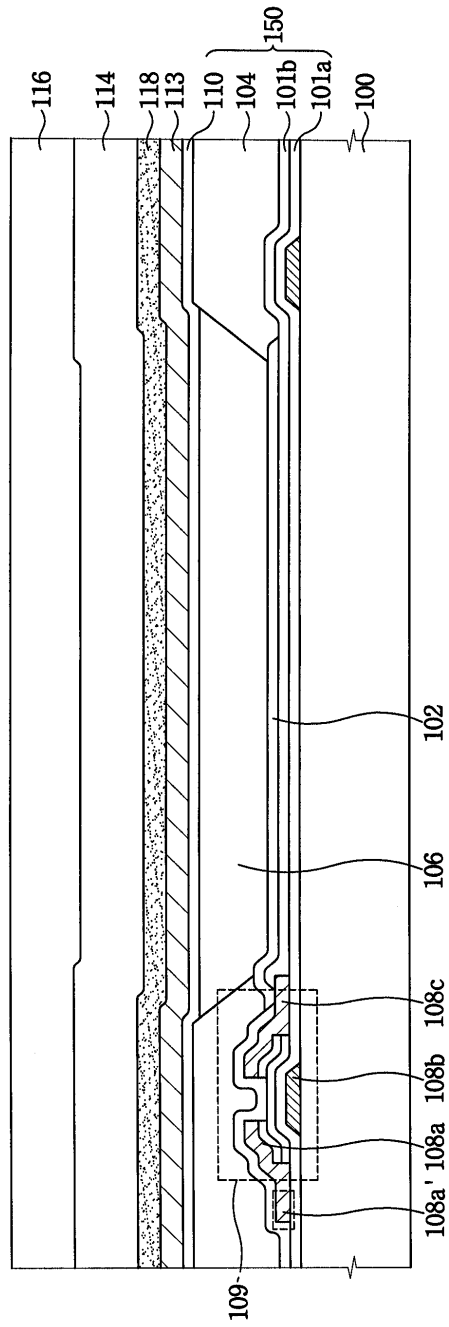
도면7



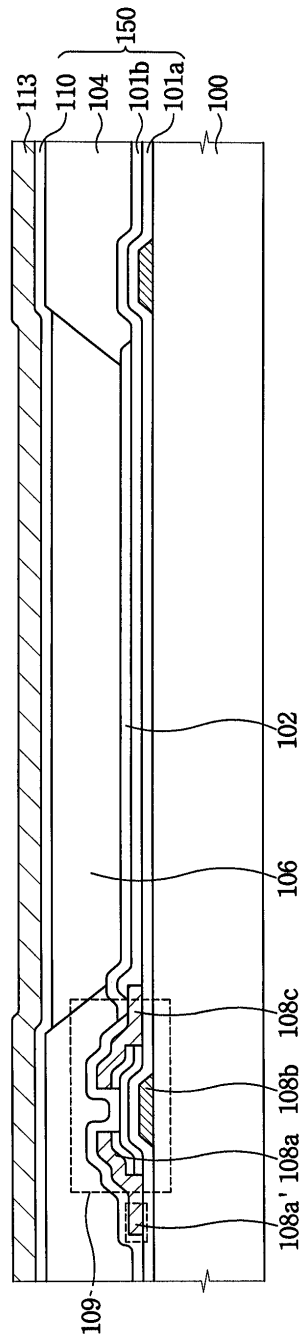
도면8



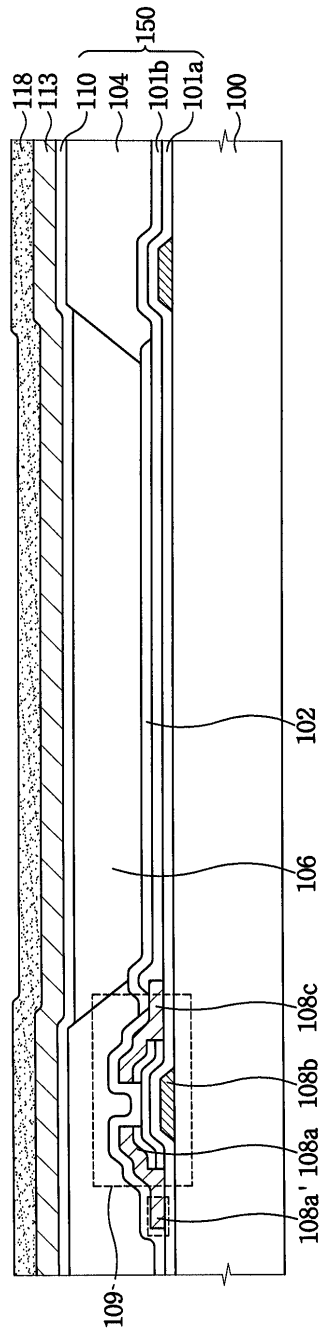
도면9



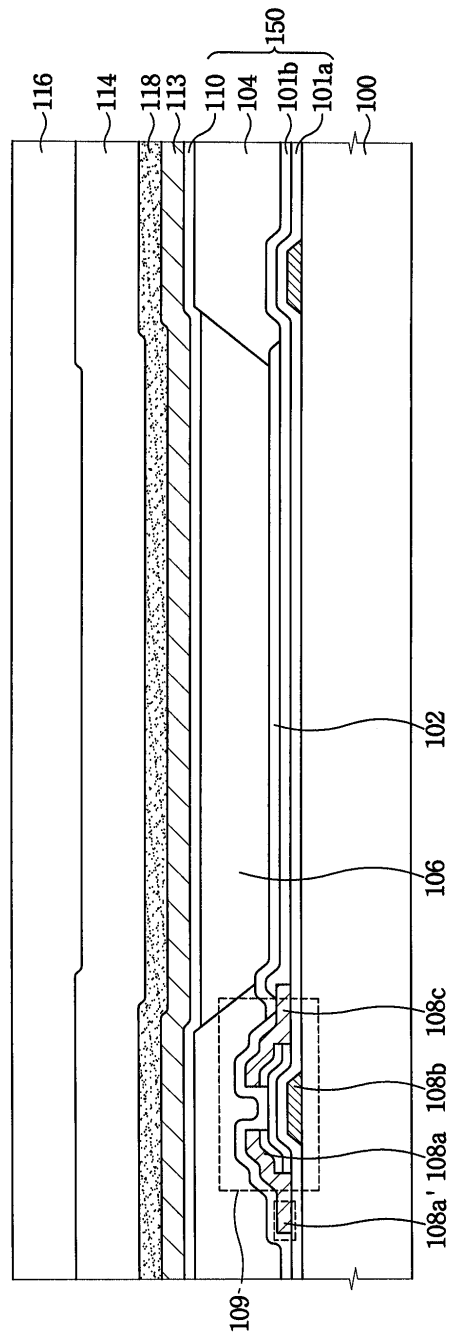
도면10



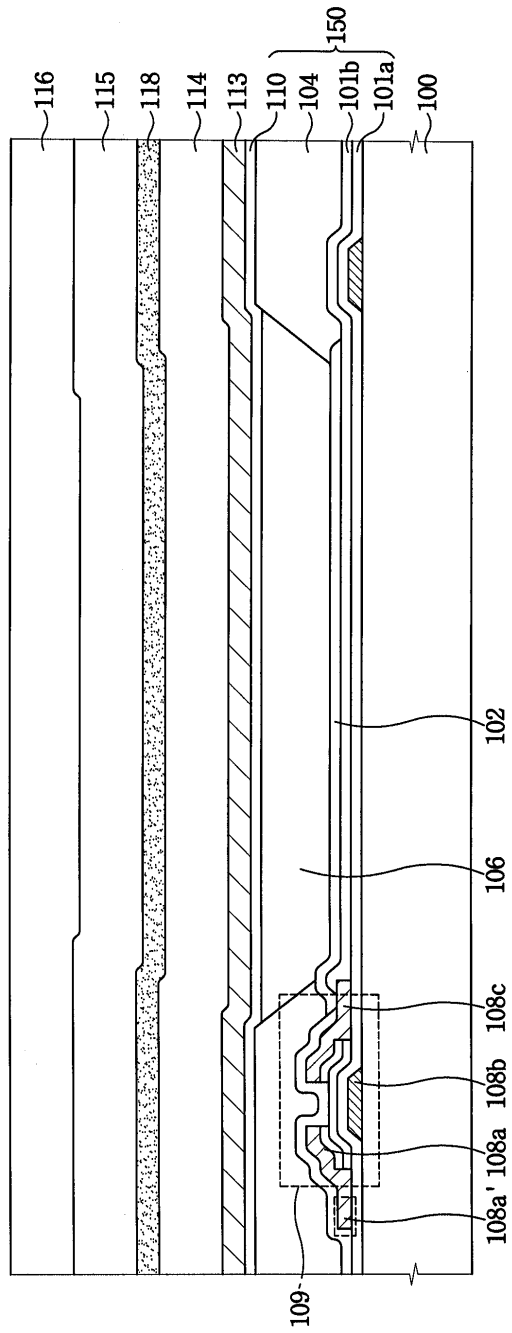
도면11



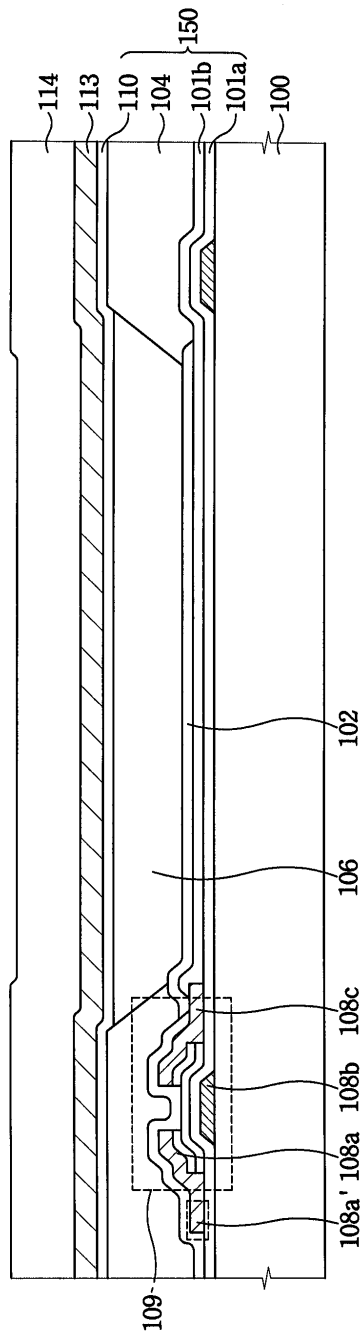
도면12



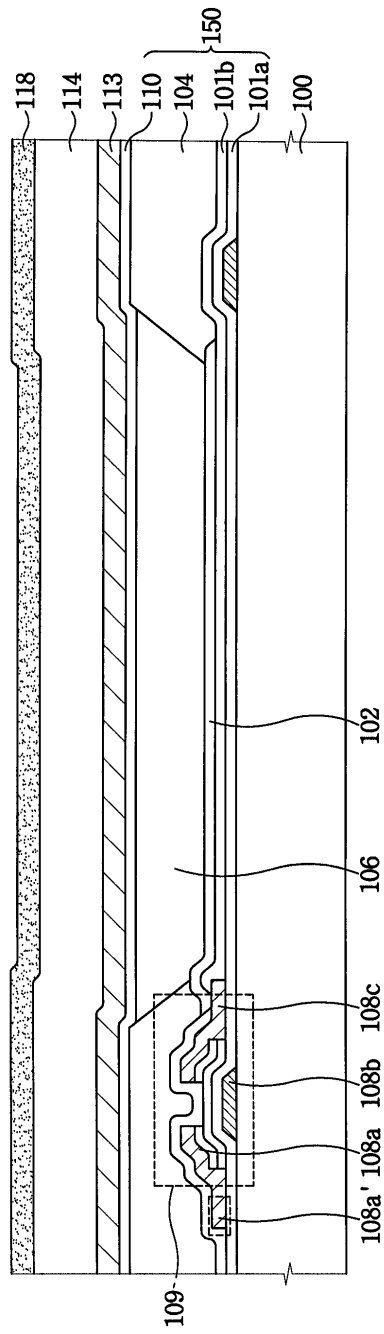
도면13



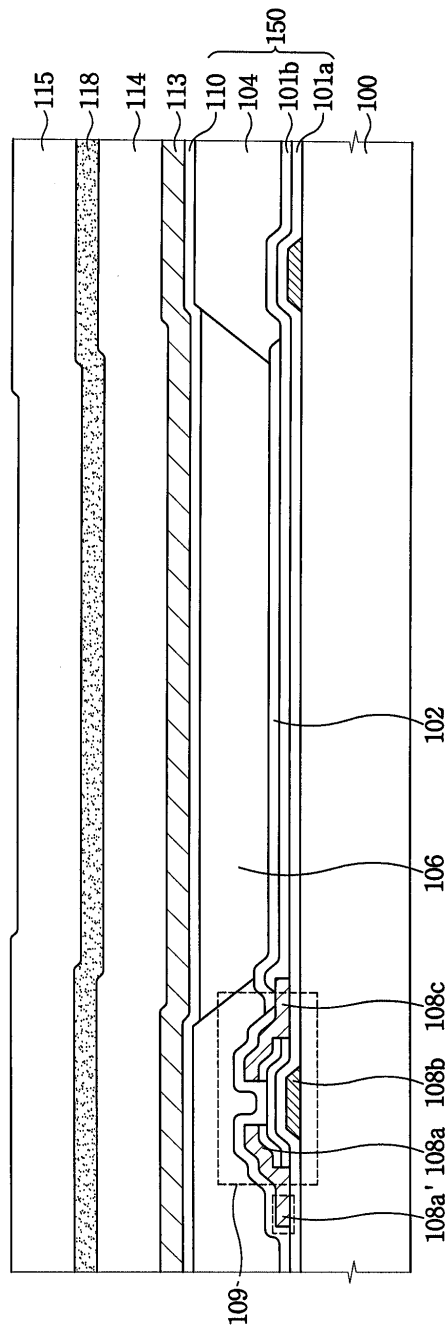
도면14



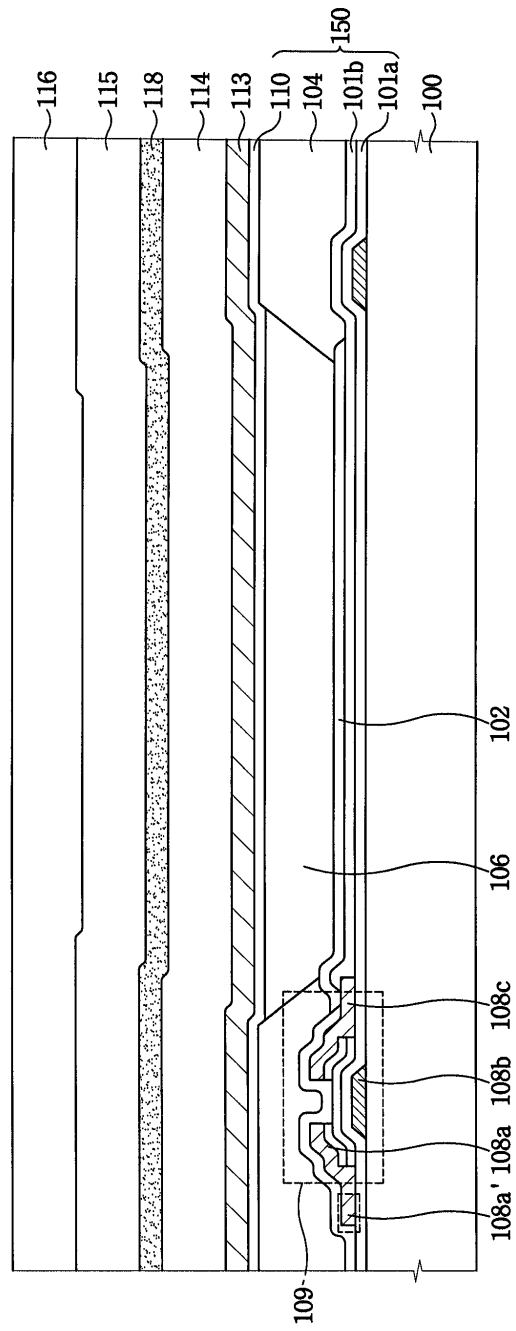
도면15



도면16



도면17



专利名称(译)	平板显示器及其制造方法		
公开(公告)号	KR1020050101267A	公开(公告)日	2005-10-21
申请号	KR1020040026407	申请日	2004-04-17
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM HOON 김훈 CHUNG JAEHOON 정재훈 KIM NAMDEOG 김남덕		
发明人	김훈 정재훈 김남덕		
IPC分类号	H05B33/04 H01L51/50 H05B33/22 H05B33/00 H05B33/14 H01L51/52 H01L27/32 H05B33/10		
CPC分类号	H01L27/3244 H01L51/529 H01L51/5237 H01L51/5253		
代理人(译)	PARK , YOUNG WOO		
外部链接	Espacenet		

摘要(译)

平板显示装置包括基板，有机电致发光器件，低熔点金属层和复合无机膜。其中，有机电致发光器件包括第一电极，面向第一电极的第二电极，以及设置在第一电极和第二电极之间的有机发光层，以根据电流产生光，并且设置在基板上。低熔点金属层设置在有机电致发光器件上以保护有机电致发光器件并具有300°C或更低的熔点。复合无机膜包括设置在低熔点金属层上的无机材料，以保护低熔点金属层和有机电致发光元件，并混合两种或更多种无机材料。因此，改善了有机电致发光器件的特性并简化了制造工艺。 2

