



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년11월02일
(11) 등록번호 10-1564996
(24) 등록일자 2015년10월27일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) G09G 3/20 (2006.01)
(21) 출원번호 10-2009-0048421
(22) 출원일자 2009년06월02일
심사청구일자 2014년05월19일
(65) 공개번호 10-2009-0125714
(43) 공개일자 2009년12월07일
(30) 우선권주장
JP-P-2008-144359 2008년06월02일 일본(JP)
(56) 선행기술조사문헌
EP1860637 A
US20090122047 A1
US20090278834 A1
US20050206590 A1

(73) 특허권자
가부시카가이샤 제이올레드
일본국 도쿄도 치요다쿠 칸다니시키쵸 3쵸메 23반
치
(72) 발명자
야마모토 테츠로
일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시
끼 가이샤 나이
우치노 카쓰히데
일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시
끼 가이샤 나이
토요무라 나오부미
일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시
끼 가이샤 나이
(74) 대리인
이화익

전체 청구항 수 : 총 15 항

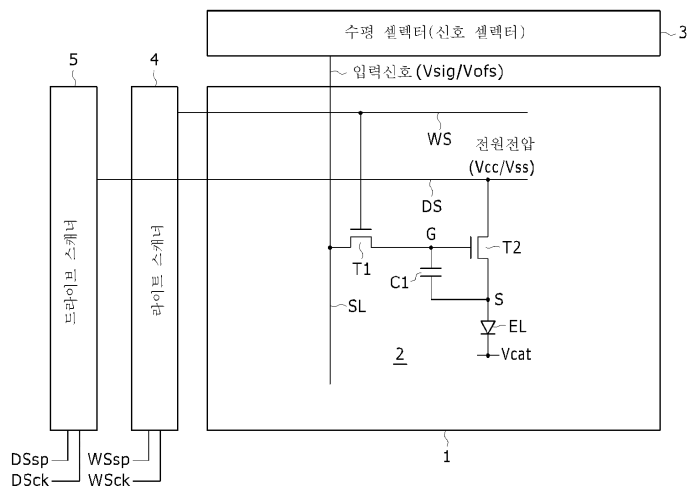
심사관 : 조기덕

(54) 발명의 명칭 표시장치, 구동방법 및 전자기기

(57) 요약

표시장치는, 매트릭스를 형성하는 화소회로들, 열들인 신호 선들 및 행들인 주사선들을 갖는 화소 어레이부와, 구동부를 구비한다. 상기 구동부는, 신호 선택터, 라이트 스캐너 및 드라이브 스캐너이다. 상기 신호 선택터는, 계조를 나타내는 전위와 소정의 기준전위를 제공한다. 상기 라이트 스캐너는 제어신호를 제공한다. 상기 드라이브 스캐너는, 전위를 고전위로부터 저전위로 변경하는 전원전압을 제공한다. 상기 드라이브 스캐너는, 그룹으로서 인접한 급전선을 구동한다. 그룹으로서 선들의 수는 미리 결정된다. 상기 드라이브 스캐너는, 전원전압을 고 전압에서 저전압으로 또 이와 반대로 전환하여, 그룹단위로 위상을 이동시켜서 그룹들에 인가한다. 그 전압은, 동일한 위상으로 그룹에 공급되어 전위를 전환한다.

대표도



명세서

청구범위

청구항 1

화소 어레이부와 구동부를 갖고,

화소회로들의 매트릭스 모양의 상기 화소 어레이부는, 상기 매트릭스의 열들 중 하나로서 각각 배치된 신호 선들과, 상기 매트릭스의 행들 중 하나로서 각각 배치된 주사선들을 갖고, 상기 주사선과 평행한 급전선을 갖고,

상기 화소 어레이부 각각은, 상기 신호선들 중 하나와 상기 주사선들 중 하나가 교차하는 부분에 배치되고,

상기 구동부는, 신호 선택터, 라이트 스캐너 및 드라이브 스캐너이고,

상기 신호 선택터는, 상기 매트릭스의 열로서 각각 배치된 상기 신호 선에, 계조를 나타내는 전위와 소정의 기준전위를 갖는 구동신호를 공급하는 부이고,

상기 라이트 스캐너는, 상기 매트릭스의 행으로서 각각 배치된 상기 주사선들에 제어신호를 공급하는 부이며,

상기 드라이브 스캐너는, 상기 주사선들에 평행한 선으로서 각각 배치된 급전선에 전원전압을 고전위로부터 저전위로 교대로 공급하는 부이고,

상기 각 화소회로는,

신호 샘플링용 트랜지스터와,

소자 구동용 트랜지스터와,

신호 유지용량과,

발광소자를 구비하고,

상기 신호 샘플링용 트랜지스터는, 한쪽의 전류단자가 한쪽의 신호 선에 접속하고, 게이트 전극이 제어단자로서 사용되고 한쪽의 주사선에 접속하고,

상기 소자 구동용 트랜지스터는, 한쪽의 전류단자가 소자 구동용 트랜지스터의 드레인전극이 되고, 소자 구동용 트랜지스터의 게이트 전극이 제어단자로서 사용되고,

상기 소자 구동용 트랜지스터의 드레인전극은 한쪽의 급전선에 접속하고, 소자 구동용 트랜지스터의 게이트 단자는, 상기 신호 샘플링용 트랜지스터의 다른 쪽의 전류단자에 접속하고,

상기 소자 구동용 트랜지스터의 다른 쪽의 전류단자는, 상기 소자 구동용 트랜지스터의 소스전극이 되고, 상기 발광소자에 접속되고,

상기 신호 유지용량은, 상기 소자 구동용 트랜지스터의 상기 게이트전극과 상기 소스전극과의 사이에 접속되고,

먼저, 상기 급전선이 고전위이며 또한 상기 신호 선이 기준전위인 후에, 상기 신호 샘플링용 트랜지스터가 상기 제어신호에 따라 온되는 경우에, 상기 발광소자를 발광 상태에서부터 비발광 상태로 바꾸는 처리로서 소광 처리를 수행하고,

이후, 상기 신호 샘플링용 트랜지스터를 오프로 하고,

상기 급전선을 고전위로부터 저전위로 전환하여 상기 소자 구동용 트랜지스터의 상기 소스전극 전압을 하강시키는 처리인 한계전압 보정 준비처리에서 상기 신호 샘플링용 트랜지스터를 다시 온하지 않고, 상기 소자 구동용 트랜지스터의 상기 소스전극 전압을 하강시키고,

이어서, 상기 급전선을 상기 저전위로부터 상기 고전위로 다시 전환한 후, 상기 신호 선이 상기 기준전

위일 때, 상기 신호 샘플링용 트랜지스터가 상기 제어신호에 따라 온 해서 상기 소자 구동용 트랜지스터의 상기 소스전극의 전압을 상승시켜, 상기 신호 유지용량을 전기적으로 충전하는 처리에서 점점 상승시키고, 결과적으로 상기 소자 구동용 트랜지스터의 상기 게이트전극과 소스전극간의 전압을 상기 한계 전압을 향하는 방향으로 감소시키는 처리인 한계전압 보정처리에서 상기 소자 구동용 트랜지스터의 상기 게이트전극과 상기 소스전극간의 전압을 상기 소자 구동용 트랜지스터의 상기 한계 전압을 향하는 방향으로 점점 감소시키는 것을 특징으로 하는 표시장치.

청구항 2

제 1 항에 있어서,

상기 드라이브 스캐너는 급전선 그룹으로서 상기 매트릭스의 행 중 하나로서 각각 배치된 인접한 급전선을 구동하고,

급전선 그룹으로서 상기 드라이브 스캐너에 의해 구동되는 상기 인접한 급전선의 수는 미리 결정되고,

상기 드라이브 스캐너는, 동일한 급전선 그룹에 관계된 인접한 급전선에 공통하는 전원전압을 고전위로부터 저전위로 또 이와는 반대로 교대로 전환하고나서, 그 공통 전원전압을 그룹단위로 전원전압의 위상을 이동시켜서 급전선 그룹에 인가하고,

상기 공통 전원전압은, 급전선 그룹에 대해 결정된 동일한 위상에서의 상기 급전선 그룹에 공급되고, 상기 고전위로부터 상기 저전위로 또 이와는 반대로 교대로 전환되는 것을 특징으로 하는 표시장치.

청구항 3

제 1 항에 있어서,

상기 소광 처리를 실행하여 상기 발광소자를 발광 상태에서부터 비발광 상태로 바꾼 후, 상기 급전선이 고전위이며 또한 상기 신호 선이 기준전위일 때, 상기 신호 샘플링용 트랜지스터가 상기 주사선을 통해 상기 신호 샘플링용 트랜지스터의 상기 게이트 전극에 공급된 상기 제어신호에 따라 적어도 한번 온하여 적어도 또 다른 추가의 소광 처리를 다시 실행하는 것을 특징으로 하는 표시장치.

청구항 4

제 3 항에 있어서,

상기 라이트 스캐너는, 수평주기마다 순차로 상기 각 주사선에 제어신호를 공급하고,

상기 신호 샘플링용 트랜지스터는, 1수평주기이상의 길이를 각각 갖는 간격으로 수신된 상기 제어신호에 따라, 상기 소광 처리 및 추가 소광 처리를 행하는 것을 특징으로 하는 표시장치.

청구항 5

제 3 항에 있어서,

상기 매트릭스의 행 중 하나로서 각각 배치된 인접한 주사선들은 주사선 그룹으로서 취급되고,

주사선 그룹으로서 취급되는 인접한 주사선들의 수는 미리 결정되고,

상기 라이트 스캐너는, 동일한 주사선 그룹에 관계된 인접한 주사선에 공통한 제어신호를 그룹단위로 상기 제어신호의 위상을 이동시켜서 상기 주사선 그룹 각각에 순차로 제공하고,

제어신호는, 상기 주사선 그룹에 대해 결정된 동일한 위상에서 동일한 주사선 그룹에 관계되는 인접한 주사선에 공급되어, 상기 주사선 그룹에 관계되는 상기 인접한 주사선에 공통한 타이밍으로 추가의 소광 처리를 실행하는 것을 특징으로 하는 표시장치.

청구항 6

제 1 항에 있어서,

상기 발광소자를 발광 상태에서 비발광 상태로 전환하는 상기 소광 처리의 실행이 종료한 후이지만 상기 한계전압 보정준비처리가 행해지기 전에, 상기 드라이브 스캐너는 상기 급전선을 상기 고전위로부터 상기 고전위와 저전위의 사이의 중간전위로 전환하는 것을 특징으로 하는 표시장치.

청구항 7

제 2 항에 있어서,

상기 드라이브 스캐너는, 상기 급전선 그룹의 각각을 그룹 단위로 전환신호의 위상을 이동시켜서 상기 고전위로부터 중간전위로 순차적으로 전환하고,

상기 드라이브 스캐너는, 상기 전환신호의 위상으로서 상기 급전선 그룹에 대해 결정된 동일한 위상으로 상기 동일한 급전선 그룹에 관계된 인접한 급전선 각각을 고전위로부터 중간전위로 순차로 전환하는 것을 특징으로 하는 표시장치.

청구항 8

제 7 항에 있어서,

상기 급전선이 중간전위이며 또한 상기 신호 선이 상기 기준전위일 때에, 상기 신호 샘플링용 트랜지스터가 상기 주사선을 통해 상기 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 상기 제어신호에 따라 온 하는 것을 특징으로 하는 표시장치.

청구항 9

제 8 항에 있어서,

상기 매트릭스의 행 중 하나로서 각각 배치된 인접한 급전선을 급전선 그룹으로서 취급하고,

급전선 그룹으로서 취급되는 인접한 급전선의 수를 미리 결정하고,

상기 드라이브 스캐너는, 동일한 급전선 그룹에 관계된 인접한 급전선에 공통한 전원전압을 그룹단위로 상기 전원전압의 위상을 이동시켜서 상기 급전선 그룹 각각에 순차로 제공하여, 상기 급전선 그룹에 관계된 상기 급전선을 구동하고,

전원전압은, 상기 그룹에 대해 결정된 동일 위상으로 동일한 급전선 그룹에 관계된 인접한 급전선에 공급되어 상기 급전선 그룹에 관계된 상기 급전선을 구동하는 것을 특징으로 하는 표시장치.

청구항 10

제 1 항에 있어서,

상기 신호 셀렉터는, 상기 소광 처리시에 상기 기준전위와는 다른 제1기준전위를 상기 신호 선에 인가하고, 상기 한계전압 보정처리시에 상기 기준전위인 제2기준전위를 상기 신호 선에 인가하는 것을 특징으로 하는 표시장치.

청구항 11

제 10 항에 있어서,

상기 신호 셀렉터가 상기 신호 선에 인가하는 상기 제1 기준전위의 크기는, 상기 제2 기준전위의 크기

보다 크지만, 상기 발광소자의 캐소드 전위와, 상기 발광소자의 한계 전압과, 상기 소자 구동용 트랜지스터의 한계 전압과의 합보다 작은 것을 특징으로 하는 표시장치.

청구항 12

제 1 항에 있어서,

상기 한계전압 보정처리 후, 상기 신호 선이 영상신호전위이고 상기 급전선이 고전위일 때, 상기 신호 샘플링용 트랜지스터는 상기 주사선을 통해 상기 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 상기 제어 신호에 따라 온하여 상기 영상신호전위를 상기 신호 유지용량에 저장하는 신호 기록처리를 행하는 것을 특징으로 하는 표시장치.

청구항 13

제 12 항에 있어서,

상기 신호 셀렉터가 계조를 나타낸 상기 영상신호전위와는 다른 제1영상신호전위를 상기 신호 선에 인가하고, 상기 신호 샘플링용 트랜지스터가 상기 주사선을 통해 상기 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 제어신호에 따라 온 해서 상기 제1영상신호전위를 상기 신호 유지용량에 저장하는 제1 신호 기록처리를 행하고,

상기 신호 셀렉터는, 계조를 나타낸 상기 영상신호전위인 제2영상신호전위를 상기 신호 선에 인가하고, 상기 신호 샘플링용 트랜지스터는 상기 주사선을 통해 상기 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 또 다른 제어신호에 따라 온 해서 제2영상신호전위를 상기 신호 유지용량에 저장하는 제2 신호 기록처리를 행하는 것을 특징으로 하는 표시장치.

청구항 14

소정의 동작을 행하는 본체부와,

상기 소정의 동작의 실행 결과로서 생성된 정보를 표시하는 표시장치를 갖고,

상기 표시장치는,

화소 어레이부와,

구동부를 갖고,

화소회로들의 매트릭스 모양의 상기 화소 어레이부는, 상기 매트릭스의 열들 중 하나로서 각각 배치된 신호 선들과, 상기 매트릭스의 행들 중 하나로서 각각 배치된 주사선들을 갖고, 상기 주사선과 평행한 급전선을 갖고,

상기 화소 어레이부 각각은, 상기 신호선들 중 하나와 상기 주사선들 중 하나가 교차하는 부분에 배치되고,

상기 구동부는, 신호 셀렉터, 라이트 스캐너 및 드라이브 스캐너이고,

상기 신호 셀렉터는, 상기 매트릭스의 열로서 각각 배치된 상기 신호 선에, 계조를 나타내는 전위와 소정의 기준전위를 갖는 구동신호를 공급하는 부이고,

상기 라이트 스캐너는, 상기 매트릭스의 행으로서 각각 배치된 상기 주사선들에 제어신호를 공급하는 부이며,

상기 드라이브 스캐너는, 상기 급전선에 전원전압을 고전위로부터 저전위로 교대로 공급하는 부이고,

상기 각 화소회로는,

신호 샘플링용 트랜지스터와,

소자 구동용 트랜지스터와,

신호 유지용량과,

발광소자를 구비하고,

상기 신호 샘플링용 트랜지스터는, 한쪽의 전류단자가 한쪽의 신호 선에 접속하고, 게이트 전극이 제어 단자로서 사용되고 한쪽의 주사선에 접속하고,

상기 소자 구동용 트랜지스터는, 한쪽의 전류단자가 소자 구동용 트랜지스터의 드레인전극이 되고, 소자 구동용 트랜지스터의 게이트 전극이 제어단자로서 사용되고,

상기 소자 구동용 트랜지스터의 드레인전극은 한쪽의 급전선에 접속하고, 소자 구동용 트랜지스터의 게이트 단자는, 상기 신호 샘플링용 트랜지스터의 다른 쪽의 전류단자에 접속하고,

상기 소자 구동용 트랜지스터의 다른 쪽의 전류단자는, 상기 소자 구동용 트랜지스터의 소스전극이 되고, 상기 발광소자에 접속되고,

상기 신호 유지용량은, 상기 소자 구동용 트랜지스터의 상기 게이트전극과 상기 소스전극과의 사이에 접속되고,

먼저, 상기 급전선이 고전위이며 또한 상기 신호 선이 기준전위인 후에, 상기 신호 샘플링용 트랜지스터가 상기 제어신호에 따라 온되는 경우에, 상기 발광소자를 발광 상태에서부터 비발광 상태로 바꾸는 처리로서 소광 처리를 수행하고,

이후, 상기 신호 샘플링용 트랜지스터를 오프로 하고,

상기 급전선을 고전위로부터 저전위로 전환하여 상기 소자 구동용 트랜지스터의 상기 소스전극 전압을 하강시키는 처리인 한계전압 보정 준비처리에서 상기 신호 샘플링용 트랜지스터를 다시 온하지 않고, 상기 소자 구동용 트랜지스터의 상기 소스전극 전압을 하강시키고,

이어서, 상기 급전선을 상기 저전위로부터 상기 고전위로 다시 전환한 후, 상기 신호 선이 상기 기준전위일 때, 상기 신호 샘플링용 트랜지스터가 상기 제어신호에 따라 온 해서 상기 소자 구동용 트랜지스터의 상기 소스전극의 전압을 상승시켜, 상기 신호 유지용량을 전기적으로 충전하는 처리에서 점점 상승시키고, 결과적으로 상기 소자 구동용 트랜지스터의 상기 게이트전극과 소스전극간의 전압을 상기 한계 전압을 향하는 방향으로 감소시키는 처리인 한계전압 보정처리에서 상기 소자 구동용 트랜지스터의 상기 게이트전극과 상기 소스전극간의 전압을 상기 소자 구동용 트랜지스터의 상기 한계 전압을 향하는 방향으로 점점 감소시키는 것을 특징으로 하는 전자기기.

청구항 15

화소 어레이부와,

구동부를 구비하고,

화소회로들의 매트릭스 모양의 상기 화소 어레이부는, 상기 매트릭스의 열들 중 하나로서 각각 배치된 신호 선들과, 상기 매트릭스의 행들 중 하나로서 각각 배치된 주사선들을 갖고, 상기 주사선과 평행한 급전선을 갖고,

상기 화소 어레이부 각각은, 상기 신호선들 중 하나와 상기 주사선들 중 하나가 교차하는 부분에 배치되고,

상기 구동부는, 신호 셀렉터, 라이트 스캐너 및 드라이브 스캐너이고,

상기 신호 셀렉터는, 상기 매트릭스의 열로서 각각 배치된 상기 신호 선에, 계조를 나타내는 전위와 소정의 기준전위를 갖는 구동신호를 공급하는 부이고,

상기 라이트 스캐너는, 상기 매트릭스의 행으로서 각각 배치된 상기 주사선들에 제어신호를 공급하는 부이며,

상기 드라이브 스캐너는, 상기 급전선에 전원전압을 고전위로부터 저전위로 교대로 공급하는 부이고,

상기 각 화소회로는, 신호 샘플링용 트랜지스터와, 소자 구동용 트랜지스터와, 신호 유지용량과, 발광

소자를 구비하고,

상기 신호 샘플링용 트랜지스터는, 한쪽의 전류단자가 한쪽의 신호 선에 접속하고, 게이트 전극이 제어 단자로서 사용되고 한쪽의 주사선에 접속하고,

상기 소자 구동용 트랜지스터는, 한쪽의 전류단자가 소자 구동용 트랜지스터의 드레인전극이 되고, 소자 구동용 트랜지스터의 게이트 전극이 제어단자로서 사용되고,

상기 소자 구동용 트랜지스터의 드레인전극은 한쪽의 급전선에 접속하고, 소자 구동용 트랜지스터의 게이트 단자는, 상기 신호 샘플링용 트랜지스터의 다른 쪽의 전류단자에 접속하고,

상기 소자 구동용 트랜지스터의 다른 쪽의 전류단자는, 상기 소자 구동용 트랜지스터의 소스전극이 되고, 상기 발광소자에 접속되고,

상기 신호 유지용량은, 상기 소자 구동용 트랜지스터의 상기 게이트전극과 상기 소스전극과의 사이에 접속되는, 표시장치를 구동하는 방법으로서,

먼저, 상기 급전선이 고전위이며 또한 상기 신호 선이 기준전위인 후에, 상기 신호 샘플링용 트랜지스터가 상기 제어신호에 따라 온되는 경우에, 상기 발광소자를 발광 상태에서부터 비발광 상태로 바꾸는 처리로서 소광 처리를 수행하는 단계와,

상기 신호 샘플링용 트랜지스터를 오프로 하는 단계와,

상기 급전선을 고전위로부터 저전위로 전환하여 상기 소자 구동용 트랜지스터의 상기 소스전극 전압을 하강시키는 처리인 한계전압 보정 준비처리에서 상기 신호 샘플링용 트랜지스터를 다시 온하지 않고, 상기 소자 구동용 트랜지스터의 상기 소스전극 전압을 하강시키는 단계와,

상기 급전선을 상기 저전위로부터 상기 고전위로 다시 전환한 후, 상기 신호 선이 상기 기준전위일 때, 상기 신호 샘플링용 트랜지스터가 상기 제어신호에 따라 온 해서 상기 소자 구동용 트랜지스터의 상기 소스전극의 전압을 상승시켜, 상기 신호 유지용량을 전기적으로 충전하는 처리에서 점점 상승시키고, 결과적으로 상기 소자 구동용 트랜지스터의 상기 게이트전극과 소스전극간의 전압을 상기 한계 전압을 향하는 방향으로 감소시키는 처리인 한계전압 보정처리에서 상기 소자 구동용 트랜지스터의 상기 게이트전극과 상기 소스전극간의 전압을 상기 소자 구동용 트랜지스터의 상기 한계 전압을 향하는 방향으로 점점 감소시키는 단계를 포함한 것을 특징으로 하는 표시장치의 구동방법.

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 발광소자를 각각 갖는 화소회로에 사용한 액티브 매트릭스형의 표시장치 및 그 표시장치 구동방법에 관한 것이다. 또한, 본 발명은, 표시부로서 액티브 매트릭스형의 표시장치를 각각 구비한 전자기기에 관한 것이다.

배경 기술

[0002] 각각 발광소자로서의 역할을 하는 유기EL(Electro Luminance) 디바이스를 각각 사용한 표시장치로서 평면자발광형의 표시장치는, 최근 광범위하고 왕성하게 개발된다. 유기EL 발광소자는, 이 소자에 이용된 유기박막에 전계를 인가하면 발광하는 현상을 이용한 디바이스다. 유기EL 발광소자가 인가전압이 10V이하로 작동하도록 구동할 수 있으므로, 유기EL 발광소자는 저소비 전력이다. 또 유기EL 발광소자가 스스로 빛을 발광할 수 있는 자발광 소자이므로, 유기EL 발광소자를 이용한 표시장치는 조명부재를 필요로 하지 않아서, 경량화 및 박형화가 용이하다. 한층 더, 유기EL 발광소자의 응답 시간이 수 μ s 정도로 대단히 고속이므로, 유기EL 발광소자를 이용한 표시장치는 잔상이 발생하지 않는다.

[0003] 각각이 유기EL 발광소자를 각각 갖는 화소회로를 사용하고 상기 자발광형의 표시장치인 평면 표시장치는, 이 중에서도 특히 구동소자로서 박막트랜지스터를 각 화소회로에 집적한 화소회로를 이용한 액티브 매트릭

스형의 표시장치를 구비한다. 최근에, 액티브 매트릭스형의 표시장치가 널리 집중적으로 개발된다. 액티브 매트릭스형 평면자발광 표시장치는, 이하의 문헌 일본국 공개특허공보 특개 2003-255856, 2003-271095, 2004-133240, 2004-029791, 2004-093682, 2006-251322 및 2007-310311의 문헌에 기재되어 있다.

[0004]

도 29는 종래의 액티브 매트릭스형 표시장치의 일례를 나타내는 모델 회로도다. 표시장치는 화소 어레이부(1)와, 이 화소 어레이부(1) 주변의 구동부로 구성되어 있다. 구동부는, 이후 신호 셀렉터라고도 하는 수평 셀렉터(3)와, 라이트 스캐너(4)를 구비하고 있다. 화소회로(2)의 매트릭스와 같은 화소 어레이부(1)는, 상기 매트릭스의 열 중 하나로서 각각 배치된 신호 선 S L과, 상기 매트릭스의 행 중 하나로서 각각 배치된 주사선 W S를 구비하고 있다. 그 하나의 신호 선 S L과 그 하나의 주사선 W S이 교차하는 부분에 각 화소회로(2)가 배치되어 있다. 아래의 설명을 이해를 쉽게 하기 위해서, 도 29는 일 교차부분에 1개의 화소회로(2)만이 도시되어 있다. 라이트 스캐너(4)는 쉬프트 레지스터를 구비한다. 라이트 스캐너(4)는 외부 소스로부터 수신된 클록 신호 c k에 따라 동작한다. 또한, 라이트 스캐너(4)는, 외부 소스에서 공급된 스타트 펄스 s p를 순차로 수신한다. 그 클록 신호 ck와 그 스타트 펄스 sp를 수신함으로써, 라이트 스캐너(4)는, 주사선 W S에 순차 제어신호를 출력한다. 수평 셀렉터(3)는, 라이트 스캐너(4)에서 실행된 여러 행 순차 주사동작에 맞춰서 영상신호를 신호 선 S L에 공급한다.

[0005]

화소회로(2)는 신호 샘플링용 트랜지스터 T1과, 소자 구동용 트랜지스터 T2와, 신호 유지용량 C1과, 발광 소자 E L로 구성되어 있다. 소자 구동용 트랜지스터 T2는 P채널형 트랜지스터이다. 소자 구동용 트랜지스터 T2의 2개의 전류단자 중 특정의 전류단자는 소자 구동용 트랜지스터 T2의 소스전극의 역할을 한다. 그 소스전극의 역할을 하는 특정의 전류단자는 전원 라인에 접속하고, 소자 구동용 트랜지스터 T2의 다른 쪽의 전류단자는 소자 구동용 트랜지스터 T2의 드레인전극의 역할을 한다. 그 드레인전극의 역할을 하는 다른 쪽 전류단자는, 발광소자 E L의 애노드전극에 접속하고 있다. 소자 구동용 트랜지스터 T2의 게이트전극은, 소자 구동용 트랜지스터 T2의 제어전극으로서 사용된다. 소자 구동용 트랜지스터 T2의 게이트전극은, 신호 샘플링용 트랜지스터 T1을 통해 신호 선 S L에 접속하고 있다. 주사선 W S에 공급된 제어신호로, 신호 샘플링용 트랜지스터 T1이 온된다. 온 상태의 신호 샘플링용 트랜지스터 T1은 수평 셀렉터(3)에서 신호 선 S L에 공급된 비디오 신호를 샘플링해서, 영상신호를 신호 유지용량 C1에 저장한다. 신호 유지용량 C1에 저장된 영상신호는, 게이트-소스 전압 V g s로서 소자 구동용 트랜지스터 T2의 게이트전극에 인가되어, 소자 구동용 트랜지스터 T2를 구동하여 드레인-소스 전류 I d s를 발광 소자 E L에 출력한다. 이에 따라 발광소자 E L은 영상신호에 따른 휘도로 발광한다. 게이트-소스 전압 V g s는, 소자 구동용 트랜지스터 T2의 소스전극을 기준으로 한 소자 구동용 트랜지스터 T2의 게이트전극의 전위를 의미하고 있다. 한편, 드레인-소스 전류 I d s는, 소자 구동용 트랜지스터 T2의 드레인전극과 소스전극 사이에 흐리는 전류이다.

[0006]

소자 구동용 트랜지스터 T2는 포화 영역에서 동작한다. 게이트-소스 전압 V g s와 드레인-소스 전류 I d s의 관계는 이하의 식 1로 나타낸다.

[0007]

$$I d s = (1/2) \mu (W/L) C o x (V g s - V t h)^2 \cdot \cdot \cdot (1)$$

[0008]

이 식에서, 참조표시 μ 는 소자 구동용 트랜지스터의 이동도, W는 소자 구동용 트랜지스터 T2의 채널 폭, L은 소자 구동용 트랜지스터 T2의 채널길이, C o x는 소자 구동용 트랜지스터 T2의 단위면적당의 게이트 절연막 용량, V t h는 소자 구동용 트랜지스터 T2의 한계 전압이다. 이 특성식(1)으로부터 분명한 바와 같이, 소자 구동용 트랜지스터 T2는 포화 영역에서 동작할 때, 게이트-소스 전압 V g s에 따라 드레인-소스 전류 I d s를 발광소자 E L에 공급하는 정전류원으로서 기능한다.

[0009]

도 30은, 발광소자 E L에 인가된 전압과 발광소자 E L을 통해 흐르는 전류간의 관계를 각 나타내는 그래프를 도시한 도면이다. 즉, 도 30은 발광소자 E L의 전압 대 전류 특성을 각각 나타낸 그래프를 도시한 도면이다. 상기 설명으로부터 분명한 것처럼, 발광소자 E L을 통해 흐르는 구동 전류는, 소자 구동용 트랜지스터 T2에서 발생한 드레인-소스 전류 I d s이다. 발광소자 E L에 인가된 전압은, 발광소자 E L의 애노드 전극의 전압 V이다. 가로축은 발광소자 E L의 애노드 전압 V를 나타내고, 세로축은 이하 상기 인용된 구동 전류라고도 하는 드레인-소스 전류 I d s를 나타낸다. 또한 발광소자 E L의 애노드 전압 V는 소자 구동용 트랜지스터 T2의 드레인 전압이다. 발광소자 E L의 전압 대 전류 특성은, 실선 곡선부터 점선 곡선까지의 변화로 나타낸 것처럼 경시 변화된다. 보다 구체적으로, 시간 경과에 따라, 발광소자 E L의 전압 대 전류 특성은, 우측으로 이동하게 된다. 이때문에, 구동 전류 I d s가 일정한 크기로 유지하는 경우에도, 애노드 전압 V(또는 드레인 전압 V)는 시간의 경과에 따라 변화한다. 보다 구체적으로, 구동 전류 I d s가 일정한 크기로 유지하는 경우에도, 애노드 전압 V(또는 드레인 전압 V)는 증가한다. 다행히도, 그렇지만, 도 29에 나타낸 화소회로(2)의 소자 구동용 트랜지스터 T2는 포

화 영역에서 동작하여, 드레인 전압V의 변동에 영향을 미치지 않고 게이트-소스 전압V_{gs}에 의존한 드레인-소스 전류I_{ds}를 발생한다. 그래서, 발광소자EL에서 발생된 광 휘도는, 시간의 경과에 따라 발광소자EL의 전압 대 전류 특성에 상관없이 고정값으로 유지될 수 있다.

[0010] 도 31은, 종래의 액티브 매트릭스형 표시장치의 일례를 나타내는 다른 모델 회로도다. 도 31에 나타난 화소회로(2)가 도 29의 회로도에 도시된 화소회로(2)와 다른 점은, 도 31의 회로도에 도시된 화소회로(2)일 경우에,

[0011] 소자 구동용 트랜지스터T2는, 도 29의 회로도에 도시된 화소회로의 경우와 같이 P채널형 대신에 N채널형의 트랜지스터이다. 신호 샘플링용 트랜지스터T1와 소자 구동용 트랜지스터T2 양쪽으로서 N채널형의 트랜지스터를 사용함으로써, 화소회로(2)의 제조 프로세스는, 많은 경우에 있어서 실행하기 보다 쉬워진다.

발명의 내용

해결 하고자하는 과제

[0012] 도 29 및 도 31에 나타난 화소회로(2) 각각에서 이용된 소자 구동용 트랜지스터T2를 포화 영역에서 동작시켜서, 발광소자EL에 공급하는 구동전류인 드레인-소스 전류I_{ds}의 크기를 제어하고 있다. 그렇지만, 소자 구동용 트랜지스터T2의 역할을 하는 박막트랜지스터의 한계전압V_{th}은 트랜지스터마다 변동한다. 상기의 소자 구동용 트랜지스터T2의 특성식(1)으로부터 분명하게 나타나 있는 바와 같이, 소자 구동용 트랜지스터T2의 한계 전압V_{th}가 트랜지스터마다 변동하면, 소자 구동용 트랜지스터T2에서 발생된 드레인-소스 전류I_{ds}도 트랜지스터마다 변동한다. 이 때문에, 표시 화면의 유니포머티를 손상한다. 이 때문에, 종래부터 트랜지스터마다 소자 구동용 트랜지스터T2의 한계 전압V_{th}의 변동에 대해 상기 화소회로(2)에서 이용된 소자 구동용 트랜지스터T2에서 발생된 드레인-소스 전류I_{ds}를 보정하는 한계 전압보정기능을 각각 내장한 화소회로(2)를 이용한 구성이 제안되어 있다. 도 29 및 도 31에 나타난 각 화소회로(2)는, 기본적으로 2개의 트랜지스터(즉, 신호 샘플링용 트랜지스터T1과 소자 구동용 트랜지스터T2), 1개의 용량(즉, 신호 유지용량C1) 및 1개의 발광소자(즉, 발광소자EL)로 구성되어 있다. 이렇게 비교적 단순한 구성에서 한계 전압보정기능을 내장하는 경우, 주사선WS의 라이트 스캐너(4)에서 실행된 여러 행 순차 주사동작의 하나로 조정된 타이밍에 맞춰서 각각 실행된 주사동작에서의 각 신호 선SL의 전위와 각 전원선DS의 전위를 공급할 필요가 있다. 이에 따라서, 동작 시퀀스가 복잡해진다.

[0013] 일본국 공개특허공보 특개 2007-310311에 개시된 종래의 화소회로(2)에서는, 화소회로(2)에 영상신호를 저장하기 전에, 복잡한 동작 시퀀스를 실행하여, 소자 구동용 트랜지스터T2의 한계 전압V_{th}의 변동에 대해 드레인-소스 전류I_{ds}를 보정한다. 그렇지만, 이러한 보정동작의 시퀀스가 복잡하기 때문에, 어떠한 보정동작이 잘못 실행될 많은 가능성이 있다. 그래서, 소자 구동용 트랜지스터T2에서 발생된 드레인-소스 전류I_{ds}는, 소자 구동용 트랜지스터T2의 한계 전압V_{th}의 변동에 대해 일부의 경우에는 반드시 보정될 수 없다. 복잡한 보정 동작 시퀀스에 의해 한계 전압보정기능이 불안정화하면, 표시 화면의 유니포머티에 악영향이 나오기 때문에, 해결해야 할 과제로 되어 있다.

과제 해결수단

[0014] 상술한 문제를 감안하여, 본 발명의 실시예들의 발명자들은, 화소회로단위로 높은 확실도와 높은 안정도로 한계 전압보정처리를 행하는 것이 가능한 표시장치를 제안한다. 또한, 본 발명의 실시예들의 발명자들은, 표시장치의 구동방법을 제안한다. 상기 표시장치 및 구동방법을 구현하기 위해서, 다음의 수단을 제공한다.

[0015] 본 발명의 실시예에 따른 표시장치는, 화소 어레이부와 구동부를 가진다. 화소회로들의 매트릭스 모양의 상기 화소 어레이부는, 화소회로 자신들에 추가로 상기 매트릭스의 열들 중 하나로서 각각 배치된 신호 선들과, 상기 매트릭스의 행들 중 하나로서 각각 배치된 주사선들을 갖는다. 각 화소회로는, 상기 신호 선 중 하나와 상기 주사선 중 하나가 교차하는 부분에 배치된다. 또한, 화소 어레이부는, 상기 주사선과 평행한 급전선을 구비하고 있다.

[0016] 상기 구동부는, 신호 셀렉터와, 라이트 스캐너와, 드라이브 스캐너이다. 상기 신호 셀렉터는, 화소 매트릭스의 열로서 각각 배치된 신호 선에, 계조를 나타내는 전위와 소정의 기준전위를 갖는 구동신호를 공급한다. 라이트 스캐너는, 화소 매트릭스의 행으로서 각각 배치된 주사선에 제어신호를 공급하는 부이다. 드라이브 스캐너는, 급전선에 고전위로부터 저전위로 교대로 변경하는 전원 전압을 공급하는 부이다.

- [0017] 상기 각 화소회로는, 신호 샘플링용 트랜지스터와, 소자 구동용 트랜지스터와, 신호 유지용량과, 발광 소자를 구비한다. 상기 신호 샘플링용 트랜지스터는, 한쪽의 전류단자가 한쪽의 신호 선에 접속하고, 게이트 전극이 제어 단자로서 사용되고 한쪽의 주사선에 접속한다. 소자 구동용 트랜지스터는, 한쪽의 전류단자가 소자 구동용 트랜지스터의 드레인전극이 되고, 소자 구동용 트랜지스터의 게이트 전극이 제어단자로서 사용된다. 소자 구동용 트랜지스터의 드레인전극은 한쪽의 급전선에 접속하고, 소자 구동용 트랜지스터의 게이트 단자는, 상기 신호 샘플링용 트랜지스터의 다른 쪽의 전류단자에 접속한다. 상기 소자 구동용 트랜지스터의 다른 쪽의 전류단자는, 상기 소자 구동용 트랜지스터의 소스전극이 된다. 상기 소자 구동용 트랜지스터의 소스전극은, 발광 소자에 접속된다. 상기 신호 유지용량은, 상기 소자 구동용 트랜지스터의 게이트전극과 소스전극과의 사이에 접속된다.
- [0018] 먼저, 상기 급전선이 고전위이며 또한 상기 신호 선이 기준전위인 후에, 상기 신호 샘플링용 트랜지스터가 상기 제어신호에 따라 온되는 경우에, 소광 처리를 행한다. 그 소광 처리는, 상기 발광소자를 발광 상태에서부터 비발광 상태로 바꾸는 처리이다.
- [0019] 이후, 상기 신호 샘플링용 트랜지스터를 오프로 하고, 상기 급전선을 고전위로부터 저전위로 전환한다. 상기 신호 샘플링용 트랜지스터를 다시 온하지 않고, 상기 소자 구동용 트랜지스터의 소스전극 전압을 하강시킨다. 상기 소자 구동용 트랜지스터의 소스전극 전압을 하강시키는 처리를 한계전압 보정 준비처리라고 한다.
- [0020] 이어서, 상기 급전선을 저전위로부터 고전위로 다시 전환한다. 그 후, 상기 신호 선이 기준전위일 때, 상기 신호 샘플링용 트랜지스터가 제어신호에 따라 온 해서 상기 소자 구동용 트랜지스터의 소스전극의 전압을 상승시켜, 신호 유지용량을 전기적으로 충전하는 처리에서 점점 상승시킨다. 그래서, 소자 구동용 트랜지스터의 게이트전극과 소스전극간의 전압이 그 한계 전압을 향하는 방향으로 점점 감소된다. 소자 구동용 트랜지스터의 게이트전극과 소스전극간의 전압을 그 한계 전압을 향하는 방향으로 점점 감소시키는 처리를, 한계전압 보정처리라고 한다.
- [0021] 상기 드라이브 스캐너가 급전선 그룹으로서 상기 매트릭스의 행 중 하나로서 각각 배치된 인접한 급전선을 구동하는 구성을 제공하는 것이 바람직하다. 급전선 그룹으로서 상기 드라이브 스캐너에 의해 구동되는 인접한 급전선의 수는 미리 결정된다. 이 구성에서, 드라이브 스캐너는, 동일한 급전선 그룹에 관계된 인접한 급전선에 공통하는 전원전압을 고전위로부터 저전위로 또 이와는 반대로 교대로 전환하고나서, 그 공통 전원전압을 그룹단위로 전원전압의 위상을 이동시켜서 급전선 그룹에 인가한다. 이렇게 하여, 공통 전원전압은, 급전선 그룹에 대해 결정된 동일한 위상에서의 급전선 그룹에 공급되고, 고전위로부터 저전위로 또 이와는 반대로 교대로 전환된다.
- [0022] 상기 표시장치의 일 실시예에서는, 소광 처리를 실행하여 상기 발광소자를 발광 상태에서부터 비발광 상태로 바꾼 후, 상기 급전선이 고전위이며 또한 상기 신호 선이 기준전위일 때, 상기 신호 샘플링용 트랜지스터가 주사선을 통해 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 상기 제어신호에 따라 적어도 한번 온하여 적어도 또 다른 추가의 소광 처리를 다시 실행한다.
- [0023] 또한, 상기 라이트 스캐너는, 수평주기마다 순차로 각 주사선에 제어신호를 공급하고, 상기 신호 샘플링용 트랜지스터는, 1수평주기이상의 길이를 각각 갖는 간격으로 공급된 제어신호에 따라, 상기 소광 처리 및 추가 소광 처리를 행하는 구성을 본 실시예가 구비하는 것이 가능하다.
- [0024] 또한, 상기 매트릭스의 행 중 하나로서 각각 배치된 인접한 주사선이 주사선 그룹으로서 취급되고 주사선 그룹으로서 취급되는 인접한 주사선의 수는 미리 결정되는 또 다른 구성을 본 실시예가 구비하는 것이 가능하다. 이 경우에, 라이트 스캐너는, 동일한 주사선 그룹에 관계된 인접한 주사선에 공통한 제어신호를 그룹단위로 상기 제어신호의 위상을 이동시켜서 상기 주사선 그룹 각각에 순차로 제공한다. 그래서, 제어신호는, 주사선 그룹에 대해 결정된 동일한 위상에서 동일한 주사선 그룹에 관계되는 인접한 주사선에 공급되어 상기 주사선 그룹에 관계되는 상기 인접한 주사선에 공통한 타이밍으로 추가의 소광 처리를 실행한다.
- [0025] 상기 표시장치의 다른 실시예에서는, 발광소자를 발광 상태에서부터 비발광 상태로 전환하는 상기 소광 처리의 실행이 종료한 후이지만 상기 한계전압 보정준비처리가 행해지기 전에, 상기 드라이브 스캐너는 상기 급전선을 고전위로부터 저전위와 고전위의 사이의 중간전위로 바꾼다.
- [0026] 또한, 상기 드라이브 스캐너는, 상기 급전선 그룹의 각각을 그룹 단위로 순차적으로 전환 신호의 위상을 이동시켜서 고전위로부터 중간전위로 전환을 행하는 구성을 다른 실시예가 구비하는 것이 가능하다. 이 경우에, 상기 드라이브 스캐너는, 동일한 전환신호의 위상으로 고전위로부터 중간전위로 상기 급전선에 관계되는 인

접한 급전선 각각을 순차로 전환한다.

- [0027] 또한, 상기 급전선이 중간전위이며 또한 상기 신호 선이 기준전위일 때에, 상기 신호 샘플링용 트랜지스터가 주사선을 통해 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 제어신호에 따라 온 하는 또 다른 구성을 본 실시예가 구비하는 것이 가능하다.
- [0028] 상기 매트릭스의 행 중 하나로서 각각 배치된 인접한 급전선을 급전선 그룹으로 취급하고 급전선 그룹으로서 취급되는 인접한 급전선의 수를 미리 결정하는 또 다른 구성을 본 실시예가 구비하는 것이 가능하다. 이 경우에, 상기 드라이브 스캐너는, 동일한 급전선 그룹에 관계된 인접한 급전선에 공통한 전원전압을 그룹단위로 상기 전원전압의 위상을 이동시켜서 상기 급전선 그룹 각각에 순차로 제공하여 동일한 급전선 그룹에 관계된 급전선을 구동한다. 그래서, 전원전압은, 상기 그룹에 대해 결정된 동일 위상으로 동일한 급전선 그룹에 관계된 인접한 급전선에 공급되어 그 급전선 그룹에 관계된 급전선을 구동한다.
- [0029] 상기 표시장치의 또 다른 실시예에서는, 상기 신호 셀렉터는, 상기 소광 처리시에 제1 기준전위를 신호선에 인가하고, 상기 한계전압 보정처리시에 제1 기준전위와 다른 제2 기준전위를 신호선에 인가한다.
- [0030] 또한, 상기 신호 셀렉터가 신호 선에 인가하는 제1 기준전위의 크기는 제2 기준전위의 크기보다 크지만, 발광소자의 캐소드 전위와, 발광소자의 한계 전압과, 소자 구동용 트랜지스터의 한계 전압과의 합보다 작다.
- [0031] 또한, 상기 한계전압 보정처리 후, 상기 신호 선이 영상신호전위이고 상기 급전선이 고전위일 때, 상기 신호 샘플링용 트랜지스터는 주사선을 통해 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 제어신호에 따라 온하여 상기 영상신호전위를 상기 신호 유지용량에 저장하는 신호 기록처리를 행한다.
- [0032] 또한, 상기 신호 셀렉터가 계조를 나타낸 제1영상신호전위를 상기 신호 선에 인가하고, 상기 신호 샘플링용 트랜지스터가 상기 주사선을 통해 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 제어신호에 따라 온해서 제1영상신호전위를 상기 신호 유지용량에 저장하는 제1 신호 기록처리를 행하는 또 다른 구성을 또 다른 실시예가 구비하는 것이 가능하다. 계속해서, 상기 신호 셀렉터는, 계조를 나타낸 제2영상신호전위를 상기 신호 선에 인가하고, 상기 신호 샘플링용 트랜지스터는 상기 주사선을 통해 신호 샘플링용 트랜지스터의 게이트 전극에 공급된 또 다른 제어신호에 따라 온해서 제2영상신호전위를 상기 신호 유지용량에 저장하는 제2 신호 기록처리를 행한다.

효 과

- [0033] 본 발명의 실시예들에 의하면, 급전선이 고전위이고 또한 신호 선이 기준전위일 때에, 발광소자를 발광상태로부터 비발광 상태로 전환하는 소광 처리를 행한다.
- [0034] 그후, 상기 신호 샘플링용 트랜지스터를 오프로 하고 나서, 급전선을 고전위로부터 저전위로 전환한다. 그래서, 신호 샘플링용 트랜지스터를 온 시키지 않고 소자 구동용 트랜지스터의 소스전극 전압을 소위 한계전압 보정 준비처리에서 하강시켜, 소자 구동용 트랜지스터의 게이트전극과 소스전극간 전압을 설정한다.
- [0035] 이 후, 급전선을 저전위로부터 다시 고전위로 전환한다. 그리고, 신호 선이 기준전위일 때에, 신호 샘플링용 트랜지스터를 온 해서 소자 구동용 트랜지스터의 게이트 전극의 전압을 갑자기 기준전위로 상승시켜서, 소자 구동 트랜지스터의 소스전극 전압을 신호 유지용량을 전기적으로 충전하는 처리에서 점차 상승시킨다. 그래서, 소자 구동용 트랜지스터의 게이트 전극과 소스전극간의 전압은, 소위 한계전압 보정처리에서 소자 구동용 트랜지스터의 한계전압을 향하는 방향으로 점점 감소된다.
- [0036] 이렇게, 소광 처리, 한계전압 보정 준비 처리 및 한계전압 보정처리를 순서적으로 행함으로써, 오동작을 방지해서 화소회로마다 확실하고 안정적으로 소자 구동용 트랜지스터의 한계 전압보정처리를 행할 수 있다. 특히, 한계전압 보정준비 처리에서는, 신호 샘플링용 트랜지스터를 온 하지 않고, 소자 구동용 트랜지스터의 소스전극 전압을 하강시킨다. 그래서, 오동작을 방지해서 화소회로마다 안정적으로 소자 구동용 트랜지스터의 한계 전압보정처리를 행할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0037] 이하, 도면을 참조해서 본 발명의 바람직한 실시예들을 상세하게 설명한다. 도 1은 본 발명의 제1실시예에 따른 표시장치의 전체 구성을 나타내는 블록도다. 도 1에 나타나 있는 바와 같이, 본 표시장치는, 화소 어레이부(1)와 이것을 구동하는 구동부(3,4,5)로 이루어진다. 화소회로(2)의 매트릭스와 같은 화소

어레이부(1)는, 매트릭스의 열들 중 하나로서 각각 배치된 신호 선 S L 과, 매트릭스의 행들 중 하나로서 각각 배치된 주사선 W S 와, 화소회로(2) 자신들에다가 주사선 W S 에 평행한 급전선 D S 을 갖는다. 각 화소회로(2)는, 신호 선 S L 중 하나와 주사선 W S 중 하나의 교차부분에 배치된다. 상기 구동부(4)는, 주사선 W S 에 순차로 제어신호를 공급해서 화소회로(2)를 행단위로 여러 행 순차 주사하는 라이트 스캐너라고도 하는 제어용 스캐너이다. 상기 구동부(5)는, 급전선 D S 에 전원전압을 순차로 공급하여 화소회로(2)의 라이트 스캐너(4)의 여러 행 순차 주사에 맞춰서 여러 행 순차 주사를 행하는 드라이브 스캐너라고도 하는 전원 스캐너이다. 드라이버 스캐너(5)는, 고전위 V c c 를 저전위 V s s 로 또 이와는 반대로 전원전압을 전환한다. 상기 구동부(3)는, 신호 선 S L 에 입력신호를 순차로 공급하여서 열단위로 화소회로(2)의 여러 행 순차 주사에 맞춘 여러 열(column-after-column) 순차 주사를 실행하는 수평 셀렉터라고도 하는 신호 셀렉터이다. 이 수평 셀렉터(3)는, 영상신호(또는 계조)를 나타내는 전위 V s i g 로부터 기준전위 V o f s 로 또 이와는 반대로 그 신호를 전환한다. 이때, 라이트 스캐너(4)는 외부 소스에서 수신된 클럭 신호 W S c k 에 따라 동작해 외부 소스에서 공급된 스타트 펄스 W S s p 를 순차로 수신한다. 클럭 신호 W S c k 와 스타트 펄스 W S s p 를 수신함으로써, 라이트 스캐너(4)는 주사선 W S 에 순차로 제어신호를 공급한다. 마찬가지로, 드라이브 스캐너(5)는 외부 소스로부터 수신된 클럭 신호 D S c k 에 따라 동작한다. 또한, 드라이브 스캐너(5)는, 외부 소스에서 공급된 스타트 펄스 D S s p 를 순차로 수신한다. 클럭 신호 D S c k 와 스타트 펄스 D S s p 를 수신함으로써, 드라이브 스캐너(5)는, 급전선 D S 에 순차로 공급된 전원전압을 전환한다.

[0038]

도 2는, 도 1의 블록도에 나타낸 표시장치의 화소회로(2)의 구체적인 구성을 나타내는 회로도다. 도 2에 나타나 있는 바와 같이, 본 화소회로(2)는, 다이오드형이라고도 하는 2단자형의 발광소자 E L 과, N채널형의 신호 샘플링용 트랜지스터 T1과, N채널형의 소자 구동용 트랜지스터 T2과, 박막 타입의 신호 신호 유지용량 C1으로 구성되어 있다. 화소회로(2)의 발광소자 E L 의 대표적인 예로는, 유기 E L (일렉트로루미네스스) 발광소자가 있다. 신호 샘플링용 트랜지스터 T1의 게이트전극은 제어 단자로서 사용되고 상기 신호 샘플링용 트랜지스터 T1의 2개의 전류단자는 각각 소스전극 및 드레인전극의 역할을 한다. 신호 샘플링용 트랜지스터 T1의 게이트전극은 이 주사선 W S 에 접속된다. 신호 샘플링용 트랜지스터 T1의 2개의 전류단자 중 한쪽은 신호 선 S L 에 접속하고, 다른 쪽은 소자 구동용 트랜지스터 T2의 게이트전극 G 에 접속하고 있다.

[0039]

신호 샘플링용 트랜지스터 T1과 마찬가지로, 소자 구동용 트랜지스터 T2의 게이트전극도 제어단자의 역할을 하고, 소자 구동용 트랜지스터 T2의 2개의 전류단자는 각각 소스전극 및 드레인전극의 역할을 한다. 소자 구동용 트랜지스터 T2의 2개의 전류단자 중 한쪽은 발광소자 E L 에 접속하고, 다른 쪽은 급전선 D S 에 접속하고 있다. 보다 구체적으로는, 본 발명의 실시예들에서는 소자 구동용 트랜지스터 T2가 N채널형이다. 소자 구동용 트랜지스터 T2의 드레인전극은 급전선 D S 에 접속하고, 소자 구동용 트랜지스터 T2의 소스전극 S 은 발광소자 E L 의 애노드에 접속하고 있다. 발광소자 E L 의 캐소드전극은 일정한 캐소드 전위 V c a t 에 고정되어 있다. 신호 유지용량 C1은 소자 구동용 트랜지스터 T2의 소스전극 S 와 게이트전극 G 과의 사이에 접속하고 있다. 상기 구성에서, 화소회로(2)에 대하여, 라이트 스캐너(4)라고도 하는 제어용 스캐너(4)는, 주사선 W S 에 순차로 제어신호를 공급하여서 행단위로 여러 행 순차 주사 동작을 실행한다. 라이트 스캐너(4)는, 고전위(또는 펄스 톱(top))로부터 저전위(또는 펄스 보텀(bottom)) 또는 이와는 반대로 제어신호를 전환한다. 드라이브 스캐너(5)라고도 하는 전원 스캐너(5)는, 급전선 D S 에 전원전압을 순차로 공급하여 행단위로 화소회로(2)의 라이트 스캐너(4)의 여러 행 순차 주사에 대해 조정된 여러 행 순차 주사를 행한다. 드라이브 스캐너(5)는, 그 전원전압을 고전위 V c c 에서 저전위 V s s 로 또 이와 반대로 전환한다. 수평 셀렉터(3)라고도 하는 신호 셀렉터(3)는, 신호 선 S L 에 입력신호를 순차로 공급하여 열단위로 화소회로(2)의 여러 행 순차 주사동작에 대해 조정된 여러 열 순차 주사를 한다. 수평 셀렉터(3)는, 영상신호(또는 계조)가 되는 신호전위 V s i g 로부터 기준전위 V o f s 로 또 이와 반대로 그 신호를 전환한다.

[0040]

상기 구성에 있어서, 먼저, 급전선 D S 가 고전위 V c c 이며 또한 신호 선 S L 이 기준전위 V o f s 인 후에, 신호 샘플링용 트랜지스터 T1이 제어신호에 따라 온 함으로써 발광소자 E L 을 발광 상태에서 비발광 상태로 전환하는 소광 처리를 행한다. 이후, 신호 샘플링용 트랜지스터 T1은 상기 제어신호에 따라 오프로 되고나서, 급전선 D S 는 고전위 V c c 로부터 저전위 V s s 로 전환된다. 급전선 D S 가 고전위 V c c 로부터 저전위 V s s 로 전환한 후 신호 샘플링용 트랜지스터 T1을 온 하지 않고, 소자 구동용 트랜지스터 T2의 소스전극 S 의 전압 V s 를 소위 한계전압 보정준비 처리에서 하강시켜, 소자 구동용 트랜지스터 T2의 게이트전극과 소스전극간 전압 V g s 를 소자 구동용 트랜지스터 T2의 한계 전압 V t h 보다 큰 전압으로 세트한다. 이어서, 급전선 D S 를 저전위 V s s 로부터 고전위 V c c 로 다시 전환한다. 그리고, 신호 선 S L 이 기준전위 V o f s 일 때, 신호 샘플링용 트랜지스터 T1이 제어신호에 따라 온 해서 소자 구동용 트랜지스터 T2의 게이트 전극 전압 V g 를 기준전위 V o f s 까지 급상승시켜, 소자 구동용 트랜지스터 T2의 소스전극 S 의 전압 V s 를 신호 유지용량 C1을 전기적으로 충전하는 처리에서 점

점 상승시킨다. 그래서, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 전압V_{gs}는, 소위 한계 전압V_{th}를 향하도록 소위 한계전압 보정준비 처리에서 점점 감소된다.

[0041] 본 발명의 실시예에서 제공된 구동방법에 의하면, 우선, 급전선D S가 고전위V_{cc}이고 또한 신호 선S L이 기준전위V_{ofs}인 후에, 발광소자E L을 발광 상태에서 비발광 상태로 전환하는 소광 처리를 행한다.

[0042] 그 후, 신호 샘플링용 트랜지스터T1은 상기 제어신호에 따라 오프로 되고나서, 급전선D S는 고전위V_{cc}로부터 저전위V_{ss}로 전환된다. 급전선D S가 고전위V_{cc}로부터 저전위V_{ss}로 전환한 후 신호 샘플링용 트랜지스터T1을 온 하지 않고, 소자 구동용 트랜지스터T2의 소스전극S의 전압V_s를 소위 한계전압 보정준비 처리에서 하강시켜, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 전압V_{gs}를 소자 구동용 트랜지스터T2의 한계 전압V_{th}보다 큰 전압으로 세트한다. 이어서, 급전선D S를 저전위V_{ss}로부터 고전위V_{cc}로 다시 전환한다. 그리고, 신호 선S L이 기준전위V_{ofs}일 때, 신호 샘플링용 트랜지스터T1이 온 해서 소자 구동용 트랜지스터T2의 게이트 전극 전압V_g를 기준전위V_{ofs}까지 급상승시켜, 소자 구동용 트랜지스터T2의 소스전극S의 전압V_s를 신호 유지용량C1을 전기적으로 충전하는 처리에서 점점 상승시킨다. 그래서, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 전압V_{gs}는, 소위 한계 전압V_{th}를 향하도록 소위 한계전압 보정준비 처리에서 점점 감소된다. 상술한 것처럼, 소광 처리, 한계전압 보정준비 처리 및 한계전압 보정처리를 순서적으로 행함으로써, 오동작을 방지해서 화소회로마다 확실하고 안정적으로 소자 구동용 트랜지스터T2의 한계 전압보정처리를 행할 수 있다. 특히, 한계전압 보정준비 처리에서는, 신호 샘플링용 트랜지스터T1을 온 하지 않고, 소자 구동용 트랜지스터T2의 소스전극S 전압V_s를 하강시킨다. 그래서, 오동작을 방지해서 화소회로(2)마다 안정적으로 소자 구동용 트랜지스터T2의 한계 전압보정처리를 행할 수 있다.

[0043] 도 3은, 화소회로(2) 구동방법으로서 도 2의 회로도들 참조하여 상기 설명된 구동방법에 관련된 각 신호의 타이밍 차트를 도시한 타이밍도다. 이 타이밍 차트의 수평축은 시간의 경과를 나타낸다. 3개의 틱 시간 차트는 주사선WS의 전위변화, 급전선D S의 전위변화, 신호 선S L의 전위변화를 의미한다. 주사선WS의 전위변화는 신호 샘플링용 트랜지스터T1을 전환하는 제어신호의 변화이고, 급전선D S의 전위변화는 전원전압을 저전위V_{ss}로부터 고전위V_{cc}로 또 이와는 반대로의 변화이다. 신호 선S L의 전위변화는 입력 신호의 영상신호전위V_{sig}로부터 기준전위V_{ofs}로 또 이와 반대로의 변화이다. 이 2개의 보텀 시간 차트는, 각각 화소회로(2)의 게이트전극G의 게이트전위V_g의 변화와, 화소회로(2)의 소스전극S의 소스전위V_s의 변화를 나타낸다. 화소회로(2)의 게이트전극G의 게이트전위V_g와 화소회로(2)의 소스전극S의 소스전위V_s간의 차이를, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간의 게이트-소스전압V_{gs}라고 한다.

[0044] 이 타이밍 차트의 수평축은, 화소회로(2)가 동작 시퀀스를 실행하는 기간(1)~(11)을 포함한다. 발광 기간(1)에서, 화소회로(2)는, 화소회로(2)의 발광소자E L로부터 발광하는 상태인 발광 상태에 있다. 비발광 기간(2)이 되면, 화소회로(2)는 화소회로(2)의 발광소자E L로부터 발광하지 않는 상태인 비발광 상태에 있다. 계속해서, 준비 기간(3)~(5)에서는, 화소회로(2)는 이전에 설명된 상기 한계전압 보정처리에 대한 준비로서 이전에 설명된 한계전압 보정준비 처리를 행한다. 이어서, 한계전압 보정기간(6)에서, 화소회로(2)는 실제의 한계 전압 보정처리를 행한다. 상기 전형적인 시간도에는, 신호기록기간(9) 앞에 3개의 한계전압 보정기간(6)과, 임의의 2개의 연속적인 한계전압 보정기간(6) 사이에 대기 기간(8)이 있다. 즉, 신호기록기간(9) 앞에서, 3회 한계 전압 보정처리를 행한다. 그래서, 한계 전압보정처리의 실행을 종료한다. 신호기록기간(9)에서, 영상신호전위V_{sig}의 전위가 신호 유지용량C1에 저장되고, 신호 샘플링용 트랜지스터T1의 이동도 보정처리도 행해진다. 그 후, 화소회로(2)는 비발광 상태에서 발광 상태로 천이하여서 다른 발광 기간(11)을 시작한다.

[0045] 지금까지 도 3의 타이밍도를 참조하여 설명한 실시예에서는, 상술한 것처럼, 한계전압 보정기간(6)은 3회로 나누고 있어, 시분할적으로 한계 전압보정처리를 행하고 있다. 2개의 연속적인 한계전압 보정기간(6) 사이에는 대기 기간(8)이 삽입되어 있다. 이렇게 동일한 복수의 서로 다른 한계전압 보정기간(6)을 분할해서 한계전압 보정처리를 여러번 반복하는 것에 의해, 소자 구동용 트랜지스터T2의 한계전압V_{th}와 같은 크기의 전압을 신호 유지용량C1에 저장한다. 그렇지만, 본 발명의 구현은 이 구동 방법에 결코 한정되지 않는다. 예를 들면, 상기 한계전압 보정처리는, 하나의 한계전압 보정기간(6)에 1회 행하는 것도 가능하다.

[0046] 이 후, 화소회로(2)는, 신호기록처리와 이동도 보정처리에 할당된 기간(9)에 들어간다. 이 기간(9)에서, 입력신호의 영상신호전위V_{sig}가 소자 구동용 트랜지스터T2의 한계전압V_{th}와 같은 크기로 신호 유지용량C1에 이미 저장된 전압에 더해지는 신호기록 처리에서의 신호 유지용량C1에 저장된다. 이와 동시에, 이동도 보정용 처리에서, 이동도 보정용 처리의 전압ΔV는 신호 유지용량C1에 저장된 전압으로부터 감소된

다. 신호기록처리와 이동도 보정처리에 할당된 기간(9)에서는, 신호 선SL이 영상신호전위Vsig로 유지한 후, 신호 샘플링용 트랜지스터T1을 도통상태로 할 필요가 있다. 이 후, 화소회로(2)는, 영상신호전위Vsig의 크기에 의해 결정된 휘도에서 발광소자EL이 발광하고 있는 발광 기간(11)에 들어간다. 영상신호전위Vsig는, 소자 구동용 트랜지스터T2의 한계 전압Vth와 이동도 보정용처리의 전압ΔV로 조정된다. 이 때문에, 발광소자EL의 발광 휘도는 소자 구동용 트랜지스터T2의 한계 전압Vth의 변동과 소자 구동용 트랜지스터T2의 이동도μ의 변동의 영향을 받는 일은 없다. 이때, 발광 기간(11)의 최초에, 부트스트랩 동작이 행해진다. 부트스트랩 동작에서, 소자 구동용 트랜지스터T2의 게이트전극G과 소스전극S간 게이트-소스전압Vgs를 일정하게 유지한 채, 소자 구동용 트랜지스터T2의 게이트전극G의 전위와 소자 구동용 트랜지스터T2의 소스전극S의 전위가 상승한다.

[0047] 다음에, 도 4a 내지 도 4k의 회로도들 참조하여, 도 2의 회로도에 나타난 화소회로(2)의 동작을 상세하게 설명한다. 우선, 발광소자EL의 발광 기간(1)은 도 4a의 회로도와 같이 급전선DS를 고전위Vcc로 설정하고, 신호 샘플링용 트랜지스터T1이 오픈한 상태다. 그때 소자 구동용 트랜지스터T2가 포화 영역에서 동작하도록 설정되어 있기 때문에, 구동전류로서 소자 구동용 트랜지스터T2로 발광소자EL에 흐르는 드레인-소스전류Ids는, 식(1)로 나타낸 트랜지스터 특성식에 따라 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압Vgs에 의해 결정된 크기를 갖는다.

[0048] 다음에, 발광기간(1)과 비발광 기간(2) 사이의 경계에 있어서, 신호 선SL 전위가 기준전위Vofs로 설정된 후 신호 샘플링용 트랜지스터T1을 온할 때 발광 상태에서부터 비발광 상태로의 천이가 일어난다. 신호 선SL 전위가 기준전위Vofs로 설정된 후 신호 샘플링용 트랜지스터T1을 온할 때, 도 4b의 회로도에 도시된 것과 같은 소자 구동용 트랜지스터T2의 게이트전극G에 기준전위Vofs를 공급한다. 이에 따라, 소자 구동용 트랜지스터T2의 게이트전극 소스전극간 게이트-소스전압Vgs는 소자 구동용 트랜지스터T2의 한계 전압Vth이하가 되어, 발광소자EL에 드레인-소스전류Ids가 흐르지 않게 된다. 이 때문에, 발광소자EL은 소광한다. 그때, 발광소자EL에 걸리는 전압은, 발광소자EL의 한계 전압이 된다. 그래서, 발광소자EL의 애노드 전위Vel은, 합(Vcat+Vthel)이 되고, 여기서 참조표시 Vcat는 발광소자EL의 캐소드전극의 전압을 나타내고, 참조표시Vthel은 발광소자EL의 한계전압을 나타낸다.

[0049] 일정 시간 경과 후, 준비 기간(3)을 시작하기 위해서, 전원전압을 고전위Vcc로부터 저전위Vss로 변화시킨다. 이러한 기간에서, 전원측이 소자 구동용 트랜지스터T2의 소스전극이 되고, 도 4c의 회로도와 같이 소자 구동용 트랜지스터T2에 의해 발광소자EL의 애노드전극으로부터 급전선DS에 전류가 흐른다. 이에 따라 발광소자EL의 애노드전극의 전압Vel은 시간의 경과에 따라 저하해간다. 이 때, 신호 샘플링용 트랜지스터T1이 오픈하고 있으므로, 소자 구동용 트랜지스터T2의 게이트전극G의 전압Vg도 발광소자EL의 애노드 전압Vel과 같은 방식으로 저하한다. 그래서, 도 4c의 회로도에 도시된 게이트-소스전압Vgs는 시간의 경과에 따라 저하해간다. 도 4c의 회로도에 도시된 것처럼, 게이트-소스전압Vgs는 소자 구동용 트랜지스터T2의 게이트전극G과 급전선DS간의 전위이다.

[0050] 소자 구동용 트랜지스터T2가 포화 영역에서 동작한다면, 즉, (Vgs-Vth)d≤Vds라면, 도 4d에 나타나 있는 바와 같이 소자 구동용 트랜지스터T2의 게이트전극G의 전압Vg는 시간이 흐르면 합(Vss+Vthd)이 되고, 기간(4)가 시작된다. 이 관계에서, 참조표시 Vthd는 소자 구동용 트랜지스터T2의 게이트전극G와 급전선DS 사이의 한계 전압이다.

[0051] 준비 기간(5)을 시작하기 위해서 구동전압을 다시 저전위Vss로부터 고전위Vcc로 변화된다. 이 때, 소자 구동용 트랜지스터T2의 게이트전극G에 커플링량ΔV를 공급하고, 전압 Vx는 발광소자EL의 애노드 전극에 나타난다. 급전선DS에 공급된 구동전압을 다시 저전위Vss로부터 고전위Vcc로 변화함으로써, 소자 구동용 트랜지스터T2의 소스전극S는 발광소자EL의 애노드전극에 접속된 전류 단자이다. 준비기간(5)에서, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압Vgs은, 급전선DS로부터 발광소자EL의 애노드 전극에 흐르는 드레인-소스전류Ids의 크기를 소자 구동용 트랜지스터T2에 의해 결정한다. 그렇지만, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압Vgs의 크기가 소자 구동용 트랜지스터T2의 한계 전압보다도 작으면, 소자 구동용 트랜지스터T2의 게이트전극G의 전위Vg와 자 구동용 트랜지스터T2의 소스전극S의 전위Vs는 준비기간(5)에 거의 증가하지 않는다.

[0052] 한계전압 보정기간(6)을 시작하기 위해서 신호 선SL에 공급된 입력신호가 기준전위Vofs로 설정된 후, 상기 신호 샘플링용 트랜지스터T1은 도 4f의 회로도에 도시된 것과 같이 온 한다. 이에 따라, 소자 구동용 트랜지스터T2의 게이트전극G에 신호 샘플링용 트랜지스터T1에 의해 기준전위Vofs가 공급된다. 소자 구동용

트랜지스터T2의 게이트전극G의 전압의 변화의 분수g는, 소자 구동용 트랜지스터T2의 소스전극S에 인가된다. 이 분수g는, 이 신호 유지용량C1, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간의 기생 용량Cgs, 발광 소자EL의 애노드전극과 캐소드전극 사이에 존재하는 기생 용량Cel의 용량으로 결정된다. 보다 상세하게는, 그 분수g의 값은 다음과 같이 나타낸 식(2)로 표시된다:

$$g = \frac{C1+Cgs}{C1+Cgs+Cel} \quad \dots(2)$$

[0053]

[0054] 한계전압 보정기간(6)동안에 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스 전압Vgs가 소자 구동용 트랜지스터T2의 한계 전압Vth보다 크면, 도 4f의 회로도에 나타나 있는 바와 같이 급전선DS로부터 소자 구동용 트랜지스터T2로 전류가 흐른다. 바꾸어 말하면, 한계전압 보정기간(6)동안에 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스 전압Vgs가 소자 구동용 트랜지스터T2의 한계 전압Vth보다 큰 값으로 저전위Vss와 기준전위Vofs를 신중하게 설정할 필요가 있다. 상기한 바와 같이, 발광 소자EL의 등가회로는 다이오드와, 병렬로 서로 연결된 기생용량Cel을 구비한다. 그래서, 급전선DS로부터 소자 구동용 트랜지스터T2에 흐르는 전류는, 관계 $V_{el} \leq (V_{cat} + V_{thel})$ 를 만족하는 한 발광소자EL에 진행되지 않고 발광소자EL를 통해 흐르는 리크 전류의 크기는 급전선DS로부터 소자 구동용 트랜지스터T2에 흐르는 전류의 크기보다 상당히 작다. 이 때문에, 급전선DS로부터 소자 구동용 트랜지스터T2에 흐르는 전류는, 그 등가회로의 신호 유지용량 C1과 기생용량Cel을 전기적으로 충전하는데 사용된다. 이와 같이 하여, 한계전압 보정기간(6)동안에, 발광소자EL의 애노드 전극에 인가된 전압Vel은 도 4g의 곡선으로 나타낸 것처럼 점점 상승한다.

[0055]

한계전압 보정기간(6)의 기간은, 기준전위Vofs로부터 영상신호전위Vsig로 신호 선SL에 공급된 입력신호를 변화하기 전에 신호 샘플링용 트랜지스터T1을 오프할 때 대기기간(8)를 시작하기 위해 종료된다. 한계전압 보정기간(6)이 종료되면, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스 전압은 소자 구동용 트랜지스터T2의 한계전압Vth보다도 크다. 이에 따라, 도 4h의 회로도와 같이 드레인-소스 전류Ids는 소자 구동용 트랜지스터T2를 통해 흐르고, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극의 양쪽 전위는 상승한다. 그렇지만, 한계전압 보정기간(6)과 마찬가지로, 발광소자EL에는 역바이어스가 걸려 있어 발광소자EL이 발광하지 않는다.

[0056]

대기기간(8)을 종료하고서, 영상신호전위Vsig로부터 기준전위Vofs로 신호 선SL에 공급된 입력신호를 변화한 후에 신호 샘플링용 트랜지스터T1을 온할 때 다시 중지된 한계전압 보정기간(6)을 재개한다. 한계전압 보정기간(6)과 한계전압 보정기간(6) 바로 뒤에 지연시키는 대기기간(8)은, 이렇게 되풀이하여서 마지막 한계전압 보정기간(6)의 끝에서 소자 구동용 트랜지스터T2의 한계전압Vth까지 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간의 게이트-소스전압Vgs를 감소시킨다. 이때, $V_{el} = V_{ofs} - V_{th} \leq (V_{cat} + V_{thel})$ 의 관계를 만족한다.

[0057]

상기 신호 샘플링용 트랜지스터T1을 오프하여서 마지막 한계전압 보정기간(6)도 종료한다. 이에 따라, 신호 선SL에 공급된 입력신호가 기준전위Vofs로부터 영상신호전위Vsig로 변화된 후, 도 4i에 도시된 상태로 화소회로(2)를 설정한 상기 기록기간(9)을 시작하기 위해 신호 샘플링용 트랜지스터T1을 다시 오프한다. 상술한 것처럼, 영상신호전위Vsig는, 계조를 나타낸 전압이다. 신호 샘플링용 트랜지스터T1을 온 하고 있기 때문에, 영상신호전위Vsig는, 소자 구동용 트랜지스터T2의 게이트전극G에 공급되고 전류는 급전선DS로부터 소자 구동용 트랜지스터T2에 드레인-소스전류Ids로서 흐른다. 그렇지만, 상기 관계 $V_s \leq (V_{cat} + V_{thel})$ 를 만족하기 때문에, 드레인-소스전류Ids는, 발광소자EL를 흐르는 리크 전류의 크기가 급전선DS로부터 소자 구동용 트랜지스터T2에 흐르는 전류보다도 상당히 작으면 신호 유지용량C1과 발광소자EL의 애노드전극과 캐소드 전극 사이에 존재하는 기생용량Cel을 전기적으로 충전하는데도 사용된다. 신호 기록기간(9)이 시작되면, 소자 구동용 트랜지스터T2의 한계전압 보정치는 완료한다. 이 때문에, 소자 구동용 트랜지스터T2에 흐르는 드레인-소스전류Ids는 소자 구동용 트랜지스터T2의 이동도μ를 반영한다. 보다 구체적으로, 이동도의 값이 클수록, 드레인-소스전류Ids의 크기가 커져서, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위Vs가 상승하는 속도도 빠르다. 반대로, 이동도의 값이 작을수록, 드레인-소스전류Ids의 크기가 작아져서, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위Vs가 도 4j에 도시된 것처럼 상승하는 속도도 늦어진다. 도 4j는, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위Vs가 소자 구동용 트랜지스터T2의 이동도의 상이한 값에 대해 시간의 경과에 따라 어떻게 상승하는지를 나타내는 2개의 곡선을 도시한 도면이다. 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압Vgs에서 이동도의 값을 반영하므로, Vgs는 이동도의 변동에 완전히 의존하지 않

는 레벨까지 저하된다.

[0058] 신호기록기간(9)은, 신호 샘플링용 트랜지스터T1가 오프할 때 종료된다. 그 발광 기간(11)에서, 발광소자E L을 구동하여 도 4k의 회로도에 도시된 발광상태에서 발광하기 위한 구동전류로서 드레인-소스전류 I d s '가 발광소자E L에 흐르고 있다. 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압Vgs가 일정한 크기로 유지되므로, 발광소자E L의 발광 휘도도 고정된다.

[0059] 긴 시간 경과에 일어나는 에이징 현상으로 인해, 화소회로(2)에서의 발광소자E L의 I-V특성은 바람직하지 않게 변화한다. 그래서, 도 4k의 회로도에 도시된 B점의 전위도 변화된다. 그렇지만, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스 전압Vgs가 일정한 크기로 유지되어 있으므로, 발광소자E L에 흐르는 전류, 발광소자E L를 구동하는 구동전류도 고정된 크기로 있다. 이에 따라서, 화소회로(2)에 이용된 발광소자E L의 I-V특성이 변화해도, 드레인-소스전류 I d s는 고정된 크기로 유지되어서, 발광소자E L의 발광 휘도가 변화되는 일은 없다.

[0060] 도 5는 도 2의 회로도에 나타낸 화소회로(2)에서 실행된 동작에서 생성된 각 신호의 타이밍 차트를 도시한 타이밍도이다. 그렇지만, 타이밍 차트를 도시한 타이밍도는, 본 발명에 따른 화소회로(2)의 동작 시퀀스에 대한 타이밍도와 비교되는 전형적인 참고일 뿐이다. 아래의 설명의 이해를 쉽게 하기 위해서, 도 5의 타이밍도는, 도 3의 타이밍도와 같은 참조표시를 이용한다. 도 5의 타이밍도의 수평축은, 화소회로(2)의 동작의 천이에 대응한 기간 (1)~(7)을 나타낸다. 기간(1)은 발광 기간, 기간(2)는 비발광 기간, 기간(3) 및 (4)는 준비 기간, 각 기간(5)는 한계전압 보정기간, 각 기간(5a)는 대기 기간, 상기 기간(6)은 신호기록기간이고, 상기 기간(7)은 다른 발광기간이다.

[0061] 다음에, 도 6a~도 6g의 회로도를 참조하여, 도 5의 회로도에 나타낸 기간 (1)~(7)동안에 실행된 동작을 간결하게 설명한다. 우선, 도 6a의 회로도에 나타나 있는 바와 같이 발광 기간(1)에서는, 전원전압이 고전위 V c c로 유지되고, 신호 샘플링용 트랜지스터T1은 오프로 유지된다. 이 때 소자 구동용 트랜지스터T2가 포화영역에서 동작하도록 설정되어 있기 때문에, 소자 구동용 트랜지스터T2로부터 발광소자E L에 흐르는 구동전류인 드레인-소스전류 I d s는 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간의 게이트-소스전압V g s에 따라, 식(1)로 나타낸 전술한 트랜지스터 특성식에 따라 결정된 크기를 갖는다.

[0062] 도 6b에 나타나 있는 바와 같이 전원전압이 고전위Vcc로부터 저전위Vss로 변화되면, 발광기간(1)으로부터 그 준비기간(3) 앞에 선행하는 소광 기간(3)으로 천이한다. 저전위V s s는 발광소자E L의 한계 전압V t h e l과 캐소드 전압V c a t의 합보다도 작은 크기로 설정되어 있다. 즉, 관계V s s <(V t h e l+V c a t)를 만족하면, 발광소자E L은 소광한다. 그 소광 기간(2)에서, 소자 구동용 트랜지스터T2의 소스전극S는, 급전선DS에 접속된 전류단자이고, 발광소자EL의 애노드전극으로부터 도 6b의 회로도에 도시된 것과 같이 소자 구동용 트랜지스터T2에 의해 급전선DS에 전류를 흘려 상기 신호 유지용량C1에 축적된 전하를 저전위Vss로 방전한다.

[0063] 영상신호전위Vsig로부터 기준전위Vofs로 신호 선SL의 입력신호가 변화함으로써, 소광 기간(2)으로부터 준비기간(3)으로 천이한다. 이어서, 신호 샘플링용 트랜지스터T1이 온 하여, 그 준비기간(3)으로부터 준비 기간(4)로 천이한다. 그 준비기간(3)으로부터 준비 기간(4)로 천이에서, 기준전위V o f s는, 소자 구동용 트랜지스터T2의 게이트전극G에 공급된다. 그래서, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위Vs와 소자 구동용 트랜지스터T2의 게이트전극G의 게이트 전위Vg는 초기화되고, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압V g s는 차이(V o f s -V s s)로 초기화된다. 기준전위Vofs와 저전위Vss의 크기를 설정하여, 그 차이(V o f s -V s s)는 소자 구동용 트랜지스터T2의 한계 전압V t h보다 크다. 소자 구동용 트랜지스터T2가 초기화됨으로써, 즉, 관계 V g s >V t h가 만족됨으로써, 한계전압 보정 준비처리가 완료한다.

[0064] 도 6d에 나타나 있는 바와 같이 한계전압 보정기간(5)은, 급전선D S에 공급된 전원 전압이 저전위Vss로부터 고전위V c c로 다시 변화하는 경우 시작된다. 한계전압 보정상태에서, 전원전압으로서 설정된 고전위V c c에 의해, 드레인-소스전류Ids가 도 6d의 회로도에 도시된 것과 같이 소자 구동용 트랜지스터T2를 통해 흐를 수 있다. 도 6d의 회로도에 도시된 것과 같이 발광소자E L의 증가회로는, 다이오드T e l과 기생용량C e l이 병렬접속된다. 급전선DS으로부터 소자 구동용 트랜지스터T2에 흐르는 전류는, 애노드 전위Ve l(즉, 소스전위V s s)이 관계 Ve l ≤(V c a t+V t h e l)를 만족하고 발광소자EL에 흐르는 리크 전류의 크기가 급전선DS으로부터 소자 구동용 트랜지스터T2에 흐르는 전류의 크기보다 훨씬 작으면 발광소자EL로 흐르지 않는다. 발광소자EL이 오프 상태에 있으므로, 급전선DS으로부터 소자 구동용 트랜지스터T2에 흐르는 전류는 대부분이 신호 유지용량C1과 증가회로의 기생용량C e l을 전기적으로 충전하는데 사용된다.

[0065]

그래서, 한계전압 보정기간(5)에, 발광소자EL의 애노드전극에 인가된 전압 V_{el} (즉, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s)은 시간의 경과에 따라 점점 상승해간다. 그렇지만, 본 실시예에서는, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s 가 차이($V_{ofs} - V_{th}$)에 달하기 전에, 1회째의 한계전압 보정기간(5)이 끝나서, 신호 샘플링용 트랜지스터T1이 오프하여, 한계전압 보정기간(5)으로부터 1회째의 대기 기간(5a)으로 천이한다. 도 6e는 이 대기 기간(5a)에 있어서의 화소회로(2)의 상태를 나타낸 회로도이다. 1회째의 대기 기간(5a)에서는, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압 V_{gs} 는 여전히 소자 구동용 트랜지스터T2의 한계전압 V_{th} 보다도 커서, 도 6e의 회로도에 나타내는 바와 같이 고전위 V_{cc} 로 설정된 급전선DS로부터 신호 유지용량C1에 드레인-소스전류 I_{ds} 가 흐르고 있다. 이와 같이, 한계전압 보정기간(5)에, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s 가 시간의 경과에 따라 점점 상승해간다. 그렇지만, 신호 샘플링용 트랜지스터T1이 오프이므로, 소자 구동용 트랜지스터T2의 게이트전극G는 부유상태라고도 하는 하이임피던스 상태에 있다. 그래서, 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위 V_g 도 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s 와 연동되는 방식으로 시간의 경과에 따라 점점 상승해간다. 즉, 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위 V_g 와 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s 양쪽은, 1회째의 대기 기간(5a)에서 커플링 효과에 근거한 부트스트랩 동작에서 시간의 경과에 따라 점점 상승해간다. 이 때 발광소자EL에는 계속해서 역바이어스가 인가된다. 이 때문에, 발광소자EL이 발광하지 않는다.

[0066]

도 5의 타이밍도에 도시된 것처럼 신호 선SL의 입력신호는, 기준전위 V_{ofs} 로부터 영상신호전위 V_{sig} 로(또는 영상신호전위 V_{sig} 로부터 기준전위 V_{ofs} 로) 1H의 간격으로 변화된다. 1회째의 대기 기간(5a)에, 신호 선SL의 입력신호는, 영상신호전위 V_{sig} 로부터 기준전위 V_{ofs} 로 변경된다. 그후, 신호 샘플링용 트랜지스터T1을 온해서, 1회째의 대기 기간(5a)으로부터, 1회째의 한계전압 보정기간(5)에서 수행된 1회째의 한계전압 보정처리와 같은 방식으로 2회째의 한계전압 보정처리를 행하는 2회째의 한계전압 보정기간(5)으로 천이한다. 이어서, 2회째의 한계전압 보정기간(5)의 뒤에 2회째의 대기기간(5a)이 온다. 한계전압 보정기간(5)과 한계전압 보정기간(5) 바로 뒤에 지연되는 대기 기간(5a)을 여러 번 반복함으로써, 최종적으로 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압 V_{gs} 은 최종 한계전압 보정기간(5)의 끝에서 소자 구동용 트랜지스터T2의 한계전압 V_{th} 까지 감소된다. 이 때, 관계 $V_s = V_{el} = V_{ofs} - V_{th} \leq (V_{cat} + V_{thel})$ 을 만족한다.

[0067]

최종 한계전압 보정기간(5) 바로 뒤에 지연되는 최종 대기 기간(5a)에서, 신호 선SL의 입력신호는, 기준전위 V_{ofs} 로부터 영상신호전위 V_{sig} 로 변화된다. 다음에, 도 6f에 나타나 있는 바와 같이 최종 대기 기간(5a)으로부터 신호기록처리와 이동도 보정처리에 할당된 기간(6)으로 천이하기 위해서 신호 샘플링용 트랜지스터T1은 온한다. 상술한 것처럼, 영상신호전위 V_{sig} 는 계조를 나타낸 전압의 전위이다. 신호 샘플링용 트랜지스터T1을 온하고 있기 때문에, 영상신호전위 V_{sig} 는, 신호 샘플링용 트랜지스터T1에 의해 소자 구동용 트랜지스터T2의 게이트전극G에 공급된다. 급전선DS에 공급된 전원전압이 고전위 V_{cc} 로 유지되어 있으므로, 드레인-소스전류 I_{ds} 는 계속 급전선DS로부터 소자 구동용 트랜지스터T2에 흐르고 있다. 그렇지만, 급전선DS로부터 소자 구동용 트랜지스터T2에 흐르는 전류는, $V_{el} \leq (V_{cat} + V_{thel})$ 을 만족하면 발광소자EL에 흐르지 않는다. 이 관계에서, 참조표시 V_{el} 은 발광소자EL의 애노드전극에 인가된 전압을, V_{cat} 는 발광소자EL의 캐소드전극에 인가된 캐소드전압을, V_{thel} 은 발광소자EL의 한계전압을 의미한다. 관계 $V_{el} \leq (V_{cat} + V_{thel})$ 을 만족하기 때문에 발광소자EL이 오프이므로, 급전선DS로부터 소자 구동용 트랜지스터T2에 흐르는 전류는 대부분이 신호 유지용량C1과 등가회로의 기생용량 C_{el} 을 전기적으로 충전하는데 사용된다. 그래서, 상기 신호기록처리와 이동도 보정처리에 할당된 기간(6)에, 발광소자EL의 애노드전극에 인가된 전압 V_{el} (즉, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s)은 시간의 경과에 따라 점점 상승해간다. 그 기간(6)이 시작되면, 소자 구동용 트랜지스터T2의 한계전압 보정처리는 완료한다. 이 때문에, 소자 구동용 트랜지스터T2를 통해 흐르는 드레인-소스전류 I_{ds} 는 소자 구동용 트랜지스터T2의 이동도 μ 를 반영한다. 구체적으로 말하면, 이동도 μ 의 값이 클수록, 드레인-소스전류 I_{ds} 의 크기가 커서, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s 가 시간의 경과에 따라 상승하는 속도가 빠르거나 이동도 보정량 ΔV 도 크다. 반대로, 이동도 μ 의 값이 작을수록, 드레인-소스전류 I_{ds} 의 크기가 작아서, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s 가 시간의 경과에 따라 상승하는 속도가 느리거나 이동도 보정량 ΔV 도 작다. 이동도 μ 의 값이 이동도 보정량 ΔV 에서 반영되므로, 소자 구동용 트랜지스터T2의 게이트-소스 전압 V_{gs} 는, 기간(6)동안에 완전히 이동도 μ 의 변동에 독립적인 레벨로 저하한다.

[0068]

신호기록처리와 이동도 보정처리에 할당된 기간(6)은, 소자 구동용 트랜지스터T2의 게이트-소스 전압 V_{gs} 를 일정한 크기로 유지하기 위해서 신호 샘플링용 트랜지스터T1을 오프로 할 때 종료된다. 상기 신호기록기간(6)이 종료한 후에도, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s 는, 상기 관계 $V_{el} > (V_{cat} + V_{thel})$ 를 만족할 때까지, 즉 발광소자EL의 애노드전극의 애노드전압 V_{el} 의 크기가 발광소자EL의 캐소드전극의

캐소드전압 V_{cat} 와 발광소자EL의 한계전압 V_{thel} 의 합보다 커질 때까지, 상승하고 있다. 상기 관계 $V_{el} > (V_{cat} + V_{thel})$ 를 만족함에 따라, 발광 기간(7)은 실제로 시작된다. 발광 기간(7)에서, 도 6g의 회로도에도시된 발광상태에서 발광소자EL을 구동하여 발광하기 위해 구동전류로서 드레인-소스전류 I_{ds} '를 발광소자EL로 흘리고 있다. 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간의 게이트-소스전압 V_{gs} 가 신호 유지용량C1의 커플링 효과에 의거한 부트스트랩 동작의 결과로서 일정값으로 유지되어 있으므로, 발광소자EL의 발광휘도도 고정된다. 따라서, 발광소자EL의 전류-전압특성이 에이징 현상으로 인해 열화하는 경우에도, 발광상태에서 발광소자EL을 구동하여 발광하기 위해 구동전류로서 드레인-소스전류 I_{ds} '를 발광소자EL로 흘리는 크기는, 항상 일정한 값으로 유지되어 있어서, 발광소자EL의 발광휘도는 변화되는 일은 없다.

[0069]

다음에, 도 7의 파형도를 참조하여, 전술한 참고예로 행해지는 1회째의 한계전압 보정처리의 문제점을 설명한다. 도 7의 타이밍도에 도시된 것처럼, 1회째의 한계전압 보정처리 기간은, 급전선DS를 온(즉, 저전위 V_{ss} 로부터 고전위 V_{cc} 로 급전선DS에 공급된 전원전압을 변경)하여서 시작되고, 신호 샘플링용 트랜지스터T1을 오프하여서 종료되는 것으로 규정된다. 화소 어레이부(1)의 크기가 보다 커지고 표시 화면의 해상도가 보다 높아짐에 따라, 1수평기간(1H)이 짧아진다. 한계전압 보정기간이 1수평기간(1H)보다 더 짧기 때문에, 큰 크기의 화소 어레이부(1)와 고해상도의 상기 표시화면일 경우에, 급전선DS와 주사선WS에 일어나는 과도현상의 효과도 상대적으로 보다 커진다. 즉, 드라이브 스캐너(5)에 가까운 측의 급전선DS의 전원전압의 파형은 드라이브 스캐너(5)로부터 먼측의 급전선DS의 전원전압의 파형과 다르고, 라이트 스캐너(4)에 가까운 측의 주사선WS의 제어신호의 파형은 라이트 스캐너(4)로부터 먼측의 주사선WS의 제어신호의 파형과 달라서 도 7의 파형도에 도시된 것처럼 한계전압 보정기간이 달라진다. 도 7의 파형도에서, 라이트 스캐너(4)나 드라이브 스캐너(5)에 가까운 측을 제어 라인 입력측이라고 하고, 라이트 스캐너(4)나 드라이브 스캐너(5)로부터 먼측을 제어 라인 입력 반대측이라고 한다.

[0070]

일반적으로, 한계전압 보정기간이 짧아지면, 한계전압 보정기간의 끝에서 소자 구동용 트랜지스터T2의 게이트-소스전압 V_{gs} 가 커져버려서, 한계전압 보정기간 뒤에 바로 지연하는 대기 기간에 소자 구동용 트랜지스터T2에 흐르는 드레인-소스 전류 I_{ds} 의 크기도 커져버린다. 결과적으로, 다음 한계전압 보정기간이 영상신호전위 V_{gs} 로부터 기준전위 V_{ofs} 로 입력신호를 변경하여서 개시될 때, 소자 구동용 트랜지스터T2의 게이트-소스전압 V_{gs} 는 소자 구동용 트랜지스터T2의 한계전압 V_{th} 보다도 바람직하지 않게 작아진다. 그래서, 다음 한계전압 보정기간동안에 정상적으로 한계전압 보정처리를 행할 수 없어, 표시 화면에는 얼룩과 셰이딩 등의 불량이 발생한다.

[0071]

상기 문제점을 해결하기 위해서, 한계전압 보정처리 종료전에, 신호 선SL에 공급된 입력신호의 전위를 V_{ofs} 로부터 V_{ofs} 보다도 아주 낮은 상대적으로 저전위인 중간전위 V_{ini} 로 변경하여, 2개의 연속적인 한계전압 보정기간 사이의 대기 기간동안에 소자 구동용 트랜지스터T2를 통해 드레인-소스 전류 I_{ds} 가 흐르지 않도록 하는 구동방법이 있다.

[0072]

그렇지만, 이 구동방법을 이용함으로써, 신호 선SL에 공급된 입력신호의 피크는 화이트신호와 중간전위 V_{ini} 로 결정되어, 수평 셀렉터(3)가 고내압에 충분한 스캐너로서 설계되어야 한다. 그 결과, 제조비용이 올라버려, 그 구동방법은 비용 감소를 고려하는 경우 구현하는데 어렵다.

[0073]

도 3의 타이밍도를 참조하여 상술한 것과 같은 본 발명의 실시예에서 제공하는 구동방법은, 전술한 참고예의 문제점을 해결한다. 상술한 것과 같은 실시예에서 제공된 구동방법에서는, 각 한계전압 보정기간이 신호 샘플링용 트랜지스터T1을 온으로 하여 시작하고 신호 샘플링용 트랜지스터T1을 오프로 하여 종료한다. 그래서, 도 7의 파형도를 참조하여 상술한 참고예의 경우와 같이 급전선DS와 신호 샘플링용 트랜지스터T1에 접속된 주사선WS에 일어나는 과도현상의 효과로 인해 1회째의 한계전압 보정처리에 할당된 1회째의 한계전압 보정기간이 짧아지는 경우를 피하는 것이 가능하다. 즉, 정상적으로 한계전압 보정처리를 행할 수 있다. 그 결과, 얼룩과 셰이딩 등의 불량이 표시화면에 발생하는 것을 막을 수 있어, 고화질을 얻을 수 있다.

[0074]

또한, 본 발명의 실시예에서는, 신호 선SL에 공급된 입력신호의 피크는 화이트신호와 기준전위 V_{ofs} 에 의해 결정되어서, 수평 셀렉터(3)는 고내압에 충분한 스캐너로서 설계될 필요가 없다. 그 결과, 제조비용이 내려가, 그 구동방법은 비용 감소를 고려하는 경우도 구현하는데 어렵지 않다.

[0075]

게다가, 본 발명의 실시예에서는, 급전선DS에 공급된 전원전압을 고전위 V_{cc} 로 하고 신호 선SL에 공급된 입력신호를 기준전위 V_{ofs} 로 한 후 신호 샘플링용 트랜지스터T1을 온 함으로써 소광처리를 행한다. 이 때문에, 급전선DS에 공급된 전원전압을 저전위 V_{ss} 로 유지하는 기간은, 발광 기간에 의하지 않아서, 발광소자EL에 역바이어스를 거는 기간이 보다 짧아진다. 따라서, 멸점 등의 점결함의 발생 수를 경감할 수 있다.

[0076]

도 8은 본 발명에 따른 표시장치의 제2실시예를 나타내는 전체적인 블록도다. 아래의 설명을 이해를 쉽게 하기 위해서, 도 8에 나타난 블록도에서는, 도 1의 블록도에 도시된 제1실시예의 각각의 대응부분과 같은 구성요소는 그 대응부분과 같은 참조표시 및 참조번호로 나타내어진다. 제2실시예가 제1실시예와 다른 점은, 제2실시예의 드라이브 스캐너(5)가 제1실시예의 것과 다른 구성을 갖는다. 도 8의 블록도에 도시된 제2실시예의 경우에, 복수의 인접한 급전선 D S를 소정의 개수씩 결정해서 서로 묶어서 급전선의 그룹을 형성한다. 드라이브 스캐너(5)는, 같은 급전선 그룹에 관계하는 인접한 급전선에 공통하는 전원전압을, 고전위 V c c로부터 저전위 V s s로 또 이와 반대로, 교대로 전환하고, 그룹 단위로 순차적으로 전원전압의 위상을 이동시켜서 그 공통 전원전압을 급전선 그룹에 인가한다. 이렇게 하여, 상기 공통 전원전압은, 상기 그룹에 대해 결정된 동일한 위상으로 급전선 그룹에 공급되고, 고전위 V c c로부터 저전위 V s s로 또 이와 반대로 교대로 전환된다. 도 8의 블록도에 나타난 제2실시예의 경우에, 2개의 인접한 급전선DS를 서로 묶어 급전선의 그룹을 형성한다. 드라이브 스캐너(5)는, 같은 급전선 그룹에 관계하는 인접한 급전선에 공통하는 전원전압을, 고전위 V c c로부터 저전위 V s s로 또 이와 반대로, 교대로 전환하고, 그룹 단위로 순차적으로 전원전압의 위상을 이동시켜서 그 공통 전원전압을 급전선 그룹에 인가한다. 이렇게 하여, 상기 공통 전원전압은, 상기 그룹에 대해 결정된 동일한 위상으로 급전선 그룹에 공급되고, 고전위 V c c로부터 저전위 V s s로 또 이와 반대로 교대로 전환된다. 그렇지만, 급전선의 그룹을 형성하기 위해 서로 묶여진 인접한 급전선DS의 수는, 2개로 한정되지 않는다. 일반적으로, 동일한 급전선 그룹에 관계하는 복수의 급전선D S(또는 복수의 스테이지)를 구동하는 타이밍을 급전선DS에 대해 공통화하고 있다.

[0077]

드라이브 스캐너(5)는, 기본적으로 시프트 레지스터와 그 시프트 레지스터의 스테이지 중 하나에 접속된 출력 버퍼를 갖도록 구성되어 있다. 시프트 레지스터는, 외부 소스로부터 공급된 클럭 신호D S c k에 따라 동작하고, 외부 소스로부터 공급된 스타트 펄스D S s p를 순차로 수신한다. 그 스타트 펄스D S s p를 수신함으로써, 시프트 레지스터는, 전원전압을 전환하는 제어신호를 발생한다. 그 시프트 레지스터의 스테이지에 대해 공급된 출력 버퍼는, 고전위Vcc로부터 저전위Vss로 또 이와 반대로 전환한 전원전압을 급전선 D S에 출력한다. 본 실시예에서는, 동일한 급전선 그룹에 관계하는 복수의 급전선D S(또는 복수의 스테이지)를 구동하는 타이밍을 급전선DS에 대해 공통화하여, 시프트 레지스터의 스테이지에 대해 제공된 출력 버퍼를 상기 스테이지에 대응하는 동일한 급전선 그룹에 관계되는 급전선DS에 공용하고 있다. 이에 따라 출력 버퍼의 수를 삭감할 수 있다. 그렇지만, 각 출력버퍼가 전원전압을 동일한 급전선 그룹에 관계되는 복수의 급전선D S에 전원전압을 공급하므로, 상기 출력버퍼는, 큰 전류를 급전선DS에 공급하는 능력이 필요하다. 따라서, 출력 버퍼의 사이즈가 증가한다. 그렇지만, 그 출력 버퍼의 수는, 화소 어레이부(1)를 둘러싸는 구동부의 회로 사이즈의 축소화하도록 감소할 수 있다. 이 때문에, 제조비용 감소 및, 수율을 높일 수 있다. 예를 들면, 도 8의 블록도에 도시된 제2실시예에 따른 전형적인 구현일 경우에, 1개의 출력 버퍼를 동일한 급전선D S 그룹에 관계하는 2개의 인접한 급전선에 의해 공유된다. 그래서, 모든 출력 버퍼의 개수는, 제1실시예의 출력버퍼의 수의 절반이다. 동일한 급전선 D S에서 공통 제어 타이밍을 공유하기 위해 서로 인접한 급전선을 묶는 경우, 제2실시예에서 이용된 모든 출력 버퍼의 개수는, 제1실시예의 출력버퍼의 수의 10분의 1(1/10)로 감소될 수 있다.

[0078]

도 9는, 도 8의 블록도에 나타난 제2실시예에서 실행된 동작 설명에 제공하는 설명적 타이밍 차트를 나타낸 타이밍도이다. 이 때, 이 타이밍도의 타이밍 차트는, 3개의 인접한 급전선을 서로 묶어 급전선 그룹을 형성하는 구성에 적용된 구동방법에 대한 타이밍 차트이다.

[0079]

도 9의 타이밍도에 도시된 톱 타이밍 차트는, 1수평주사기간 1H 내에서 영상신호전위Vsig로부터 기준전위Vofs로 또 이와 반대로 변경하는 신호로서 상기 신호 선SL에 공급된 입력신호(또는 구동신호)의 타이밍 차트이다. 그 톱으로부터 두 번째의 타이밍 차트는, 고전위Vcc로부터 저전위Vss로 또 이와 반대로 변경하는 전압으로서 급전선DS에 공급된 전원전압의 타이밍 차트이다. 상기 톱으로부터 두 번째의 타이밍 차트는, 급전선 그룹에 관계되는 3개의 급전선DS에 공통한다. 도 9의 타이밍도일 경우에, 상기 톱으로부터 두 번째의 타이밍 차트는, 제1 내지 제3 매트릭스 행의 제1 내지 제3 스테이지에 각각 설치된 주사선WS와 연관된 3개의 급전선DS에 공통한다. 상기 톱으로부터 두 번째의 타이밍 차트 아래의 3개의 타이밍 차트는, 제1 내지 제3 스테이지에 설치된 주사선WS에 보이는 제어신호(또는 제어펄스)의 타이밍 차트이다. 마찬가지로, 3개의 보텀 타이밍 차트는, 제4 내지 제6 스테이지에 설치된 주사선WS에 보이는 제어신호(또는 제어펄스)의 타이밍 차트이다. 또한, 각 제어펄스는, 도 3의 타이밍도에 도시된 것과 같은 한계전압 보정처리를 시작한다. 제어펄스를 다음과 같이 상세히 설명한다. 우선, 신호 선SL에 공급된 입력 신호(또는 구동신호)는, 탑 타이밍 차트에 도시된 것과 같은 1H의 기간에 대응한 주파수에서 영상신호전위 V s i g로부터 기준전위 V o f s로 또 이와는 반대로 교대로 변경한다. 상기 톱으로부터 두 번째 타이밍 차트에서 도시한 것처럼, 제1~제3스테이지에 설치된 주사선WS와

연관된 3개의 급전선DS에 공통한 전원전압은, 고전위Vcc로부터 저전위Vss로 또 이와 반대로 변경하고나서, 그 저전위Vss로부터 다시 고전위Vcc로 복귀된다. 상기 신호 선SL의 입력신호가 기준전위Vofs이고 급전선DS의 전원전압이 고전위Vcc일 때, 우선, 제1스테이지에 설치된 주사선WS에 제1 제어펄스가 공급되어, 그 주사선WS에 접속된 화소회로(2)에서 비발광 상태에서부터 발광 상태로 천이하는 소광 처리를 실행한다. 그후, 제2 내지 제4 제어펄스는, 주사선WS에 연속적으로 공급되어 상기 제1 내지 제3 한계전압 보정처리를 각각 개시하여서 3개의 연속적인 한계전압 보정기간에 상기 제1 내지 제3 한계전압 보정처리를 순차로 실행한다. 최후에, 제5 제어펄스는, 화소회로(2)에 사용된 신호 유지용량C1에 영상신호전위Vsig를 저장하는 신호기록처리와 이동도 보정처리를 실행한다.

[0080] 마찬가지로, 제2스테이지의 주사선WS에 대하여는, 제1스테이지와 위상으로부터 1H만큼 펄스의 위상이 쉬프트하여, 제1 내지 제5 제어펄스가 순차로 출력되어, 제1스테이지와 마찬가지로 소광 처리, 제1 내지 제3 한계전압 보정처리, 신호기록처리 및 이동도 보정처리를 실행한다. 제3스테이지의 주사선WS에 대하여는, 제2스테이지와 위상으로부터 1H만큼 펄스의 위상이 쉬프트하여, 제1 내지 제5 제어펄스가 순차로 출력되어, 제1 및 제2 스테이지와 마찬가지로 소광 처리, 제1 내지 제3 한계전압 보정처리, 신호기록처리 및 이동도 보정처리를 실행한다.

[0081] 동작 시퀀스가 제4스테이지 내지 제6스테이지에 진행되면, 드라이브 스캐너(5)는, 제4스테이지 내지 제6스테이지에 설치된 3개의 급전선DS에 공통하는 전원전압을, 고전위Vcc로부터 저전위Vss로 변경한 후, 전원전압을 저전위Vss로부터 고전위Vcc로 되돌린다. 상기 드라이브 스캐너(5)는, 제1 내지 제3스테이지에서 사용된 위상으로부터 이동된 위상에서 제1 내지 제3스테이지와 같은 방식으로 전원전압을 변경한다. 또한, 제1 내지 제3스테이지와 같은 방식으로 제4스테이지 내지 제6스테이지의 각 주사선WS에 순차로 5개의 제어 펄스가 인가된다.

[0082] 이상의 설명으로부터 명백한 것처럼, 제2실시예에서는 3개의 스테이지에 설치된 인접한 급전선에 공통인 타이밍에서 전원전압의 전위를 제어한다. 이러한 구동방법을 채용함으로써, 드라이브 스캐너(5)의 출력수를 절감할 수 있다. 도 9의 타이밍도를 참조하여 상술한 전형적인 구동방법의 경우에, 드라이브 스캐너(5)의 출력수는 3분의 1(1/3)로 줄일 수 있다. 그래서, 저비용화가 가능하다.

[0083] 이때, 제2실시예의 경우에, 전원전압을 저전위Vss로부터 고전위Vcc로 되돌린 후, 제1 한계전압 보정처리가 시작할 때까지의 기간이, 제1스테이지, 제2스테이지 및 제3스테이지 중에서 변화한다. 전술한 바와 같이, 전원전압을 고전위Vcc로부터 저전위Vss로의 변화가 후속되는 소자 구동용 트랜지스터T2에 흐르는 드레인-소스전류Ids가 작으면, 즉 원전압을 고전위Vcc로부터 저전위Vss로의 변화가 후속되는 소자 구동용 트랜지스터T2의 게이트-소스전압Vgs가 작으면, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위Vs와 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위Vg는, 대부분 상승하지 않아, 각 스테이지에서 정상적으로 한계전압 보정처리를 행할 수 있다.

[0084] 다음에, 본 발명에 따른 표시장치를 구현하는 제3실시예를 설명한다.

[0085] 이 제3실시예는, 상기 제1실시예와 제2실시예의 개량 버전으로서의 역할을 하도록 구성된다. 다음의 설명을 이해를 쉽게 하기 위해서, 제3실시예를 설명하기 전에, 우선 제1실시예 및 제2실시예의 개량해야 할 부분을 설명한다. 도 10은 제1실시예의 이상적인 동작 상태에서 발생된 신호들의 타이밍 차트를 나타낸 타이밍도이다. 도 10의 타이밍도에 도시된 타이밍 차트를 참조하여, 화소회로(2)의 상태를 발광 상태에서부터 비발광 상태로 변경하기 위해 화소회로(2)에서 실행된 소광 처리에 대해서 생각한다. 이 타이밍도에 도시된 것처럼, 급전선DS에 공급된 전원전압을 고전위Vcc로 하고 신호 선SL에 공급된 입력신호를 기준전위Vofs로 한 후 신호 샘플링용 트랜지스터T1을 온 함으로써 소광처리를 행한다. 신호 샘플링용 트랜지스터T1을 온하는 경우, 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위Vg는 발광 전위로부터 기준전위Vofs로 변한다. 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위Vg의 변화는, 신호 유지용량C1과 기생 게이트-소스용량Cgs를 통해서 기생용량Cel에 입력된다. 발광 소자EL의 애노드 전압Vel이 발광 소자EL의 캐소드 전압Vcat과 발광소자EL의 한계 전압Vthel의 합 이상인 전위가 되면, 즉 관계 $Vel \geq (Vcat + Vthel)$ 가 상기 변화의 결과로서 만족되면, 애노드 전압Vel은 자기방전처리에 의해 저하해간다.

[0086] 도 11은 제1실시예의 실제의 동작 상태에서 발생된 신호들의 타이밍 차트를 타이밍도다. 일정시간 경과 후에 신호 선SL의 입력신호는 Vofs로부터 Vsig로 변화되기 전에 신호 샘플링용 트랜지스터T1은 오프해야 한다. 일반적으로, 발광소자EL의 기생 용량Cel은 크기 때문에, 자기전위 방전처리의 시간은 길다. 이때, 신호 샘플링용 트랜지스터T1이 오프해도, 발광소자EL의 애노드 전압Vel은, 발광소자EL의 캐소드 전압

Vcat과 발광소자EL의 한계 전압V_{thel}의 합 이상이면, 즉, 관계 $V_{el} \geq (V_{cat} + V_{thel})$ 를 만족하면, 발광소자EL의 애노드 전압V_{thel}은 계속해서 저하해, 일정시간 경과 후에 (V_{cat}+V_{thel})이 된다. 신호 샘플링용 트랜지스터T1을 오프하는 경우, 소자 구동용 트랜지스터T2의 게이트전극은 신호 선SL로부터 전기적으로 분리되고 플로팅 상태라고도 하는 하이 임피던스 상태가 된다. 이 때문에, 소자 구동용 트랜지스터T2의 게이트전극G의 게이트 전위V_g도 발광소자EL의 애노드 전압V_{el}과 연동되는 방식으로 시간의 경과에 따라 점점 저하한다.

[0087]

다음에, 한계전압 보정준비처리에 할당된 기간에 대해서 생각한다. 도 11의 타이밍도에 따른 구동방법이 실시된 화소회로(2)에서는, 한계전압보정준비 기간은 신호 샘플링용 트랜지스터T1가 오프한 후에 상기 급전선DS에 공급된 전원전압을 고전위V_{cc}로부터 저전위V_{ss}로 변경할 때 시작된다. 한계전압 보정준비처리에서는, 발광소자EL의 애노드전극으로부터 급전선DS에 전류를 흘리고 있다. 한계전압 보정준비처리에서는, 상술한 것처럼 소자 구동용 트랜지스터T2의 게이트전극G의 게이트 전위V_g도 발광소자EL의 애노드 전압V_{el}과 연동되는 방식으로 시간의 경과에 따라 점점 저하한다. 여기서는 한계전압 보정준비처리의 시작이래 일정시간 경과 후의 발광소자EL의 애노드 전압을 V_a라고 한다. 그 애노드 전압V_a는 급전선DS에 공급된 전원전압을 고전위V_{cc}로부터 저전위V_{ss}로 변경하기 직전에 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전압V_g에 의해 결정된다. 보다 구체적으로, 급전선DS에 공급된 전원전압이 고전위V_{cc}로부터 저전위V_{ss}로 변경하기 직전에 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위V_g가 클수록, 애노드전압V_a가 작아진다(또는 애노드 전압V_a의 절대치가 커진다).

[0088]

한계전압 보정준비처리에서는, 신호 샘플링용 트랜지스터T1가 오프이므로, 발광소자EL의 애노드 전압V_{el}은, 발광소자EL의 캐소드 전압Vcat과 발광소자EL의 한계 전압V_{thel}의 합 이상이면, 즉, 관계 $V_{el} \geq (V_{cat} + V_{thel})$ 를 만족하면, 상술한 것처럼 시간의 경과에 따라 소자 구동용 트랜지스터T2의 게이트전극G의 게이트 전위V_g와 연동되는 방식으로 저하한다. 한계전압 보정준비처리의 끝에서, 애노드 전압V_a는 바람직하지 않게 너무 높아서 한계전압 보정준비처리에서, 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압V_{gs}가 소자 구동용 트랜지스터T2의 한계 전압V_{th}보다 이미 작아졌다. 이 때문에, 한계전압 보정준비처리가 정상적으로 실행될 수 없을 우려가 있다. 이러한 문제점에 대한 해결책의 역할을 하는 구동방법에서는, 저전위V_{ss}를 하강시켜서 애노드 전압V_a를 작게 하여, 즉 애노드 전압V_a의 절대치를 크게 한다. 그렇지만, 이 구동방법에 따라, 구동전압의 진폭은, 바람직하지 않게 커져버려, 드라이브 스캐너(5)는 고내압에 충분한 스캐너로서 설계되어야 한다. 그래서, 이러한 구동방법은, 고비용의 문제점 때문에 구현하는데 어렵다.

[0089]

도 12는 도 11의 타이밍도를 참조해서 상술한 제1실시예의 결점에 대처한 제3실시예의 타이밍 차트를 도시한 타이밍도이다. 도 12에 나타나 있는 바와 같이, 제3 실시예에서는, 소광 처리를 여러번 반복한다. 다시 말해, 발광소자EL을 발광 상태에서 비발광 상태로 변경하도록 제1 소광 처리를 행한 후, 급전선DS에 공급된 전원전압이 고전위V_{cc}이면서 또한 신호 선SL에 공급된 입력신호가 영상신호전위V_{sig}로부터 기준전위V_{ofs}로 변경된 후, 신호 샘플링용 트랜지스터T1을 온상태로 하기 위해서 적어도 제2 제어펄스를 상기 주사선WS에 공급한다. 이 제2 제어펄스에 따라 회 추가의 소광 처리를 행한다. 도 12의 타이밍도에 도시된 것과 같은 제3 실시예로 구현된 전형적인 제어방법에서는, 일 행에서 3개의 제어 펄스가 신호 샘플링용 트랜지스터T1의 게이트전극에 연속적으로 인가되어 3회의 소광 처리를 각각 실행한다. 이 때문에, 제3 실시예의 경우에, 소광 처리를 3회 반복적으로 실행한다. 제1 소광 처리는, 기본적으로 발광 상태에서 비발광 상태로 변경하는 실제 소광처리이다. 2회째와 3회째의 소광처리 각각은, 후속의 한계전압 보정처리의 안정화를 위해 실행된 추가의 처리이다.

[0090]

제3실시예에서는, 라이트 스캐너(4)는, 수평주기 1H마다 순차로 각 주사선WS에 연속적인 제어펄스를 인가한다. 신호 샘플링용 트랜지스터T1의 게이트 전극에 1H의 간격으로 인가된 제어펄스에 따라, 전술한 본래의 소광 처리 및 추가의 소광 처리를 행한다. 그래서, 본 제3실시예의 경우에는, 1H의 간격으로 본래의 소광 처리와 추가의 소광 처리도 행한다. 그렇지만, 본 발명의 제 3 실시예에 따른 구동방법의 구현은, 1H의 간격을 갖는 제어방법에 결코 한정되지 않는다. 예를 들면, 본래의 소광 처리와 추가의 소광 처리도 수H의 간격으로 행해질 수 있다.

[0091]

또한, 본 제3실시예도, 제2실시예와 마찬가지로, 매 3개의 인접한 급전선을 전체적으로 모아서 서로 묶어 하나의 그룹을 형성한다. 드라이브 스캐너(5)는, 같은 급전선 그룹에 관계하는 3개의 인접한 급전선에 공통하는 전원전압을, 고전위V_{cc}로부터 저전위V_{ss}로 또 이와 반대로, 교대로 전환하고, 그룹 단위로 순차적으로 전원전압의 위상을 이동시켜서 그 공통 전원전압을 급전선 그룹에 인가한다. 이렇게 하여, 상기 공통 전원전압은, 상기 그룹에 대해 결정된 동일한 위상으로 급전선 그룹에 공급되고, 고전위로부터 저전위로 또 이와 반대

로 교대로 전환된다.

[0092] 도 13은 하나의 스테이지에 설치된 주사선WS의 타이밍 차트만이 도시된 것과 또 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위Vg 및 소자 구동용 트랜지스터T2의 소스전극S의 소스전위Vs의 타이밍 차트도 도시된다는 점을 제외하고는 도 12의 타이밍도와 같은 방식으로 제3실시예의 타이밍차트를 도시한 타이밍도이다. 게이트전위Vg와 소스전위Vs의 타이밍 차트는, 아래의 설명을 쉽게 이해하기 위해서 신호 선SL에 공급된 입력신호, 급전선DS에 공급된 전원전압 및 상기 주사선WS에 공급된 제어신호의 타이밍 차트를 따라 공통 시간축에도 도시된다. 이때, 소자 구동용 트랜지스터T2의 소스전극S의 소스전위Vs가 다름아닌 바로 발광소자EL의 애노드전극의 애노드 전압Ve1이다.

[0093] 최초의 소광 처리의 실행 후 신호 샘플링용 트랜지스터T1이 오픈인 경우에도, 발광소자EL의 애노드 전압Ve1은, 전압Ve1이 발광소자EL의 캐소드 전압Vcat과 발광소자EL의 한계 전압Vthel의 합 이상이면, 시간의 경과에 따라 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위Vg와 연동되는 방식으로 계속 저하한다. 이 상태에서, 신호 선SL의 입력신호가 다시 기준전위Vofs일 때, 신호 샘플링용 트랜지스터T1을 온 하여, 소자 구동용 트랜지스터T2의 게이트전극G에 신호 샘플링용 트랜지스터T1에 의해 기준전위Vofs를 공급한다. 이 때의 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위Vg의 변화량의 일정비가 발광소자EL의 애노드전극에 전달된다.

[0094] 신호 샘플링용 트랜지스터T1이 온 하고 있는 기간은, 1회째의 소광 처리와 같이, 소자 구동용 트랜지스터T2의 게이트전극G에 2회째의 소광 처리에서 신호 샘플링용 트랜지스터T1에 의해 기준전위Vofs를 공급하는 기간이다. 발광소자EL의 애노드 전압Ve1은, 자기방전처리로 인한 시간의 경과에 따라 점점 저하해간다. 일정 시간 경과 후, 다시 신호 샘플링용 트랜지스터T1을 오픈할 때는 발광소자EL의 애노드 전압Ve1은 1회째의 소광 처리동안 신호 샘플링용 트랜지스터T1을 오픈했을 때의 애노드 전압Ve1에 의해 얻었던 애노드 전압Ve1보다도 낮은 전위에 이른다. 이때, 발광소자EL의 애노드 전압Ve1은, 발광소자EL의 캐소드 전압Vcat과 발광소자EL의 한계 전압Vthel의 합에 보다 가깝게 근접한다. 상기 소광 처리를 여러번 되풀이 함으로써, 발광소자EL의 애노드 전압Ve1은 시간의 경과에 따라 서서히 저하해서, 최종적으로는 캐소드 전압Vcat과 한계 전압Vthel의 합이 된다. 즉, 최종적으로, 식 $Ve1=(Vcat+Vthel)$ 을 만족한다.

[0095] 이에 따라 한계전압 보정준비처리를 시작하기 위해서 급전선DS에 공급된 전원전압을 고전위Vcc로부터 저전위Vss로 변화시킬 때, 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위Vg를 기준전위Vofs로 할 수 있고, 한계전압 보정준비 처리에서 발광소자EL의 애노드전압Va를 작게 할 수 있다, 즉 애노드전압Va의 절대치를 증가시킬 수 있다.

[0096] 한계전압 보정준비처리에 애노드전압Va를 작게 할 수 있으므로, 정상적으로 한계전압 보정처리를 행할 수 있다. 그래서, 얼룩도 화상 코드도 없는 균일한 화질을 얻을 수 있다. 또한, 정상적으로 한계전압 보정처리를 행할 수 있으므로, 저전위Vss를 하강시킬 필요가 없다. 이 때문에, 고내압에 충분한 스캐너로서 드라이브 스캐너(5)를 설계할 필요가 없도록 구동전압의 크기는 증가시키지 않는다. 또한, 급전선DS에 공통인 신호를 이용하여 전체적으로 급전선DS의 그룹으로서 복수의 인접한 급전선DS를 취급하므로, 제조 비용을 줄일 수 있다.

[0097] 도 14는 본 발명에서 제공된 표시장치의 제4실시예를 나타내는 타이밍 차트를 도시한 타이밍도이다. 다음의 설명을 이해를 쉽게 하기 위해서, 도 14의 타이밍도에서, 제3실시예의 타이밍도로서 도 12의 타이밍도에 도시된 각각의 대응부분과 같은 구성요소는 그 대응부분과 같은 참조표시 및 참조번호로 나타내어진다. 제4실시예에서는, 도 14의 타이밍도에 나타나 있는 바와 같이, 소정 개수의 인접한 주사선WS를 서로 묶어 주사선의 그룹을 형성한다. 라이트 스캐너(4)는, 그룹 단위로 순차적으로 위상을 이동하여서 같은 주사선 그룹에 관계하는 인접한 주사선들에 공통인 제어신호를 인가한다. 도 14의 타이밍도에 따른 구동방법을 구현하는 제4실시예에서는, 하나의 그룹으로서 취급되는 일반적인 수의 인접한 주사선WS는 3이다. 상기 제3실시예와 같이, 제4실시예에서 사용된 라이트 스캐너(4)도, 3회의 소광 처리를 각각 실행하기 위해서 매 스테이지마다 설치된 주사선WS에 3개의 제어펄스를 인가한다.

[0098] 그렇지만, 도 14의 타이밍도에 따른 구동방법을 구현하는 제4실시예가 제3실시예와 다른 점은, 제4실시예에서는, 3개의 스테이지에 공통인 타이밍으로 제1 내지 제3 스테이지에서 주사선WS에 대한 2회째 및 3회째 소광처리를 한다는 것이다.

[0099] 다음에, 본 발명에서 제공한 표시장치의 제5실시예를 설명한다. 이 제5실시예도, 상기 제1실시예를 개량한 것이다. 제5실시예의 설명에 들어가기 전에, 아래의 설명을 이해를 용이하게 하기 위해서, 도 15a의 타이

밍도를 참조하여, 개량해야 할 부분으로서 제1실시예의 부분을 간결하게 설명한다. 또한, 설명을 간략화하기 위해서, 한계 전압보정처리는 1회만 행한다. 아래의 설명도 한계전압 보정 준비처리에 할당된 준비기간에 대한 고찰을 포함한다. 그 준비기간은, 도 15a의 타이밍도를 참조하여도 설명된다. 제5실시예에 따른 화소회로(2)에서는, 한계전압 보정준비 기간은, 신호 샘플링용 트랜지스터T1을 오픈한 상태에서 전원전압을 고전위V_{cc}로부터 저전위V_{ss}로 변경할 때 시작된다. 그 준비기간에서, 발광소자EL의 애노드전극으로부터 급전선DS에 전류를 흘러보내고 있다. 상술한 것처럼, 상기의 한계전압 보정준비 기간에 있어서, 소자 구동용 트랜지스터T2의 게이트전극G와 급전선DS간에는 기생 용량C_p가 존재한다. 그 준비기간에, 소자 구동용 트랜지스터T2의 소스전극S은 급전선DS에 접속된 전류단자이다. 소자 구동용 트랜지스터T2가 이 상태의 포화 영역에서 동작할 때, 소스측에 채널이 생기므로 상기 기생 용량C_p는 커진다. 한편, 소자 구동용 트랜지스터T2가 소자 구동용 트랜지스터T2의 드레인전극인 급전선측의 전류단자를 갖는 포화 영역일 때 작동하고 있으면, 채널이 생성되지 않아서 기생용량C_p는 작다.

[0100] 급전선DS에 공급된 전원전압을 고전위V_{cc}으로부터 저전위V_{ss}로 변경할 때, 소자 구동용 트랜지스터T2의 동작 영역은, 급전선DS를 전류원으로 하는 오프영역에 의해 발광소자EL의 애노드 전극을 전류원으로 하는 오프영역으로부터 급전선DS를 전류원으로 하는 포화영역으로의 천이에 의해 변화된다. 기생용량C_p을 거쳐서 소자 구동용 트랜지스터T2의 게이트전극G에는 부하측의 커플링 효과가 도입된다. 이 커플링 효과가 크면, 한계전압보정 준비 처리시에 있어서의 발광소자EL의 애노드 전압V_a는 피할 수 없이 커져버린다, 즉 애노드 전압V_a의 절대치는 피할 수 없이 작아져 버린다. 이것은, 애노드전압V_a는, 급전선DS에 공급된 전원전압을 V_{cc}로부터 V_{ss}로 변화시키기 직전에 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위V_g에 의해 결정되기 때문이고, 또 소자 구동용 트랜지스터T2의 게이트전극G에 인가된 커플링 효과가 크다면, 급전선DS에 공급된 전원전압을 V_{cc}로부터 V_{ss}로 변화시키기 직전에 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위V_g의 크기는 작기 때문이다.

[0101] 한계전압 보정준비처리의 끝에서 애노드전압V_a가 바람직하지 않게 너무 크면, 한계전압 보정처리에서 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압V_{gs}가 소자 구동용 트랜지스터T2의 한계 전압V_{th}보다 이미 작아져 있다. 이 때문에, 정상적으로 한계전압 보정처리가 행해질 수 없을 우려가 있다. 이 문제점에 대책인 구동방법에서는, 저전위V_{ss}를 감소시켜서 애노드전압V_a의 절대치를 증가시킨다. 그렇지만, 이러한 구동방법으로는, 구동전압의 진폭이 커져버려 상기 드라이브 스캐너(5)는 고내압에 충분한 스캐너로서 설계되어야 한다. 이에 따라서, 상기 구동방법은, 고비용에 의한 문제점 때문에 구현하기 어렵다.

[0102] 도 15b는 제5실시예의 타이밍 차트를 도시한 타이밍도다. 이 제5실시예는, 전술한 제1실시예의 결점에 대처한 것이다. 이 타이밍도에 나타나 있는 바와 같이, 제5실시예에서는, 소광 처리를 종료한 후와 한계전압 보정처리에 대한 준비로서 실행되는 한계전압 보정준비처리를 시작하기 전에, 드라이브 스캐너(5)는, 급전선DS에 공급된 전원전압을 고전위V_{cc}로부터 고전위V_{cc}와 저전위V_{ss} 사이의 중간전위V_{ini}로 전환한다. 드라이브 스캐너(5)는, 같은 급전선 그룹에 관계하는 인접한 급전선에 공통하는 급전선DS의 전원전압을, 고전위V_{cc}로부터 중간전위V_{ini}로 전환하고, 그룹 단위로 순차적으로 전원전압의 위상을 이동시켜서 그 공통 전원전압을 급전선 그룹에 인가한다. 이렇게 하여, 상기 공통 급전선DS의 전원전압은, 상기 그룹에 대해 결정된 동일한 위상으로 급전선 그룹에 공급되고, 고전위V_{cc}로부터 중간전위V_{ini}로 전환된다. 제5실시예에서는, 급전선DS이 중간전위V_{ini}이며, 또한 신호 선SL이 기준전위V_{ofs}를 유지하는 상태에서 신호 샘플링용 트랜지스터T1이 제어신호에 의해 온 한다.

[0103] 다음에, 도 16에 도시된 타이밍도를 참조하여 제5실시예의 동작을 상세하게 설명한다. 도 16은 제5실시예에 있어서 상기 매트릭스의 행 중 하나에 설치된 화소회로(2)에 착안한 동작 설명에 제공된 타이밍도이다. 설명의 간략화를 위해, 한계전압 보정처리는 1회만 행하고 있다.

[0104] 제5실시예에서는, 신호 샘플링용 트랜지스터T1을 온 해서 발광소자EL을 비발광 상태로 한 후, 전원전압을 중간전위V_{ini}로 변경한다. 그리고, 신호 선이 V_{ofs}인 후의 타이밍으로 다시 신호 샘플링용 트랜지스터T1을 온 한다. 상술한 것처럼, 중간전위V_{ini}는 고전위V_{cc}와 저전위V_{ss} 사이의 전위이다. 전원전압이 중간전위V_{ini}로 변경된 후 우선 기준전위V_{ofs}로 신호 선SL을 설정한 후, 신호 샘플링용 트랜지스터T1을 상술한 것처럼 다시 온 하여 소자 구동용 트랜지스터T2가 포화 영역에서 동작하지 않는 전압으로 한다. 즉, 기준전위V_{ofs}와 중간전위V_{ini}는, (V_{ofs}-V_{ini}) < V_{thdmin}이고, 여기서 V_{thdmin}은 소자 구동용 트랜지스터T2의 게이트전극G와 소자 구동용 트랜지스터T2의 특정 전류단자 사이의 한계 전압의 최소치가 된다.

[0105]

우선, 소광 처리에 있어서, 소자 구동용 트랜지스터T2의 게이트전위Vg는 기준전위Vofs로 낮게 되고, 소자 구동용 트랜지스터T2의 소스전위Vs는 합(Vcat+Vthel)로 낮게 된다. 소광 처리 종료시에, 신호 샘플링용 트랜지스터T1을 오프해서 소자 구동용 트랜지스터T2의 게이트전극G를 신호 선SL로부터 전기적으로 분리하고 게이트전극G를 플로팅으로 한다. 그 후, 급전선DS에 공급된 전원전압을 고전위Vcc로부터 중간전위Vini로 변화시킨다. 그 중간전위Vini가 전술한 크기의 전압이라면, 소자 구동용 트랜지스터T2는 오프하고 있기 때문에, 거의 전류는 흐르지 않는다. 또한, 급전선DS에 공급된 전원전압의 변화는 소자 구동용 트랜지스터T2의 게이트전극G에 소자 구동용 트랜지스터T2의 용량Cp를 거쳐서 소자 구동용 트랜지스터T2의 게이트전극에 입력된다. 이 때 게이트전극G에 입력되는 급전선DS로부터 입력하는 전압변화ΔV는, 이하의 식(3)으로 Cp와 C0에 의해 나타낸다. 이 식에서, 참조표시 C0는 소자 구동용 트랜지스터T2의 게이트전극에 대한 합성 용량이다. 구체적으로는, 합성 용량 C0는 신호 유지용량C1, 게이트-소스간 기생용량Cgs, 발광소자EL의 기생 용량Cel로 나타낸다.

$$\Delta V = \frac{C_p}{C_p + C_0} (V_{cc} - V_{ini}) \dots (3)$$

[0106]

[0107]

즉, 소자 구동용 트랜지스터T2의 게이트전위Vg는, 신호 유지용량C1에서 제공된 커플링 효과로 인한 전압변화ΔV만큼 저하한다. 그리고, 일정 기간 경과시에 신호 선SL에 공급된 입력신호가 기준전위Vofs로 변경된 후, 다시 신호 샘플링용 트랜지스터T1을 온 해서 소자 구동용 트랜지스터T2의 게이트전극G에 Vofs를 입력한다. Vofs를 소자 구동용 트랜지스터T2의 게이트전극G에 입력할 때, 소자 구동용 트랜지스터T2의 소스전극S는 (Vthel+Vcat)가 된다. 또한, 이 때의 전원전압은 중간전위Vini로 변화되었다. 상기한 바와 같이 소자 구동용 트랜지스터T2는 오프하여서 전류는 거의 흐르지 않고, 애노드 전압Vel은 일정하게 된다.

[0108]

일정시간 경과 후, 급전선DS에 공급된 전원전압을 중간전위Vini로부터 저전위Vss로 변경하여 한계전압 보정 준비 처리를 시작한다. 급전선DS에 공급된 전원전압의 변화에 의해 소자 구동용 트랜지스터T2의 게이트전극G에 입력된다. 커플링량ΔV2은 아래의 식(4)로 나타내어진다:

$$\Delta V_2 = \frac{C_p}{C_p + C_0} (V_{ini} - V_{ss}) \dots (4)$$

[0109]

[0110]

제5실시예에 대해서 생각한다. 제1실시예에서는 한계전압 보정 준비 처리를 시작하기 위해서 급전선DS에 공급된 전원전압을 Vcc로부터 Vss에 변화시킨다. 급전선DS에 공급된 전원전압의 변화에 의해, 소자 구동용 트랜지스터T2의 게이트전극G에 커플링량ΔV0가 공급될 수 있다. 커플링량ΔV0는 이하의 식(5)로 나타낸다. 한편, 제5실시예에서는, 커플링량ΔV2는 상술한 식(4)로 표시된다. 즉, 제5실시예에서 소자 구동용 트랜지스터T2의 게이트전극G에 인가된 커플링량ΔV0을 제1실시예에서 소자 구동용 트랜지스터T2의 게이트전극G에 인가된 커플링량ΔV0보다 작을 수 있으므로, 제5실시예에 따른 한계전압보정 준비처리동안에 발광소자EL의 애노드 전압Va를 제1실시예의 것보다 작게 할 수 있다. 즉, 제5실시예의 애노드전압Va의 절대치는 제1실시예의 것보다 크다.

$$\Delta V_0 = \frac{C_p}{C_p + C_0} (V_{cc} - V_{ss}) \dots (5)$$

[0111]

[0112]

제5실시예에 따른 한계전압 보정 준비처리동안의 애노드전압Va를 제1실시예의 것보다 작게 할 수 있으므로, 정상적으로 한계전압 보정처리를 행할 수 있어, 얼룩이나 화상 코드도 갖지 않는 균일한 화질을 얻을 수 있다. 또한, 정상적으로 한계전압 보정처리를 행할 수 있으므로, 저전위Vss를 하강시킬 필요가 없다. 이 때문에, 고내압에 충분한 스캐너로서 드라이브 스캐너(5)를 설계할 필요가 없다. 게다가, 급전선DS에 공통인 신호를 이용하여 전체적으로 급전선DS의 그룹으로서 복수의 인접한 급전선DS를 취급하므로, 제조 비용을 줄일 수 있다.

[0113]

또한, 중간전위Vini를 아래와 같은 이유로 상술한 관계(Vofs-Vini) < Vthdmin을 만족시키는 크기로 설정된다. 신호 샘플링용 트랜지스터T1을 온으로 하여 소자 구동용 트랜지스터T2의 게이트전극G에 Vofs를 입력할 때, 소자 구동용 트랜지스터T2의 게이트전극G와 전원전압간 한계전압보다 게이트전극G와

급전선DS 사이의 전압이 크면, 애노드전극의 전압은 저하하여, 일정시간 경과 후에는 급전선DS에 공급된 전압에 이른다. 그후, 한계전압 보정 준비처리동안에, 급전선DS에 공급된 전원전압을 고전위 V_{cc} 로 변경할 때, 부트스트랩 동작에 의해 게이트전위 V_g 와 소스전위 V_s 이 생겨서 게이트-소스 전압 V_{gs} 가 어느 정도의 크기로 유지된다. 그 결과, 정상적으로 한계전압 보정처리를 행할 수 없다. 이 때문에, 전원전압을 소자 구동용 트랜지스터 T_2 가 포화 영역에서 동작하지 않는 전압으로 할 필요가 있다.

[0114] 제5실시예에서는, 정상적으로 한계전압 보정처리를 행하기 위해서 저전위 V_{ss} 를 하강시킬 필요가 없다. 이 때문에, 고내압에 충분한 스캐너로서 드라이브 스캐너(5)를 설계할 필요가 없다. 또한, 급전선DS에 공통인 신호를 이용하여 전체적으로 급전선DS의 그룹으로서 복수의 인접한 급전선DS를 취급하므로, 제조 비용을 줄일 수 있다.

[0115] 도 17은, 본 발명에서 제공한 표시장치의 제6실시예의 타이밍 차트를 도시한 타이밍도다. 아래의 설명을 이해를 쉽게 하기 위해서, 도 17의 타이밍도에서, 제5실시예의 도 15b의 타이밍도에 도시된 각각의 대응부분과 같은 구성요소는 그 대응부분과 같은 참조표시 및 참조번호로 나타내어진다. 제6실시예의 도 17의 타이밍도는, 도 17의 타이밍도의 경우에, 급전선DS가 중간전위 V_{ini} 로 이미 설정되었을 때, 동일한 그룹에 관계하는 급전선DS 중 하나로서 동일한 매트릭스 행에 배치된 각 주사선WS의 신호 샘플링용 트랜지스터 T_1 은, 서로 주사선WS와 같은 타이밍으로 온 하고 있다. 제6실시예에 있어서도, 전원전압을 한계전압 보정 준비처리를 시작하기 위해서 고전위 V_{cc} 로부터 저전위 V_{ss} 로 변화시킨다. 그 전원전압의 변화에 의해 소자 구동용 트랜지스터 T_2 의 게이트전극G에 커플링량이 공급되게 된다. 따라서, 제6실시예에 따른 한계전압 보정 준비처리동안에 발광소자EL의 애노드 전압 V_a 를 제1실시예의 것보다 작게 할 수 있다. 즉, 제5실시예의 애노드전압 V_a 의 절대치는 제1실시예의 것보다 커서, 제조비용을 줄일 수 있다. 또한, 제6실시예의 경우에, 급전선DS가 중간전위 V_{ini} 로 이미 설정되었을 때, 동일한 그룹에 관계하는 급전선DS 중 하나로서 동일한 매트릭스 행에 배치된 각 주사선WS의 신호 샘플링용 트랜지스터 T_1 은, 상술한 것처럼 서로 주사선WS와 같은 타이밍으로 온 한다. 그래서, 급전선DS에 공급된 전원전압을 중간전위 V_{ini} 로 유지하는 기간을 짧게 할 수 있어서, 발광 기간을 길게 할 수 있다.

[0116] 다음에, 본 발명에서 제공된 표시장치의 제7실시예를 설명한다. 이 제7실시예도, 제1실시예의 개량된 버전의 역할을 하도록 얻어진다.

[0117] 먼저, 제1실시예에 있어서의 한계전압 보정 준비처리에 대하여 고찰한다. 한계전압 보정 준비처리는, 신호 샘플링용 트랜지스터 T_1 을 오픈한 후에 전원전압을 고전위 V_{cc} 로부터 저전위 V_{ss} 로 변경할 때 시작된다. 이 경우에, 발광소자EL의 애노드전극으로부터 급전선DS에 전류를 흘린다. 여기서, 참조표시 V_a 는 한계전압 보정 준비 처리에 있어서의 발광소자EL의 애노드 전압이라고 한다. 그 애노드 전압 V_a 는, 전원전압을 V_{cc} 로부터 V_{ss} 로 변화시키기 직전의 소자 구동용 트랜지스터 T_2 의 게이트전극G의 게이트 전위 V_g 에 의해 결정된다. 그 결과의 전압 V_a 가 작으면, 즉 그 애노드 전압 V_a 의 절대치가 크면, 그 애노드 전압 V_a 의 저하에 대응한 차이만큼 저전위 V_{ss} 를 증가시킬 수 있다. 이에 따라서, 급전선DS에 공급된 전원전압의 진폭은 감소될 수 있다. 따라서, 제조 비용을 줄일 수 있다.

[0118] 생각 가능한 구동방법에서는, V_a 를 작게 하기 위해서 기준전위 V_{ofs} 를 상승시킨다고 하는 것을 생각할 수 있다. 전술한 것처럼, 애노드 전압 V_a 는 전원전압을 고전위 V_{cc} 로부터 저전위 V_{ss} 로 변화시키기 직전에 소자 구동용 트랜지스터 T_2 의 게이트 전위 V_g 에 의해 결정된다. 그래서, 애노드 전압 V_a 는 기준전위 V_{ofs} 를 상승시키는 것으로 감소될 수 있다. 그러나, 기준전위 V_{ofs} 를 상승시키면, 신호 기록처리에서도, 발광소자EL의 애노드 전압 V_{el} 도 상승한다. 그래서, 신호 기록처리에서, 애노드 전압 V_{el} 은 발광소자EL의 한계 전압 V_{thel} 을 넘어버린다. 발광소자EL의 애노드전극에 걸리는 애노드 전압 V_{el} 이 신호 기록처리에서, 한계 전압 V_{thel} 을 초과해버리면, 신호 기록처리동안에 발광소자EL에 구동전류가 흘러, 신호 기록처리와 동시에 정상적으로 이동도 보정처리를 행할 수 없다고 하는 문제가 발생해버린다.

[0119] 도 18은 본 발명에서 제공된 표시장치의 제7실시예의 타이밍 차트를 나타내는 타이밍도이다. 제7실시예의 특징 사항으로서, 수평 셀렉터(3)는, 소광 처리에 할당된 신호 선SL에 제1 기준전위 V_{ers} 를 인가한다. 한편, 수평 셀렉터(3)는, 신호 선SL의 제1 기준전위 V_{ers} 와 다른 제2 기준전위 V_{ofs} 를 신호 선SL에 인가한다. 구체적으로, 신호 선SL에 수평 셀렉터(3)에 의해 인가된 제1 기준전위 V_{ers} 는 제2 기준전위 V_{ofs} 보다도 크고, 또한 V_{ers} 는 발광소자EL의 캐소드 전위 V_{cat} 와 발광소자EL의 한계 전압 V_{thel} 과 소자 구동용 트랜지스터 T_2 의 한계 전압 V_{th} 와의 합($V_{cat} + V_{thel} + V_{th}$)보다도 크지 않다.

[0120] 그래서, 제7실시예의 특징으로서, 수평 셀렉터(3)는, 신호 선SL의 전위를, 제1실시예와 같은 방식으로 한계전압 보정 처리에 대한 기준전압인 제2 기준전위 V_{ofs} 와, 제1실시예와 같은 방식의 계조를 나타낸 영

상신호전위 V_{sig} 또는 소광처리에 대한 전압인 추가의 제2 기준전위 V_{ers} 로 설정한다. 또한, 도 18의 타이밍도에 도시된 구동방법에서는, 제1기준전위 V_{ers} , 제2기준전위 V_{ofs} 및 영상신호전위 V_{sig} 는 이러한 문장으로 열거된 순서로 상기 신호 선SL에 인가되어 신호 선SL의 전위가 순차로 변화한다. 한계전압 보정처리의 종료로부터 신호기록처리(및 이동도 보정처리)의 시작까지의 기간을 고려하면, 상기 제1기준전위 V_{ers} , 제2 기준전위 V_{ofs} 및 영상신호전위 V_{sig} 의 순서는 바람직하다. 그렇지만, 제7실시예는, 이 순서에 결코 한정되지 않는다.

[0121] 또한, 소광 처리용 전압으로서 사용된 제1기준전위 V_{ers} 는, 합($V_{cat}+V_{thel}+V_{th}$)보다 작아야 하고, 이때 참조표시 V_{cat} 는 발광소자EL의 캐소드전극의 전압을, V_{thel} 은 발광소자EL의 한계전압을, V_{th} 는 소자 구동용 트랜지스터T2의 한계 전압이다. 즉, 상기 관계 $V_{ers} \leq (V_{cat}+V_{thel}+V_{th})$ 를 만족해야 한다. 또한, 제7실시예에 있어서, 제1기준전위 V_{ers} 는 제2기준전위 V_{ofs} 보다도 높아야 한다. 따라서, 전체적으로, 상기 관계 $V_{ofs} < V_{ers} \leq (V_{cat}+V_{thel}+V_{th})$ 를 만족시키지 않으면 안된다.

[0122] 도 19의 타이밍도에 도시된 타이밍차트를 참조하여 상세히 설명한 동작은, 제7실시예의 매트릭스의 행 중 하나에 설치된 화소회로(2)에 초점을 둔 동작이다. 도 19의 타이밍도는, 신호 선SL의 입력신호, 급전선DS의 전원전압, 주사선WS의 제어신호, 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위 V_g 및 소자 구동용 트랜지스터T2의 소스전극S의 소스전위 V_s 의 변화를 나타내는 타이밍 차트를 도시한다. 상술한 것처럼, 주사선WS의 제어신호는, 신호 샘플링용 트랜지스터T1의 게이트전극에 공급된다.

[0123] 우선, 소광처리는, 신호 샘플링용 트랜지스터T1을 온 할 때 시작되어, 소자 구동용 트랜지스터T2의 게이트전극G에 제1기준전위 V_{ers} 가 임공급될 수 있다. 이전에 설명된 것처럼, 제1기준전위 V_{ers} 는, 캐소드 전압 V_{cat} 과 발광소자EL의 한계 전압 V_{thel} 과 소자 구동용 트랜지스터T2의 한계 전압 V_{th} 의 합보다도 낮다. 그래서, 제1기준전위 V_{ers} 가 소자 구동용 트랜지스터T2에 공급되고, 소자 구동용 트랜지스터T2는 오프하여, 구동 전류가 흐르지 않게 된다. 소광 처리는, 신호 샘플링용 트랜지스터T1을 오프할 때 종료된다.

[0124] 일정 시간 경과 후, 한계전압 보정준비처리에 있어서, 전원전압을 고전위 V_{cc} 로부터 저전위 V_{ss} 로 변화시킨다. 상기 관계 $V_{ers} > V_{ofs}$ 이기 때문에, 상기한 바와 같이 한계전압 보정 준비처리동안에 발광소자EL의 애노드 전압 V_a 은 제1실시예의 것보다 작아진다. 즉, 애노드 전압 V_a 의 절대치는, 비교적 커진다. 그 후, 일정 시간 경과 후, 전원전압을 저전위 V_{ss} 로부터 다시 고전위 V_{cc} 로 변경한다. 이어서, 일정 시간 경과 후, 신호 선SL의 전위가 제2기준전위 V_{ofs} 일 때, 신호 샘플링용 트랜지스터T1을 온 해서 소자 구동용 트랜지스터T2의 게이트전극G에 제2기준전위 V_{ofs} 를 공급한다. 소자 구동용 트랜지스터T2의 게이트전극과 소스전극간 게이트-소스전압 V_{gs} 가 신호 샘플링용 트랜지스터T1이 온일 때 소자 구동용 트랜지스터T2의 한계 전압 V_{th} 보다 작지 않은 값으로 증가되면, 이후의 한계전압 보정처리는 정상으로 행해질 수 있다. 그래서, 한계전압 보정처리의 완료 후 신호 기록처리와 이동도 보정처리도 행할 수 있다. 발광소자EL이 구동되어 발광 상태에서 발광하고 신호 기록처리와 이동도 보정처리가 후속한다.

[0125] 제7실시예에 대해서 생각한다. 제7실시예에서는, 소광 전위로서 제2기준전위 V_{ofs} 보다도 큰 제1기준전위 V_{ers} 를 사용한다. 이 때문에, 한계전압 보정 준비처리 동안에 발광소자EL의 애노드 전압 V_a 를 상술한 제1실시예의 것보다 작게 할 수 있다. 즉, 애노드 전압 V_a 의 절대치는 상대적으로 크게 할 수 있다.

[0126] 한계전압 보정 준비처리 동안에 애노드전압 V_a 를 상대적으로 작게 할 수 있으므로, 정상적으로 한계전압 보정처리를 행할 수 있다. 그래서, 얼룩도 화상 코드도 없는 균일한 화질을 얻을 수 있다. 또한, 정상적으로 한계전압 보정처리를 행할 수 있으므로, 저전위 V_{ss} 를 하강시킬 필요가 없다. 이 때문에, 고내압에 충분한 스케너로서 드라이브 스케너(5)를 설계할 필요가 없다. 게다가, 급전선DS에 공통인 신호를 이용하여 전체적으로 급전선DS의 그룹으로서 복수의 인접한 급전선DS를 취급하므로, 제조 비용을 줄일 수 있다.

[0127] 도 20은 본 발명에서 제공된 표시장치의 제8실시예의 타이밍 차트를 나타내는 타이밍도다. 제8실시예는, 영상신호전위 V_{sig} 를 신호 유지용량C1에 저장하는 신호기록처리를 개량하는 목적을 제공한다. 타이밍도에 도시된 것처럼, 급전선DS에 공급된 전원전압을 저전위 V_{ss} 로부터 고전위 V_{cc} 로 변경하고 상기 신호 선SL에 공급된 입력신호를 한계전압보정처리의 실행 완료시에 영상신호전위 V_{sig} 로 설정한 후 신호 샘플링용 트랜지스터T1의 게이트전극에 접속된 제어신호에 따라 신호 샘플링용 트랜지스터T1이 온 할 때, 신호기록처리를 시작한다. 신호기록처리와 동시에, 소자 구동용 트랜지스터T2의 이동도의 변동에 대해 트랜지스터마다 상기 소자 구동용 트랜지스터T2를 통해 흐르는 드레인-소스전류 I_{ds} 를 보정하기 위해 이동도 보정처리도 행한다.

- [0128] 제8실시예의 특징으로서, 본 실시예의 수평 셀렉터(3)는, 상기 제2기준전위Vofs와 제1기준전위Vers와 아울러, 계조를 나타낸 제1영상신호전위Vofs2와, 제2계조전위인 제2영상신호전위Vsig를 순차로 신호 선SL에 교대로 인가하고 있다. 신호 샘플링용 트랜지스터T1의 게이트전극에 접속된 주사선WS의 제어신호에 의해 온되는 신호 샘플링용 트랜지스터T1에 의해, 제1영상신호전위Vofs2를 신호 유지용량C1에 공급해 소위 제1신호기록처리에서 저장한다. 계속해서, 주사선WS의 또 다른 제어신호에 따라 온되는 신호 샘플링용 트랜지스터T1에 의해, 제2영상신호전위Vsig를 신호 유지용량C1에 공급해 소위 제2신호기록처리에서 저장한다.
- [0129] 도 21의 타이밍도를 참조하여 제8실시예의 이동도 보정처리를 상세하게 설명한다. 도 21의 타이밍도는, 아래의 설명을 보다 쉽게 이해하기 위해서, 이전에 인용된 1스테이지분의 하나의 매트릭스 행의 화소회로(2)의 타이밍 차트이다. 신호 선SL에 공급된 입력 신호, 급전선DS에 공급된 전원전압 및 주사선WS에 공급된 제어신호의 타이밍 차트와 함께 공통 시간축 위에 소자 구동용 트랜지스터T2의 게이트전극G의 게이트전위Vg 및 소스전극S의 소스전위Vs의 타이밍 차트도 도시되어 있다. 신호 선SL에 공급된 입력 신호는, 새로운 제1 영상신호전위Vofs2, 제1기준전위Vers, 제2기준전위Vofs 또는 제2 영상신호전위Vsig이다. 상술한 것처럼, 상기 새로운 제1 영상신호전위Vofs2는, 계조에 따라 가변한다.
- [0130] 원래, 이동도 보정처리를 모든 계조에서 정상으로 실행하기 위해서는, 신호 기록처리에 있어서의 신호 샘플링용 트랜지스터T1에 외부 구성요소에서 작성된 타이밍 차트를 갖는 입력신호를 공급하는 것이 필요하다. 그렇지만, 이것이 고비용의 원인이었다. 상기 제8실시예에서는, 그 문제점을 감안해서 이동도 보정처리를 2스테이지로 행하여서 모든 계조에 있어서의 이동도 보정처리를 정상으로 행한다. 그래서, 제8실시예는 신호 기록처리에 있어서의 신호 샘플링용 트랜지스터T1에 외부 구성요소에서 작성된 타이밍 차트를 갖는 입력신호를 공급하는 구성을 채용하지 않는다.
- [0131] 상기 제8실시예에 의해 신호 기록처리를 행하기 전에, 이동도 보정처리에서 미리 원하는 계조를 반영한 제1 영상신호전위Vofs2를 소자 구동용 트랜지스터T2의 게이트전극G에 공급한다. 이 경우에, 완전하게 이동도 보정처리만을 행하는 대신에 실제의 신호 기록처리와 동시에 이동도 보정처리를 완전하게 행하도록 제1 영상신호전위Vofs2의 크기와 제1 영상신호전위Vofs2를 공급하는 타이밍을 결정하는 것이 필요하다. 이렇게 하여, 이동도 보정처리를 2스테이지로 행하여 모든 계조에서 정상으로 이동도 보정처리를 행할 수 있다. 또한, 제조비용을 더욱 낮출 수 있다.
- [0132] 도 22는 본 발명에서 제공하는 표시장치의 전형적인 구성을 도시한 단면도이다. 즉, 도 22는, 절연성의 기판에 형성된 화소회로(2)의 모델 단면을 나타낸 도면이다. 그 단면도에 나타나 있는 바와 같이, 화소회로(2)는 복수의 트랜지스터를 갖는 트랜지스터부를 구비한다. 그렇지만, 그 단면도에서는, 1개의 TFT(Thin Film Transistor)만이 도시되어 있다. 또한, 화소회로(2)는, 신호 유지용량C1을 포함한 용량부 및 발광소자EL를 포함한 발광부를 갖는다. 기판 위에 TFT프로세스에서 복수의 트랜지스터를 갖는 트랜지스터부와 신호 유지용량C1을 갖는 용량부가 형성된다. 그 트랜지스터부 위에 발광소자EL를 포함한 발광부가 형성되어 라미네이트된 적층체를 형성한다. 그 후 그 발광소자 위에 접착제를 형성한다. 이어서, 투명한 대향기판을 그 접착제에 붙여서 플랫 패널을 형성한다.
- [0133] 본 발명에서 제공하는 표시장치는, 도 23의 도시된 플랫 표시 모듈 형상을 할 수 있다. 그 플랫 표시 모듈에서, 절연성의 기판 위에, 화소회로(2)를 집적하여서 화소 어레이부(1)를 형성하여 화소 매트릭스를 형성한다. 이전에 설명한 것처럼, 화소회로(2)는, 유기EL발광소자, 박막트랜지스터, 신호 유지용량C1을 각각 갖고, 화소 어레이부(1)의 역할을 한다. 그후, 일반적으로 유리로 이루어진 대향기판을 부착하여 플랫 표시 모듈을 형성하는 접착제에 의해 화소 매트릭스부라고도 하는 화소 어레이부(1)를 덮는다. 필요한 경우, 이 투명한 대향기판에는, 약간 언급하기 위해 칼라필터, 보호막, 차광막이 설치될 수 있다. 플랫 표시 모듈에는, 화소 어레이부(1)와 상기 표시 모듈에 외부와의 사이에서 신호를 교환하는 커넥터로서의 역할을 하는 예를 들면 FPC(플렉시블 인쇄회로)가 설치될 수 있다.
- [0134] 이상에서 설명한 본 발명에 있어서의 표시장치는, 플랫 표시 패널 형상을 갖고, 여러가지의 전자기기, 예를 들면 디지털 카메라, 노트형 퍼스널컴퓨터, 휴대전화, 비디오 카메라 등에서 사용된다. 플랫 표시 패널로서 본 발명에서 제공된 표시장치는, 모든 분야의 전자기기에 사용되어 정보를 화상 혹은 영상으로서 표시하는 표시부로서의 역할을 할 수 있다. 이 정보는, 전자기기의 본체부에 입력되었거나, 혹은, 그 본체 내에서 생성된 것으로서 그 본체부에서 행해진 동작의 결과이다. 본 발명에서 제공하는 표시장치를 플랫 표시 패널로서 각각 이용하는 전형적인 전자기기를 다음과 같이 설명한다.
- [0135] 그 전자기기의 전형적인 예로는, TV세트가 있다. 도 24는 본 발명이 적용된 TV세트의 외관의 사시도이

다. TV세트는 프론트 패널(12)과 필터 유리판(13)을 일반적으로 구비한 영상 표시 화면부(11)를 포함한다. TV세트는, 영상 표시 화면부(11)에서 본 발명에서 제공된 표시장치를 사용하여서 제작된다.

[0136] 도 25는 본 발명이 적용된 디지털 카메라의 사시도이다. 도면 상부는 디지털 카메라의 정면도이고, 도면 하부는 디지털 카메라의 배면도다. 이 디지털 카메라는, 촬영 렌즈, 플래쉬용의 발광부(15), 표시부(16), 컨트롤 스위치, 메뉴 스위치, 셔터 버튼(19)을 포함한다. 디지털 카메라는, 디지털 카메라에서 본 발명의 플랫폼 표시 패널을 표시부(16)로서 사용하여서 제작된다.

[0137] 도 26은 본 발명이 적용된 노트북형 퍼스널 컴퓨터의 사시도이다. 이 노트북형 퍼스널 컴퓨터는, 사용자가 글자를 본체(20)에 입력하기 위해 조작되는 키보드(21)를 갖는 본체(20)와, 본체 커버에는 화상을 표시하는 표시부(22)를 포함한다. 노트북형 퍼스널 컴퓨터는, 퍼스널 컴퓨터에서 본 발명의 표시장치를 표시부(22)로서 사용하여서 제작된다.

[0138] 도 27은 본 발명이 적용된 휴대 단말장치이다. 이 도면 왼쪽이 연 상태의 휴대전화의 정면도를 나타낸다. 도면 오른쪽이 닫힌 상태의 휴대전화의 평면도를 나타낸다. 이 휴대전화는, 상측 케이스(23), 하측 케이스(24), 힌지인 연결부(25), 디스플레이부(26), 서브 디스플레이부(27), 픽처 라이트(28) 및 카메라(29)를 포함한다. 이 휴대전화는, 그 휴대전화에서 본 발명에서 제공하는 표시장치를 그 디스플레이부(26) 및/또는 서브 디스플레이부(27)로서 사용하여서 제작된다.

[0139] 도 28은 본 발명이 적용된 비디오 카메라이다. 비디오 카메라는, 본체(30), 촬영하는 촬영용 렌즈(34), 스타트/스톱 스위치(35), 및 모니터(36)를 포함한다. 비디오 카메라의 전방면에 설치되어 전방향으로 배향된 촬영용 렌즈(34)는, 본체(30)의 앞에 설치된 피사체의 화상을 촬영하는 렌즈이다. 비디오 카메라는, 비디오 카메라에서 본 발명의 표시장치를 모니터(36)로서 사용하여서 제작된다.

[0140] 본 출원은, 일본특허청에 2008년 6월 2일에 출원된 일본 우선권 특허출원번호 JP 2008-144359에 개시된 것과 관련된 내용을 포함하고, 그것의 전체 내용은 증명서로 포함된다.

[0141] 당업자는, 첨부된 청구항 또는 그와 동등한 것의 범위 내에 있는 한 설계 요구사항 및 다른 요인들에 따라 여러 가지 변형, 조합, 세부 조합 및 변경을 하여도 된다는 것을 알아야 한다.

도면의 간단한 설명

[0142] 도 1은 본 발명의 제1실시예에 따른 표시장치의 전체 구성을 나타내는 블록도,

[0143] 도 2는 제1실시예에 따른 표시장치의 화소회로 구체적인 구성을 나타내는 회로도,

[0144] 도 3은 제1실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타낸 타이밍도,

[0145] 도 4a 내지 도 4f는 도 3의 타이밍도에 도시된, 기간(1)-(6)에서 각각 상기 제1실시예에 따른 표시장치의 화소회로에서 행해진 동작 설명에 제공하는 모델 회로도,

[0146] 도 4g는 기간(6)동안 시간의 경과에 따라 제1실시예에 따른 표시장치의 화소회로에 구비된 발광소자의 애노드 전압이 어떻게 상승하는지를 나타낸 곡선을 나타낸 도면,

[0147] 도 4h 및 도 4i는 도 3의 타이밍도에 도시된, 기간(8) 및 (9)에서 각각 상기 제1실시예에 따른 표시장치의 화소회로에서 행해진 동작 설명에 제공하는 모델 회로도,

[0148] 도 4j는, 소자 구동 트랜지스터의 소스전극의 소스전위가 소자 구동 트랜지스터의 이동도의 상이한 값에 대해 시간의 경과에 따라 어떻게 상승하는지를 나타낸 2개의 그래프를 도시한 도면,

[0149] 도 4k는 도 3의 타이밍도에 도시된, 기간(11)에서 제1실시예에 따른 표시장치의 화소회로에서 행해진 동작 설명에 제공하는 모델 회로도,

[0150] 도 5는 전형적인 기준 표시장치의 화소회로에서 행해진 동작으로 생성된 각 신호의 타이밍 차트를 도시한 타이밍도,

[0151] 도 6a 내지 6g는 도 5의 타이밍도에 도시된, 기간(1)-(7) 각각에서의 전형적인 기준 표시장치의 화소회로에서 행해진 동작 설명에 제공하는 모델 회로도,

[0152] 도 7은 전형적인 기준 표시장치에서 생긴 문제점의 설명에 제공하는 파형도,

- [0153] 도 8은 본 발명의 제2실시예에 따른 표시장치의 전체 구성을 도시한 블록도,
- [0154] 도 9는 제2실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0155] 도 10은 문제점이 없는 상태에서 제2실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0156] 도 11은 문제점이 있는 상태에서 제2실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0157] 도 12는 본 발명의 제3실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0158] 도 13은 제3실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 각각 관련된 신호들의 타이밍 차트로서 일 스테이지에 대한 타이밍 차트를 나타내는 타이밍도,
- [0159] 도 14는 본 발명의 제4실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0160] 도 15a는 문제점이 있는 상태에서 제1실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0161] 도 15b는 도 15a의 타이밍도를 참조하여 설명된 문제점을 해결하기 위한 구동방법으로서 본 발명의 제5 실시예에 따른 표시장치의 화소회로를 구동하도록 구성된 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0162] 도 16은 제5실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0163] 도 17은 본 발명의 제6실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0164] 도 18은 본 발명의 제7실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0165] 도 19는 제7실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 다른 타이밍도,
- [0166] 도 20은 본 발명의 제8실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 관련된 각 신호의 타이밍 차트를 나타내는 타이밍도,
- [0167] 도 21은 제8실시예에 따른 표시장치의 화소회로를 구동하는 구동방법에 각각 관련된 신호들의 타이밍 차트로서 일 스테이지에 대한 타이밍 차트를 나타내는 타이밍도,
- [0168] 도 22는 본 발명의 실시예에서 제공된 표시장치의 박막 화소회로의 전형적인 구성을 도시한 단면도,
- [0169] 도 23은 본 발명의 실시예에서 제공된 표시장치의 모듈 구성을 나타내는 평면도,
- [0170] 도 24는 본 발명의 실시예에서 제공된 플랫 표시 패널을 이용하는 전자기기인 TV 세트의 외관의 사시도,
- [0171] 도 25는 본 발명의 실시예에서 제공된 플랫 표시 패널을 이용하는 전자기기인 디지털 스틸 카메라의 외관 사시도,
- [0172] 도 26은 본 발명의 실시예에서 제공된 플랫 표시 패널을 이용하는 전자기기인 노트북 퍼스널컴퓨터의 외관 사시도,
- [0173] 도 27은 본 발명의 실시예에서 제공된 플랫 표시 패널을 이용하는 전자기기인 셀룰러 폰 등의 휴대 단말장치의 외관도,
- [0174] 도 28은 본 발명의 실시예에서 제공된 플랫 표시 패널을 이용하는 전자기기인 비디오카메라의 외관 사시도,

[0175]

도 29는 종래의 액티브 매트릭스형 표시장치의 일반적인 예를 도시한 모델 회로도,

[0176]

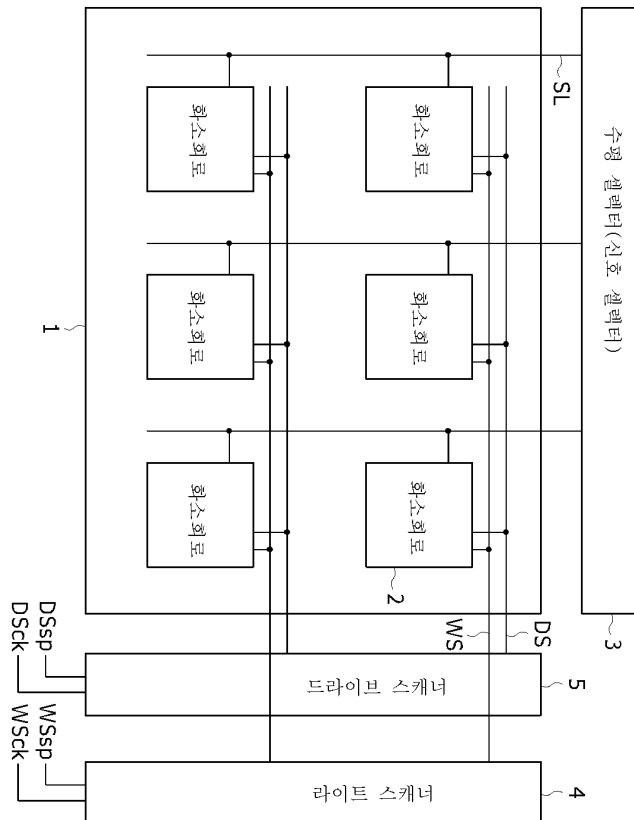
도 30은 에이징 문제 설명에 참조하는 그래프들로서 발광소자EL에 인가된 전압과 발광소자EL를 통해 흐르는 전류간의 관계를 각각 나타낸 그래프,

[0177]

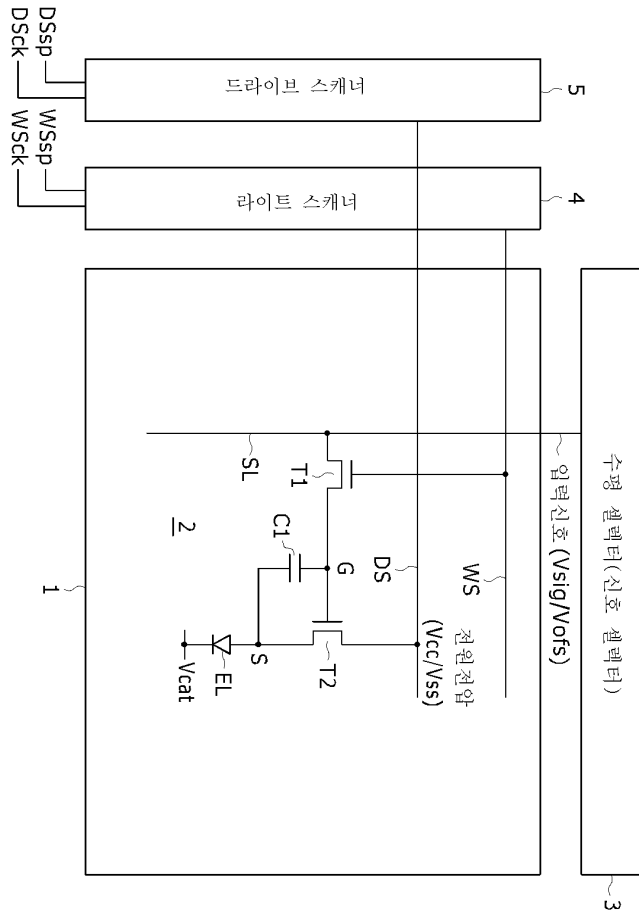
도 31은 종래의 액티브 매트릭스형 표시장치의 일반적인 예를 도시한 다른 모델 회로도이다.

도면

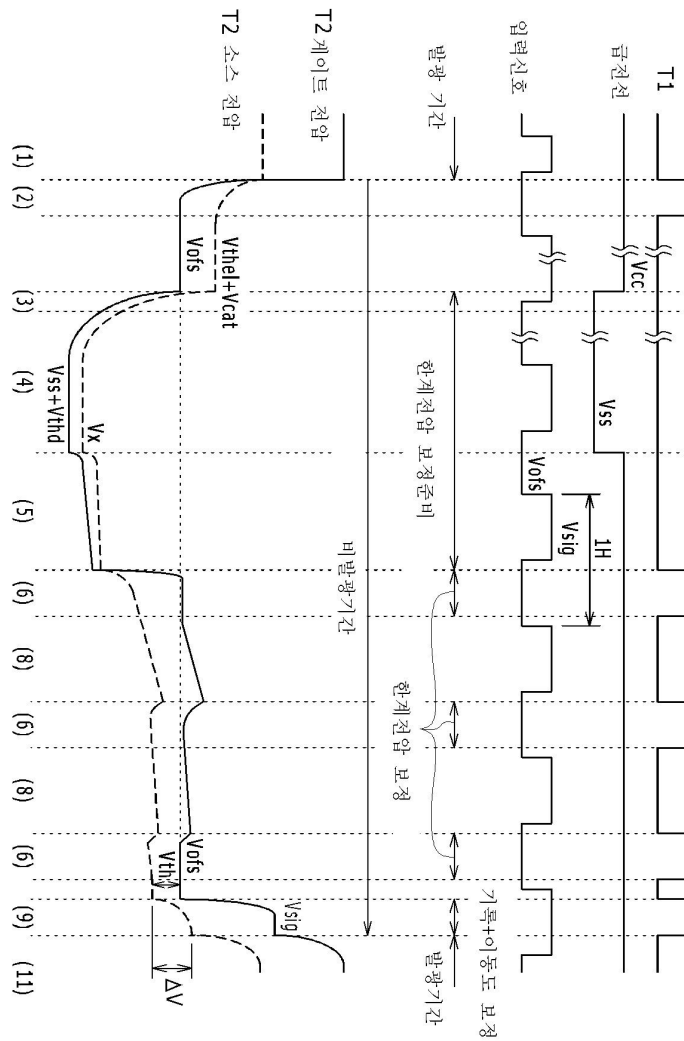
도면1



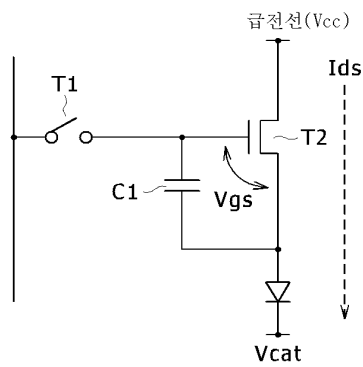
도면2



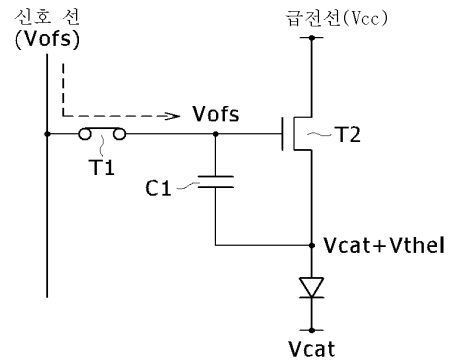
도면3



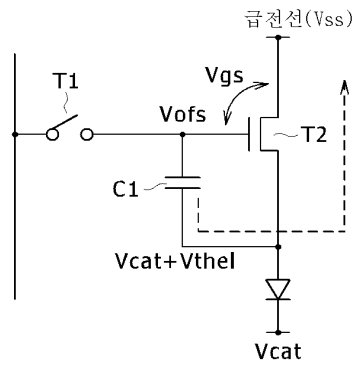
도면4a



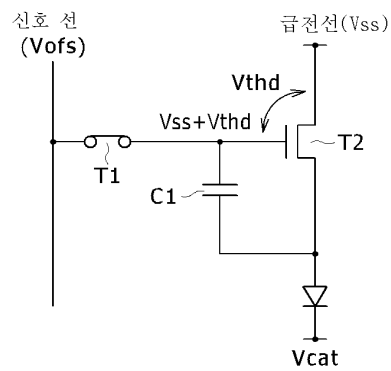
도면4b



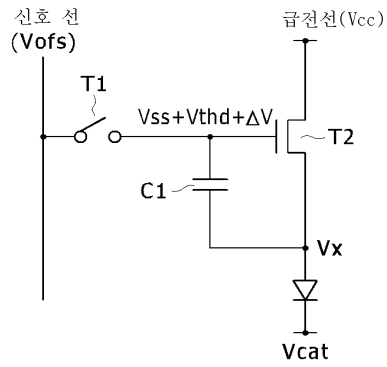
도면4c



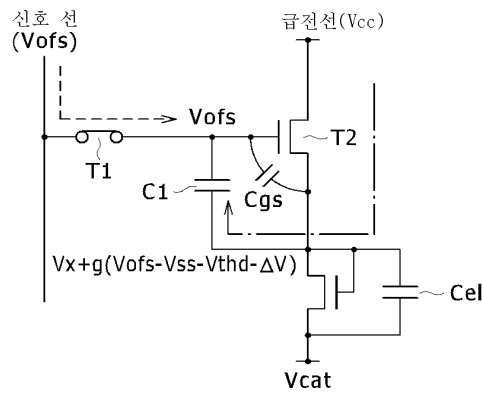
도면4d



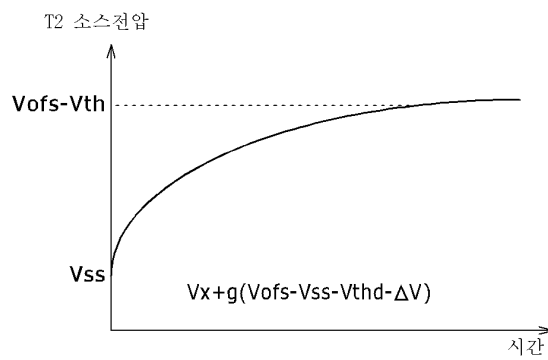
도면4e



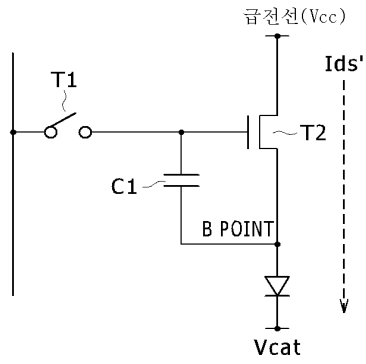
도면4f



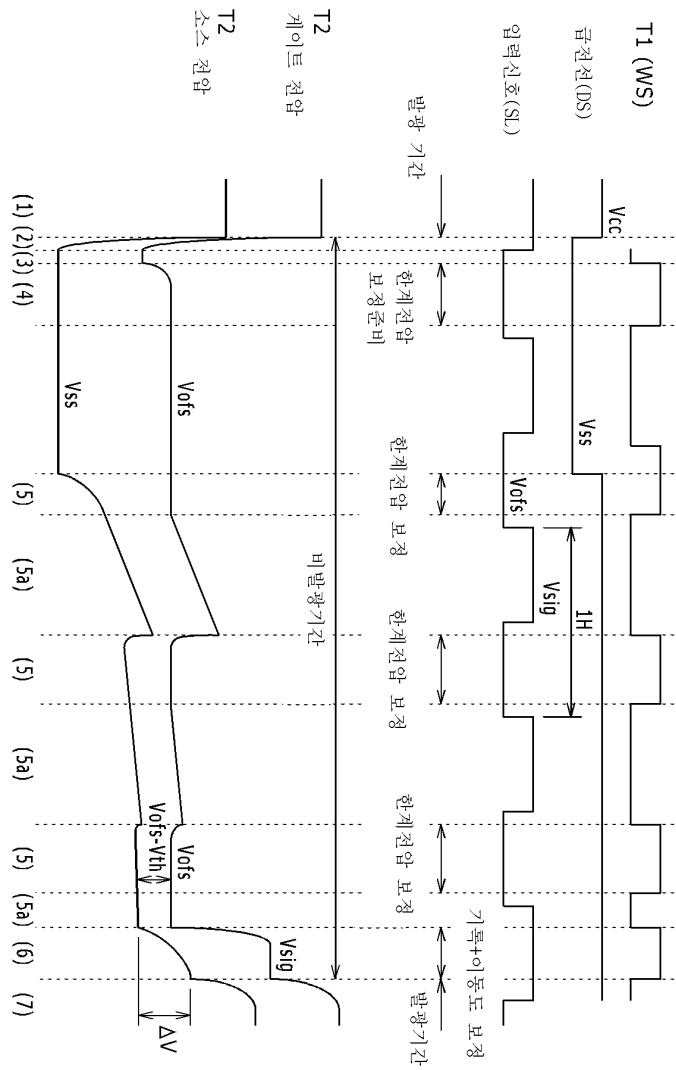
도면4g



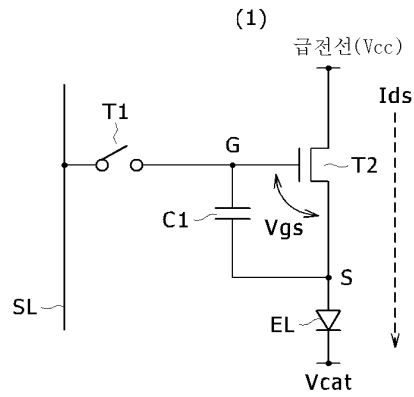
도면4k



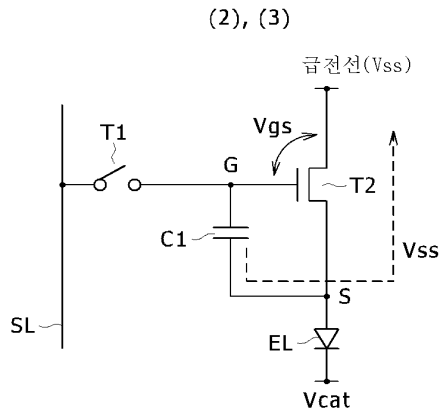
도면5



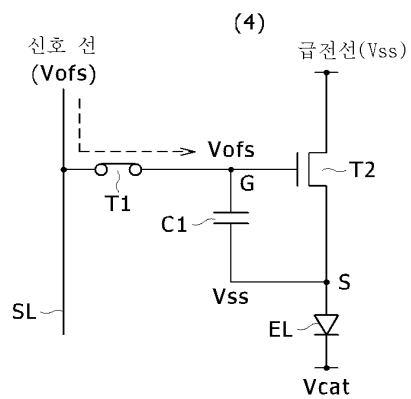
도면6a



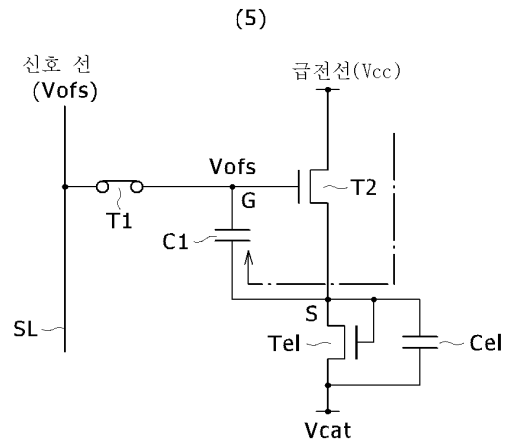
도면6b



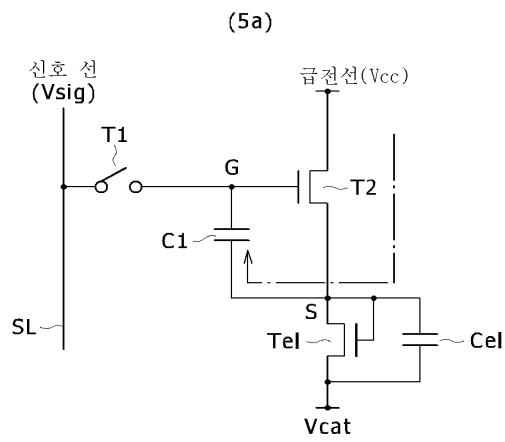
도면6c



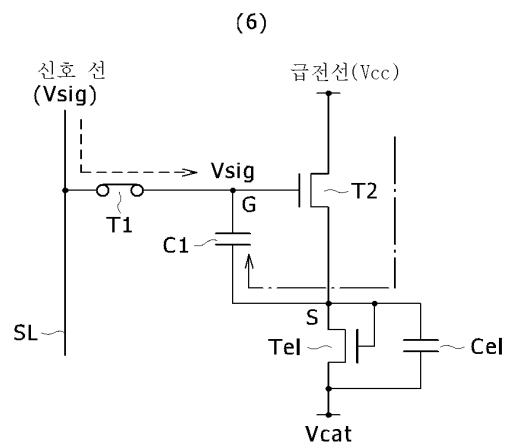
도면6d



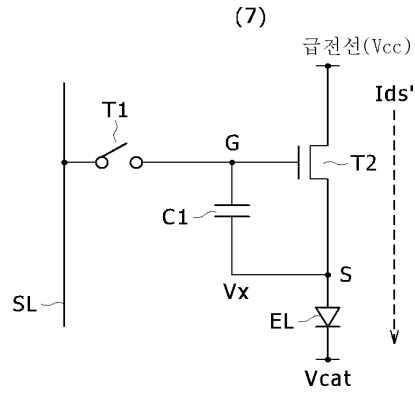
도면6e



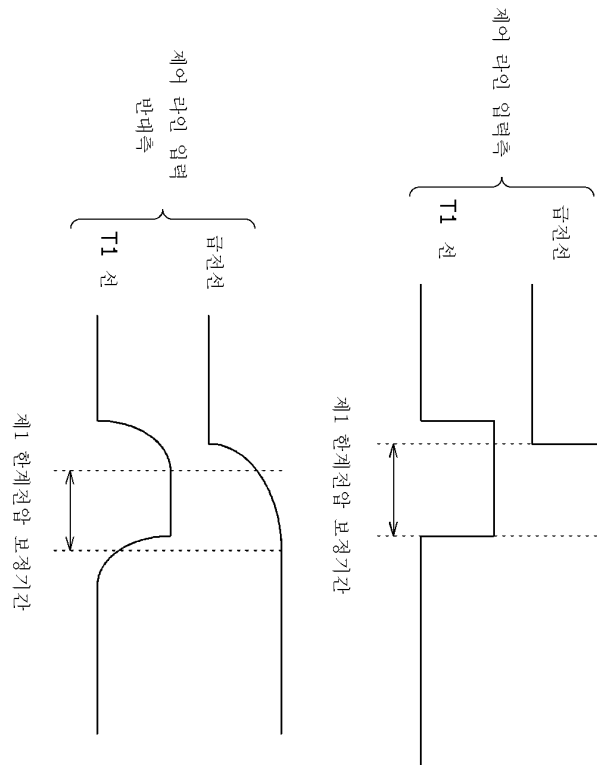
도면6f



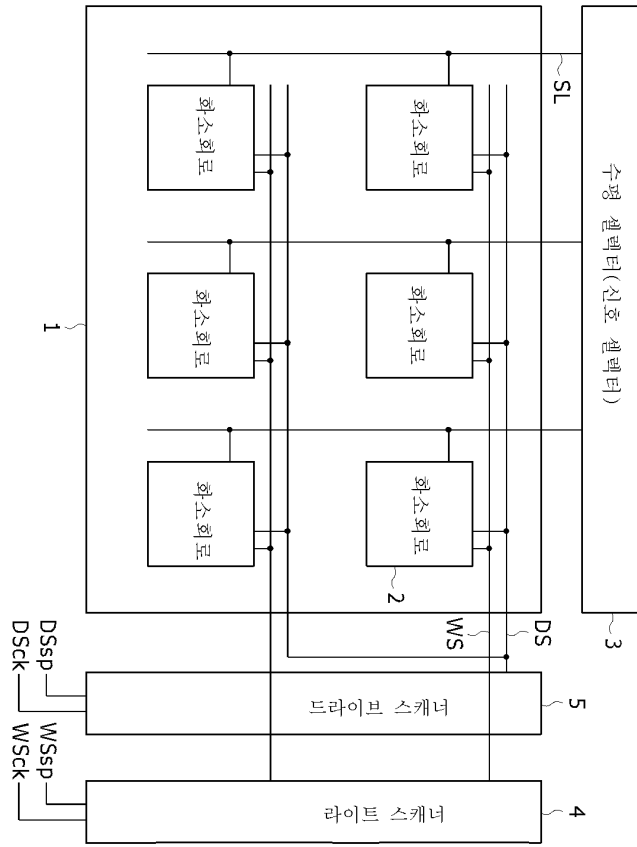
도면6g



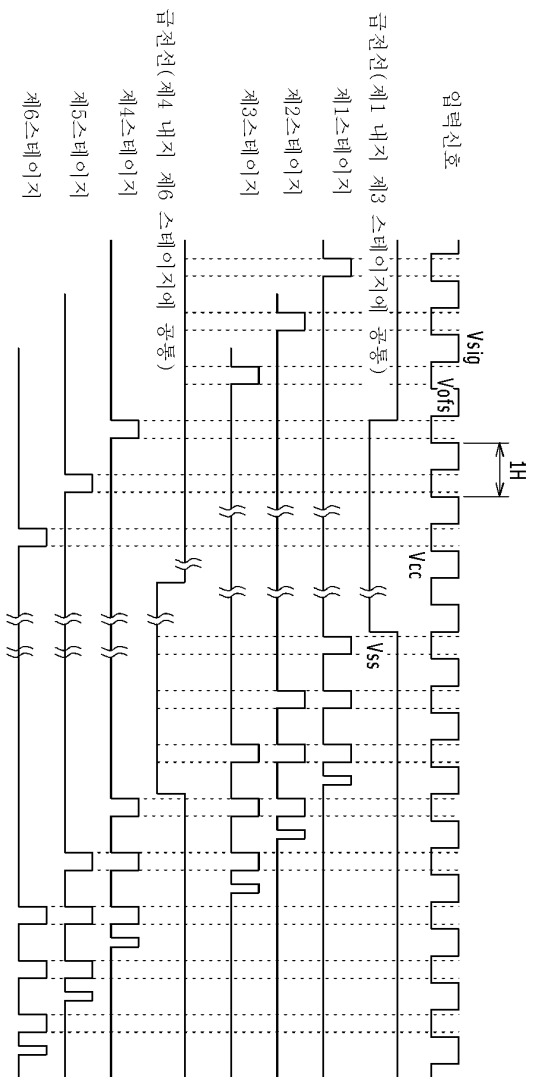
도면7



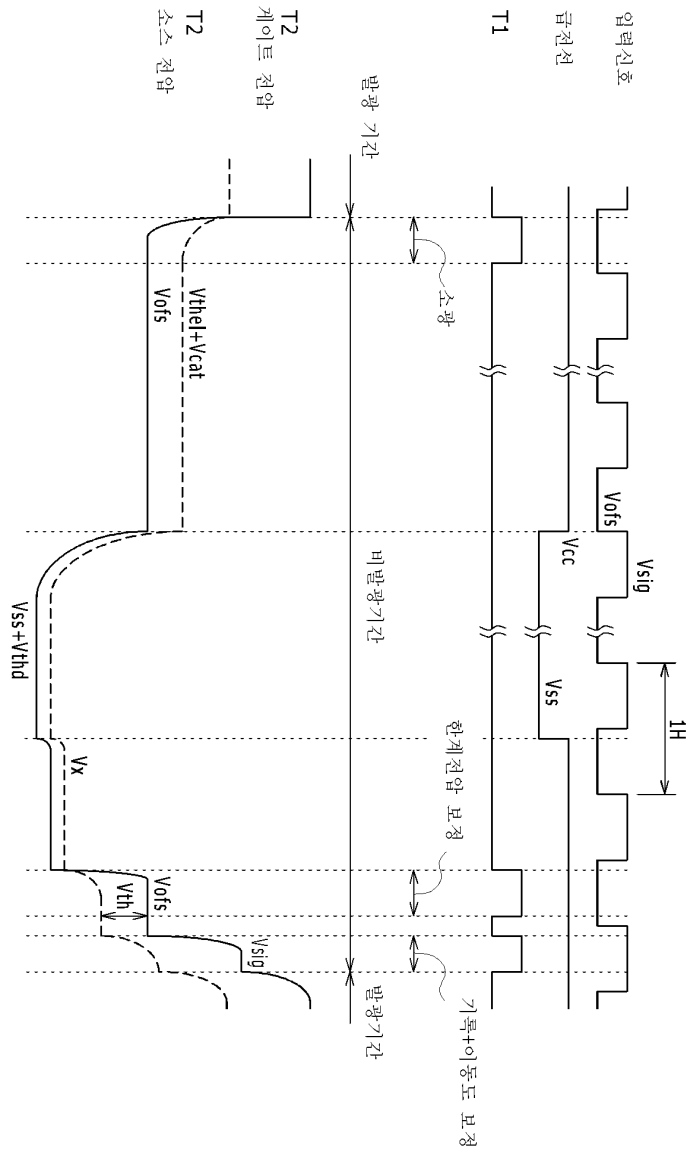
도면8



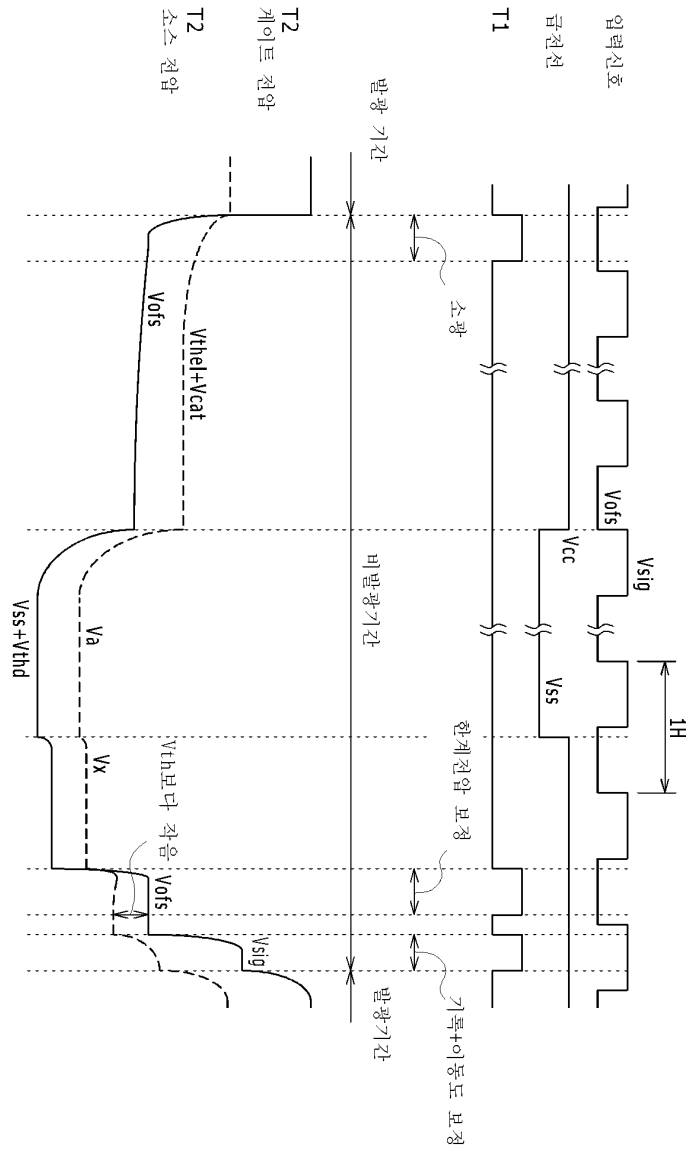
도면9



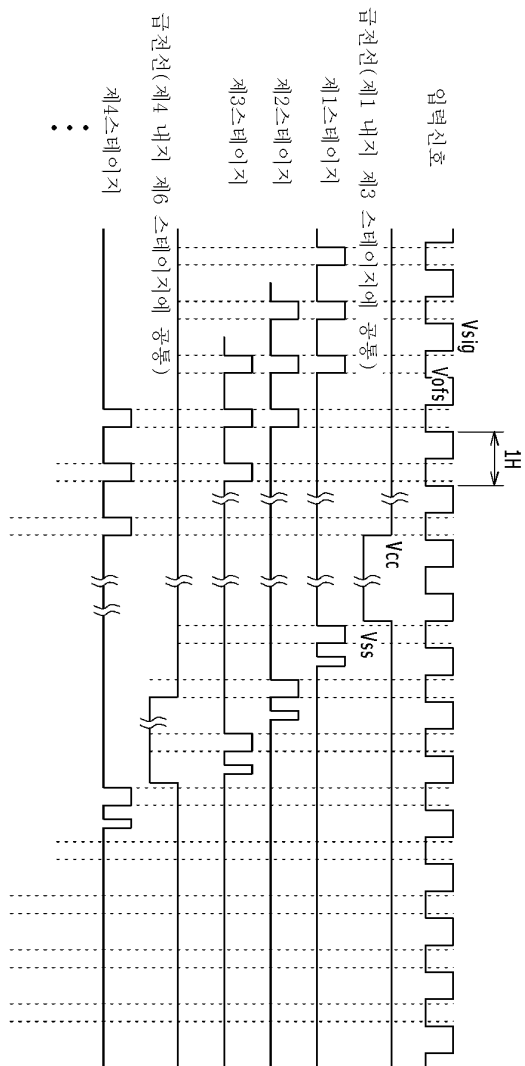
도면10



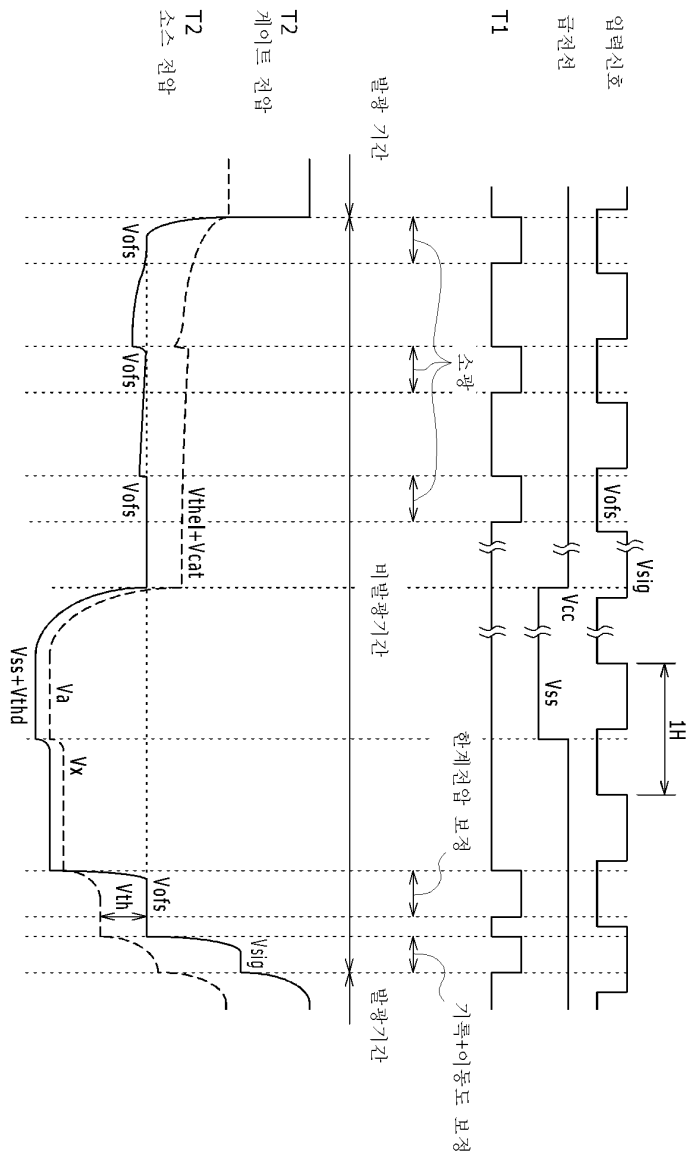
도면11



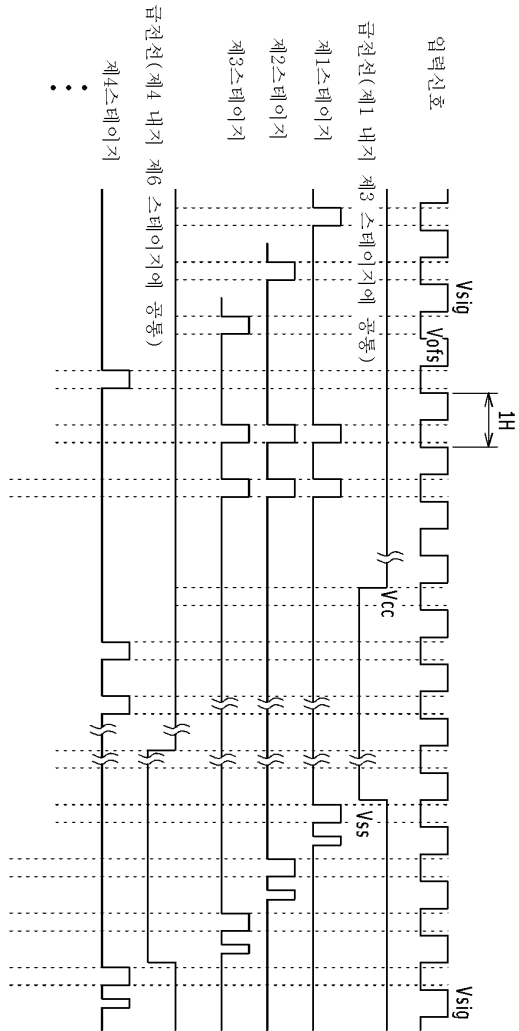
도면12



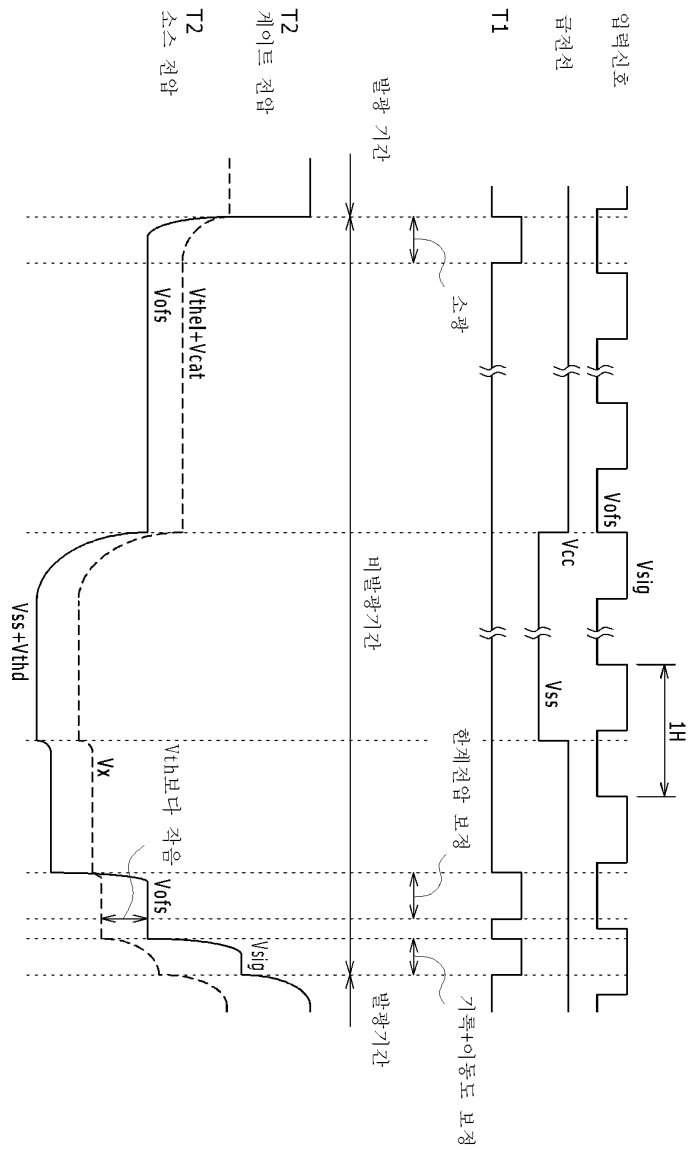
도면13



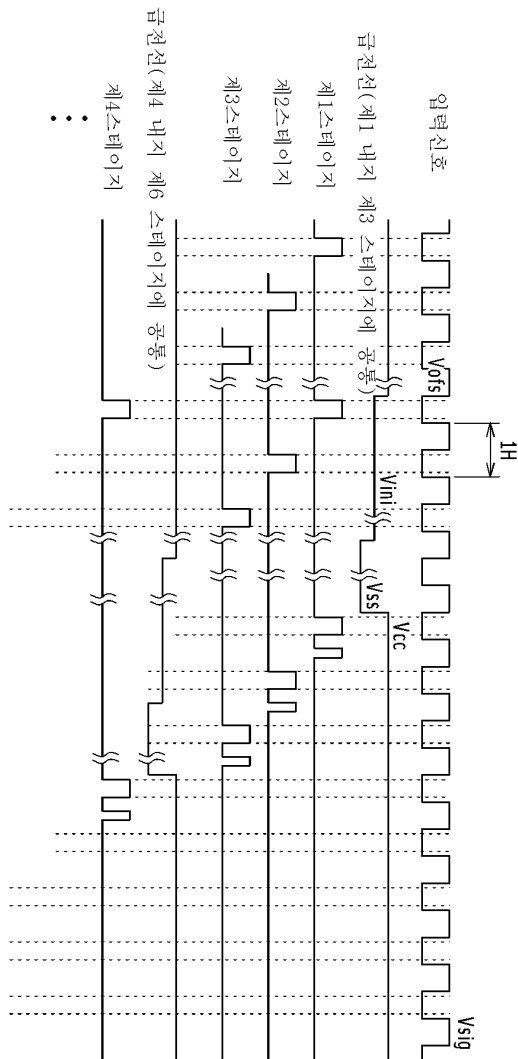
도면14



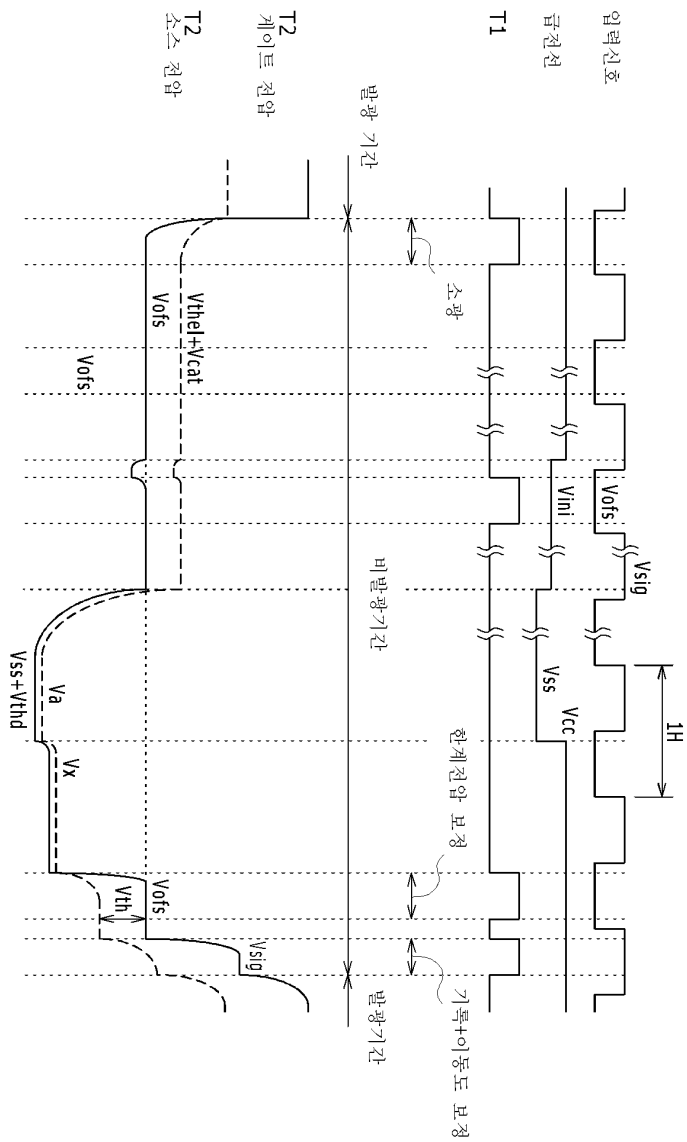
도면15a



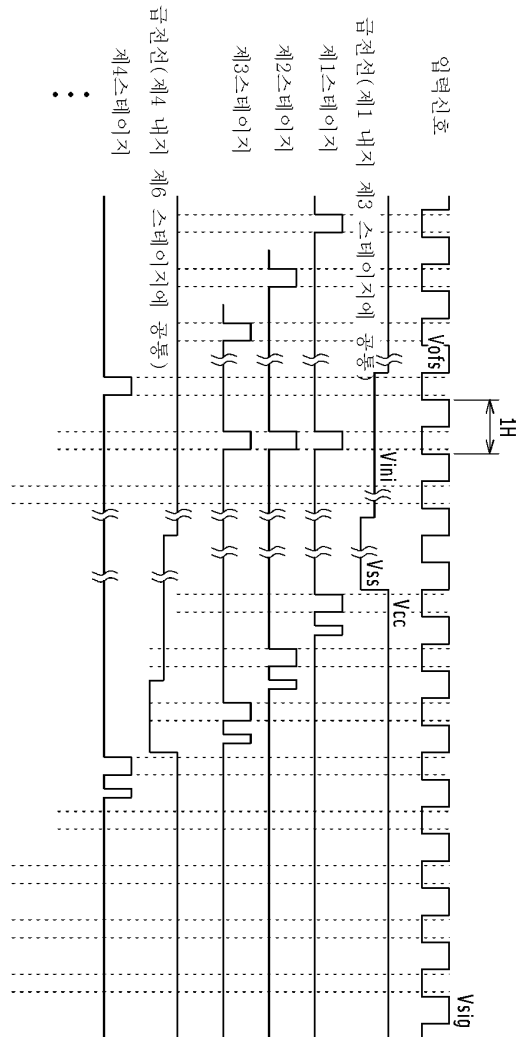
도면15b



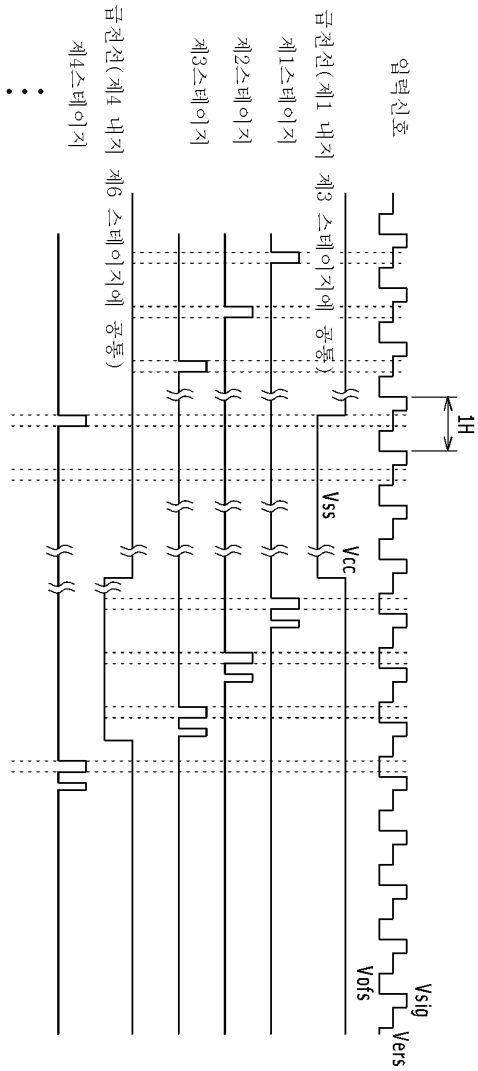
도면16



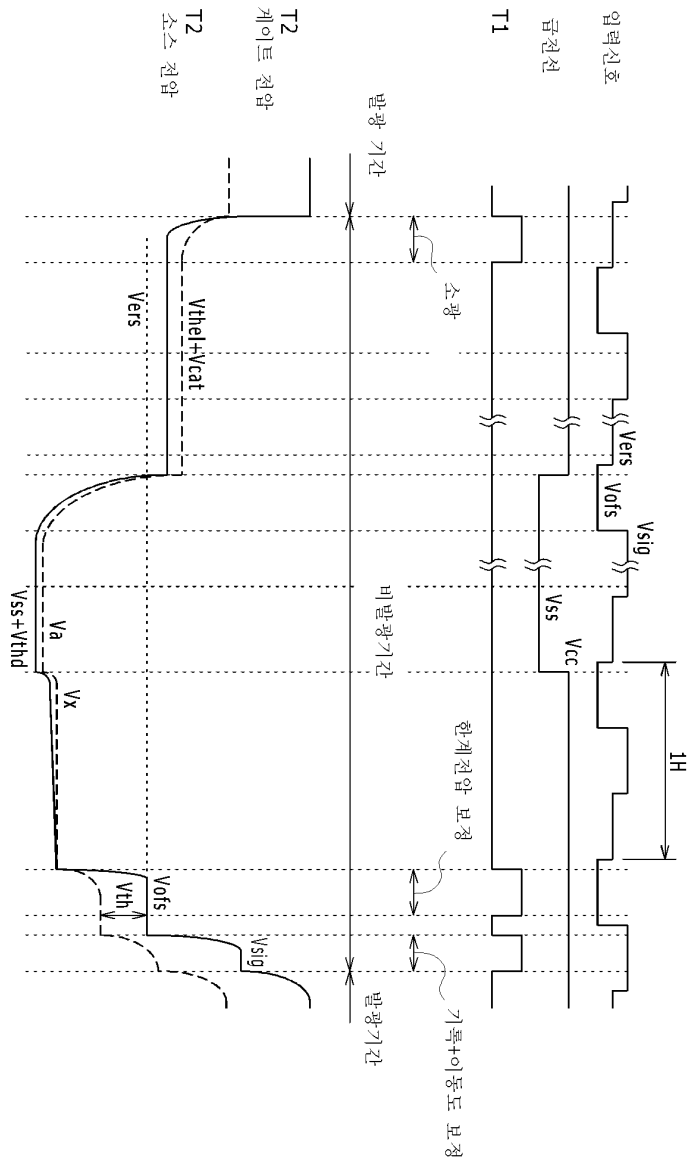
도면17



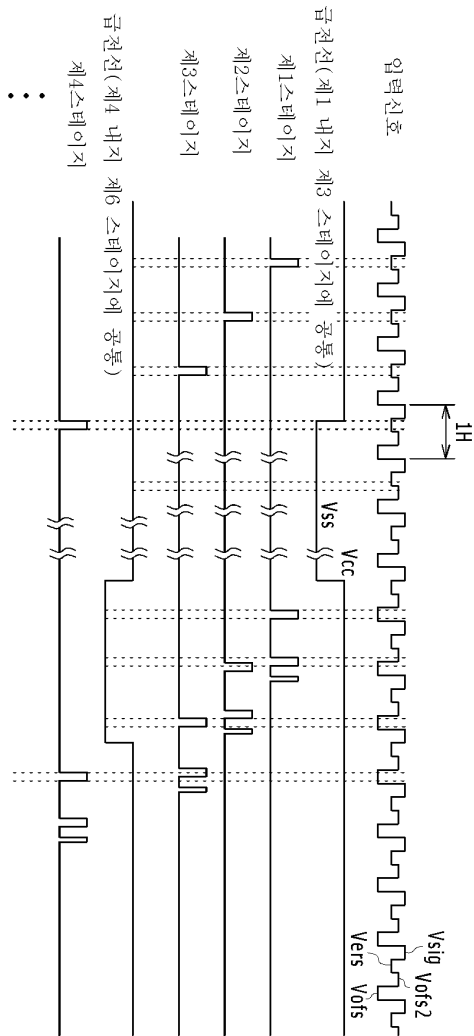
도면18



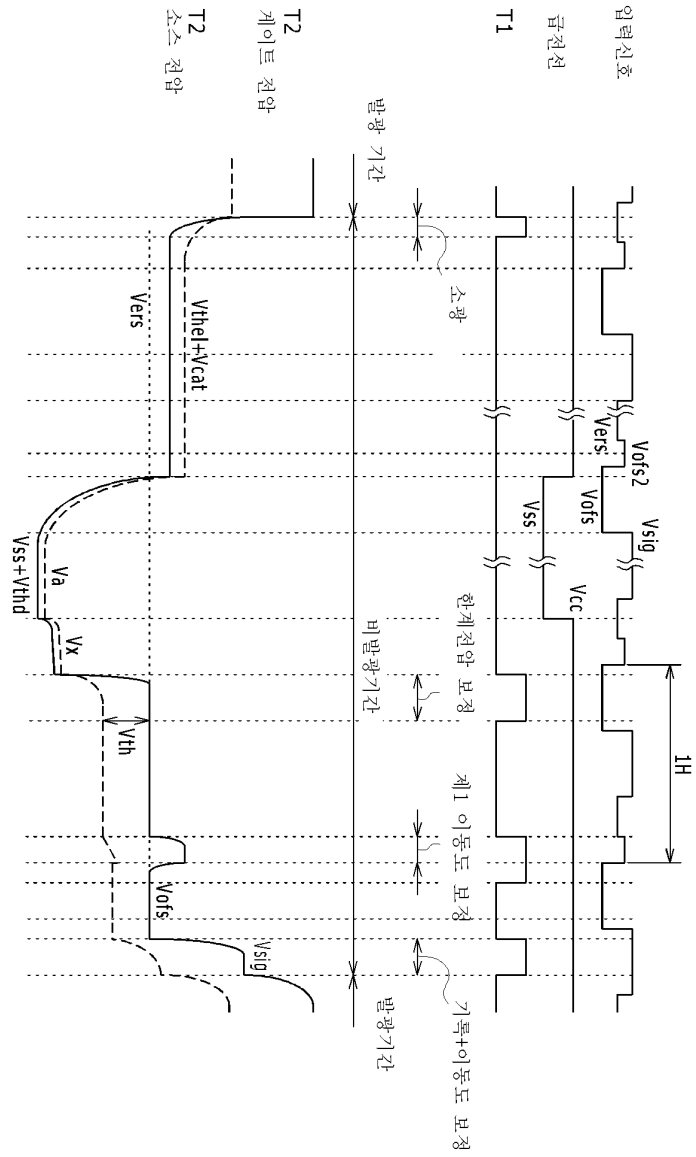
도면19



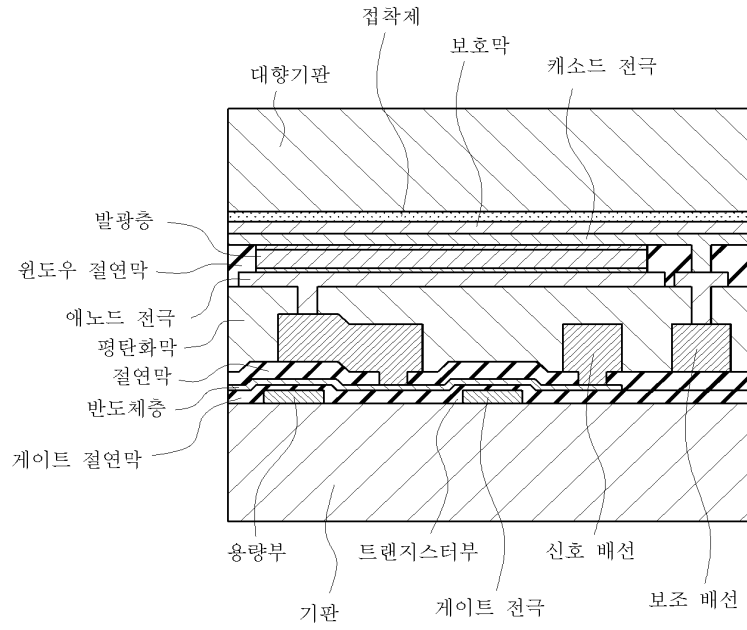
도면20



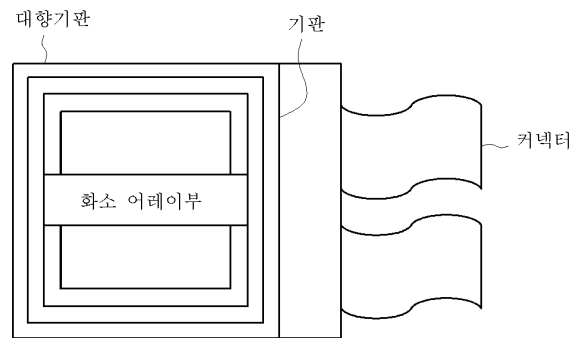
도면21



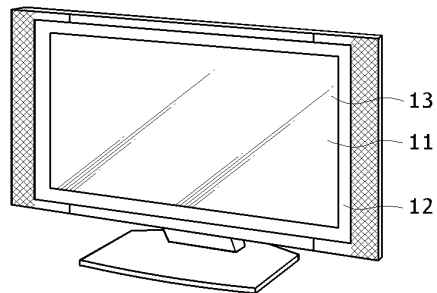
도면22



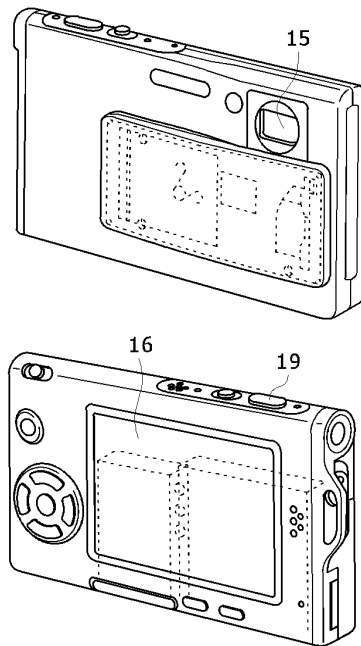
도면23



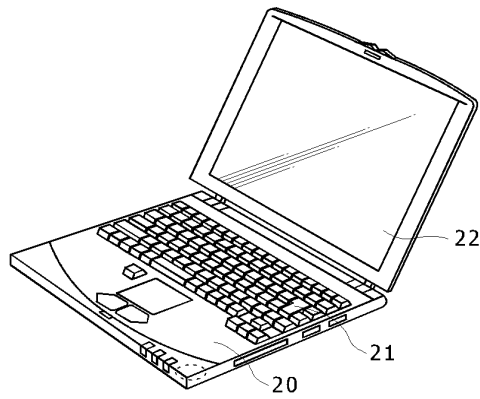
도면24



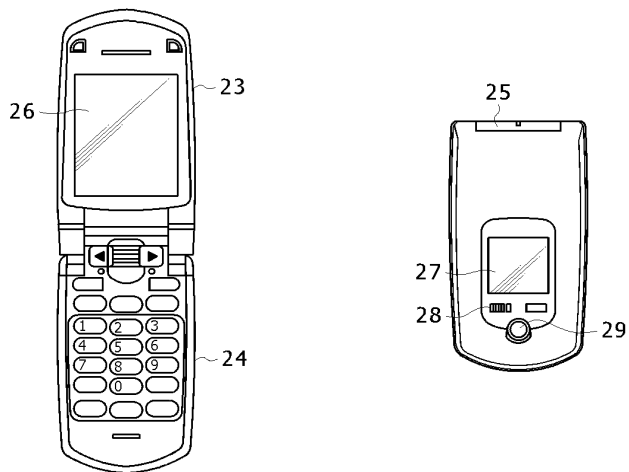
도면25



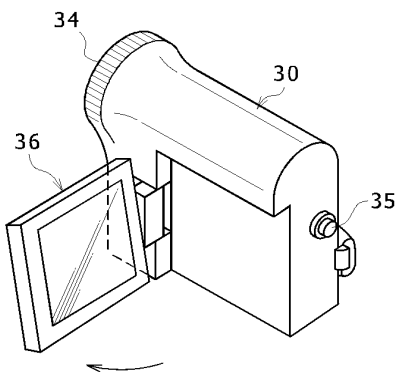
도면26



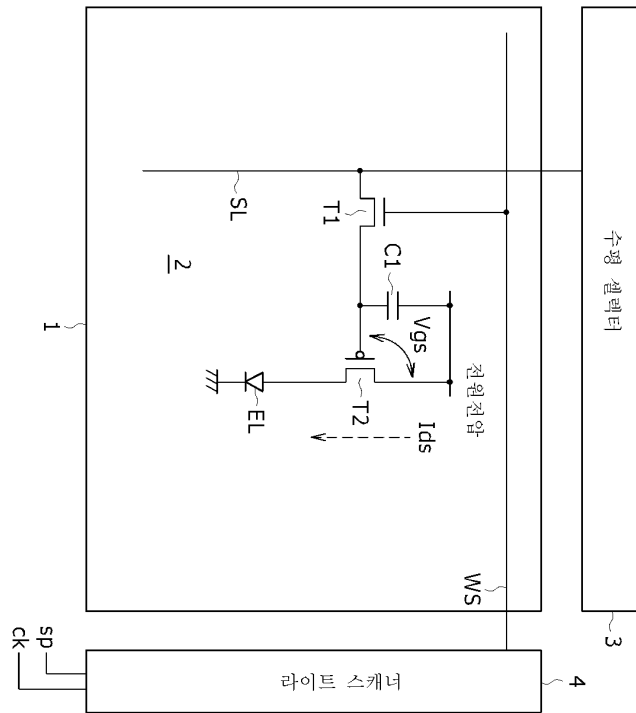
도면27



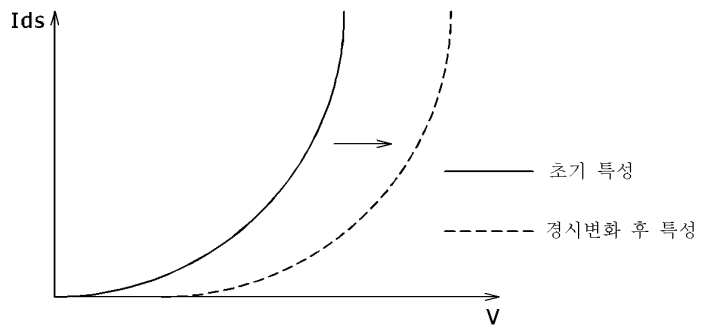
도면28



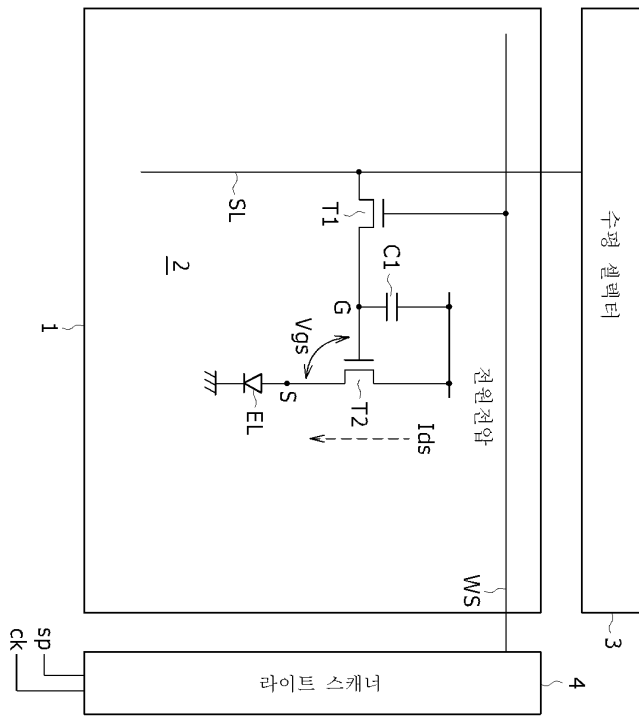
도면29



도면30



도면31



专利名称(译)	标题显示设备，驱动方法和电子设备		
公开(公告)号	KR101564996B1	公开(公告)日	2015-11-02
申请号	KR1020090048421	申请日	2009-06-02
申请(专利权)人(译)	周杰伦红株式会社来		
当前申请(专利权)人(译)	周杰伦红株式会社来		
[标]发明人	YAMAMOTO TETSURO 야마모토테츠로 UCHINO KATSUHIDE 우치노카쓰히데 TOYOMURA NAOBUMI 토요무라나오부미		
发明人	야마모토테츠로 우치노카쓰히데 토요무라나오부미		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/30 G09G3/20 G09G3/32 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0866 G09G2310/0256 G09G2320/02 G09G2320/0223 G09G2320/043		
代理人(译)	Yihwaik		
优先权	2008144359 2008-06-02 JP		
其他公开文献	KR1020090125714A		
外部链接	Espacenet		

摘要(译)

该显示装置包括像素阵列部分和驱动器，该像素阵列部分具有形成矩阵的像素电路，作为信号线的扫描线和作为列的行。驱动单元是信号选择器，光扫描器和驱动扫描器。信号选择器提供表示灰度和预定参考电位的电位。写扫描器提供控制信号。驱动扫描器提供电源电压，用于将电位从高电位变为低电位。驱动扫描器作为一组驱动相邻的馈线。作为一组的行数是预定的。驱动扫描器将电源电压从高电压切换到低电压，反之亦然，并以组为单位移动相位以应用于组。电压以相同的相位提供给组以切换电位。

