



(19) 대한민국특허청(KR)  
 (12) 등록특허공보(B1)

(45) 공고일자 2008년04월18일  
 (11) 등록번호 10-0823199  
 (24) 등록일자 2008년04월11일

(51) Int. Cl.

H05B 33/26 (2006.01)

(21) 출원번호 10-2007-0033745

(22) 출원일자 2007년04월05일

심사청구일자 2007년04월05일

(56) 선행기술조사문현

KR1020000013840 A

(뒷면에 계속)

전체 청구항 수 : 총 17 항

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

김종윤

경기 용인시 기흥구 공세동 428-5

(74) 대리인

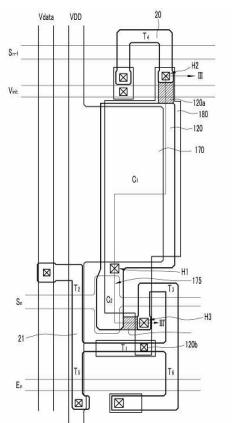
팬코리아특허법인

심사관 : 추장희

(54) 유기 발광 표시 장치

**(57) 요 약**

캐패시터의 콘택 불량 문제를 해결하여 화면 품위가 향상된 유기발광 표시장치를 제공한다. 본 발명에 따른 유기발광 표시장치는 트랜지스터 영역과 캐패시터 영역이 정의된 기판, 상기 트랜지스터 영역에 형성된 반도체층, 및 복수의 전극을 포함하는 캐패시터를 포함하고, 상기 복수의 전극은 제1 전극, 상기 제1 전극상에 상기 제1 전극과 절연층을 사이에 두고 배치되는 제2 전극 및 상기 제2 전극상에 상기 제2 전극과 절연층을 사이에 두고 배치되고 상기 제1 전극과 적어도 2개 이상의 콘택홀에 의해 연결되는 제3 전극을 포함한다.

**대표도 - 도2**

(56) 선행기술조사문현  
KR1020030035219 A  
KR1020030054795 A  
KR1020030058148 A  
KR1020050111922 A  
KR1020060000848 A

---

## 특허청구의 범위

### 청구항 1

트랜지스터 영역과 캐패시터 영역이 정의된 기판

상기 트랜지스터 영역에 형성된 반도체층 및

복수의 전극을 포함하는 캐패시터

를 포함하고,

상기 복수의 전극은,

제1 전극

상기 제1 전극 상에 상기 제1 전극과 절연층을 사이에 두고 배치되는 제2 전극 및

상기 제2 전극 상에 상기 제2 전극과 절연층을 사이에 두고 배치되고 상기 제1 전극과 적어도 2개 이상의 콘택홀에 의해 연결되는 제3 전극

을 포함하는 유기발광 표시장치.

### 청구항 2

제1항에 있어서,

상기 제1 전극과 상기 트랜지스터 영역에 형성된 반도체층은 연결되는 유기발광 표시장치.

### 청구항 3

제2항에 있어서,

상기 제1 전극은 액티브 패턴으로 형성되는 유기발광 표시장치.

### 청구항 4

제3항에 있어서,

상기 제1 전극이 연장 패턴에 의해 상기 트랜지스터 영역에 형성된 반도체층과 연결되는 유기발광 표시장치.

### 청구항 5

제4항에 있어서,

상기 연장 패턴은 불순물로 도핑된 유기발광 표시장치.

### 청구항 6

제2항에 있어서,

상기 제1 전극과 연결되는 반도체층은 전압을 공급하는 전원과 초기 전압을 공급하는 전원 간에 접속된 트랜지스터에 포함되는 반도체층인 유기발광 표시장치.

### 청구항 7

제1항에 있어서,

상기 제1 전극과 연결되는 반도체층은 현재 스캔 라인으로부터의 선택 신호에 응답하여 구동 트랜지스터에 데이터 전압을 전달하는 트랜지스터에 포함되는 반도체층인 유기발광 표시장치.

### 청구항 8

제1항에 있어서,

상기 콘택홀은 상기 캐패시터 영역 및 상기 트랜지스터 영역에 형성된 유기발광 표시장치.

### 청구항 9

제8항에 있어서,

상기 트랜지스터 영역에 형성된 콘택홀은 적어도 2개 이상 형성된 유기발광 표시장치.

### 청구항 10

제9항에 있어서,

상기 트랜지스터 영역에 형성된 콘택홀은 전압을 공급하는 전원과 초기 전압을 공급하는 전원 간 연결된 트랜지스터에 포함되는 반도체층 상에 형성된 유기발광 표시장치.

### 청구항 11

제9항에 있어서,

상기 트랜지스터 영역에 형성된 콘택홀은 현재 스캔 라인으로부터의 선택 신호에 응답하여 구동 트랜지스터에 데이터 전압을 전달하는 트랜지스터에 포함되는 반도체층 상에 형성된 유기발광 표시장치.

### 청구항 12

제8항에 있어서,

상기 제2 전극은 상기 캐패시터 영역에 형성된 콘택홀을 사이에 두고분리되며, 상기 분리된 제2 전극 중 하나는 전원 라인과 연결되고 다른 하나는 현재 스캔 라인과 연결되는 유기발광 표시장치.

### 청구항 13

제12항에 있어서,

상기 전원 라인과 연결된 제2 전극 중 하나는 스토리지 캐패시터를 형성하고, 상기 현재 스캔 라인과 연결되는 제2 전극 중 하나는 부스트 캐패시터를 형성하는 유기발광 표시장치.

### 청구항 14

제12항에 있어서,

상기 제2 전극은 금속을 포함하는 유기발광 표시장치.

### 청구항 15

제8항에 있어서,

상기 제3 전극은 상기 트랜지스터 영역에 형성된 콘택홀을 덮도록 형성된 유기발광 표시장치.

### 청구항 16

제11항에 있어서,

상기 제3 전극은 금속을 포함하는 유기발광 표시장치.

### 청구항 17

제1항에 있어서,

상기 트랜지스터 영역에는 6개의 트랜지스터가 형성되고, 상기 캐패시터 영역에는 2개의 캐패시터가 형성된 유기발광 표시장치.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

## 발명이 속하는 기술 및 그 분야의 종래기술

- <6> 본 발명은 유기발광 표시장치에 관한 것으로서, 보다 상세하게는 이중 캐패시터의 콘택 불량을 방지하는 유기발광 표시장치에 관한 것이다.
- <7> 유기 발광 표시 장치(Organic Light Emitting Display)는 유기 물질에 양극(anode)과 음극(cathode)을 통하여 주입된 전자와 정공이 재결합(recombination)하여 여기자(exciton)을 형성하고, 형성된 여기자로부터의 에너지에 의해 특정한 파장의 빛이 발생하는 현상을 이용한 자체 발광형 표시 장치이다.
- <8> 따라서, 유기 발광 표시 장치는 백라이트와 같은 별도의 광원이 요구되지 않아 소비 전력이 낮을 뿐만 아니라 광시야각 및 빠른 응답속도 확보가 용이하다는 장점이 있어 차세대 표시장치로서 주목 받고 있다.
- <9> 유기 발광 표시 장치는 구동 방식에 따라 수동 구동형(passive matrix type)과 능동 구동형(active matrix type)으로 구분되는데, 최근에는 낮은 소비 전력, 빠른 응답 속도, 광시야각 및 박형화 구현이 가능한 능동 구동형이 주로 적용되고 있다.
- <10> 이러한 능동 구동형 유기 발광 표시 장치에서는 화소 기판에 실제 화상 표시가 이루어지는 화소 영역이 형성되고, 화소 영역 주변으로 배선 및 이 배선의 패드를 통해 입력되는 신호에 의해 화소 영역을 구동하기 위한 데이터 구동부 및 스캔 구동부가 형성된다.
- <11> 화소 영역에는 화상 표현의 기본 단위인 화소(pixel)가 매트릭스 형태로 배열되고, 각각의 화소마다 적(red; R), 녹(green; G), 청(blue; B)을 내는 각각의 유기 발광층을 사이에 두고 양극의 제1 화소 전극과 음극의 제2 화소 전극이 순차적으로 형성되는 유기 발광 소자가 배치된다.
- <12> 그리고, 각 화소마다 유기 발광 소자와 접속하여 박막 트랜지스터(thin film transistor: TFT, 이하 TFT라 칭함)가 형성되어 각 화소를 독립적으로 제어한다. 박막 트랜지스터는 스위칭 신호를 전달하는 스위칭 트랜지스터와 구동 신호를 유기 발광 소자에 전달하는 구동 트랜지스터로 구성된다.
- <13> 이때, 상기 박막 트랜지스터를 스위칭 트랜지스터 하나와 구동 트랜지스터 하나로 구성되는 2-트랜지스터 방식으로만 화소 회로를 구성하면, 같은 패널 내에서 임계전압에 편차가 생기므로 회도 산포가 발생하는 문제가 있다. 따라서, 여러 개의 트랜지스터를 사용하여 편차를 보상하는 회로 채택이 활발하게 검토되고 있다.
- <14> 이 경우, 복수 트랜지스터의 사용에 따라 캐패시터는 정전 용량을 늘리기 위해 보통 이중 구조로 형성한다. 일례로, 게이트가 일 전극을 형성하고 액티브와 소스/드레인 메탈이 콘택홀을 통해 연결되어 일 전극을 형성한다.
- <15> 그런데, 공정 진행 중 발생하는 파티클에 의해 콘택홀이 형성되지 않는 경우에는 소스/드레인 메탈과 액티브가 서로 연결되지 못하게 된다. 따라서, 액티브가 캐패시터의 전극으로 기능하지 못하게 되어 캐패시터의 용량이 정상 용량보다 현저히 작아지는 등 많은 문제를 유발한다.

## 발명이 이루고자 하는 기술적 과제

- <16> 이중 구조를 형성하는 캐패시터의 콘택 불량을 방지할 수 있도록 전극 구조를 형성한 유기발광 표시장치를 제공하고자 한다.

## 발명의 구성 및 작용

- <17> 본 발명에 따른 유기발광 표시장치는 트랜지스터 영역과 캐패시터 영역이 정의된 기판, 상기 트랜지스터 영역에 형성된 반도체층, 및 복수의 전극을 포함하는 캐패시터를 포함하고, 상기 복수의 전극은 제1 전극, 상기 제1 전극 상에 상기 제1 전극과 절연층을 사이에 두고 배치되는 제2 전극 및 상기 제2 전극 상에 상기 제2 전극과 절연층을 사이에 두고 배치되고 상기 제1 전극과 적어도 2개 이상의 콘택홀에 의해 연결되는 제3 전극을 포함한다.
- <18> 이때, 상기 제1 전극과 상기 트랜지스터 영역에 형성된 반도체층은 연결될 수 있다.
- <19> 또한, 상기 제1 전극은 액티브 패턴으로 형성될 수 있다.
- <20> 또한, 상기 제1 전극이 연장 패턴에 의해 상기 트랜지스터 영역에 형성된 상기 반도체층과 연결될 수 있다.
- <21> 또한, 상기 제1 전극과 연결되는 반도체층은 전압을 공급하는 전원과 초기 전압을 공급하는 전원 간에 접속된 트랜지스터에 포함되는 반도체층일 수 있다.

- <22> 또한, 상기 제1 전극과 연결되는 반도체층은 현재 스캔 라인으로부터의 선택 신호에 응답하여 구동 트랜지스터에 데이터 전압을 전달하는 트랜지스터에 포함되는 반도체층일 수 있다.
- <23> 또한, 상기 콘택홀은 상기 캐패시터 영역 및 상기 트랜지스터영역에 형성될 수 있다.
- <24> 또한, 상기 트랜지스터영역에 형성된 콘택홀은 적어도 2개 이상 형성될 수 있다.
- <25> 또한, 상기 트랜지스터영역에 형성된 콘택홀은 전압을 공급하는 전원과 초기 전압을 공급하는 전원 간 연결된 트랜지스터에 포함되는 반도체층 상에 형성될 수 있다.
- <26> 또한, 상기 트랜지스터영역에 형성된 콘택홀은 현재 스캔 라인으로부터의 선택 신호에 응답하여 구동 트랜지스터에 데이터 전압을 전달하는 트랜지스터에 포함되는 반도체층 상에 형성될 수 있다.
- <27> 또한, 상기 제2 전극은 상기 캐패시터 영역에 형성된 콘택홀을 사이에 두고 분리되며, 상기 분리된 제2 전극 중 하나는 전원 라인과 연결되고 다른 하나는 현재 스캔 라인과 연결될 수 있다.
- <28> 또한, 상기 전원 라인과 연결된 제2 전극 중 하나는 스토리지 캐패시터를 형성하고, 상기 현재 스캔 라인과 연결되는 제2 전극 중 하나는 부스트 캐패시터를 형성할 수 있다.
- <29> 또한, 상기 제2 전극은 금속을 포함할 수 있다.
- <30> 또한, 상기 제3 전극은 상기 트랜지스터 영역에 형성된 콘택홀을 덮도록 형성될 수 있다.
- <31> 또한, 상기 제3 전극은 금속을 포함할 수 있다.
- <32> 또한, 상기 트랜지스터영역에는 6개의 트랜지스터가 형성되고, 상기 캐패시터 영역에는 2개의 캐패시터가 형성될 수 있다.
- <33> 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <34> 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- <35> 또한, 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 층, 막, 영역, 판등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <36> 또한, 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고"전기적으로 연결"되어 있는 경우도 포함한다. 또한, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- <37> 도 1은 본 발명의 일 실시예에 따른 유기발광 표시장치의 구성을 개략적으로 나타내는 도면이다.
- <38> 도 1을 참조하면, 유기발광 표시장치는 표시부(100), 스캔 구동부(200), 데이터 구동부(300) 및 발광 신호 구동부(400)를 포함한다.
- <39> 표시부(100)는 열 방향으로 뻗어 있는 복수의 데이터 라인(D1, D2,...Dm), 행 방향으로 뻗어 있는 복수의 스캔 라인(S1, S2...Sn), 복수의 발광 제어 라인(E1, E2...En) 및 복수의 화소(P)를 포함한다.
- <40> 각 화소(P)는 적색, 녹색 및 청색 화소들(P)이며, 이 화소(P)들은 데이터 구동부(300)로부터 각각의 데이터 신호를 인가받는다. 구체적으로, 데이터 라인(D1, D2,...Dm)은 화상 신호를 나타내는 데이터 신호를 각 화소(P)에 형성된 화소 회로로 전달하며, 스캔 라인(S1, S2...Sn)은 선택 신호를 화소 회로로 전달한다.
- <41> 여기서, 적색, 녹색 및 청색의 화소(P)들은 동일한 화소 회로의 구성을 갖는다. 적색, 녹색 및 청색의 화소(P)들은 유기 발광 소자에 인가되는 전류에 상응하는 적색, 녹색 및 청색의 빛으로 발광된다. 따라서 화상 표현의 기본 단위인 색 화소(110)를 형성하는 적색, 녹색 및 청색의 화소들(P)이 발광하는 빛을 조합하여 특정한 색을 표시한다.

- <42> 스캔 구동부(200)는 복수의 스캔 라인(S1, S2...Sn)에 각각 선택 신호를 순차적으로 생성하여 인가한다. 여기서, 현재 선택 신호를 전달하려고 하는 스캔 라인을 "현재 스캔 라인"이라 하고, 현재 선택 신호가 전달되기 직전에 선택 신호를 전달한 스캔 라인을 "이전 스캔 라인"이라고 정의한다.
- <43> 데이터 구동부(300)는 화상 신호에 대응되는 데이터 전압(Vdata)을 생성하여 데이터 라인(D1, D2...Dm)에 인가한다.
- <44> 발광제어 구동부(400)는 유기 발광 소자의 발광을 제어하기 위한 발광 제어 신호를 순차적으로 발광 제어 라인(E1, E2...En)에 인가한다.
- <45> 스캔 구동부(200), 데이터 구동부(300) 및/또는 발광제어 구동부(400)는 표시 패널(미도시)에 전기적으로 연결될 수 있으며, 또는 표시 패널에 접착되어 전기적으로 연결되어 있는 테이프 캐리어 패키지(tape carrier package, TCP)에 칩 등의 형태로 장착될 수 있다. 또는 표시 패널에 접착되어 전기적으로 연결되는 가요성 인쇄회로 기판(flexible printed circuit, FPC) 또는 필름 등에 장착될 수도 있다.
- <46> 이와는 달리 스캔 구동부(200), 데이터 구동부(300) 및/또는 발광제어 구동부(400)는 표시 패널의 유리 기판 위에 직접 장착될 수도 있다. 또는 유기 기판 위에 스캔 라인, 데이터 라인, 발광 제어 라인 및 박막 트랜지스터와 동일한 층들로 형성되어 있는 구동 회로와 대체되거나 직접 장착될 수도 있다.
- <47> 도 2는 도 1에서 화소(P)의 주요부 레이아웃을 개략적으로 나타내는 도면이다.
- <48> 도 2를 참조하면, 하나의 화소(P)는 이전 및 현재 스캔 라인(Sn-1, Sn), 데이터 라인(Vdata), 발광 제어 라인(En), 복수의 트랜지스터를 구성하는 제1 및 제2 반도체층(20, 21), 및 캐패시터(C1, C2)를 구성하는 복수의 전극(120, 170, 175, 180)를 포함한다.
- <49> 이전 스캔 라인(Sn-1), 현재 스캔 라인(Sn) 및 발광 제어 라인(En)은 한 방향으로 평행하게 형성된다. 이들 각 라인은 각각 제4 트랜지스터(T4), 제2 트랜지스터(T2)와 제3 트랜지스터(T3) 및 제5 트랜지스터(T5)와 제6 트랜지스터(T6)의 게이트 전극으로 사용된다.
- <50> 또한, 데이터 라인(Dn) 및 공통 전원 라인(VDD)은 이전 스캔 라인(Sn-1), 현재 스캔 라인(Sn) 및 발광 제어 라인(En)과 수직한 방향으로 형성된다.
- <51> 제1 및 제2 반도체층(20, 21)은 소스 영역과 드레인 영역 및 채널 영역이 각각 형성된 층으로서, 제1 반도체층(20)은 제4 트랜지스터를 구성하고, 제2 반도체층(21)은 제4 트랜지스터를 제외한 나머지 트랜지스터(T1, T2, T3, T5, T6)를 구성한다.
- <52> 제4 트랜지스터(T4)를 구성하는 제1 반도체층(20)의 드레인 영역은 제1 캐패시터(C1)의 액티브 패턴(120)과 제1 연장패턴(120a)을 통하여 연결된다.
- <53> 또한, 제2 반도체층(21) 중 제3 트랜지스터(T3)의 드레인 영역은 제2 캐패시터(C2)의 액티브 패턴(120)과 제2 연장패턴(120b)을 통하여 연결된다.
- <54> 한편, 본 발명의 실시예에서 각 화소는 2개의 캐패시터(C1, C2)를 포함하고, 각각의 캐패시터(C1, C2)는 이중 구조로 형성된다. 제1 전극, 제2 전극 및 제3 전극이 절연막을 사이에 두고 적층되고, 제1 전극과 제3 전극이 서로 콘택되어 하부전극을 이루고 제2 전극이 상부 전극을 이루는 구조를 이중 캐패시터 구조로 정의한다.
- <55> 제1 캐패시터(C1)는 제1 전극인 액티브 패턴(120)과 제3 전극인 소스/드레인 메탈(180)이 제1 콘택홀(H1)을 통하여 연결되어 하부 전극을 형성하고, 공통 전원 라인(VDD)과 연결된 제2 전극인 게이트(170)가 제1 캐패시터(C1)의 상부 전극을 형성한다.
- <56> 또한, 전술한 바와 같이 제1 캐패시터의 제1 전극인 액티브 패턴(120)은 연장되어 전압을 공급하는 전원(VDD)과 초기 전압을 공급하는 전원(Vinit) 간에 접속된 트랜지스터에 포함되는 반도체층과 연결된다. 즉, 액티브 패턴은 제4 트랜지스터(T4)의 드레인 영역과 연결된다. 그리고 액티브 패턴(120)과 소스/드레인 메탈(180)은 제2 콘택홀(H2)을 통해서 다시 한번 연결된다.
- <57> 제2 캐패시터(C2)는 제1 캐패시터와 마찬가지로 하부 전극은 제1 전극인 액티브 패턴(120)이 제1 콘택홀(H1)을 통하여 제3 전극인 소스/드레인 메탈(180)과 연결되어 형성되고, 현재 스캔선(Sn)과 연결된 제2 전극인 게이트(175)가 상부 전극을 형성한다.

- <58> 또한, 전술한 바와 같이 제2 캐패시터의 제1 전극인 액티브 패턴(120)은 연장되어 현재 스캔 라인으로부터의 선택 신호에 응답하여 구동 트랜지스터에 데이터 전압을 전달하는 트랜지스터에 포함되는 반도체층과 연결된다. 즉, 액티브 패턴(120)은 연장되어 제3 트랜지스터(T3)의 드레인 영역과 연결된다. 그리고 액티브 패턴(120)과 소스/드레인 메탈(180)은 제3 콘택홀(H3)을 통해서 다시 한번 연결된다.
- <59> 한편, 본 실시예에서는 제1 및 제2 캐패시터(C1, C2)의 하부 전극은 공유하지만, 상부 전극인 제2 전극(170, 175)은 제1 콘택홀(H1)을 사이에 두고 분리되어 하나는 전원 라인(VDD)과 연결되고 하나는 현재 스캔 라인(Sn)과 연결된다.
- <60> 이상과 같이 제1 및 제2 캐패시터(C1, C2)의 하부 전극은 콘택홀(H1, H2, H3)에 의해서 연결되는데, 제1 콘택홀(H1)에 의해서만 연결하지 않고 적어도 두 개 이상의 콘택홀에 의해 연결되도록 함으로써, 액티브 패턴이 항상 캐패시터의 하부 전극으로 기능하도록 할 수 있다.
- <61> 이하, 본 실시예에 따른 유기발광 표시장치의 2 중 캐패시터 구조를 더욱 상세하게 설명한다. 도 3은 도 2에서 III-III'의 단면구조를 개략적으로 나타내는 도면이다.
- <62> 본발명의 실시예에서는 기판(110) 위에 베퍼막(115)이 형성되어 있고, 베퍼막(115) 위에 반도체층(20, 21) 중에서 각각 제3 및 제4 트랜지스터(T3, T4)를 구성하는 반도체층의 드레인 영역(23, 24)과 액티브 패턴(120)이 형성된다.
- <63> 액티브 패턴(120)은 제1 연장 패턴(120a) 및 제2 연장 패턴(120b)에 의해 제3 트랜지스터(T3)를 구성하는 반도체층의 드레인 영역(23) 및 제4 트랜지스터(T4)를 구성하는 반도체층의 드레인 영역(24)과 연결된다.
- <64> 제1 연장 패턴(120a) 및 제2 연장 패턴(120b)은 기판 상에 트랜지스터 영역 또는 캐패시터 영역에 액티브 패턴을 형성하는 단계에서 형성될 수 있다. 또한, 제1 연장 패턴(120a) 및 제2 연장 패턴(120b)은 연결저항을 최소화하기 위해 불순물을 도핑할 수 있다. 일례로  $P^+$ 로 도핑할 수 있다.
- <65> 제3 및 제4 트랜지스터를 구성하는 반도체층의 드레인 영역(23, 24)과, 액티브 패턴(120)과 제1 및 제2 연장패턴(120a, 120b) 상에는 게이트 절연막(130)이 형성되고, 게이트 절연막(130) 상에는 액티브 패턴(120)에 대응하는 제1 및 제2 캐패시터(C1, C2)의 제2 전극(170, 175)이 제1 콘택홀(H1)을 사이에 두고 분리되어 형성된다.
- <66> 게이트 절연막(130) 및 캐패시터의 제2 전극(170, 175) 상에는 층간 절연막(150)이 형성되고, 층간 절연막(150) 상에 제1 및 제2 캐패시터(C1, C2)의 하부 전극을 구성하는 소스/드레인 메탈(180)이 형성된다.
- <67> 소스/드레인 메탈(180)은 제1 콘택홀(H1) 뿐 아니라, 제2 및 제3 콘택홀(H2, H3)과 제1 및 제2 연장 패턴(120a, 120b)을 통해서 더욱 액티브 패턴(120)과 연결된다. 따라서, 액티브 패턴(120)과 소스/드레인 메탈(180)로 형성되는 제1 및 제2 캐패시터(C1, C2)의 하부 전극을 견고하게 형성할 수 있다.
- <68> 도 4는 도 3의 이중 캐패시터의 콘택 구조와 등가 구조를 개략적으로 나타내는 도면이다.
- <69> 도 4를 참조하면, 제1 캐패시터(C1) 및 제2 캐패시터(C2)의 하부 전극을 구성하는 액티브 패턴(120)과 소스/드레인 메탈(180)은 제1 콘택홀을 통해 서로 전기적으로 연결된다. 또한, 액티브 패턴(120)에서 연장된 제1 연장 패턴 및 제2 연장 패턴(120a, 120b)이 제2 및 제3 콘택홀(H2, H3)을 통해 소스/드레인 메탈(180)과 더욱 연결된다.
- <70> 이러한 구성의 캐패시터는 유기발광 표시장치의 액티브 패턴(120) 형성시 발생한 파티클에 의해 액티브 패턴(120)과 소스/드레인 메탈(180)이 연결되는 제1 콘택홀(H1)이 형성되지 않거나, 액티브 패턴(120)에서 제1 콘택홀(H1)이 형성되는 부위가 유실되는 경우에도, 제2 콘택홀(H2) 또는 제3 콘택홀(H3)에 의해 액티브 패턴과 소스/드레인 메탈(180)의 연결이 가능하다.
- <71> 따라서, 제1 콘택홀이 형성되지 않아 액티브 패턴이 하부 전극으로서 기능하지 않아 발생하는 캐패시터의 용량 저하 문제 및 액티브 패턴이 콘택홀 형성시 유실됨에 따라 스토리지 캐패시터와 부스트 캐패시터의 비율이 맞지 않아 발생하는 명점이나 암점 생성을 방지 할 수 있다.
- <72> 이하, 각 화소들에 포함된 화소 회로를 참조하여 본 발명의 실시예에 따른 유기발광 소자의 구동에 대해 설명한다.

- <73> 도 5는 도 1에 도시된 각각의 화소(P)를 구동하는 화소 회로의 회로도를 나타내는 도면이다.
- <74> 도 5를 참조하면, 화소(P)는 유기 발광 소자(OLED), 데이터 라인(Dm), 이전 및 현재 스캔라인(Sn-1, Sn), 발광 제어라인(En) 및 구동 회로를 포함한다. 이 구동 회로는 전원 라인(VDD) 및 초기화 라인(Vinit)에 접속되어 구동 전류를 생성하고, 이 전류에 의해 유기 발광 소자(OLED)를 발광시킨다.
- <75> 유기 발광 소자(OLED)는 다이오드 특성을 가져서 유기 발광 다이오드로 불리며, 일반적으로 애노드 전극, 유기 박막 및 캐소드 전극의 구조를 가진다. 여기서, 애노드 전극이 구동회로에 접속되고, 캐소드 전극이 제2 전원 라인(VSS)에 접속된다. 제2 전원(VSS)은 전원(VDD)보다 낮은 전압, 예를 들어 그라운드 전압 또는 음(-)의 전압 등이 될 수 있다. 따라서 유기 발광 소자(OLED)는 구동 회로로부터 공급되는 구동 전류에 상응하는 빛을 발광한다.
- <76> 구동 회로는 6개의 트랜지스터(T1, T2, T3, T4, T5 및 T6)와 2개의 캐패시터(C1 및 C2)를 포함한다. 여기서, 트랜지스터들은 P타입 MOSFET(metal-oxide-semiconductor field effect transistor)을 사용할 수 있다. 이들 트랜지스터는 소스 전극과 드레인 전극을 형성하는 두 전극과 게이트 전극을 가진다.
- <77> 제1 트랜지스터(T1)는 유기 발광 소자(OLED)를 구동하기 위한 구동 트랜지스터이다. 제1 트랜지스터(T1)는 전압을 공급하기 위한 전원(VDD)과 유기 발광 소자(OLED) 사이에 연결되고, 게이트에 인가되는 초기 전압(Vinit)에 의해 유기 발광 소자(OLED)에 흐르는 전류를 제어한다.
- <78> 제2 트랜지스터(T2)는 스위칭 트랜지스터로서, 현재 스캔라인(Sn)에 게이트 전극이 연결되고, 데이터 라인(Dm)에 소스 전극이 연결된다. 제2 트랜지스터(T2)는 현재 스캔라인(Sn)을 통하여 전달되는 스캔 신호에 턴-온되어 제1 트랜지스터(T1)를 다이오드 연결시킨다.
- <79> 제3 트랜지스터(T3)는 문턱전압 보상 트랜지스터이다. 제3 트랜지스터(T3)는 데이터 라인(Dm)과 제1 트랜지스터(T1)의 소스 전극 사이에 연결되며, 현재 스캔 라인(Sn)을 통하여 전달되는 스캔 신호에 응답하여 제1 트랜지스터(T1)의 소스 전극에 데이터 전압을 전달한다.
- <80> 제4 트랜지스터(T4)는 초기화 트랜지스터이다. 제4 트랜지스터(T4)는 초기화 라인(Vinit)과 제1 캐패시터(C1)의 제1 단자 사이에 연결된다. 게이트 전극에 연결된 이전 스캔 라인(Sn-1)의 스캔 신호에 응답하여 제4 트랜지스터(T4)가 턴온되면, 제1 트랜지스터(T1)의 게이트 전극으로 초기 전압을 전달한다.
- <81> 제5 트랜지스터(T5)는 스위칭 트랜지스터이다. 제5 트랜지스터(T5)는 전원 라인(VDD)과 제1 트랜지스터(T1)의 소스 전극 사이에 연결된다. 게이트 전극에 연결된 발광제어라인(En)을 통하여 전달되는 발광제어신호에 제5 트랜지스터(T5)가 턴-온되어 전원 전압을 제1 트랜지스터(T1)의 소스 전극에 인가한다.
- <82> 제6 트랜지스터(T6)는 발광 제어 트랜지스터이다. 제6 트랜지스터(T6)는 제1 트랜지스터(T1)와 유기 발광 소자(OLED) 사이에 연결되고, 게이트 전극에 연결된 발광 제어라인(En)을 통하여 전달되는 발광제어신호에 응답하여 제1 트랜지스터(T1)에서 생성되는 구동 전류를 유기발광 소자(OLED)로 전달한다.
- <83> 제1 캐패시터(C1)는 스토리지 캐패시터로서, 제4 트랜지스터(T4)와 전압을 공급하는 전원 라인(VDD) 사이에 연결된다. 제4 트랜지스터(T4)가 턴온되면, 제1 캐패시터(C1)에는 전압(VDD)과 초기 전압(Vinit)의 차에 해당하는 전압(VDD - Vinit)이 충전된다. 그리고, 제1 트랜지스터(T1)의 게이트 전극과 전압을 공급하는 전원 라인(VDD)사이의 전압을 일정하게 유지한다.
- <84> 제2 캐패시터(C2)는 현재 스캔선(Sn)에 일전극이 연결되고, 제1 트랜지스터(T1)의 게이트 전극에 타전극이 연결된다. 제2 캐패시터(C2)는 현재 스캔선(Sn)으로부터의 선택 신호와 제1 트랜지스터(T1)의 게이트의 전압차를 일정하게 유지한다.
- <85> 유기 발광 소자(OLED)는 제6 트랜지스터(T6)의 드레인 전극과 제2 전원(VSS) 사이에 연결된다.
- <86> 전술한 구성은 데이터 신호가 인가되는 동안 데이터 라인(Dm) 제2 캐패시터(C2)에 데이터 신호에 상응하는 전압을 저장하고, 스캔 신호가 인가되는 동안 제2 캐패시터(C2)에 저장된 전압을 화소로 공급한다. 이와 같이 제2 캐패시터(C2)에 저장된 전압을 동시에 각각의 화소들에 공급하므로 균일한 휘도의 화상을 표시할 수 있다.
- <87> 본 발명의 실시예에서는 6개의 트랜지스터와 2개의 캐패시터를 사용하는 경우에 대하여 설명하였지만 이에 한정되지 않으며, 두 개 이상의 캐패시터를 포함하는 모든 경우에 적용할 수 있다.
- <88> 상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구

범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

### 발명의 효과

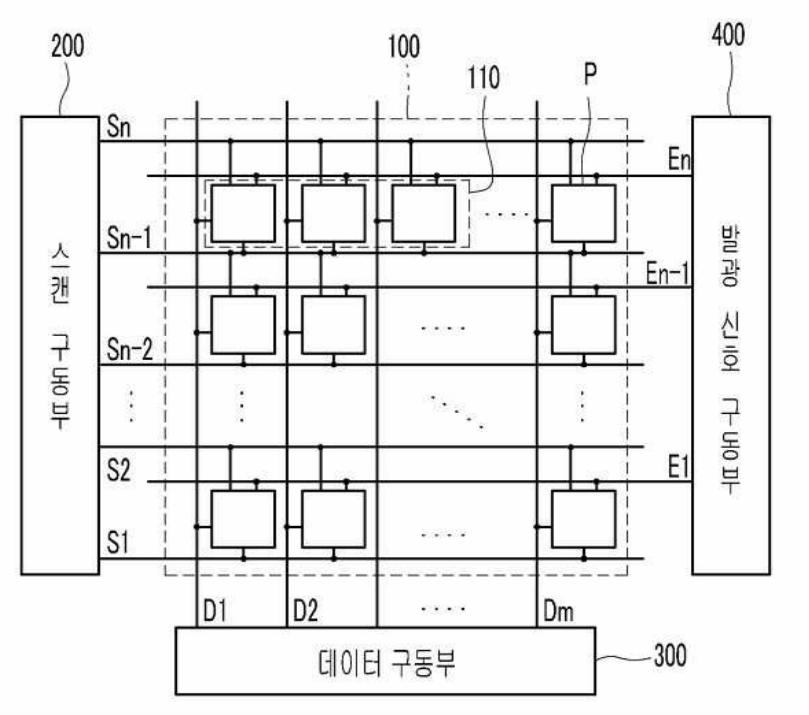
- <89> 본 발명은 공정 진행 중 발생하는 파티클에 의해 2중 캐패시터의 콘택홀이 형성되지 않는 경우에도 별도의 콘택홀을 구비하여 액티브 패턴과 소스/드레인 메탈과의 연결을 유지하므로 캐패시터의 고용량이 확보되어 암점 불량을 방지할 수 있다.
- <90> 또한, 본 발명은 상기 발생한 파티클에 의해 콘택홀 부위의 액티브 패턴이 유실되더라도 액티브 패턴과 소스/드레인 메탈의 콘택이 유지되므로 스토리지 캡과 부스트 캡의 비율을 일정하게 되므로 명점이나 암점의 발생을 방지할 수 있다.

### 도면의 간단한 설명

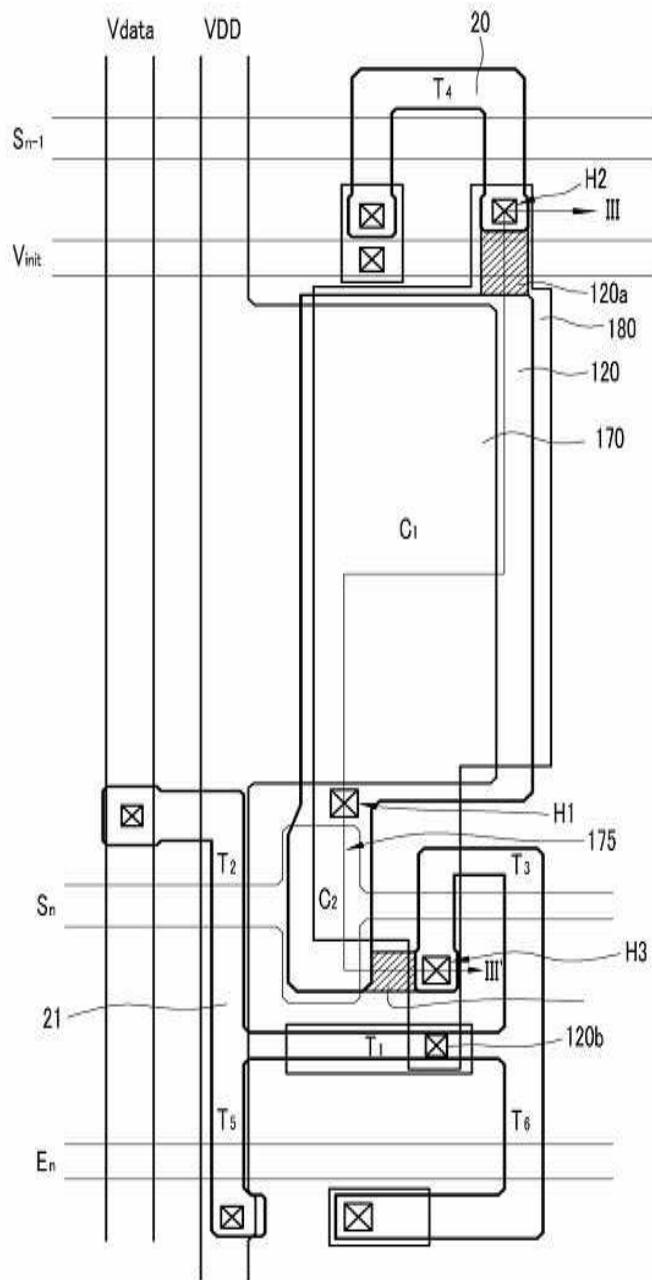
- <1> 도 1은 본 발명의 일 실시예에 따른 유기발광 표시장치의 구성을 개략적으로 나타내는 도면이다.
- <2> 도 2는 도 1에서 화소의 주요부 레이아웃을 개략적으로 나타내는 도면이다.
- <3> 도 3은 도 2에서 III-III'의 단면구조를 개략적으로 나타내는 도면이다.
- <4> 도 4는 도 3의 이중 캐패시터의 콘택 구조와 등가 구조를 개략적으로 나타내는 도면이다.
- <5> 도 5는 도 1에 도시된 각각의 화소(P)를 구동하는 화소 회로의 회로도를 나타내는 도면이다.

### 도면

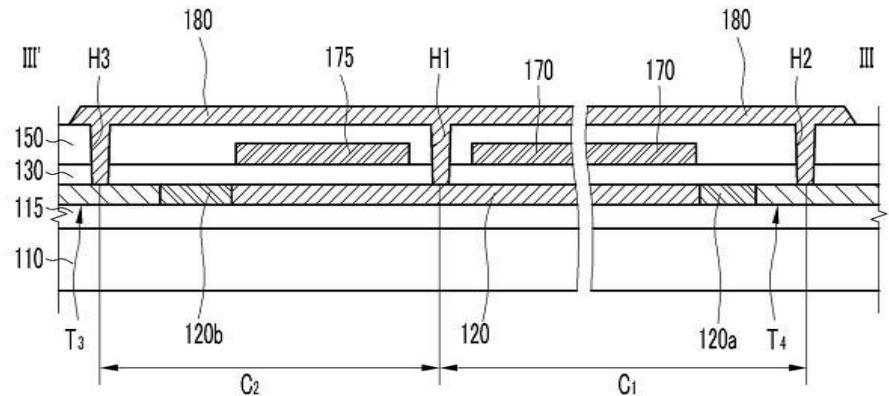
#### 도면1



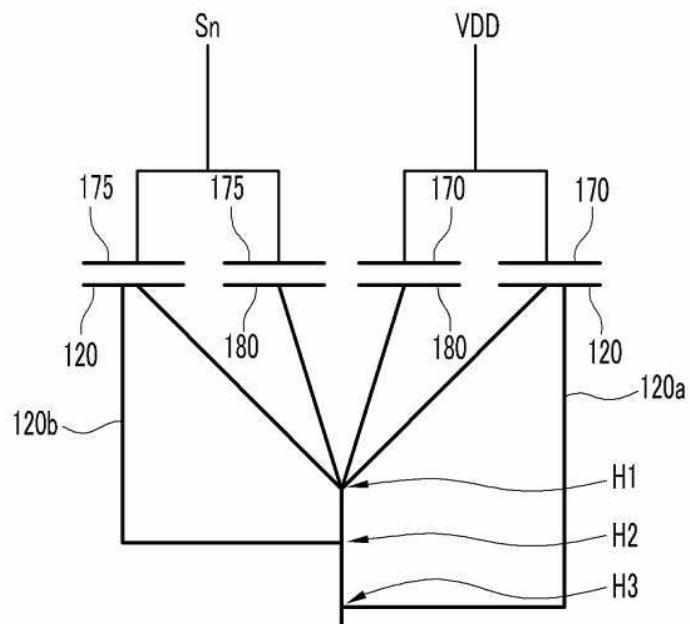
## 도면2



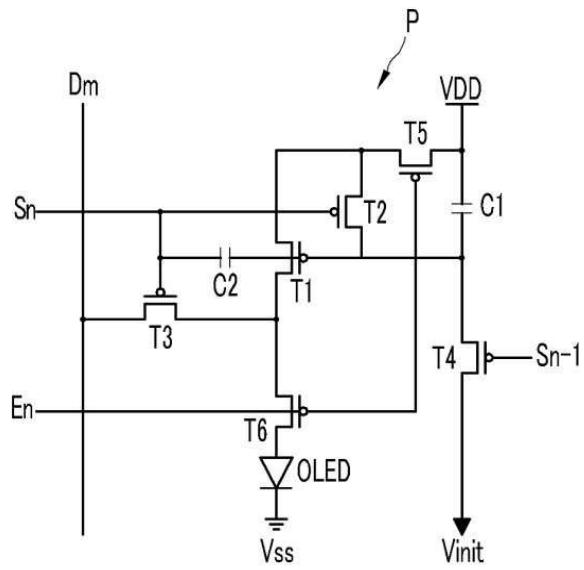
도면3



도면4



도면5



专利名称(译)	有机发光显示器		
公开(公告)号	KR100823199B1	公开(公告)日	2008-04-18
申请号	KR1020070033745	申请日	2007-04-05
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM JONG YUN		
发明人	KIM, JONG YUN		
IPC分类号	H05B33/26		
CPC分类号	H01L27/3265 H01L27/13 H01L27/3276 H01L27/12 H01L27/1255		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

提供了具有改善的屏幕质量的有机发光显示装置，其解决了电容器的接触故障问题。根据本发明的有机发光显示装置包括晶体管区和包括电容器的第三电极，该电容器包括形成在其中限定电容器区的基板上的半导体层，以及晶体管区和多个电极并放置第二电极在第二电极和第二电极上的间隔中的绝缘层，其中多个电极将第一电极和绝缘层放置在第一电极和第一电极上，并且第一电极和第一电极被布置并与第一电极连接并连接有2个或更多接触孔。有机发光显示装置，双电容器，有源图案，延伸图案，接触孔。

