



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01) G09G 3/20 (2006.01)		(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년08월03일 10-0745417 2007년07월27일
(21) 출원번호	10-2005-0136137	(65) 공개번호	10-2007-0072148
(22) 출원일자	2005년12월30일	(43) 공개일자	2007년07월04일
심사청구일자	2005년12월30일		

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	유상호 경기 성남시 수정구 신흥1동 5524번지 김진형 경기 고양시 일산구 마두1동 880-14 (22/6)
(74) 대리인	박장원

(56) 선행기술조사문헌	
KR1020030096900 A	KR1020050104817 A
KR1020050109699 A	KR1020050121379 A
KR1020050122696 A	KR1020050123328 A

심사관 : 최정윤

전체 청구항 수 : 총 23 항

(54) 발광표시소자 및 그의 구동방법

(57) 요약

본 발명은 발광표시소자의 휘도의 불균일성을 개선시키고, 발광표시소자의 구동 트랜지스터의 수명을 연장시킬 수 있는 발광표시소자 및 그 구동방법에 관한 것이다. 이를 위한 본 발명은 데이터전압에 따라 빛을 발광하는 발광소자와; 상기 발광소자를 구동시키는 제1 트랜지스터와; 제1 스캔신호에 따라 상기 제1 트랜지스터를 구동시키는 제2 트랜지스터와; 상기 제1 트랜지스터의 일단과 상기 발광소자의 캐소드 사이에 연결되고, 상기 제1 스캔신호 이후에 입력되는 제2 스캔신호에 따라 구동하는 제3 트랜지스터와; 그리고 상기 데이터전압을 저장하는 저장소자를 포함하여 구성된다.

대표도

도 3

특허청구의 범위

청구항 1.

데이터전압에 따라 빛을 발광하는 발광소자와;

상기 발광소자를 구동시키는 제1 트랜지스터와;

제1 스캔신호에 따라 상기 제1 트랜지스터를 구동시키는 제2 트랜지스터와;

상기 제1 트랜지스터의 일단과 상기 발광소자의 캐소드 사이에 연결되고, 상기 제1 스캔신호 이후에 입력되는 제2 스캔신호에 따라 구동하는 제3트랜지스터와; 및

상기 데이터전압을 저장하는 저장소자를 포함하여 이루어진 것을 특징으로 하는 발광표시소자.

청구항 2.

제1 항에 있어서,

상기 제1 트랜지스터의 일단은,

상기 발광소자의 캐소드에 연결된 것을 특징으로 하는 발광표시소자.

청구항 3.

제1 항에 있어서,

상기 저장소자는,

상기 제1 트랜지스터의 게이트와 연결된 것을 특징으로 하는 발광표시소자.

청구항 4.

제1 항에 있어서,

상기 제2 트랜지스터는,

상기 제1 트랜지스터의 게이트와 상기 저장소자의 일단과 연결된 것을 특징으로 하는 발광표시소자.

청구항 5.

삭제

청구항 6.

제1 항에 있어서,

상기 발광소자의 일단에 제1 전압을 공급하는 제1 전원공급부를 더 포함하는 것을 특징으로 하는 발광표시소자.

청구항 7.

제1 항에 있어서,

상기 제1 트랜지스터의 타단에 제2 전압을 공급하는 제2 전원공급부를 더 포함하는 것을 특징으로 하는 발광표시소자.

청구항 8.

데이터전압을 입력받고 보상된 데이터전압을 공급하는 데이터구동부와;

상기 보상된 데이터전압에 따라 빛을 발광하는 발광소자와;

상기 발광소자를 구동시키는 제1 트랜지스터와;

제1 스캔신호에 따라 상기 제1 트랜지스터를 구동시키는 제2 트랜지스터와;

상기 제1 트랜지스터의 일단과 상기 발광표시소자의 캐소드 사이에 연결되고 타단이 상기 데이터 구동부에 연결되며, 상기 제1 스캔신호 이후에 입력되는 제2 스캔신호에 따라 구동하는 제3 트랜지스터와; 및

상기 보상된 데이터전압을 저장하는 저장소자를 포함하여 이루어진 것을 특징으로 하는 발광표시소자.

청구항 9.

제8 항에 있어서,

상기 데이터구동부는,

상기 발광표시소자의 캐소드를 접지시키는 리셋 스위치를 더 포함하는 것을 특징으로 하는 발광표시소자.

청구항 10.

제8 항에 있어서,

상기 제1 트랜지스터의 일단은,

상기 발광소자의 캐소드에 연결된 것을 특징으로 하는 발광표시소자.

청구항 11.

제8 항에 있어서,

상기 저장소자는,

상기 제1 트랜지스터의 게이트와 연결된 것을 특징으로 하는 발광표시소자.

청구항 12.

제8 항에 있어서,

상기 제2 트랜지스터는,

상기 제1 트랜지스터의 게이트와 상기 저장소자의 일단과 연결된 것을 특징으로 하는 발광표시소자.

청구항 13.

제8 항에 있어서,

상기 발광소자의 일단에 제1 전압을 공급하는 제1 전원공급부를 더 포함하는 것을 특징으로 하는 발광표시소자.

청구항 14.

제8 항에 있어서,

상기 제1 트랜지스터의 타단에 제2 전압을 공급하는 제2 전원공급부를 더 포함하는 것을 특징으로 하는 발광표시소자.

청구항 15.

삭제

청구항 16.

삭제

청구항 17.

제8 항에 있어서,

상기 데이터구동부는,

$M \times N$ 개의 기본화소에 인가되는 데이터전압을 입력받는 입력단자와;

상기 입력된 데이터전압을 일정시간 간격으로 보상한 보상된 데이터전압을 공급하는 보상부를 포함하여 구성된 것을 특징으로 하는 발광표시소자.

청구항 18.

제17 항에 있어서,

상기 보상부는,

상기 $M \times N$ 의 기본화소를 구동하는 $M \times N$ 개의 트랜지스터의 일단의 전압을 일정시간 간격으로 입력받는 입력부와;

상기 입력된 전압을 디지털 전압으로 변환하는 아날로그디지털컨버터와;

상기 변환된 디지털 전압과 미리 저장된 데이터전압을 감산하고, 감산된 전압을 출력하는 감산기와;

상기 감산된 전압을 저장하는 메모리와;

상기 감산된 전압을 상기 입력된 데이터전압에 더하고, 보상된 데이터전압을 출력하는 가산기와;

상기 보상된 데이터전압을 아날로그 전압으로 변환하는 디지털아날로그 컨버터(Digital Analog Converter)와; 그리고
상기 아날로그 전압을 출력하는 출력부를 포함하여 구성된 것을 특징으로 하는 발광표시소자.

청구항 19.

제17 항에 있어서,

상기 데이터구동부는,

상기 데이터구동부로 입력되고 또는 출력되는 전압을 완충하는 버퍼를 더 포함하는 것을 특징으로 하는 발광표시소자.

청구항 20.

제17 항에 있어서,

상기 메모리는,

$M \times N$ 개의 초기 데이터전압이 미리 저장되어 있는 것을 특징으로 하는 발광표시소자.

청구항 21.

$M \times N$ 개의 기본화소를 구동하는 트랜지스터의 문턱전압을 제1 일정시간 간격으로 저장하는 단계와;

상기 저장된 문턱전압을 근거로 데이터전압을 보상하는 단계와;

상기 보상된 데이터전압을 근거로 상기 $M \times N$ 개의 기본화소를 제2 일정시간동안 구동하는 단계를 포함하며,

상기 데이터 전압을 보상하는 단계는 상기 저장된 문턱전압에 상기 제1일정시간 이후의 제2일정시간에 인가되는 데이터 전압을 가산하여 상기 보상된 데이터 전압을 얻는 것을 특징으로 하는 발광표시소자의 구동방법.

청구항 22.

제21 항에 있어서,

상기 문턱전압을 디지털 전압으로 전환하는 단계를 더 포함하는 것을 특징으로 하는 발광표시소자의 구동방법.

청구항 23.

제21 항에 있어서,

상기 보상된 데이터전압을 아날로그 전압으로 전환하는 단계를 더 포함하는 것을 특징으로 하는 발광표시소자의 구동방법.

청구항 24.

제21 항에 있어서,

제1 일정시간 간격으로 데이터전압을 인가하는 단계를 더 포함하는 것을 특징으로 하는 발광표시소자의 구동방법.

청구항 25.

제21 항에 있어서,

상기 트랜지스터를 리셋(reset)시키는 단계를 더 포함하는 것을 특징으로 하는 발광표시소자의 구동방법.

청구항 26.

제21 항에 있어서,

$M \times N$ 개의 기본화소의 초기 데이터전압을 저장하는 단계를 더 포함하는 것을 특징으로 하는 발광표시소자의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 발광표시소자에 관한 것으로, 특히 휘도의 불균일성을 개선시키고, 발광표시소자의 구동 트랜지스터의 수명을 연장시킬 수 있는 유기전계 발광표시소자 및 그 구동방법에 관한 것이다.

최근, 자체 발광타입으로서 높은 대비비(contrast ratio), 고휘도, 저소비전력빠른 응답시간 및 넓은 시야각의 특징을 갖는 유기전계 발광표시소자가 차세대 표시소자로서 주목받고 있으며, 이러한 장점으로 인해 모바일 폰(mobile phone), 개인휴대 정보단말기(personal digital assistant), 컴퓨터(computer) 및 텔레비전(television) 등에 널리 사용되고 있다.

또한, 유기전계 발광표시소자는 자체 발광타입으로서 제작공정이 간단하여 초박막형 표시소자의 구현이 가능하여 유기전계 발광표시소자는 청색을 비롯한 가시광선의 빛을 구현할 수 있으므로, 자연색에 근접한 컬러를 표시할 수 있다.

그리고, 수 마이크로초(μs)의 빠른 응답시간을 갖기 때문에 동화상 구현이 용이하고, 시야각의 제한이 없으며, 저온에서도 안정적이다.

상기 유기전계 발광표시소자는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시소자로서, $M \times N$ 개의 유기전계 발광표시소자를 구동하여 화상을 표현한다.

한편, 상기 유기전계 발광표시소자는 액정표시소자와 같이 전압 구동방식을 적용하게 되면, 휘도가 불규칙해지고, 청색, 녹색 및 적색 사이의 감도차에 의해 구동 제어가 어려워지는 문제점이 있기 때문에 근래에는 전류 구동방식이 많이 사용되고 있다.

상기 표시소자들 중 유기전계 발광표시소자는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시소자로서, $M \times N$ 개의 유기전계 발광표시소자의 화소들을 전압으로 구동시키거나 또는 전류로 구동시켜 영상을 구현할 수 있다.

한편, 유기전계 발광표시소자에서는 복수의 화소를 매트릭스 형태로 배열하고, 각각의 화소에 구비된 박막 트랜지스터(thin film transistor: TFT)와 같은 스위칭 소자(switching device)를 통해 화상정보를 각각의 화소에 선택적으로 공급하는 능동 매트릭스형태(active matrix type)가 널리 적용되고 있다.

도 1은 종래 기술에 따른 유기전계 발광표시소자의 기본적인 화소 구조를 나타낸 화소회로도이다.

도 1에 도시된 바와 같이, 유기전계 발광표시소자의 기본화소의 회로도는, 두개의 제1, 제2 박막 트랜지스터(T1, T2)와 하나의 커패시터(Cst), 유기전계 발광표시소자(Organic Light Emitting Diode, OLED), 상기 커패시터(Cst)에 인가되는 하나의 스캔라인 그리고 영상정보에 대한 데이터전압을 상기 커패시터(Cst)에 충전하는 데이터구동부(Data Driving Unit)로 구성된다.

먼저, 상기 스캔라인에 스캔신호가 인가되면 제1 박막 트랜지스터(T1)은 턴-온(Turn-On)된다. 이때, 상기 데이터구동부가 데이터전압을 공급하면, 상기 데이터전압은 상기 제1 박막트랜지스터를 거쳐 상기 커패시터(Cst)에 충전된다.

다음으로, 상기 스캔라인에 스캔신호가 더 이상 인가되지 않으면, 상기 커패시터(Cst)에 충전된 데이터전압이 상기 제2 박막 트랜지스터(T2)를 구동시킨다. 이때, 상기 충전된 데이터전압에 해당하는 전류가 상기 OLED에 흐름으로써, 상기 OLED는 발광한다.

여기서, 상기 제2 트랜지스터의 소스와 드레인 사이에 흐르는 전류와 상기 유기전계 발광표시소자의 기본화소의 최대 휘도는 아래와 같다.

$$I_D = 1/2 S k \mu (V_{GS} - V_{TH})^2$$

$$= 1/2 S k \mu (V_{DD} - V_{DD} - V_{th-T2})^2$$

$$L_{max} = (n k (V_{gs} - V_{th})^2) / 3 a^2$$

여기서, $k = \mu \times Cox \times W/L$ 이고, μ 는 전자 이동도(mobility), Cox 는 절연층의 커패시턴스, W 는 박막 트랜지스터의 채널폭, L 은 박막 트랜지스터의 채널길이, L_{max} 는 기본화소의 최대 휘도, n 은 양자효율(Quantum Efficiency), V_{th} 는 문턱전압(Threshold Voltage) 그리고 a^2 은 기본 화소의 발광 영역을 각각 나타낸다.

상기 식에서 알 수 있는 바와 같이, 유기전계 발광표시소자의 기본화소의 휘도는 제2 박막 트랜지스터의 문턱전압에 크게 좌우됨을 알 수 있다. 따라서, $M \times N$ 의 화소로 이루어진 유기전계 발광표시소자에 동일한 데이터전압이 커패시터에 충전되더라도 상기 유기전계 발광표시소자를 이루는 기본화소의 문턱전압은 각각 다를 수 있다. 따라서, 상기 기본화소에 흐르는 전류는 각각 달라짐으로써, 기본화소의 휘도는 불균일하게 나타난다.

상기와 같은 문제점을 도 2를 참조하여 자세히 설명하면 다음과 같다.

도 2는 도 1의 기본화소에서 박막 트랜지스터의 문턱전압이 -3.8, -4.3, -4.8V일 때, 동일한 데이터전압에 의해 OLED에 흐르는 전류를 각각 나타낸 그래프이다.

도 2에 도시된 바와 같이, 액티브 매트릭스 OLED에서 고화질의 화소표현을 위해 필요한 계조간의 간격은 수십 nA이므로, 문턱전압에 따른 OLED에 흐르는 전류의 편차는 상당히 크다.

이상에서 살펴본 바와 같이, 종래 기술에 따른 유기전계 발광표시소자는 기본화소를 구동하는 박막 트랜지스터의 문턱전압에 따라 휘도가 크게 달라짐으로써, 휘도의 불균일이 발생하는 문제점이 있다. 일반적으로 유기전계 발광표시소자의 기본화소를 구동하는 박막 트랜지스터의 문턱전압은 기본화소들 간에도 차이가 발생하고, 또한 박막 트랜지스터의 구동중에 가변된다.

상기와 같은 문제점을 해결하기 위한 방편으로 사용되는 전류 보상형은 기생커패시터 등에 의해서 상대적으로 긴 데이터 전류를 프로그래밍하는 프로그래밍시간이 필요하다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 바와 같은 종래의 문제점을 해결하기 위해 창안된 것으로, 본 발명의 목적은 유기전계 발광표시소자의 기본화소를 구동하는 박막 트랜지스터의 문턱전압을 측정하고, 상기 측정된 문턱전압을 보정해줌으로써, 휘도의 불균일성을 해결할 수 있는 유기전계 발광표시소자 및 그 구동방법을 제공함에 있다.

또한, 본 발명은 문턱전압의 변동을 보상하는 시간을 제거함으로써, 대면적 및 고화질의 유기전계 발광표시소자 및 그 구동방법을 제공함에 있다.

또한, 본 발명은 유기전계 발광표시소자의 기본화소를 구동하는 박막 트랜지스터의 소스와 드레인을 바꿔주고, 유기전계 발광표시소자에 역 전압을 걸어줌으로써, 수명을 향상시킬 수 있는 유기전계 발광표시소자 및 그 구동방법을 제공함에 있다.

발명의 구성

상기한 본 발명의 목적을 달성하기 위한 유기전계 발광표시소자는 데이터전압에 따라 빛을 발광하는 발광소자와; 상기 발광소자를 구동시키는 제1 트랜지스터와; 제1 스캔신호에 따라 상기 제1 트랜지스터를 구동시키는 제2 트랜지스터와; 상기 제1 트랜지스터의 일단과 발광소자의 캐소드 사이에 연결되고, 상기 제1 스캔신호 이후에 입력되는 제2 스캔신호에 따라 구동하는 제3트랜지스터와; 그리고 상기 데이터전압을 저장하는 저장소자를 포함하여 구성된다.

또한, 본 발명의 다른 실시예에 따른 유기전계 발광표시소자는, 데이터전압을 입력받고 보상된 데이터전압을 공급하는 데이터구동부와; 상기 보상된 데이터전압에 따라 빛을 발광하는 발광소자와; 상기 발광소자를 구동시키는 제1 트랜지스터와; 제1 스캔신호에 따라 상기 제1 트랜지스터를 구동시키는 제2 트랜지스터와; 상기 제1 트랜지스터의 일단과 발광소자의 캐소드 사이에 연결되고 타단에 데이터 구동부에 연결되며, 상기 제1 스캔신호 이후에 입력되는 제2 스캔신호에 따라 구동하는 제3 트랜지스터와; 그리고 상기 보상된 데이터전압을 저장하는 저장소자를 포함하여 구성된다.

상기 제1 트랜지스터의 일단은, 상기 발광소자의 캐소드에 연결되고, 상기 저장소자는, 상기 제1 트랜지스터의 게이트와 연결된다. 상기 제2 트랜지스터는, 상기 제1 트랜지스터의 게이트와 상기 저장소자의 일단과 연결된다. 상기 제3 트랜지스터의 일단은, 상기 발광소자의 캐소드와 상기 제1 트랜지스터의 일단에 연결되고, 상기 제3 트랜지스터의 타단은, 상기 데이터구동부에 연결된다.

상기 발광소자의 일단에 제1 전압을 공급하는 제1 전원공급부와 상기 제1 트랜지스터의 타단에 제2 전압을 공급하는 제2 전원공급부가 더 포함된다.

상기 데이터구동부는, $M \times N$ 개의 기본화소에 인가되는 데이터전압을 입력받는 입력단자와; 상기 입력된 데이터전압을 일정시간 간격으로 보상한 보상된 데이터전압을 공급하는 보상부를 포함하여 구성된다.

상기 보상부는, 상기 $M \times N$ 의 기본화소를 구동하는 $M \times N$ 개의 트랜지스터의 일단의 전압을 일정시간 간격으로 입력받는 입력부와; 상기 입력된 전압을 디지털 전압으로 변환하는 아날로그디지털컨버터와; 상기 변환된 디지털 전압과 미리 저장된 데이터전압을 감산하고, 감산된 전압을 출력하는 감산기와; 상기 감산된 전압을 저장하는 메모리와; 상기 감산된 전압을 상기 입력된 데이터전압에 더하고, 보상된 데이터전압을 출력하는 가산기와; 상기 보상된 데이터전압을 아날로그 전압으로 변환하는 디지털아날로그 컨버터(Digital Analog Converter)와; 그리고 상기 아날로그 전압을 출력하는 출력부를 포함하여 구성된다. 그리고 상기 데이터구동부는, 상기 발광표시소자의 캐소드를 접지시키는 리셋 스위치와, 상기 데이터구동부로 입력되고 또는 출력되는 전압을 완충하는 버퍼를 더 포함한다.

여기서, 상기 메모리는, $M \times N$ 개의 초기 데이터전압이 미리 저장되어 있다.

상기 발광표시소자의 구동방법은, $M \times N$ 개의 기본화소를 구동하는 트랜지스터의 문턱전압을 제1 일정시간 간격으로 저장하는 단계와; 상기 저장된 문턱전압을 근거로 데이터전압을 보상하는 단계와; 상기 보상된 데이터전압을 근거로 상기 $M \times N$ 개의 기본화소를 제2 일정시간동안 구동하는 단계를 포함하며, 데이터 전압을 보상하는 단계는 저장된 문턱전압에 제1일정시간 이후의 제2일정시간에 인가되는 데이터 전압을 가산하여 보상된 데이터 전압을 얻는 것을 특징으로 한다.

여기서, $M \times N$ 개의 기본화소의 초기 데이터전압을 저장하는 단계와; 상기 문턱전압을 디지털 전압으로 전환하는 단계와; 상기 보상된 데이터전압을 아날로그 전압으로 전환하는 단계와; 제1 일정시간 간격으로 데이터전압을 인가하는 단계와; 상기 트랜지스터를 리셋(reset)시키는 단계가 더 포함된다.

이하에서는 본 발명에 따른 액정표시소자 및 그의 구동방법에 대해서 첨부한 도 3~도 5를 참조하여 상세히 설명한다.

먼저, 이하에서 설명되는 발광소자는 다양한 발광소자일 수 있으나, 특히 유기전계 발광소자이다.

도 3은 본 발명에 따른 유기전계 발광표시소자의 기본화소의 구조를 나타낸 화소회로도이다.

도 3에 도시된 바와 같이, 본 발명에 따른 유기전계 발광표시소자의 기본화소는 보상된 데이터전압(Vdata1')을 공급하는 데이터구동부(310)와; 상기 보상된 데이터전압에 따라 빛을 발광하는 발광소자(320)와; 상기 발광소자(320)를 구동시키는 제1 트랜지스터(T1)(331)와; 제1 스캔신호(scan1)에 따라 상기 제1 트랜지스터(T1)(331)를 구동시키는 제2 트랜지스터(332)(T2)와; 상기 제1 트랜지스터(T1)(331)의 일단에 연결되고, 제2 스캔신호(scan2)에 따라 구동하는 제3 트랜지스터(T3)(333)와; 그리고 상기 보상된 데이터전압(Vdata1')을 저장하는 저장소자(Cst)(340)와; 상기 발광소자의 일단(애노드)에 제1 전압을 공급하는 제1 전원공급부(351)와; 상기 제1 트랜지스터의 타단에 제2 전압을 공급하는 제2 전원공급부(352)와 그리고 상기 발광표시소자의 캐소드를 접지시키는 리셋 스위치(360)를 포함하여 이루어진다.

상기와 같이 구성된 본 발명에 따른 유기전계 발광표시소자를 구성하는 구성소자의 연결 관계를 상세히 설명하면 다음과 같다.

전압의 크기에 따라 빛을 발광하는 발광소자(320)는 상기 제1 전원공급부(351)와 상기 제1 트랜지스터(331)의 일단에 연결되어 있다. 즉, 상기 발광소자(320)의 애노드는 상기 제1 전원공급부(351)로부터 전원을 인가받고, 상기 발광소자(320)의 캐소드는, 상기 제1 트랜지스터(331)의 게이트가 아닌 일단에 연결되어 있다.

그리고 상기 발광소자(320)의 캐소드는 상기 제3 트랜지스터(333)의 일단(드레인)에 연결되어 있다. 그리고 상기 제3 트랜지스터(333)의 타단(소스)은 데이터공급부((310)에 연결되어 있다. 즉, 상기 제3 트랜지스터(333)의 타단(소스)은 상기 데이터 공급부(310)의 입력부(313)에 연결되어 있다. 그리고, 상기 제3 트랜지스터(333)의 게이트는 제2 스캔라인(scan2)에 연결되어 있다. 즉, 상기 제3 트랜지스터(333)는 제2 스캔신호에 의해서 턴-온/턴-오프된다.

그리고, 일단은 상기 발광소자(320)의 캐소드에 연결된 상기 제1 트랜지스터(331)의 게이트가 아닌 타단은, 제2 전원공급부(352)에 연결되어 있다. 즉, 상기 제1 트랜지스터(331)는 상기 제2 전원공급부(352)의 전원 크기에 따라 전원을 인가받는다. 예를 들어, 상기 제2 전원공급부(352)가 고전압일 때, 상기 제1 트랜지스터(331)는 상기 제2 전원공급부(352)로부터 전원을 공급받는다. 그리고 상기 제1 트랜지스터(331)의 게이트는 제2 트랜지스터(332)의 일단에 연결되어 있다. 또한, 상기 제1 트랜지스터(331)의 게이트는 저장소자(340)의 일단에 연결되어 있다.

상기 저장소자(340)의 타단은 접지되어 있다.

일단은 상기 제1 트랜지스터(331)의 게이트에 연결된 제2 트랜지스터(332)의 타단은 상기 데이터구동부(310)에 연결되고, 상기 제2 트랜지스터(332)의 게이트는 제1 스캔라인(scan1)에 연결되어 있다. 즉, 상기 제2 트랜지스터(332)는 제1 스캔신호에 의해서 턴-온/턴-오프된다.

여기서, 상기 데이터구동부(310)는, $M \times N$ 개의 기본화소에 인가되는 데이터전압(Vdata1)을 입력받는 입력단자(311)와; 상기 입력된 데이터전압(Vdata1)을 일정시간 간격으로 보상한 보상된 데이터전압(Vdata1')을 공급하는 보상부(312)를 포함하여 구성된다.

상기 보상부(312)는 상기 $M \times N$ 의 기본화소를 구동하는 $M \times N$ 개의 제1트랜지스터(T1)(331)의 문턱전압을 입력받는 입력부(313)와; 상기 입력된 문턱전압을 디지털 전압으로 변환하는 아날로그디지털컨버터(314)와; 상기 변환된 디지털 전압을 일정시간 간격으로 저장하는 메모리(315)와; 상기 변환된 디지털 전압을 상기 입력된 데이터전압에 더하고, 보상된 데이터전압을 출력하는 가산기(316a)와; 상기 보상된 데이터전압을 아날로그 전압으로 변환하는 디지털아날로그 컨버터(Digital Analog Converter)(317)와; 상기 아날로그 전압을 완충하는 버퍼(318)와; 그리고 상기 완충된 아날로그 전압 즉, 보상된 데이터전압(Vdata1')을 출력하는 출력부(319)를 포함하여 구성된다.

이하에서는, 상기와 같이 구성된 본 발명에 따른 유기전계 발광표시소자의 동작을 도 4~도 5를 참조하여 상세히 설명한다.

도 4는 본 발명에 따른 유기전계 발광표시소자의 구동방법을 나타낸 순서도이다.

도 4에 도시한 바와 같이, 본 발명에 따른 유기전계 발광표시소자의 구동방법은, $M \times N$ 개의 기본화소의 초기 데이터전압을 저장하는 단계(S41)와; 제1 일정시간 간격으로 데이터전압을 인가하는 단계(S42)와; $M \times N$ 개의 기본화소를 구동하는 트

랜지스터를 리셋(reset)시키는 단계(S43)와; 상기 $M \times N$ 개의 기본화소를 구동하는 트랜지스터의 문턱전압을 제1 일정시간 간격으로 저장하는 단계(S44)와; 상기 저장된 문턱전압을 근거로 데이터전압을 보상하는 단계(S45)와; 상기 보상된 데이터전압을 근거로 상기 $M \times N$ 개의 기본화소를 제2 일정시간동안 구동하는 단계(S46)를 포함하여 이루어진다.

여기서, 유기전계 발광표시소자를 구동하는 트랜지스터의 문턱전압을 구하기전에 먼저, 상기 $M \times N$ 개의 기본화소의 초기 데이터전압을 저장한다.

그리고, 상기 문턱전압을 제1 일정시간 간격으로 저장하는 단계(S44)는, 상기 $M \times N$ 개의 기본화소를 구동하는 트랜지스터의 문턱전압을 디지털 전압으로 전환하여 저장한다.

상기 제2 일정시간동안 구동하는 단계(S46)는 상기 보상된 데이터전압을 아날로그 전압으로 전환하는 단계를 더 포함한다.

상기 본 발명에 따른 유기전계 발광표시소자의 동작을 도 5를 참조하여 상세히 설명하면 다음과 같다.

먼저, 본 발명에 따른 유기전계 발광표시소자는 $M \times N$ 개의 기본화소들로 이루어져 있으나, 이하에서는 n 번째 게이트라인에 해당하는 M 개의 기본화소들의 동작을 대표해서 살펴본다.

도 5는 본 발명에 따른 유기전계 발광표시소자에 인가되는 신호들의 전압 파형도이다. $M \times N$ 개의 기본화소들 중에서 여기서, $scan1[n]$ 은 n 번째 게이트라인의 기본화소의 제1 스캔신호의 전압 파형도이고, $scan2[n]$ 은 n 번째 게이트라인의 기본화소의 제2 스캔신호의 전압 파형도이고, $Vdata[n]$ 은 n 번째 게이트라인의 기본화소에 인가되는 데이터전압이고, $Va[n]$ 은 n 번째 게이트라인의 기본화소의 "a" 지점에서의 전압 파형도이고 그리고 $Vb[n]$ 은 n 번째 게이트라인의 기본화소의 "b" 지점에서의 전압 파형도이다. 즉, $Va[n]$ 은 n 번째 게이트라인의 기본화소의 제1 전압구동부의 출력전압이고 $Vb[n]$ 은 n 번째 게이트라인의 기본화소의 제2 전압구동부의 출력전압이다. Reset은 상기 n 번째 게이트라인의 기본화소를 리셋시키는 시점을 나타낸 것이다. 그리고 입력부(313)와 상기 출력부(319)는 3로 스위치를 통해 하나로 구현하였다.

도 5에 도시된 바와 같이, 먼저 제1 일정시간($t1$) 내에 일정시간동안 제1 스캔신호가 제2 트랜지스터(332)의 게이트에 인가되고 상기 제1 일정시간($t1$)동안 제1 전원구동부(351)는 고전압(Vdd)을 "a" 지점(OLED의 애노드(A))에, 제2 전원구동부(352)는 저전압(Vss)을 "b" 지점(제1 트랜지스터의 일단)에 인가한다. 이때, 상기 데이터구동부(310)의 출력부(319)는 디지털 형태인 데이터전압($Vdata1[n]$)을 아날로그 형태인 데이터전압($Vdata1$)으로 변환하고, 상기 변환된 데이터전압($Vdata1$)을 상기 제2 트랜지스터의 소스에 인가한다. 그리고 상기 디지털 형태인 데이터전압($Vdata1[n]$)은 메모리(315)에 저장된다.

상기의 제1 조건에서, 제1 스캔신호가 인가되어있는 동안 상기 제2 트랜지스터(332)는 턴-온된다. 따라서, 저장소자인 커패시터(340)는 상기 턴-온된 제2 트랜지스터(332)를 통해 전달된 아날로그 형태인 데이터전압($Vdata1$)을 충전하고, 상기 전달된 데이터전압($Vdata1$)에 의해서 제1 트랜지스터(331)는 턴-온된다. 따라서, 상기 OLED(320)에는 전류가 흐르게 되고, 상기 데이터전압($Vdata1$)의 영향에 따른 빛을 발광한다. 이때, 상기 OLED(320)가 동작함에 따라 상기 OLED(320)의 캐소드(C)(Vx)에는 일정한 전압이 걸려있다.

다음으로, 상기 제1 트랜지스터(331)의 문턱전압(Vth)을 측정하기 위하여, 상기 제1 일정시간($t1$)이후에 제2 스캔신호($scan2$)를 상기 제3 트랜지스터(333)의 게이트에 인가하고 바로 이어 상기 OLED(320)의 캐소드(C)의 전압 Vx 가 '0'V가 되도록 상기 OLED(320)의 캐소드(C)를 리셋 스위치(360)를 통해 접지시킨다. 그리고, 상기 제1 일정시간($t1$) 이후의 제2 일정시간($t2$)동안 제1 전원구동부(351)는 저전압(Vss)을 OLED(320)의 애노드(A)("a")에, 제2 전원구동부(352)는 고전압(Vdd)을 상기 OLED(320)의 타단에 연결된 제1 트랜지스터의 일단("b")에 인가한다. 상기 제2 일정시간($t2$)동안에는 상기 데이터구동부(31)의 출력부(319)는 더 이상 데이터전압($Vdata1$)을 상기 제2 트랜지스터(332)에 인가하지 않는다.

상기의 제2 조건에서, 먼저, 상기 제1 조건의 제1 트랜지스터(331)의 소스는 드레인이 되고, 드레인은 소스가 된다. 그리고 상기 OLED(320)의 캐소드(C)는 접지된 이후, 플로팅 상태가 되므로, 상기 OLED(320)의 캐소드(C)와 상기 제1 트랜지스터의 타단의 전압인 Vx 전압은 데이터전압-문턱전압($Vdata1-Vth$)까지 상승하게 된다. 그리고 상기 상승된 Vx 전압($Vdata1-Vth$)은 상기 제2 스캔신호($scan2$)에 의해서 턴-온 상태인 제3 트랜지스터(333)를 거쳐 상기 데이터구동부(310)의 입력부(313)에 입력된다.

이때, 입력된 Vx 전압($Vdata1-Vth$)은 버퍼(318)를 거쳐 아날로그디지털 컨버터(314)에 입력되고, 상기 아날로그디지털 컨버터(314)는 아날로그 형태인 Vx 전압($Vdata1-Vth$)을 디지털 형태의 $Vx[n]$ 전압($Vdata1[n]-Vth[n]$)으로 변환하여

상기 변환된 $V_x[n]$ 전압($V_{data1}[n] - V_{th}[n]$)을 출력한다. 그리고 감산기(316b)는 상기 $V_x[n]$ 전압($V_{data1}[n] - V_{th}[n]$)에서 상기 메모리(315)는 저장된 디지털 형태의 데이터전압($V_{data1}[n]$)을 감산하고($V_{data1}[n] - (V_{data1}[n] - V_{th}[n])$), 감산된 전압 즉, 디지털 형태인 문턱전압($V_{th}[n]$)을 출력한다. 상기 메모리(315)는 상기 출력된 문턱전압($V_{th}[n]$)을 저장한다.

상기 제2 일정시간(t_2)후, 상기 데이터구동부(310)는 다음에 입력되는 디지털 형태인 데이터전압($V_{data2}[n]$)을 상기 저장된 디지털 형태인 문턱전압($V_{th}[n]$)에 의해서 보상하고 보상된 출력전압($V_{data2}[n] + V_{th}[n] = V_{data2}[n]'$)을 아날로그 형태인 보상된 데이터전압($(V_{data2} + V_{th} = V_{data2}')$)을 출력한다.

즉, 다음의 디지털 형태인 데이터전압($V_{data2}[n]$)이 입력되면, 상기 가산기(316a)는 상기 입력된 다음의 디지털 형태인 데이터전압($V_{data2}[n]$)에 상기 저장된 디지털 형태인 문턱전압($V_{th}[n]$)를 가산하여 가산된 전압($V_{data2}[n] + V_{th}[n]$)을 출력한다. 그리고 상기 출력된 디지털 형태인 출력전압($V_{data2}[n] + V_{th}[n] = V_{data2}[n]'$)을 상기 디지털아날로그 컨버터(317)를 통해 아날로그 형태로 변환하고, 상기 변환된 전압($V_{data2} + V_{th} = V_{data2}'$)을 출력한다. 즉, 상기 변환된 출력전압은 보상된 데이터전압(V_{data2}')이다.

상기 변환된 출력전압인 보상된 데이터전압(V_{data2}')은 버퍼(318)를 거쳐 데이터라인을 통해 상기 제2 트랜지스터(332)에 인가되고, 상기 보상된 데이터전압($V_{data2} + V_{th} = V_{data2}'$)은 상기 저장소자인 커패시터(340)에 저장되고, 또한 상기 OLED(320)를 구동시킨다. 따라서, 상기 OLED(320)는 상기 보상된 데이터전압($V_{data2} + V_{th} = V_{data2}'$)에 따른 빛을 발광한다.

위와 같은 방식으로 $M \times N$ 개의 기본화소들에 대해서 각각 문턱전압을 제1 일정시간마다 측정해서 저장하고, 상기 저장된 문턱전압으로 이후에 인가되는 데이터전압을 보상함으로써, 보상된 데이터전압으로 상기 $M \times N$ 개의 기본화소들을 구동할 수 있다. 즉, 다음의 제1 스캔신호(scan1)가 인가되면, 상기 저장소자 즉, 커패시터(Cst)에 보상된 데이터전압($V_{data2} + V_{th} = V_{data2}'$)이 충전된다. 상기 충전되는 보상된 데이터전압(V_c)은 아래의 식과 같다.

$$V_c = k/2(V_{data2} + V_{th} - V_{th}) \\ = k/2V_{data2}$$

여기서, $k = u \times C_{ox} \times W/L$ 이고, u 는 전자 이동도(mobility), C_{ox} 는 절연층의 커패시턴스, W 는 박막 트랜지스터의 채널폭, L 은 박막 트랜지스터의 채널길이, L_{max} 는 기본화소의 최대 휘도, n 은 양자효율(Quantum Efficiency), 그리고 V_{th} 는 문턱전압(Threshold Voltage)을 각각 나타낸다.

위 식에서 알 수 있는 바와 같이, 기본화소를 구동하는 데이터전압은 문턱전압의 영향없이 OLED를 구동할 수 있다.

또한, 본 발명은 일정시간 간격으로 OLED와 상기 OLED를 구동하는 제1 트랜지스터에 역전압을 걸어줌으로써, OLED와 상기 OLED를 구동하는 트랜지스터의 수명을 향상시킬 수 있는 효과가 있다.

상기에서 언급된 제1 일정시간은 1/2 프레임 또는 1 프레임, 2 프레임 등일 수 있고, 이에 따라 상기 제2 일정시간은 상기 제1 일정시간과 대응하여 1/2 프레임 또는 1 프레임, 2 프레임 등일 수 있다 그러나, 상기 제1 일정시간과 제2 일정시간은 꼭 일치할 필요는 없다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따른 유기전계 발광표시소자 및 그 구동방법은 유기전계 발광표시소자의 기본화소를 구동하는 박막 트랜지스터의 문턱전압을 측정하고, 상기 측정된 문턱전압을 보정해줌으로써, 휘도의 불균일성을 해결할 수 있는 효과가 있다.

또한, 본 발명에 따른 유기전계 발광표시소자 및 그 구동방법은 문턱전압의 변동을 보상하는 시간을 제거함으로써, 대면적 및 고화질을 위한 것이다.

또한, 본 발명에 따른 유기전계 발광표시소자 및 그 구동방법은 유기전계 발광표시소자의 기본화소를 구동하는 박막 트랜지스터의 소스와 드레인을 바꿔주고, 유기전계 발광표시소자에 역 전압을 걸어줌으로써, 수명을 향상시킬 수 있다.

도면의 간단한 설명

도 1은 종래 기술에 따른 유기전계 발광표시소자의 기본회로의 구조를 나타낸 회로회로도이다.

도 2는 도 1의 기본회로에서 박막 트랜지스터의 문턱전압에 따라 흐르는 전류를 각각 나타낸 그래프이다.

도 3은 본 발명에 따른 유기전계 발광표시소자의 기본회로의 구조를 나타낸 회로회로도이다.

도 4는 본 발명에 따른 유기전계 발광표시소자의 구동방법을 나타낸 순서도이다.

도 5는 본 발명에 따른 유기전계 발광표시소자에 인가되는 신호들의 전압 파형도이다.

도면의 주요 부분에 대한 부호의 설명

310: 데이터구동부 320: 발광소자

331,332,333: 제1,2,3 트랜지스터 340: 커패시터(Cst)

351,352: 제1,2 전원공급부 360: 리셋스위치

311: 입력단자 312: 보상부

313: 입력부 314: 아날로그디지털 컨버터

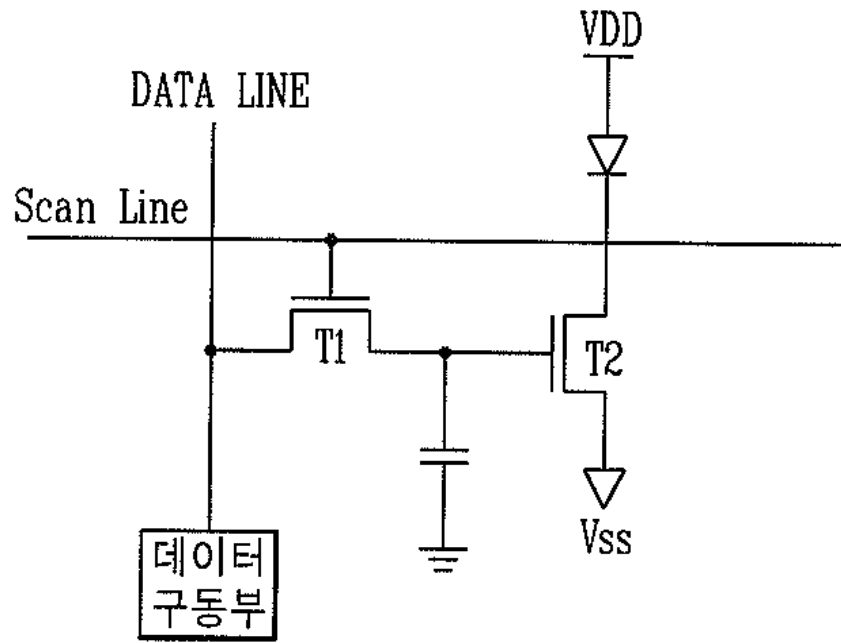
315: 메모리 316a,316b: 가산기, 감산기

317: 디지털아날로그 컨버터 318: 버퍼

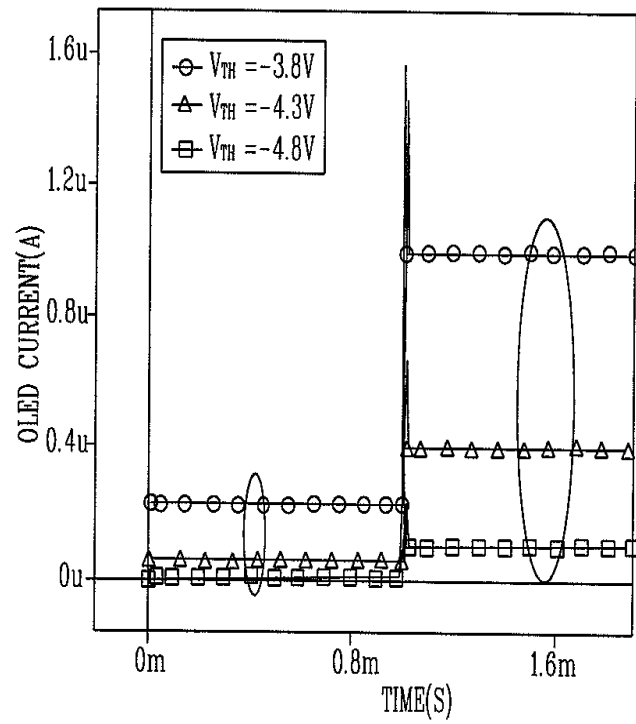
319: 출력부

도면

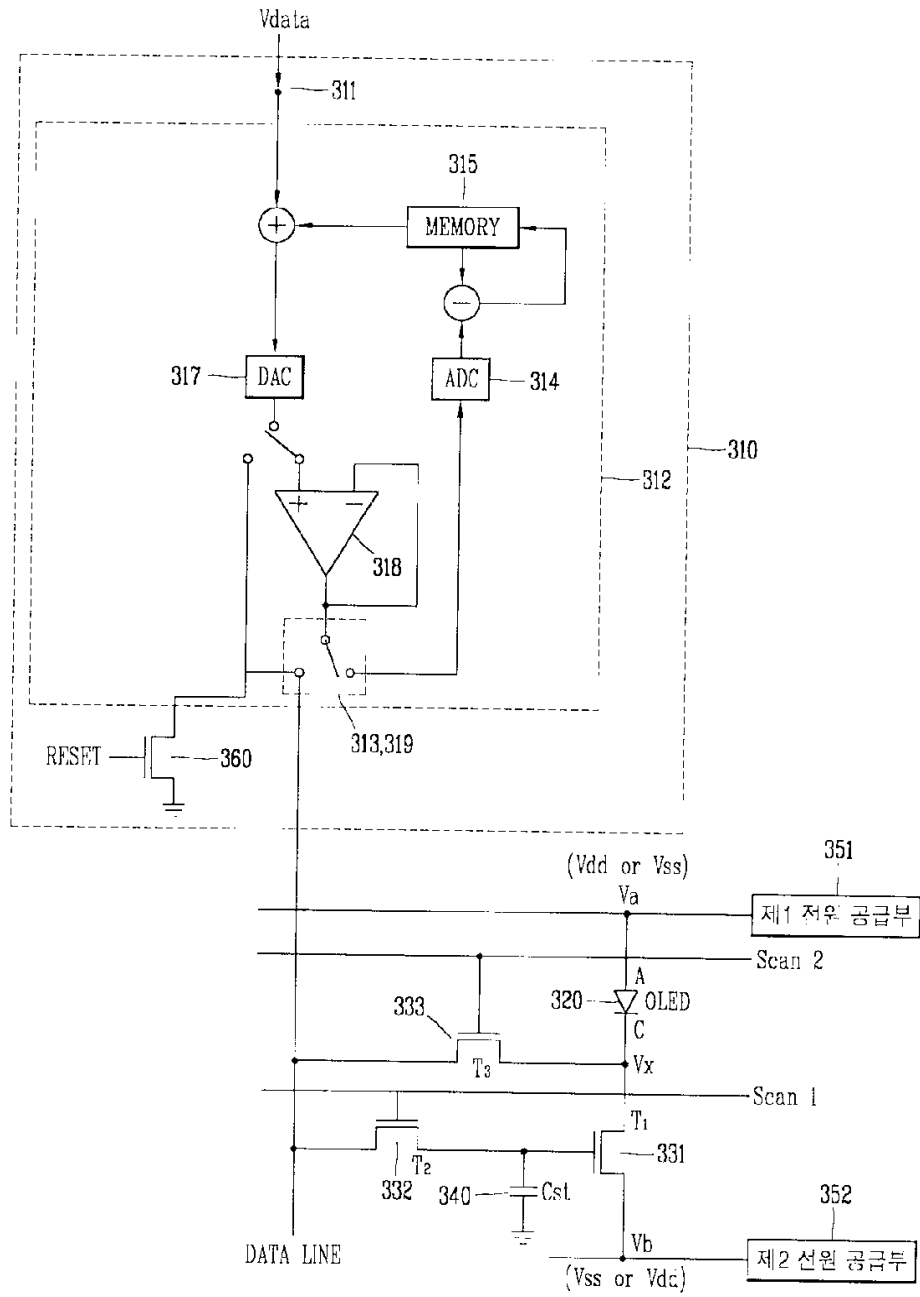
도면1



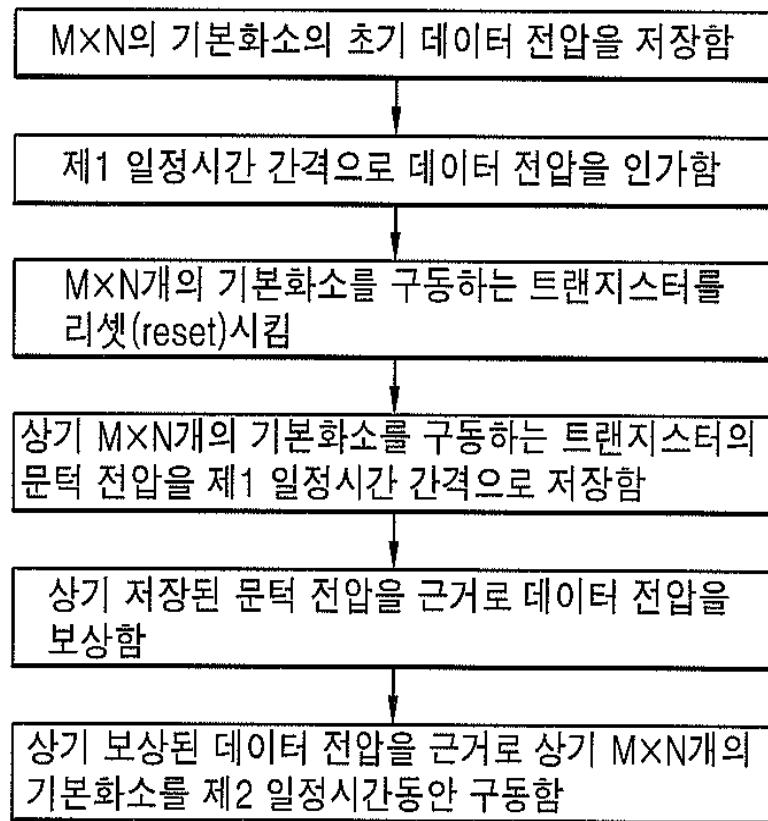
도면2



도면3



도면4



도면5

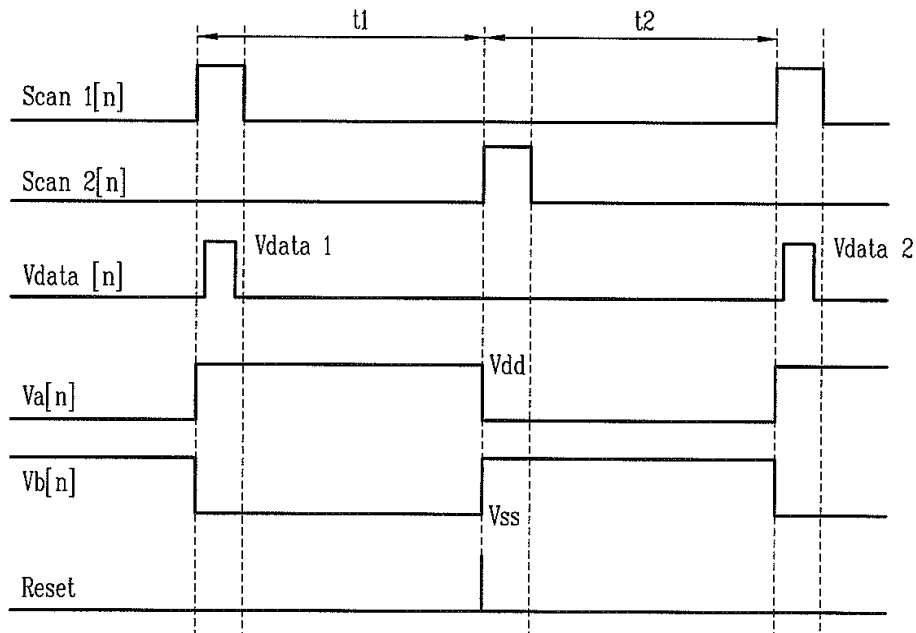


Figure 1 shows a block diagram of a digital-to-analog converter (310) and a pixel circuit (350). The DAC (310) includes a DAC (317), an ADC (314), a memory (315), and a comparator (318). It receives digital data (311) and outputs an analog signal (312). The pixel circuit (350) includes a TFT (333), a TFT (332), and a TFT (331). It receives a scan signal (Scan 1, Scan 2) and a data signal (DATA LINE). The pixel circuit is connected to a power supply (Vdd or Vss) and a ground (Vss or Vdd).