



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0009316
(43) 공개일자 2012년02월01일

(51) Int. Cl.

H01L 51/52 (2006.01)

(21) 출원번호 10-2010-0071495

(22) 출원일자 2010년07월23일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이종균

경기도 고양시 일산서구 고양대로 648, 월드메르디앙 515호 (일산동)

박채현

경기도 파주시 월롱면 엘지로 245, LGD기숙사 회성 106-605

(74) 대리인

특허법인로알

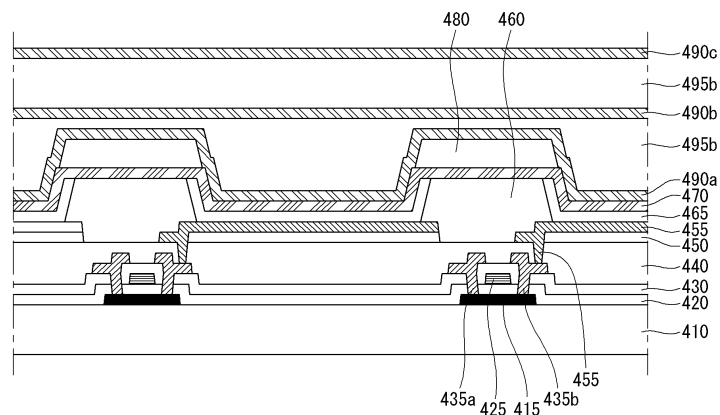
전체 청구항 수 : 총 6 항

(54) 유기전계발광표시장치

(57) 요약

본 발명의 일 실시 예에 따른 유기전계발광표시장치는 기관, 상기 기관 상에 위치하는 제 1 전극, 상기 제 1 전극을 노출시키며, 발광영역을 구획하는 बैं크층, 상기 노출된 제 1 전극 상에 위치하는 발광층, 상기 발광층 및 상기 बैं크층 상에 위치하는 제 2 전극, 상기 제 2 전극 상에 위치하며, 상기 बैं크층과 대응되게 위치하는 절연패턴 및 상기 절연패턴을 포함하는 상기 기관 상에 위치하며, 서로 교번하여 배치되는 복수의 무기막 및 유기막을 포함하며, 상기 무기막은 상기 유기막보다 굴절률이 큰 것일 수 있다.

대표도 - 도5c



특허청구의 범위

청구항 1

기관;

상기 기관 상에 위치하는 제 1 전극;

상기 제 1 전극을 노출시키며, 발광영역을 구획하는 बैं크층;

상기 노출된 제 1 전극 상에 위치하는 발광층;

상기 발광층 및 상기 बैं크층 상에 위치하는 제 2 전극;

상기 제 2 전극 상에 위치하며, 상기 बैं크층과 대응되게 위치하는 절연패턴;

상기 절연패턴을 포함하는 상기 기관 상에 위치하며, 서로 교번하여 배치되는 복수의 무기막 및 유기막;을 포함하며,

상기 무기막은 상기 유기막보다 굴절률이 큰 유기전계발광표시장치.

청구항 2

제 1항에 있어서,

상기 절연패턴 상에 상기 무기막이 콘택하는 유기전계발광표시장치.

청구항 3

제 1항에 있어서,

상기 무기막 상에 위치하는 상기 유기막은 표면이 평평한 유기전계발광표시장치.

청구항 4

제 1항에 있어서,

상기 복수의 무기막 및 유기막은 적어도 무기막/유기막/무기막의 3층 구조인 유기전계발광표시장치.

청구항 5

제 1항에 있어서,

상기 무기막은 500 내지 1500Å의 두께로 이루어진 유기전계발광표시장치.

청구항 6

제 1항에 있어서,

상기 유기막은 4000 내지 10000Å의 두께로 이루어진 유기전계발광표시장치.

명세서

기술분야

[0001] 본 발명은 유기전계발광표시장치에 관한 것으로, 보다 자세하게는 발광하는 광을 집중시켜 휘도를 향상시킬 수 있는 유기전계발광표시장치에 관한 것이다.

배경 기술

[0002] 최근, 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에, 액정표시장치(Liquid Crystal Display : LCD), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP), 전계방출표시장치(Field Emission Display: FED), 유기전계발광표시장치(Organic Light Emitting Display Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.

[0003] 이들 중, 액정표시장치는 음극선관에 비하여 시인성이 우수하고, 평균소비전력 및 발열량이 작으며, 또한, 유기전계발광표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 차세대 평판표시장치로 주목받고 있다.

[0004] 특히 유기전계발광표시장치는 두 개의 전극 사이에 위치한 발광층에서 광이 방출되는 진행 경로가 상부쪽으로 퍼져 나가게 된다. 따라서, 광의 진행 경로가 퍼져 나가므로 광의 손실이 발생하는 문제점이 있다.

[0005] 종래에는 유기전계발광표시장치의 외부에 광을 집광시키는 집광 시트를 구비하였지만, 별도의 집광 시트를 구비해야 하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 별도의 집광 시트 없이 발광층에서 발광하는 광을 집광시켜 휘도를 향상시킬 수 있는 유기전계발광표시장치를 제공한다.

과제의 해결 수단

[0007] 본 발명의 일 실시 예에 따른 유기전계발광표시장치는 기관, 상기 기관 상에 위치하는 제 1 전극, 상기 제 1 전극을 노출시키며, 발광영역을 구획하는 뱅크층, 상기 노출된 제 1 전극 상에 위치하는 발광층, 상기 발광층 및 상기 뱅크층 상에 위치하는 제 2 전극, 상기 제 2 전극 상에 위치하며, 상기 뱅크층과 대응되게 위치하는 절연패턴 및 상기 절연패턴을 포함하는 상기 기관 상에 위치하며, 서로 교번하여 배치되는 복수의 무기막 및 유기막을 포함하며, 상기 무기막은 상기 유기막보다 굴절률이 큰 것일 수 있다.

[0008] 상기 절연패턴 상에 상기 무기막이 콘택할 수 있다.

[0009] 상기 무기막 상에 위치하는 상기 유기막은 표면이 평평할 수 있다.

[0010] 상기 복수의 무기막 및 유기막은 적어도 무기막/유기막/무기막의 3층 구조일 수 있다.

[0011] 상기 무기막은 500 내지 1500Å의 두께로 이루어질 수 있다.

[0012] 상기 유기막은 4000 내지 10000Å의 두께로 이루어질 수 있다.

발명의 효과

[0013] 본 발명의 일 실시 예에 따른 유기전계발광표시장치는 별도의 집광 구조물 없이 발광층에서 발광하는 광을 효율적으로 집광시킬 수 있다. 따라서, 유기전계발광표시장치의 광의 손실을 방지하고 휘도를 향상시킬 수 있는 이점이 있다.

도면의 간단한 설명

- [0014] 도 1은 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치를 나타낸 단면도.
 도 2는 도 1의 A 영역을 나타낸 도면.
 도 3a 내지 도 3c는 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치의 제조방법을 공정별로 나타낸 단면도.
 도 4는 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치를 나타낸 단면도.
 도 5a 내지 도 5c는 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치의 제조방법을 공정별로 나타낸 단면도.
 도 6은 본 발명의 제 1 실시 예에 따라 제조된 유기전계발광표시장치의 SEM 사진을 나타낸 도면.
 도 7은 본 발명의 실험예 및 비교예에 따라 제조된 유기전계발광표시장치의 단위화소의 휘도를 나타낸 도면.

발명을 실시하기 위한 구체적인 내용

- [0015] 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 상세하게 설명하면 다음과 같다.
- [0016] 도 1은 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치를 나타낸 단면도이고, 도 2는 도 1의 A 영역을 나타낸 도면이다.
- [0017] 도 1을 참조하면, 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치(100)는 기판(110), 상기 기판(110) 상에 위치하는 제 1 전극(155), 상기 제 1 전극(155)을 노출시키며, 발광영역을 구획하는 बैं크층(160), 상기 노출된 제 1 전극(155) 상에 위치하는 발광층(165), 상기 발광층(165) 및 상기 बैं크층(160) 상에 위치하는 제 2 전극(170) 및 상기 제 2 전극(170) 상에 위치하며, 서로 교번하여 배치되는 복수의 무기막(190a, 190b, 190c) 및 유기막(195a, 195b)을 포함할 수 있다.
- [0018] 또한, 기판(110) 상에 반도체층(115), 게이트 전극(125), 소오스 전극(135a) 및 드레인 전극(135b)을 포함하는 박막 트랜지스터(TFT)가 위치한다.
- [0019] 보다 자세하게, 기판(110) 상에 반도체층(115)이 위치한다. 반도체층(115)을 덮도록 게이트 절연막(120)이 위치하며, 게이트 절연막(120)상에 반도체층(115)의 일정 영역과 대응되는 게이트 전극(125)이 위치한다.
- [0020] 게이트 전극(125)을 포함하는 기판(110) 전면에 층간 절연막(130)이 위치한다. 그리고, 층간 절연막(130) 및 게이트 절연막(120) 내에 반도체층(115)의 일부를 노출시키는 콘택홀들을 통하여 반도체층(115)과 전기적으로 연결되는 소오스 및 드레인 전극(135a, 135b)이 위치한다. 따라서, 박막 트랜지스터(TFT)를 구성한다.
- [0021] 박막 트랜지스터(TFT)의 소오스 및 드레인 전극(135a, 135b)을 포함하는 기판(110) 전면에 패시베이션막(140)이 위치한다.
- [0022] 패시베이션막(140) 내에 소오스 및 드레인 전극(135a, 135b) 중 어느 하나를 노출시키는 비어홀을 통하여 소오스 및 드레인 전극(135a, 135b) 중 어느 하나와 전기적으로 연결되는 제 1 전극(155)이 위치한다. 제 1 전극(155)은 반사전극으로 제 1 전극(155)의 하부에 반사층(150)이 위치할 수 있다.
- [0023] 제 1 전극(155) 상에 인접하는 제 1 전극(155)들을 절연시키며, 발광영역을 구획하는 बैं크층(160)이 위치한다. 노출된 제 1 전극(155) 상에 발광층(165)이 위치한다. 발광층(165)을 포함한 기판(110) 상에 제 2 전극(170)이 위치한다.
- [0024] 제 2 전극(170) 상에 제 2 전극(170)의 스텝 커버리지를 따라 제 1 무기막(190a)이 위치한다. 제 1 무기막(190a) 상에 제 1 무기막(190a)의 단차를 매울 정도의 두께로 제 1 유기막(195a)이 위치한다. 그리고, 제 1 유기막(195a) 상에 제 2 무기막(190b)이 위치하고, 제 2 무기막(190b) 상에 제 2 유기막(195b)이 위치하고, 제 2 유기막(195b) 상에 제 3 무기막(190c)이 위치한다.
- [0025] 이와 같은 구조로 이루어진 유기전계발광표시장치(100)는 बैं크층(160)들 사이에 오목한 형상을 구비하게 되고, 고굴절률을 가진 무기막들(190a, 190b, 190c)과 이들 사이에 저굴절률을 가진 유기막들(195a, 195b)을 구비하게 된다.

- [0026] 따라서, 도 2에서 나타나는 바와 같이, 발광층(165)으로부터 방출되는 광은 오목한 형상의 고굴절률의 제 1 무기막(190a)과 저굴절률의 제 1 유기막(195a)의 계면에서 굴절되고, 제 1 유기막(195a)과 제 2 무기막(190b) 사이의 계면에서 다시 굴절되어 상부로 집광되게 된다.
- [0027] 그러므로, 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치(100)는 발광층(165)으로부터 방출되는 광을 집광시켜 광의 손실을 방지하고 휘도를 향상시킬 수 있는 이점이 있다.
- [0028] 상기한 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치에 대해 후술하는 제조방법에서 보다 자세하게 설명하기로 한다.
- [0029] 도 3a 내지 도 3c는 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치의 제조방법을 나타낸 공정별 도면이다.
- [0030] 도 3a를 참조하면, 유리, 플라스틱 또는 금속으로 이루어진 기판(110) 상에 반도체층(115)을 형성한다. 반도체층(115)은 비정질 실리콘을 사용할 수 있으며, 비정질 실리콘을 결정화한 다결정 실리콘을 사용할 수도 있다.
- [0031] 다음, 상기 반도체층(115)을 덮도록 게이트 절연막(120)을 형성한다. 게이트 절연막(120)은 실리콘 산화막, 실리콘 질화막 또는 이들의 이중층으로 형성할 수 있다.
- [0032] 이어서, 상기 게이트 절연막(120) 상에 반도체층(115)의 일정 영역과 대응되는 게이트 전극(125)을 형성한다. 게이트 전극(125)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금일 수 있다.
- [0033] 다음으로, 게이트 전극(125)을 포함하는 기판(110) 상에 층간 절연막(130)을 형성한 다음, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni) 및 구리(Cu) 등의 금속을 증착한 후 패터닝하여 소오스 전극(135a) 및 드레인 전극(135b)을 형성하여 박막 트랜지스터(TFT)를 완성한다.
- [0034] 본 발명의 제 1 실시 예에서는 반도체층 상부에 게이트 전극이 위치하는 탑(Top) 게이트형 박막 트랜지스터(TFT)를 개시하였지만, 이와는 달리 게이트 전극이 반도체층 하부에 위치하는 바텀(Bottom) 게이트형 박막 트랜지스터(TFT)를 사용할 수 있다.
- [0035] 이어, 소오스 전극(135a) 및 드레인 전극(135b)을 포함하는 기판(110) 상에 패시베이션막(140)을 형성한다. 패시베이션막(140)은 실리콘산화막, 실리콘 질화막 또는 이들의 다중층일 수 있다. 이와는 달리, 하부 구조의 단차를 완하시키기 위한 평탄화막일 수도 있으며, 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 또는 실리콘 산화물을 액상 형태로 코팅한 다음 경화시키는 SOG(spin on glass)와 같은 무기물을 사용하여 형성할 수도 있다.
- [0036] 그런 다음, 패시베이션막(140) 상에 반사층(150)을 형성한다. 반사층(150)은 추후 발광층에서 발광하는 빛을 상부로 반사시키는 역할을 하는 것으로 알루미늄(Al), 알루미늄-네오디움(Al-Nd), 은(Ag), 은 합금(Ag alloy) 등과 같은 고반사율의 특성을 갖는 물질로 형성할 수 있다.
- [0037] 이어, 패시베이션막(140) 및 반사층(150) 상에 소오스 전극(135a) 및 드레인 전극(135b) 중 어느 하나와 연결되는 제 1 전극(155)을 형성한다. 제 1 전극(155)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명도전막으로 형성할 수 있다. 특히, 상기 반사층(150)과 제 1 전극(155)은 투명도전막/반사층/투명도전막의 구조로 형성될 수 있으며, 예를 들어 ITO/Ag/ITO일 수 있다. 이때, 투명도전막과 반사층 사이에는 버퍼층을 더 포함할 수 있다.
- [0038] 이어, 도 3b를 참조하면, 제 1 전극(155) 상에 인접하는 제 1 전극들을 절연시키고 발광영역을 구획하는 बैं크층(160)을 형성한다. बैं크층(160)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물로 이루어질 수 있다.
- [0039] 이어, 제 1 전극(155) 상에 발광층(165)을 형성한다. 발광층(165)은 정공주입층, 정공수송층, 전자수송층 또는 전자주입층을 더 포함할 수 있다. 발광층(165)은 진공증착법, 레이저 열 전사법, 스크린 프린팅법 등을 이용하여 형성할 수 있다.
- [0040] 이어, 발광층(165)을 포함한 기판(110) 상에 제 2 전극(170)을 형성한다. 제 2 전극(170)은 일함수가 낮은 금속들로 은(Ag), 마그네슘(Mg), 칼슘(Ca) 등을 사용할 수 있다. 따라서, 제 1 전극(155), 발광층(165) 및 제 2 전극(170)을 포함하는 유기발광 다이오드를 완성한다.

- [0041] 다음, 제 2 전극(170) 상에 제 1 무기막(190a)을 형성한다. 제 1 무기막(190a)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 산화알루미늄(Al_2O_3), 산화칼륨(K_2O), 산화철(Fe_2O_3), 산화안티몬(Sb_2O_3), 산화아연(ZnO), 산화바나듐(V_2O_5), 산화티타늄(TiO_2), 산화알루미늄(Al_2O_3), 산화텅스텐(WO_3), 산화비스무스(Bi_2O_3), 산화규소(SiO_2), 산화붕소(B_2O_3), 산화납(PbO), 산화바륨(BaO) 등으로 형성할 수 있다. 그리고, 제 1 무기막(190a)은 광이 투과될 수 있도록 500 내지 1500Å의 두께로 형성할 수 있다.
- [0042] 특히, 제 1 무기막(190a)은 하부의 बैं크층(160)과 제 2 전극(170)의 스텝 커버리지를 따라 형성될 수 있다. 앞서 설명한 바와 같이, 발광층(165) 상부에 बैं크층(160)들 사이의 제 2 전극(170)의 단차 구조는 오목한 U자 형상으로 이루어질 수 있다. 따라서, U자 형상의 구조는 마이크로 렌즈와 같은 광을 집광시켜주는 역할을 할 수 있다.
- [0043] 다음으로, 제 1 무기막(190a) 상에 제 1 유기막(195a)을 형성한다. 제 1 유기막(195a)은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물로 형성될 수 있다. 이때, 제 1 유기막(195a)은 하부의 단차를 채워 상부 표면이 평평하게 형성될 수 있다. 따라서, 제 1 유기막(195a)은 4000 내지 10000Å의 두께로 형성할 수 있다.
- [0044] 여기서, 제 1 무기막(190a)의 굴절률은 제 1 유기막(195a)의 굴절률보다 클 수 있다. 앞서 도 2에서 설명한 바와 같이, 발광층(165)으로부터 방출된 광이 U자 형상의 구조에 따라 고굴절률의 무기막 및 저굴절률의 유기막의 계면에서 굴절되어 집광될 수 있다.
- [0045] 이어, 도 3c를 참조하면, 제 1 유기막(195a) 상에 제 2 무기막(190b)을 형성한다. 제 2 무기막(190b)은 제 1 무기막(190a)과 동일하게 형성한다. 이어, 제 2 무기막(190b) 상에 제 2 유기막(195b)을 형성한다. 제 2 유기막(195b)도 제 1 유기막(195a)과 동일하게 형성한다. 그리고, 제 2 유기막(195b) 상에 제 3 무기막(195c)을 형성한다.
- [0046] 따라서, 고굴절률의 무기막과 저굴절률의 유기막이 서로 교번하여 형성됨으로써, 광의 집광 효율을 향상시킬 수 있는 이점이 있다.
- [0047] 본 발명의 제 1 실시 예에서는 3 개의 무기막과 2 개의 유기막이 서로 교번하여 형성된 구조를 설명하였지만, 이에 한정되지 않으며, 적어도 무기막/유기막/무기막의 3층 구조 이상이면 본 발명의 효과를 달성할 수 있다.
- [0048] 상기와 같이, 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치는 बैं크층들을 이용하여 발광층 상부에 오목한 구조를 형성하고, 굴절률이 서로 다른 무기막과 유기막을 교번하여 형성함으로써, 발광층으로부터 방출되는 광을 집광하여 광의 손실을 방지하고 휘도를 향상시킬 수 있는 이점이 있다.
- [0049] 도 4는 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치를 나타낸 단면도이다. 하기에서는 전술한 제 1 실시 예와 동일한 구조에 대해서는 자세한 설명을 생략하기로 한다.
- [0050] 도 4를 참조하면, 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치(300)는 기판(310), 상기 기판(310) 상에 위치하는 제 1 전극(355), 상기 제 1 전극(355)을 노출시키며, 발광영역을 구획하는 बैं크층(360), 상기 노출된 제 1 전극(355) 상에 위치하는 발광층(365), 상기 발광층(365) 및 상기 बैं크층(360) 상에 위치하는 제 2 전극(370)을 포함한다.
- [0051] 또한, 기판(310) 상에 반도체층(315), 게이트 전극(325), 소오스 전극(335a) 및 드레인 전극(335b)을 포함하는 박막 트랜지스터(TFT)가 위치한다.
- [0052] 그리고, 제 2 전극(370) 상에 위치하며, बैं크층(360)과 대응되게 위치하는 절연패턴(380)이 위치하고, 제 2 전극(370)과 절연패턴(380)의 스텝 커버리지를 따라 제 1 무기막(390a)이 위치한다. 제 1 무기막(390a) 상에 제 1 무기막(390a)의 단차를 채울 정도의 두께로 제 1 유기막(395a)이 위치한다. 그리고, 제 1 유기막(395a) 상에 제 2 무기막(390b)이 위치하고, 제 2 무기막(390b) 상에 제 2 유기막(395b)이 위치하고, 제 2 유기막(395b) 상에 제 3 무기막(390c)이 위치한다.
- [0053] 즉, 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치(300)는 절연패턴(380)을 더 구비하여, 발광층(365) 상부에 절연패턴들(380) 사이의 오목한 구조를 더 용이하게 형성할 수 있다.
- [0054] 따라서, 앞선 제 1 실시 예에 따른 유기전계발광표시장치(300)와 동일하게, बैं크층들(360)과 절연패턴들(380)들 사이에 오목한 형상을 구비하게 되고, 고굴절률을 가진 무기막들(390a, 390b, 390c)과 이들 사이에 저굴절률을

가진 유기막들(395a, 395b)을 구비하게 된다.

- [0055] 그러므로, 발광층(365)으로부터 방출되는 광은 오목한 형상의 고굴절률의 제 1 무기막(390a)과 저굴절률의 제 1 유기막(395a)의 계면에서 굴절되고, 제 1 유기막(395a)과 제 2 무기막(390b) 사이의 계면에서 다시 굴절되어 상부로 집광될 수 있다.
- [0056] 이에 따라, 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치(300)는 발광층(365)으로부터 방출되는 광을 집광시켜 광의 손실을 방지하고 휘도를 향상시킬 수 있는 이점이 있다.
- [0057] 도 5a 내지 도 5c는 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치의 제조방법을 나타낸 공정별 도면이다. 하기에서는 전술한 제 1 실시 예와 동일한 제조방법에 대해서는 자세한 설명을 생략하기로 한다.
- [0058] 도 5a를 참조하면, 기판(410) 상에 반도체층(415)을 형성하고, 상기 반도체층(415)을 덮도록 게이트 절연막(420)을 형성한다. 이어서, 상기 게이트 절연막(420) 상에 게이트 전극(425)을 형성하고, 층간 절연막(430)을 형성한다. 그리고, 소오스 전극(435a) 및 드레인 전극(435b)를 형성하여 박막 트랜지스터(TFT)를 완성한다.
- [0059] 이어, 소오스 전극(435a) 및 드레인 전극(435b)을 포함하는 기판(410) 상에 패시베이션막(440)을 형성하고, 반사층(450)과 제 1 전극(455)을 형성한다.
- [0060] 이어, 도 5b를 참조하면, 제 1 전극(455) 상에 인접하는 제 1 전극들을 절연시키고 발광영역을 구획하는 बैं크층(460)을 형성하고, 발광층(465)을 형성한 다음 제 2 전극(470)을 형성한다.
- [0061] 다음, 제 2 전극(470) 상에 बैं크층(460)과 대응되도록 절연패턴(480)을 형성한다. 절연패턴(480)은 상기 बैं크층(460)과 동일한 물질로 형성할 수 있으며, बैं크층(460)이 형성된 영역 상에 형성할 수 있다.
- [0062] 이어, 제 2 전극(470) 및 절연패턴(480) 상에 제 1 무기막(490a)을 형성한다. 제 1 무기막(490a)은 하부의 절연패턴(480)과 제 2 전극(470)의 스텝 커버리지를 따라 형성될 수 있도록 절연패턴(480)과 콘택할 수 있다. 앞서 설명한 바와 같이, 발광층(465) 상부에 절연패턴(480)들 사이의 제 2 전극(470)의 단차 구조는 오목한 U자 형상으로 이루어질 수 있다. 따라서, U자 형상의 구조는 마이크로 렌즈와 같은 광을 집광시켜주는 역할을 할 수 있다.
- [0063] 다음으로, 제 1 무기막(490a) 상에 제 1 유기막(495a)을 형성한다. 제 1 유기막(495a)은 하부의 단차를 채워 상부 표면이 평평하게 형성될 수 있다. 여기서, 제 1 무기막(490a)의 굴절률은 제 1 유기막(495a)의 굴절률보다 클 수 있다. 앞서 설명한 바와 같이, 발광층(465)으로부터 방출된 광이 U자 형상의 구조에 따라 고굴절률의 무기막 및 저굴절률의 유기막의 계면에서 굴절되어 집광될 수 있다.
- [0064] 이어, 제 1 유기막(495a) 상에 제 2 무기막(490b)을 형성하고, 제 2 무기막(490b) 상에 제 2 유기막(495b)을 형성하고, 제 2 유기막(495b) 상에 제 3 무기막(495c)을 형성한다. 따라서, 고굴절률의 무기막과 저굴절률의 유기막이 서로 교번하여 형성됨으로써, 광의 집광 효율을 향상시킬 수 있는 이점이 있다.
- [0065] 상기와 같이, 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치는 बैं크층들 및 절연패턴들을 이용하여 발광층 상부에 오목한 구조를 형성하고, 굴절률이 서로 다른 무기막과 유기막을 교번하여 형성함으로써, 발광층으로부터 방출되는 광을 집광하여 광의 손실을 방지하고 휘도를 향상시킬 수 있는 이점이 있다.
- [0066] 이하, 본 발명의 유기전계발광표시장치에 관하여 하기 실험예에서 상술하기로 한다. 다만, 하기의 실험예는 본 발명을 예시하는 것일 뿐 본 발명이 하기 실험예에 한정되는 것은 아니다.
- [0067] 비교예
- [0068] 박막 트랜지스터 상에 제 1 전극, बैं크층, 발광층 및 제 2 전극을 형성하여 유기전계발광표시장치를 제조하였다.
- [0069] 실험예
- [0070] 상기 비교예의 제 2 전극까지 형성된 기판 상에 산화알루미늄(Al_2O_3)을 1000 Å의 두께로 증착하고, 폴리아크릴

수지를 5000 Å의 두께로 도포한 후, 다시 산화알루미늄(Al_2O_3)을 1000 Å의 두께로 증착하였다. 그리고 반복해서 폴리아크릴 수지를 5000 Å의 두께로 도포한 후, 다시 산화알루미늄(Al_2O_3)을 1000 Å의 두께로 증착하여 도 6의 SEM 사진과 같은 유기전계발광표시장치를 제조하였다.

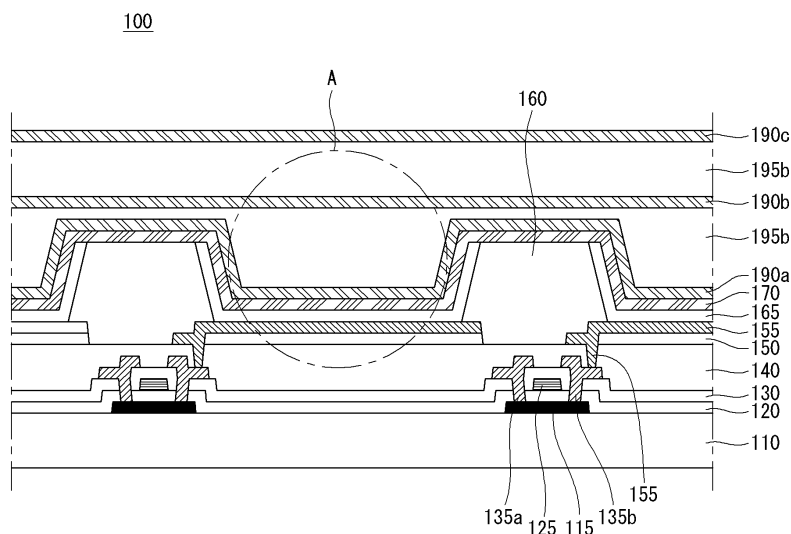
[0071] 상기 실험예와 비교예에 따라 제조된 유기전계발광표시장치를 구동하여 각 단위화소의 휘도를 측정하여 도 6에 나타내었다. 여기서, 도 6의 (a)는 비교예에 따라 제조된 유기전계발광표시장치의 단위화소이고, 도 6의 (b)는 실험예에 따라 제조된 유기전계발광표시장치의 단위화소이다.

[0072] 도 6에서 나타나는 바와 같이, 본 발명의 실험예에 따라 제조된 유기전계발광표시장치의 단위화소에서의 휘도가 비교예에 비해 약 5% 정도 우수하게 나타난 것을 알 수 있다.

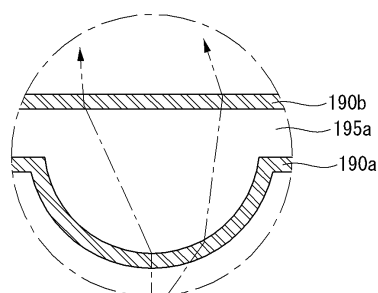
[0073] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면

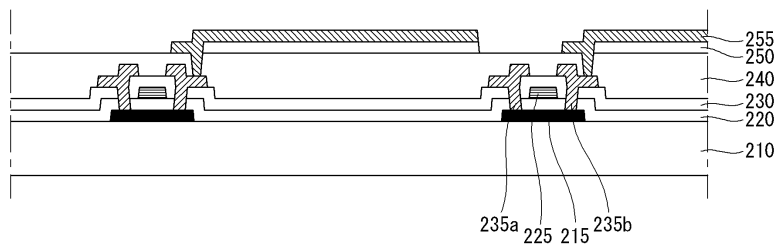
도면1



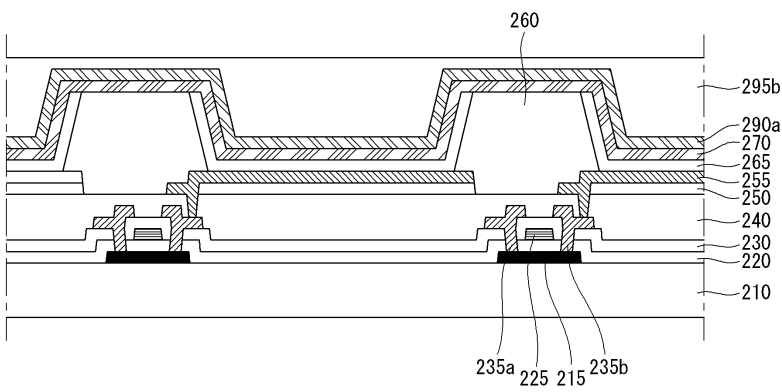
도면2



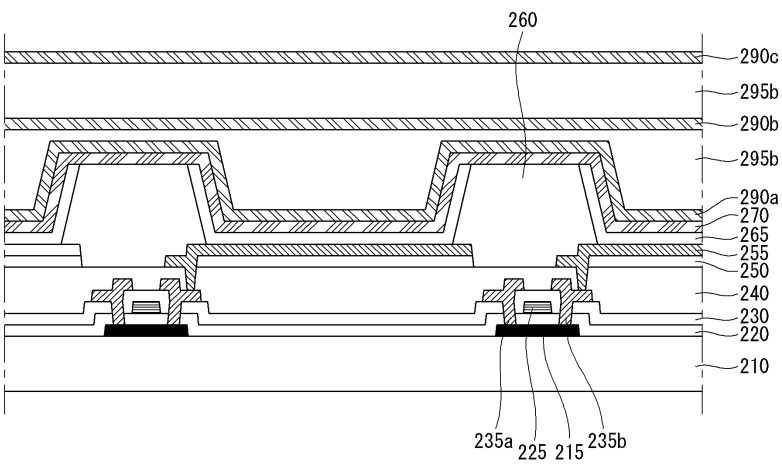
도면3a



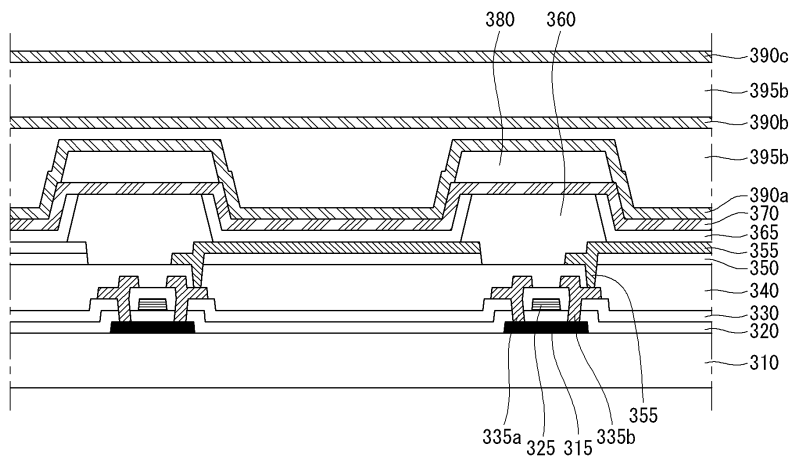
도면3b



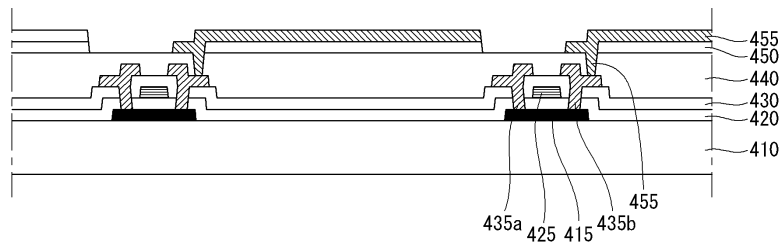
도면3c



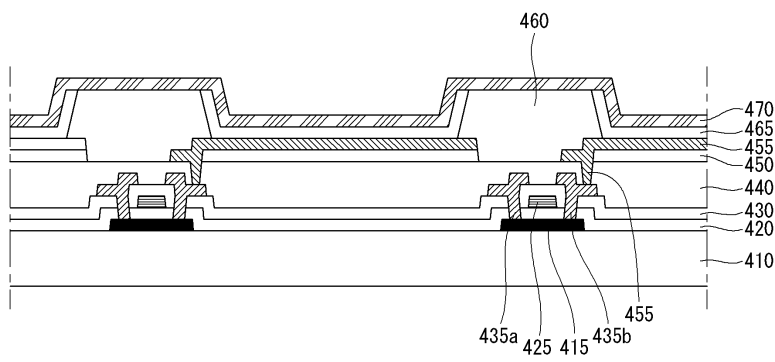
도면4



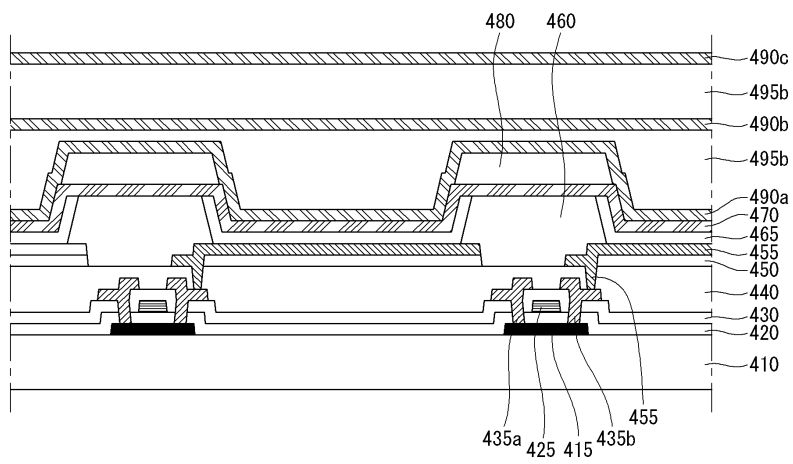
도면5a



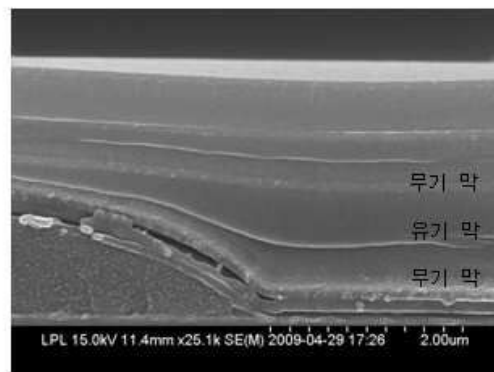
도면5b



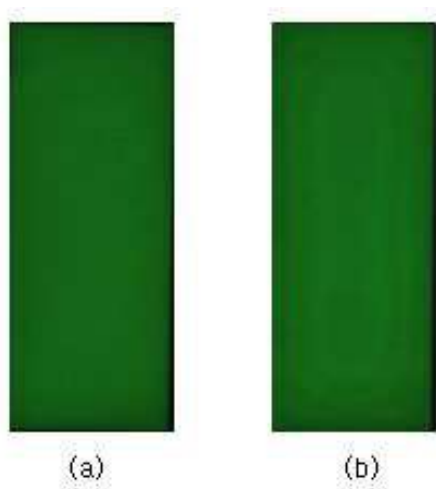
도면5c



도면6



도면7



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020120009316A	公开(公告)日	2012-02-01
申请号	KR1020100071495	申请日	2010-07-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JONG KYUN 이종균 KWAK CHAE HYUN 곽채현		
发明人	이종균 곽채현		
IPC分类号	H01L51/52		
CPC分类号	H01L51/50		
其他公开文献	KR101696476B1		
外部链接	Espacenet		

摘要(译)

根据本发明的实施例，有机发光显示器包括基板，设置在基板上的第一电极，暴露第一电极并限定发光区域的堤层，位于发光层和堤层上的第二电极，位于第二电极上并对应于堤层的绝缘图案，以及包括绝缘图案的基板上的绝缘图案，，交替设置多个无机膜和有机膜，并且无机膜的折射率可以高于有机膜的折射率。 专利文献1：

