



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0115694
(43) 공개일자 2011년10월24일

(51) Int. Cl.

H01L 51/52 (2006.01) H05B 33/08 (2006.01)
G09G 3/30 (2006.01)

(21) 출원번호 10-2010-0035152

(22) 출원일자 2010년04월16일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 용산구 한강로3가 65-228

(72) 발명자

김창남

경기 과천시 교하읍 동패리 숲속길마을 월드메르
디아파트 706동 303호

(74) 대리인

특허법인로얄

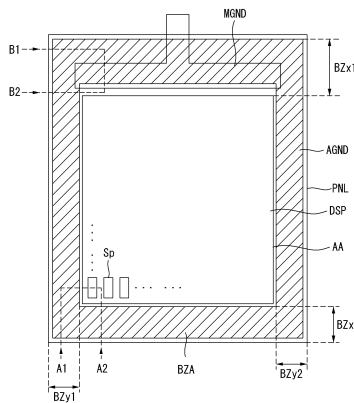
전체 청구항 수 : 총 10 항

(54) 유기전계발광표시장치

(57) 요약

본 발명의 실시예는, 표시영역과 비표시영역을 포함하는 기관; 표시영역에 형성되며 매트릭스형태로 형성된 서브 픽셀을 포함하는 표시부; 비표시영역의 제1층에 위치하며 서브 픽셀에 포함된 소오스/드레인 전극과 동일한 재료로 형성된 주접지배선; 및 비표시영역을 둘러싸도록 형성되며 제1층에서 주접지배선과 적어도 일부가 중첩되어 전기적으로 연결되고 서브 픽셀에 포함된 하부 전극과 동일한 재료로 형성된 보조접지배선을 포함하는 유기전계 발광표시장치를 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

표시영역과 비표시영역을 포함하는 기관;

상기 표시영역에 형성되며 매트릭스형태로 형성된 서브 픽셀을 포함하는 표시부;

상기 비표시영역의 제1층에 위치하며 상기 서브 픽셀에 포함된 소오스/드레인 전극과 동일한 재료로 형성된 주접지배선; 및

상기 비표시영역을 둘러싸도록 형성되며 상기 제1층에서 상기 주접지배선과 적어도 일부가 중첩되어 전기적으로 연결되고 상기 서브 픽셀에 포함된 하부 전극과 동일한 재료로 형성된 보조접지배선을 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 주접지배선은,

상기 비표시영역의 상기 제1층에 위치하는 제1주접지배선과,

상기 비표시영역의 상기 제1층과 대향하는 제2층에 위치하며 상기 보조접지배선과 일부 중첩되어 전기적으로 연결된 제2주접지배선을 포함하는 유기전계발광표시장치.

청구항 3

표시영역과 비표시영역을 포함하는 기관;

상기 표시영역에 형성되며 매트릭스형태로 형성된 서브 픽셀을 포함하는 표시부;

상기 비표시영역을 둘러싸도록 형성되며 상기 서브 픽셀에 포함된 소오스/드레인 전극과 동일한 재료로 형성된 주접지배선; 및

상기 비표시영역을 둘러싸도록 형성되며 제1층에서 상기 주접지배선과 적어도 일부가 중첩되어 전기적으로 연결되고 상기 서브 픽셀에 포함된 하부 전극과 동일한 재료로 형성된 보조접지배선을 포함하는 유기전계발광표시장치.

청구항 4

제1항 또는 제3항에 있어서,

상기 주접지배선 및 상기 보조접지배선 중 적어도 하나는 상기 서브 픽셀에 포함된 상부 전극과 전기적으로 연결되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제1항 또는 제3항에 있어서,

상기 주접지배선은 상기 서브 픽셀에 포함된 소오스/드레인 전극과 동일한 공정에 의해 형성되고,

상기 보조접지배선은 상기 서브 픽셀에 포함된 하부 전극과 동일한 공정에 의해 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제3항에 있어서,

상기 기관은 상기 비표시영역의 제3층 및 제4층에 정의된 베젤영역을 포함하며,

상기 주접지배선은 상기 베젤영역에서 상기 서브 픽셀에 포함된 상부 전극과 전기적으로 연결되는 것을 특징으

로 하는 유기전계발광표시장치.

청구항 7

제6항에 있어서,

상기 보조접지배선은,

상기 베젤영역 내에서 적어도 두 개로 구분되어 상기 주접지배선 상에 상호 이격하여 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

제3항에 있어서,

상기 베젤영역은 상기 표시부에 인접한 영역부터 상기 기관의 외곽까지 구분된 더미영역, 콘택영역 및 게이트구동소자영역을 포함하며,

상기 보조접지배선은 상기 더미영역에 형성된 내측 보조접지배선과 상기 게이트구동소자영역에 형성된 외측 보조접지배선을 포함하고,

상기 주접지배선은 상기 더미영역부터 상기 게이트구동소자영역의 일부까지 연장되고, 상기 콘택영역에서 상기 서브 픽셀에 포함된 상부 전극과 전기적으로 연결되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 9

제3항에 있어서,

상기 베젤영역은 상기 표시부에 인접한 영역부터 상기 기관의 외곽까지 구분된 더미영역 및 게이트구동소자영역을 포함하며,

상기 보조접지배선은 상기 더미영역부터 상기 게이트구동소자영역까지 연장되고,

상기 주접지배선은 상기 더미영역부터 상기 게이트구동소자영역의 일부까지 연장되고, 상기 게이트구동소자영역에서 뱅크층에 형성된 콘택홀을 통해 상기 서브 픽셀에 포함된 상부 전극과 전기적으로 연결되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 10

제1항 또는 제3항에 있어서,

상기 서브 픽셀은 트랜지스터부와 발광부를 포함하며,

상기 트랜지스터부는 상기 소오스/드레인 전극과 게이트 전극을 포함하고,

상기 발광부는 상기 소오스/드레인 전극 중 하나와 연결된 상기 하부 전극과, 유기 발광층 및 상기 주접지배선에 연결된 상부 전극을 포함하는 유기전계발광표시장치.

명세서

기술분야

[0001] 본 발명의 실시예는 유기전계발광표시장치에 관한 것이다.

배경기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 기관 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다. 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 유기전계발광표시장치는 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.

[0003] 유기전계발광표시장치에 배치된 서브 픽셀은 스위칭 트랜지스터, 구동 트랜지스터 및 커패시터를 포함하는 트랜

지스터부와 트랜지스터부에 포함된 구동 트랜지스터에 연결된 하부 전극, 유기 발광층 및 상부 전극을 포함하는 발광부를 포함한다. 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

[0004] 그런데 종래 유기전계발광표시장치는 패널 설계시, 배선 저항을 고려하여 베젤영역에 형성된 접지배선의 폭을 넓게 형성함에 따라 베젤영역이 넓어지는 문제가 있거나 접지배선의 폭을 좁게 형성할 시 배선 저항이 증가하는 문제가 있어 이의 개선이 요구된다.

발명의 내용

해결하려는 과제

[0005] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 한정된 베젤영역 내에 접지배선을 저저항 구조로 형성하여 배선 저항을 낮추고 동시에 베젤영역을 줄일 수 있는 유기전계발광표시장치를 제공하는 것이다.

과제의 해결 수단

[0006] 상술한 과제 해결 수단으로 본 발명의 실시예는, 표시영역과 비표시영역을 포함하는 기관; 표시영역에 형성되며 매트릭스형태로 형성된 서브 픽셀을 포함하는 표시부; 비표시영역의 제1층에 위치하며 서브 픽셀에 포함된 소오스/드레인 전극과 동일한 재료로 형성된 주접지배선; 및 비표시영역을 둘러싸도록 형성되며 제1층에서 주접지배선과 적어도 일부가 중첩되어 전기적으로 연결되고 서브 픽셀에 포함된 하부 전극과 동일한 재료로 형성된 보조 접지배선을 포함하는 유기전계발광표시장치를 제공한다.

[0007] 주접지배선은, 비표시영역의 상기 제1층에 위치하는 제1주접지배선과, 비표시영역의 제1층과 대향하는 제2층에 위치하며 보조접지배선과 일부 중첩되어 전기적으로 연결된 제2주접지배선을 포함할 수 있다.

[0008] 다른 측면에서 본 발명의 실시예는, 표시영역과 비표시영역을 포함하는 기관; 표시영역에 형성되며 매트릭스형태로 형성된 서브 픽셀을 포함하는 표시부; 비표시영역을 둘러싸도록 형성되며 서브 픽셀에 포함된 소오스/드레인 전극과 동일한 재료로 형성된 주접지배선; 및 비표시영역을 둘러싸도록 형성되며 제1층에서 주접지배선과 적어도 일부가 중첩되어 전기적으로 연결되고 서브 픽셀에 포함된 하부 전극과 동일한 재료로 형성된 보조접지배선을 포함하는 유기전계발광표시장치를 제공한다.

[0009] 주접지배선 및 보조접지배선 중 적어도 하나는 서브 픽셀에 포함된 상부 전극과 전기적으로 연결될 수 있다.

[0010] 주접지배선은 서브 픽셀에 포함된 소오스/드레인 전극과 동일한 공정에 의해 형성되고, 보조접지배선은 서브 픽셀에 포함된 하부 전극과 동일한 공정에 의해 형성될 수 있다.

[0011] 기관은 비표시영역의 제3층 및 제4층에 정의된 베젤영역을 포함하며, 주접지배선은 베젤영역에서 서브 픽셀에 포함된 상부 전극과 전기적으로 연결될 수 있다.

[0012] 보조접지배선은, 베젤영역 내에서 적어도 두 개로 구분되어 주접지배선 상에 상호 이격하여 형성될 수 있다.

[0013] 베젤영역은 표시부에 인접한 영역부터 기관의 외곽까지 구분된 더미영역, 콘택영역 및 게이트구동소자영역을 포함하며, 보조접지배선은 더미영역에 형성된 내측 보조접지배선과 게이트구동소자영역에 형성된 외측 보조접지배선을 포함하고, 주접지배선은 더미영역부터 게이트구동소자영역의 일부까지 연장되고, 콘택영역에서 서브 픽셀에 포함된 상부 전극과 전기적으로 연결될 수 있다.

[0014] 베젤영역은 표시부에 인접한 영역부터 기관의 외곽까지 구분된 더미영역 및 게이트구동소자영역을 포함하며, 보조접지배선은 더미영역부터 게이트구동소자영역까지 연장되고, 주접지배선은 더미영역부터 게이트구동소자영역의 일부까지 연장되고, 게이트구동소자영역에서 뱅크층에 형성된 콘택홀을 통해 서브 픽셀에 포함된 상부 전극과 전기적으로 연결될 수 있다.

[0015] 서브 픽셀은 트랜지스터부와 발광부를 포함하며, 트랜지스터부는 소오스/드레인 전극과 게이트 전극을 포함하고, 발광부는 소오스/드레인 전극 중 하나와 연결된 하부 전극과, 유기 발광층 및 주접지배선에 연결된 상부 전극을 포함할 수 있다.

발명의 효과

[0016] 본 발명의 실시예는, 패널의 구조에 따라 한정된 베젤영역 내에 접지배선을 저저항 구조로 형성하여 배선 저항을 낮춤과 동시에 베젤영역을 줄일 수 있는 유기전계발광표시장치를 제공하는 효과가 있다.

도면의 간단한 설명

[0017] 도 1은 유기전계발광표시장치의 개략적인 블록도.
 도 2는 도 1에 도시된 서브 픽셀의 회로구성 예시도.
 도 3은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 평면 구조도.
 도 4는 도 3의 A1-A2 영역의 단면도.
 도 5는 도 3의 B1-B2 영역의 단면도.
 도 6은 본 발명의 제2실시예에 따른 유기전계발광표시장치의 평면 구조도.
 도 7은 본 발명의 제3실시예에 따른 유기전계발광표시장치의 평면 구조도.
 도 8은 도 7의 C1-C2 영역의 단면도.
 도 9는 본 발명의 제4실시예에 따른 유기전계발광표시장치의 평면 구조도.
 도 10은 도 9의 D1-D2 영역의 단면도.

발명을 실시하기 위한 구체적인 내용

[0018] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0019] 도 1은 유기전계발광표시장치의 개략적인 블록도 이고, 도 2는 도 1에 도시된 서브 픽셀의 회로구성 예시도 이다.

[0020] 도 1 및 도 2를 참조하면, 유기전계발광표시장치는 타이밍 제어부(TCN), 데이터구동부(DDRV), 스캔구동부(SDRV), 전원부(PWR) 및 패널(PNL)을 포함한다.

[0021] 타이밍 제어부(TCN)는 데이터구동신호(DDC)를 이용하여 데이터구동부(DDRV)를 제어함과 동시에 게이트구동신호(GDC)를 이용하여 스캔구동부(SDRV)를 제어한다. 또한, 타이밍 제어부(TCN)는 외부로부터 공급된 영상신호를 데이터신호(DATA)로 변환하고 이를 데이터구동부(DDRV)에 공급한다. 타이밍 제어부(TCN)는 IC(Integrated Circuit) 형태로 패널(PNL)과 연결되는 인쇄회로기판 상에 실장될 수 있다.

[0022] 데이터구동부(DDRV)는 타이밍 제어부(TCN)의 제어하에 생성된 데이터신호(DATA)를 패널(PNL)에 형성된 데이터배선(DL1..DLn)을 통해 서브 픽셀(SP)에 공급한다. 데이터구동부(DDRV)는 IC 형태로 패널(PNL) 상에 실장될 수 있다.

[0023] 스캔구동부(SDRV)는 타이밍 제어부(TCN)의 제어하에 생성된 스캔신호를 패널(PNL)에 형성된 스캔배선(SL1..SLm)을 통해 서브 픽셀(SP)에 공급한다. 스캔구동부(SDRV)는 IC 형태로 패널(PNL) 상에 실장되거나 GIP(Gate In Panel) 형태로 패널(PNL) 상에 형성될 수 있다.

[0024] 전원부(PWR)는 고 전위전원(VDD) 및 저 전위전원(GND)을 생성하고 이를 타이밍 제어부(TCN), 데이터구동부(DDRV), 스캔구동부(SDRV) 및 패널(PNL) 중 적어도 하나에 공급한다. 전원부(PWR)는 패널(PNL)과 연결되는 인쇄회로기판 상에 실장될 수 있다.

[0025] 패널(PNL)은 기판 상에 매트릭스형태로 배치된 서브 픽셀(SP)을 포함한다. 서브 픽셀(SP)은 수동매트릭스형(Passive Matrix) 또는 능동매트릭스형(Active Matrix)으로 형성된다. 서브 픽셀(SP)이 능동매트릭스형으로 형성된 경우, 이는 도 2와 같이 스위칭 트랜지스터(S), 구동 트랜지스터(T), 커패시터(Cst) 및 유기 발광다이오드(D)를 포함하는 2T(Transistor)1C(Capacitor) 구조로 구성되거나 트랜지스터 및 커패시터가 더 추가된 구조로 구성될 수도 있다. 스위칭 트랜지스터(S), 구동 트랜지스터(T) 및 커패시터(Cst)는 트랜지스터부로 정의되고,

유기 발광다이오드(D)는 발광부로 정의될 수 있다. 한편, 2T1C 구조의 경우 서브 픽셀(SP)에 포함된 소자들은 다음과 같이 연결될 수 있다. 스위칭 트랜지스터(S)는 스캔신호가 공급되는 스캔배선(SL1)에 게이트 전극이 연결되고 데이터신호(DATA)가 공급되는 데이터배선(DL1)에 일단이 연결되며 제1노드(n1)에 타단이 연결된다. 구동 트랜지스터(T)는 제1노드(n1)에 게이트 전극이 연결되고 고 전위전원이 공급되는 전원배선(VDD)에 연결된 제2노드(n2)에 일단이 연결되며 제3노드(n3)에 타단이 연결된다. 커패시터(Cst)는 제1노드(n1)에 일단이 연결되고 제3노드(n3)에 타단이 연결된다. 유기 발광다이오드(D)는 제3노드(n3)에 하부 전극이 연결되고 저 전위전원이 공급되는 접지배선(GND)에 상부 전극이 연결된다.

[0026] 위의 설명에서는 서브 픽셀(SP)에 포함된 트랜지스터들(S, T)이 N-Type으로 구성된 것을 일례로 설명하였으나 본 발명의 실시예는 이에 한정되지 않는다. 그리고 전원배선(VDD)을 통해 공급되는 고 전위전원은 접지배선(GND)을 통해 공급되는 저 전위전원보다 높을 수 있으며, 이들은 전원부(PWR)로부터 공급된다.

[0027] 앞서 설명한 서브 픽셀(SP)은 다음과 같이 동작할 수 있다. 스캔배선(SL1)을 통해 스캔신호가 공급되면 스위칭 트랜지스터(S)가 턴온된다. 다음, 데이터배선(DL1)을 통해 공급된 데이터신호(DATA)가 턴온된 스위칭 트랜지스터(S)를 거쳐 제1노드(n1)에 공급되면 데이터신호(DATA)는 커패시터(Cst)에 데이터전압으로 저장된다. 다음, 스캔신호가 차단되고 스위칭 트랜지스터(S)가 턴오프되면 구동 트랜지스터(T)는 커패시터(Cst)에 저장된 데이터전압에 대응하여 구동된다. 다음, 전원배선(VDD)을 통해 공급된 고 전위전원이 접지배선(GND)을 통해 흐르게 되면 유기 발광다이오드(D)는 적색, 녹색 및 청색 중 하나의 빛을 발광하게 된다. 그러나 이는 구동방법의 일례에 따른 것일 뿐, 본 발명의 실시예는 이에 한정되지 않는다. 또한, 도 2는 서브 픽셀의 회로구성에 대한 이해를 돕기 위한 것일 뿐 본 발명은 이에 한정되지 않는다.

[0028] 이하, 본 발명의 실시예들에 따른 유기전계발광표시장치의 구조에 대해 설명한다.

[0029] <제1실시예>

[0030] 도 3은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 평면 구조도이고, 도 4는 도 3의 A1-A2 영역의 단면도이고, 도 5는 도 3의 B1-B2 영역의 단면도이다.

[0031] 도 3에 도시된 바와 같이, 패널(PNL)을 구성하는 기판은 표시영역(AA)과 비표시영역(BZx1, BZx2, BZy1, BZy2)을 포함한다. 비표시영역(BZx1, BZx2, BZy1, BZy2)은 제1측인 제1비표시영역(BZx1), 제2측인 제2비표시영역(BZx2), 제3측인 제3비표시영역(BZy1) 및 제4측인 제4비표시영역(BZy2)을 포함한다. 표시영역(AA)은 매트릭스형태로 형성된 서브 픽셀(SP)에 의해 표시부(DSP)로 정의된다. 반면, 비표시영역(BZx1, BZx2, BZy1, BZy2)은 주접지배선(MGND) 및 보조접지배선(AGND)에 의해 베젤영역(BZA)으로 정의된다. 패널(PNL)에 형성된 주접지배선(MGND) 및 보조접지배선(AGND)은 서브 픽셀(SP)에 포함된 접지배선(GND)에 연결된다.

[0032] 주접지배선(MGND)은 제1비표시영역(BZx1)에 위치하며 서브 픽셀(SP)에 포함된 소오스 전극 및 드레인 전극(이하 소오스/드레인 전극으로 표기함)과 동일한 재료로 형성된다. 보조접지배선(AGND)은 비표시영역(BZx1, BZx2, BZy1, BZy2)을 둘러싸도록 형성되며 제1비표시영역(BZx1)에서 주접지배선(MGND)과 적어도 일부가 중첩되어 전기적으로 연결되고 서브 픽셀(SP)에 포함된 하부 전극과 동일한 재료로 형성된다.

[0033] 이하, 트랜지스터부(STFT_P) 및 발광부(D_P)의 구조와 주접지배선(MGND) 및 보조접지배선(AGND)의 구조에 대해 도 4 및 도 5에 도시된 단면도를 참조하여 더욱 자세히 설명한다.

[0034] 도 4에 도시된 바와 같이, 패널(PNL)을 구성하는 기판(110)의 표시영역(AA)에는 트랜지스터부(STFT_P) 및 발광부(D_P)가 형성된다. 그리고 패널(PNL)을 구성하는 기판(110)의 제3비표시영역(BZy1)에는 발광부(D_P)의 재료들 중 일부가 형성된다. 표시영역(AA)에 위치하는 트랜지스터부(STFT_P) 및 발광부(D_P)와 제3비표시영역(BZy1)에 위치하며 발광부(D_P)에 포함된 재료들 중 일부는 다음과 같이 형성될 수 있다. 여기서, 제3비표시영역(BZy1)은 표시영역(AA)에 인접하는 더미영역(DA)과 기판(110)의 외곽에 인접하는 콘택영역(CA)을 포함한다. 더미영역(DA)은 유기 공통막의 마진이 되는 영역이고, 콘택영역(CA)은 보조접지배선(AGND)과 발광부(D_P)에 포함된 상부 전극(121)으로부터 연장된 접지배선(GND)이 콘택되는 영역이다.

[0035] 기판(110) 상에는 소오스 영역, 채널 영역 및 드레인 영역(111a, 111b, 111c)을 포함하는 액티브층(111)이 형성된다. 액티브층(111)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있고, 소오스/드레인 영역(111a, 111c)에는 P형 또는 N형 불순물이 도핑될 수 있다. 액티브층(111) 상에는 제1절연막(112)이 형성된다. 제1절연막(112)은 실리콘 산화물(SiOx), 실리콘 질화물(SiNx) 등으로 형성될 수 있다. 제1절연막(112) 상에는

게이트 전극(113)이 형성된다. 게이트 전극(113)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다. 게이트 전극(113) 상에는 제2절연막(114)이 형성된다. 제2절연막(114)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 등으로 형성될 수 있다. 제2절연막(114) 상에는 소오스/드레인 영역(111a, 111c)에 연결된 소오스/드레인 전극(115a, 115b)이 형성된다. 소오스/드레인 전극(115a, 115b)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다. 제2절연막(114) 상에는 소오스/드레인 전극(115a, 115b) 중 하나를 노출하도록 제3절연막(116)이 형성된다. 제3절연막(116)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 등으로 형성될 수 있다. 제3절연막(116) 상에는 소오스/드레인 전극(115a, 115b) 중 하나를 노출하도록 평탄화막(117)이 형성된다. 평탄화막(117)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다. 평탄화막(117) 상에는 소오스/드레인 전극(115a, 115b) 중 하나에 전기적으로 연결되도록 하부 전극(118)이 형성됨과 더불어 이와 동일한 공정 및 재료로 보조접지배선(AGND)이 형성된다. 하부 전극(118)은 애노드 또는 캐소드 전극으로 선택될 수 있다. 하부 전극(118)이 애노드 전극으로 선택된 경우 이는 ITO(Indium Tin Oxide)나 IZO(Indium Zinc Oxide) 등과 같은 투명 금속으로 형성될 수 있으나 이에 한정되지 않는다. 평탄화막(117) 상에는 하부 전극(118) 및 보조접지배선(AGND)의 일부를 노출하도록 बैं크층(119)이 형성된다. बैं크층(119)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기물로 형성될 수 있으나 이에 한정되지 않는다. 하부 전극(118) 상에는 적색, 녹색 및 청색 중 적어도 하나의 색을 발광하는 유기 발광층(120)이 형성된다. 유기 발광층(120)은 정공수송층, 정공주입층, 발광층, 전자주입층 및 전자수송층을 포함할 수 있고 이밖에 다른 기능층 들이 더 포함될 수도 있다. 유기 발광층(120) 상에는 상부 전극(121)이 형성된다. 상부 전극(121)은 캐소드 또는 애노드 전극으로 선택될 수 있다. 상부 전극(121)이 캐소드 전극으로 선택된 경우 이는 알루미늄(Al), 알루미늄네오디뮴(AlNd) 등과 같은 불투명 금속으로 형성될 수 있으나 이에 한정되지 않는다.

[0036] 도시된 바와 같이, 앞선 공정에서 발광부(D_P)에 포함된 재료들 중 일부인 하부 전극(118)은 더미영역(DA) 및 콘택영역(CA)에 분할되어 보조접지배선(AGND)으로 형성된다. 그리고 발광부(D_P)에 포함된 재료들 중 일부인 상부 전극(121)은 표시영역(AA), 더미영역(DA) 및 콘택영역(CA)까지 연장되어 접지배선(GND)으로 형성되고 보조접지배선(AGND)과 전기적으로 연결된다. 한편, 보조접지배선(AGND)은 제1비표시영역(BZx1)에서 주접지배선(MGND)과 전기적으로 연결되는데 이는 도 5를 참조하여 더욱 자세히 설명한다.

[0037] 도 5에 도시된 바와 같이, 기관(110)의 제1비표시영역(BZx1)은 중첩영역(OL) 및 비중첩영역(NOL)을 포함한다. 중첩영역(OL)은 주접지배선(MGND)과 보조접지배선(AGND)이 중첩되어 전기적으로 연결되는 영역이고, 비중첩영역(NOL)은 주접지배선(MGND)과 보조접지배선(AGND)이 비중첩하고 전기적으로 미연결되는 영역이다.

[0038] 기관(110)의 제1비표시영역(BZx1)에는 도 4에 도시된 공정에 의해 제1절연막(112)과 제2절연막(114)이 형성된다. 그리고 제2절연막(114) 상에는 소오스/드레인 전극(115a, 115b)과 동일한 공정 및 재료로 주접지배선(MGND)이 형성된다. 그리고 비중첩영역(NOL)에 위치하는 주접지배선(MGND) 상에는 평탄화막(117)이 형성된다. 그리고 주접지배선(MGND) 상에는 하부 전극(118)과 동일한 공정 및 재료로 형성된 보조접지배선(AGND)이 형성된다. 여기서, 비중첩영역(NOL)에 위치하는 주접지배선(MGND) 상에는 평탄화막(117)이 형성될 수 있으나 이는 공정에 따라 बैं크층(119)으로 대체될 수도 있다.

[0039] <제2실시예>

[0040] 도 6은 본 발명의 제2실시예에 따른 유기전계발광표시장치의 평면 구조도이다.

[0041] 도 6에 도시된 바와 같이, 본 발명의 제2실시예에 따른 유기전계발광표시장치는 제1실시예와 유사하나 제1비표시영역(BZx1)과 제2비표시영역(BZx2)에 주접지배선(MGND1, MGND2)이 구분되어 형성된다.

[0042] 이에 따라, 제1주접지배선(MGND1)은 제1비표시영역(BZx1)에서 보조접지배선(AGND)과 일부 중첩되어 전기적으로 연결되고, 제2주접지배선(MGND2)은 제2비표시영역(BZx2)에서 보조접지배선(AGND)과 일부 중첩되어 전기적으로 연결된다.

[0043] <제3실시예>

- [0044] 도 7은 본 발명의 제3실시에 따른 유기전계발광표시장치의 평면 구조도이고, 도 8은 도 7의 C1-C2 영역의 단면도이다.
- [0045] 도 7에 도시된 바와 같이, 패널(PNL)을 구성하는 기판은 표시영역(AA)과 비표시영역(BZx1, BZx2, BZy1, BZy2)을 포함한다. 비표시영역(BZx1, BZx2, BZy1, BZy2)은 제1측인 제1비표시영역(BZx1), 제2측인 제2비표시영역(BZx2), 제3측인 제3비표시영역(BZy1) 및 제4측인 제4비표시영역(BZy2)을 포함한다. 표시영역(AA)은 매트릭스형태로 형성된 서브 픽셀(SP)에 의해 표시부(DSP)로 정의된다. 반면, 비표시영역(BZx1, BZx2, BZy1, BZy2)은 주접지배선(MGND) 및 보조접지배선(AGND)에 의해 베젤영역(BZA)으로 정의된다. 패널(PNL)에 형성된 주접지배선(MGND) 및 보조접지배선(AGND)은 서브 픽셀(SP)에 포함된 접지배선(GND)에 연결된다.
- [0046] 주접지배선(MGND)은 비표시영역(BZx1, BZx2, BZy1, BZy2)을 둘러싸도록 위치하며 서브 픽셀(SP)에 포함된 소오스/드레인 전극과 동일한 재료로 형성된다. 여기서, 주접지배선(MGND)은 폐곡선 형태가 아닌 비폐곡선 형태가 되도록 제1비표시영역(BZx1)에서 상호 이격되도록 패턴된다. 보조접지배선(AGND)은 비표시영역(BZx1, BZx2, BZy1, BZy2)을 둘러싸도록 형성되며 비표시영역(BZx1, BZx2, BZy1, BZy2)에서 주접지배선(MGND)과 적어도 일부가 중첩되어 전기적으로 연결되고 서브 픽셀(SP)에 포함된 하부 전극과 동일한 재료로 형성된다.
- [0047] 이하, 트랜지스터부(STFT_P) 및 발광부(D_P)의 구조와 주접지배선(MGND) 및 보조접지배선(AGND)의 구조에 대해 도 8에 도시된 단면도를 참조하여 더욱 자세히 설명한다.
- [0048] 도 8에 도시된 바와 같이, 패널(PNL)을 구성하는 기판(110)의 표시영역(AA)에는 트랜지스터부(STFT_P) 및 발광부(D_P)가 형성된다. 그리고 패널(PNL)을 구성하는 기판(110)의 제3비표시영역(BZy1)에는 발광부(D_P)의 재료들 중 일부가 형성된다. 표시영역(AA)에 위치하는 트랜지스터부(STFT_P) 및 발광부(D_P)와 제3비표시영역(BZy1)에 위치하며 발광부(D_P)에 포함된 재료들 중 일부는 다음과 같이 형성될 수 있다. 여기서, 제3비표시영역(BZy1)은 표시영역(AA)에 인접하는 더미영역(DA)과 더미영역(DA)에 인접하는 콘택영역(CA)과 기판(110)의 외곽에 인접하는 게이트구동소자영역(GDA)을 포함한다. 더미영역(DA)은 유기 공통막의 마진이 되는 영역이고, 콘택영역(CA)은 보조접지배선(AGND)과 발광부(D_P)에 포함된 상부 전극(121)으로부터 연장된 접지배선(GND)이 콘택되는 영역이며, 게이트구동소자영역(GDA)은 게이트구동부(DTFT_P)가 형성되는 영역이다. 즉, 게이트구동부(DTFT_P)는 GIP 형태로 기판(110) 상에 형성된다.
- [0049] 기판(110) 상에는 소오스 영역, 채널 영역 및 드레인 영역(111a, 111b, 111c)을 포함하는 액티브층(111)이 형성된다. 액티브층(111) 상에는 제1절연막(112)이 형성된다. 제1절연막(112) 상에는 게이트 전극(113)이 형성된다. 게이트 전극(113) 상에는 제2절연막(114)이 형성된다. 제2절연막(114) 상에는 소오스/드레인 영역(111a, 111c)에 연결된 소오스/드레인 전극(115a, 115b)이 형성된다. 제2절연막(114) 상에는 소오스/드레인 전극(115a, 115b) 중 하나를 노출하도록 제3절연막(116)이 형성된다. 제3절연막(116) 상에는 소오스/드레인 전극(115a, 115b) 중 하나를 노출하도록 평탄화막(117)이 형성된다. 평탄화막(117) 상에는 소오스/드레인 전극(115a, 115b) 중 하나에 전기적으로 연결되도록 하부 전극(118)이 형성됨과 더불어 이와 동일한 공정 및 재료로 보조접지배선(AGND)이 형성된다. 평탄화막(117) 상에는 하부 전극(118) 및 보조접지배선(AGND)의 일부를 노출하도록 बैं크층(119)이 형성된다. 하부 전극(118) 상에는 적색, 녹색 및 청색 중 적어도 하나의 색을 발광하는 유기 발광층(120)이 형성된다. 유기 발광층(120) 상에는 상부 전극(121)이 형성된다.
- [0050] 도시된 바와 같이, 앞선 공정에서 발광부(D_P)에 포함된 재료들 중 일부인 하부 전극(118)은 더미영역(DA) 및 콘택영역(CA)에 분할되어 보조접지배선(AGND)으로 형성된다. 그리고 발광부(D_P)에 포함된 재료들 중 일부인 상부 전극(121)은 표시영역(AA), 더미영역(DA) 및 콘택영역(CA)까지 연장되어 접지배선(GND)으로 형성되고 주접지배선(MGND)과 전기적으로 연결된다. 한편, 주접지배선(MGND) 및 접지배선(GND)은 콘택영역(CA)에서 상호 중첩되어 전기적으로 연결되고, 보조접지배선(AGND)은 적어도 두 개로 구분되어 주접지배선(MGND) 상에 상호 이격하여 형성되는데 이는 이하에서 더욱 자세히 설명한다.
- [0051] 앞선 트랜지스터부(STFT_P)와 동일한 공정 및 재료로 더미영역(DA), 콘택영역(CA) 및 게이트구동소자영역(GDA) 상에는 제2절연막(114)이 형성된다. 그리고 제2절연막(114) 상에는 소오스/드레인 전극(115a, 115b)과 동일한 공정 및 재료로 주접지배선(GND)이 형성된다. 그리고 더미영역(DA) 상에는 하부 전극(118)과 동일한 공정 및 재료로 내측 보조접지배선(AGND2I)이 형성된다. 이후 발광부(D_P)의 공정에 의해 내측 보조접지배선(AGND2I) 상에는 बैं크층(119), 유기 발광층(120) 및 상부 전극(121)이 형성된다.
- [0052] 앞선 트랜지스터부(STFT_P)와 동일한 공정 및 재료로 게이트구동소자영역(GDA)에는 게이트구동부(DTFT_P)가 형성된다. 게이트구동소자영역(GDA)에 형성된 게이트구동부(DTFT_P) 상에는 트랜지스터부(STFT_P)와 유사하게 제3

절연막(116) 및 평탄화막(117)이 형성된다. 그리고 평탄화막(117) 상에는 하부 전극(118)과 동일한 공정 및 재료로 외측 보조접지배선(AGND20)이 형성된다. 그리고 외측 보조접지배선(AGND20) 상에는 बैं크층(119)이 형성될 수 있으나 이는 생략될 수도 있다.

[0053] 위와 같은 공정에 의해 주접지배선(MGND) 상에는 내측 보조접지배선(AGND21)과 외측 보조접지배선(AGND20)이 각각 이격하여 형성되고, 콘택영역(CA) 상에서 접지배선(GND)과 주접지배선(MGND)이 상호 중첩하여 전기적으로 연결된다.

[0054] <제4실시예>

[0055] 도 9는 본 발명의 제4실시예에 따른 유기전계발광표시장치의 평면 구조도이고, 도 10은 도 9의 D1-D2 영역의 단면도이다.

[0056] 도 9에 도시된 바와 같이, 패널(PNL)을 구성하는 기관은 표시영역(AA)과 비표시영역(BZx1, BZx2, BZy1, BZy2)을 포함한다. 비표시영역(BZx1, BZx2, BZy1, BZy2)은 제1측인 제1비표시영역(BZx1), 제2측인 제2비표시영역(BZx2), 제3측인 제3비표시영역(BZy1) 및 제4측인 제4비표시영역(BZy2)을 포함한다. 표시영역(AA)은 매트릭스형태로 형성된 서브 픽셀(SP)에 의해 표시부(DSP)로 정의된다. 반면, 비표시영역(BZx1, BZx2, BZy1, BZy2)은 주접지배선(MGND) 및 보조접지배선(AGND)에 의해 베젤영역(BZA)으로 정의된다. 패널(PNL)에 형성된 주접지배선(MGND) 및 보조접지배선(AGND)은 서브 픽셀(SP)에 포함된 접지배선(GND)에 연결된다.

[0057] 주접지배선(MGND)은 비표시영역(BZx1, BZx2, BZy1, BZy2)을 둘러싸도록 위치하며 서브 픽셀(SP)에 포함된 소오스/드레인 전극과 동일한 재료로 형성된다. 여기서, 주접지배선(MGND)은 폐곡선 형태가 되도록 패턴된다. 보조접지배선(AGND)은 비표시영역(BZx1, BZx2, BZy1, BZy2)을 둘러싸도록 형성되며 비표시영역(BZx1, BZx2, BZy1, BZy2)에서 주접지배선(MGND)과 적어도 일부가 중첩되어 전기적으로 연결되고 서브 픽셀(SP)에 포함된 하부 전극과 동일한 재료로 형성된다.

[0058] 이하, 트랜지스터부(STFT_P) 및 발광부(D_P)의 구조와 주접지배선(MGND) 및 보조접지배선(AGND)의 구조에 대해 도 10에 도시된 단면도를 참조하여 더욱 자세히 설명한다.

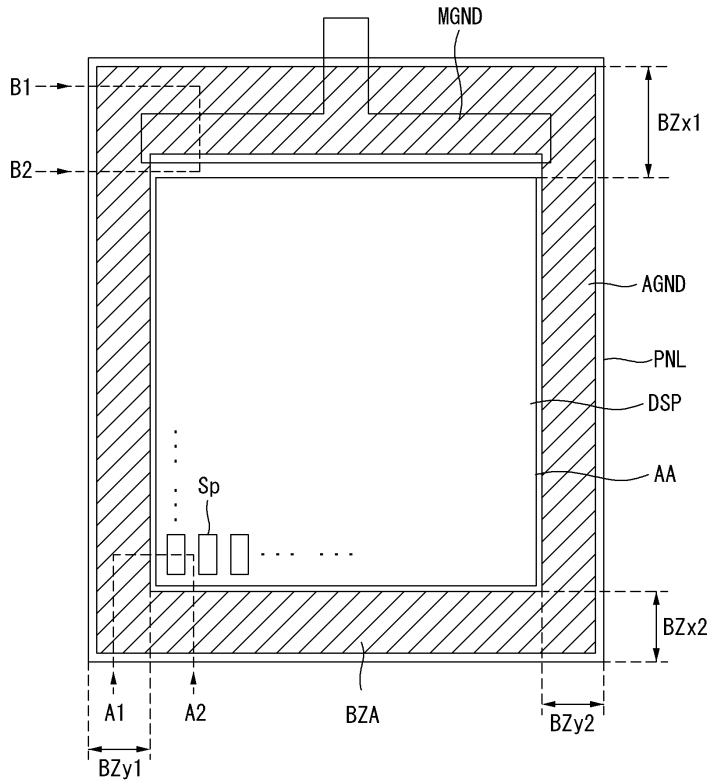
[0059] 도 10에 도시된 바와 같이, 패널(PNL)을 구성하는 기관(110)의 표시영역(AA)에는 트랜지스터부(STFT_P) 및 발광부(D_P)가 형성된다. 그리고 패널(PNL)을 구성하는 기관(110)의 제3비표시영역(BZy1)에는 발광부(D_P)의 재료들 중 일부가 형성된다. 표시영역(AA)에 위치하는 트랜지스터부(STFT_P) 및 발광부(D_P)와 제3비표시영역(BZy1)에 위치하며 발광부(D_P)에 포함된 재료들 중 일부는 다음과 같이 형성될 수 있다. 여기서, 제3비표시영역(BZy1)은 표시영역(AA)에 인접하는 더미영역(DA)과 더미영역(DA)에 인접하는 게이트구동소자영역(GDA)을 포함한다. 더미영역(DA)은 유기 공통막의 마진이 되는 영역이고, 게이트구동소자영역(GDA)은 게이트구동부(DTFT_P)가 형성되는 영역이 됨과 동시에 보조접지배선(AGND)과 발광부(D_P)에 포함된 상부 전극(121)으로부터 연장된 접지배선(GND)이 콘택되는 영역이다.

[0060] 제4실시예는 제3실시예와 달리 콘택영역(CA)이 생략됨으로써 게이트구동소자영역(GDA)에 위치하는 बैं크층(119)에 형성된 콘택홀(CH)을 통해 상부 전극(121)으로부터 연장된 접지배선(GND)과 보조접지배선(AGND)이 전기적으로 연결된다.

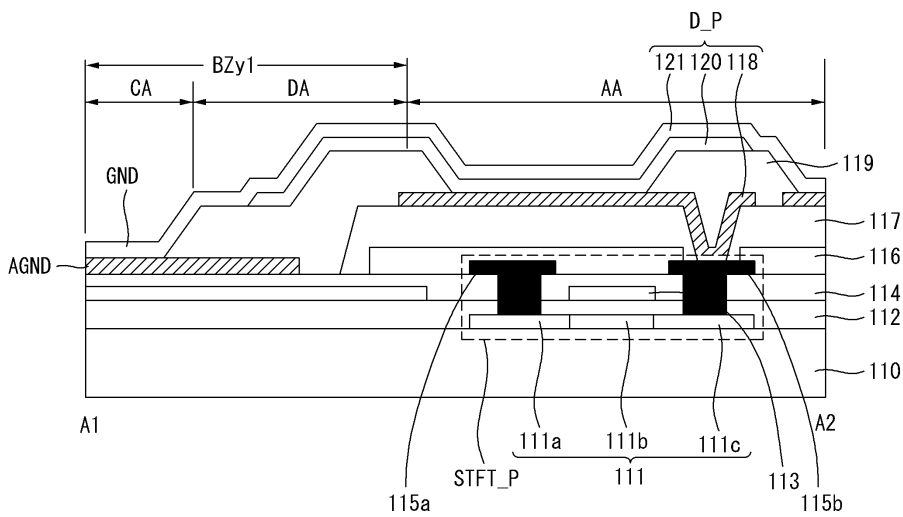
[0061] 이상 본 발명은 패널의 구조에 따라 한정된 베젤영역 내에 접지배선을 저저항 구조로 형성하여 배선 저항을 낮춤과 동시에 베젤영역을 줄일 수 있는 유기전계발광표시장치를 제공하는 효과가 있다.

[0062] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

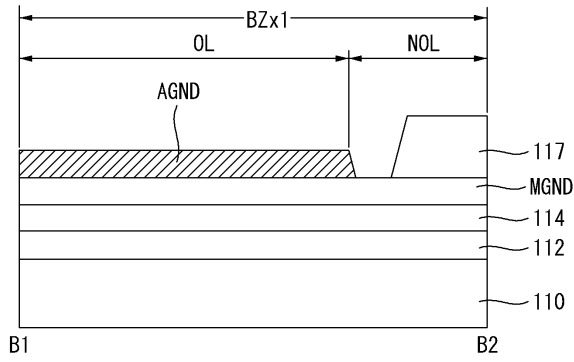
도면3



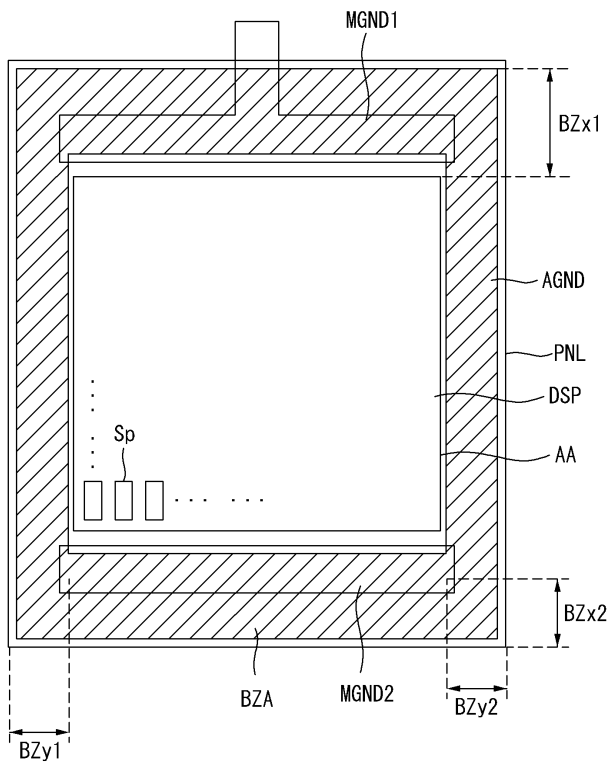
도면4



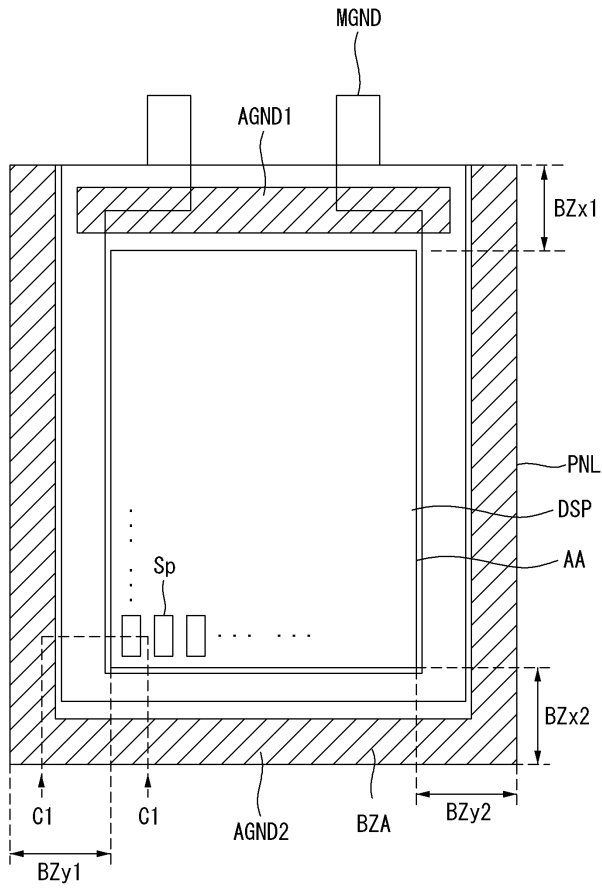
도면5



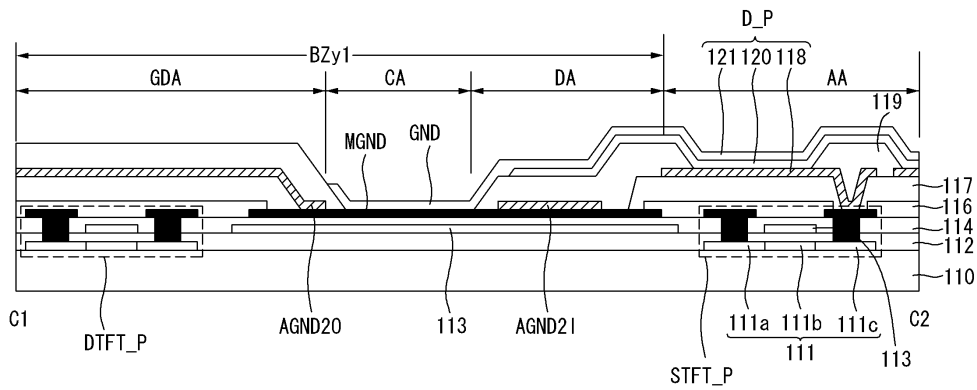
도면6



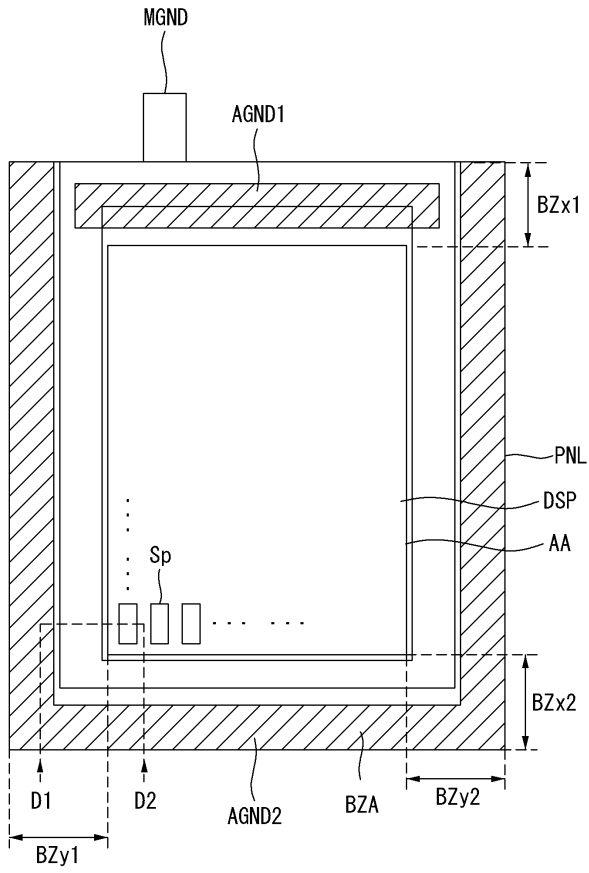
도면7



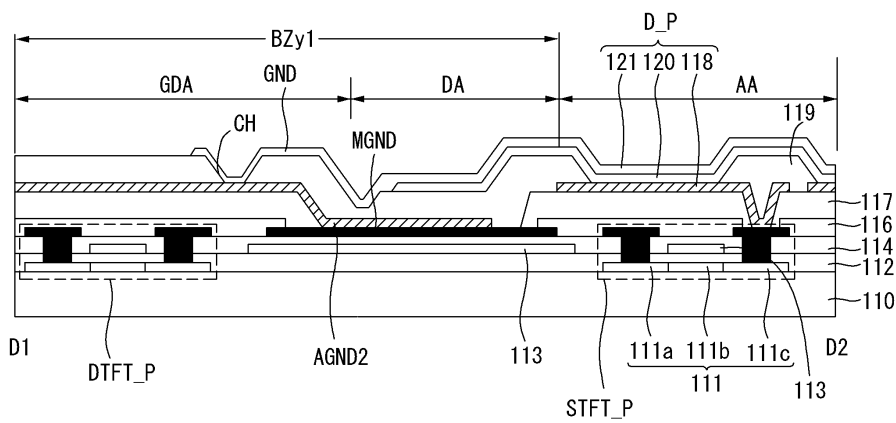
도면8



도면9



도면10



| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 有机电致发光显示装置 | | |
| 公开(公告)号 | KR1020110115694A | 公开(公告)日 | 2011-10-24 |
| 申请号 | KR1020100035152 | 申请日 | 2010-04-16 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | LG显示器有限公司 | | |
| 当前申请(专利权)人(译) | LG显示器有限公司 | | |
| [标]发明人 | KIM CHANG NAM | | |
| 发明人 | KIM CHANG NAM | | |
| IPC分类号 | H01L51/52 H05B33/08 G09G3/30 | | |
| CPC分类号 | H01L27/32 H01L27/3279 H01L27/329 G09G3/3208 G09G2300/0413 | | |
| 其他公开文献 | KR101258260B1 | | |
| 外部链接 | Espacenet | | |

摘要(译)

本发明的一个实施例是一种显示装置，包括：基板，包括显示区域和非显示区域；主引线形成在非显示区域的第一侧上并形成成为子；并且下电极形成围绕非显示区域并且电连接并包括在子像素中。并且，辅助接地布线形成在显示区域中并且由材料形成，以便在与包括在子材料中的源/漏电极相同的材料第一侧上与主绝缘线的至少一部分重叠。

