



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01) G09G 3/20 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년01월19일 10-0671648 2007년01월12일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0119869 2005년12월08일 2005년12월08일	(65) 공개번호 (43) 공개일자
----------------------------------	---	------------------------

(73) 특허권자 삼성에스디아이 주식회사
 경기 수원시 영통구 신동 575

(72) 발명자 최상무
 경기도 수원시 영통구 영통동 1027-5번지 303호

 박용성
 서울특별시 송파구 신천동 한신코아 아파트 1425호

 김도엽
 경기 용인시 기흥읍 공세리 428-5 삼성SDI 중앙연구소

(74) 대리인 신영무

심사관 : 최정운

전체 청구항 수 : 총 22 항

(54) 데이터 구동부 및 이를 이용한 유기 발광 표시장치와 그의구동방법

(57) 요약

본 발명은 원하는 전압값을 가지는 데이터신호를 생성할 수 있도록 한 데이터 구동부에 관한 것이다.

본 발명의 데이터 구동부는 다수의 스위치를 포함하며 데이터의 상위비트들에 대응하여 2개의 스위치가 턴-온되어 다수의 기준전압들 중 2개의 기준전압을 선택하는 제 1디지털-아날로그 변환부와; 상기 2개의 기준전압을 다수의 전압으로 분압하고, 상기 데이터의 하위비트들에 대응하여 상기 2개의 기준전압 및 상기 분압된 전압들 중 어느 하나의 전압을 데이터 신호로써 출력단자로 공급하는 제 2디지털-아날로그 변환부를 구비하며; 상기 제 2디지털-아날로그 변환부는 상기 2개의 스위치의 턴-온 저항을 보상하기 위하여 바이어스 전압에 의하여 턴-온되는 트랜지스터를 구비한다.

대표도

도 5

특허청구의 범위

청구항 1.

다수의 스위치를 포함하며 데이터의 상위비트들에 대응하여 2개의 스위치가 턴-온되어 다수의 기준전압들 중 2개의 기준 전압을 선택하는 제 1디지털-아날로그 변환부와;

상기 2개의 기준전압을 다수의 전압으로 분압하고, 상기 데이터의 하위비트들에 대응하여 상기 2개의 기준전압 및 상기 분압된 전압들 중 어느 하나의 전압을 데이터신호로써 출력단자로 공급하는 제 2디지털-아날로그 변환부를 구비하며;

상기 제 2디지털-아날로그 변환부는 상기 2개의 스위치의 턴-온 저항을 보상하기 위하여 바이어스 전압에 의하여 턴-온 되는 트랜지스터를 구비하는 것을 특징으로 하는 데이터 구동부.

청구항 2.

제 1항에 있어서,

상기 제 2디지털-아날로그 변환부는

상기 2개의 스위치 사이에 위치되어 상기 2개의 기준전압을 분압하기 위한 복수의 분압저항과,

상기 분압저항들의 노드와 상기 출력단자 사이에 위치되어 상기 데이터의 하위비트에 대응하여 턴-온되는 제 2스위치들을 구비하는 것을 특징으로 하는 데이터 구동부.

청구항 3.

제 2항에 있어서,

상기 분압저항들은 각각의 저항값은 동일하게 설정되는 것을 특징으로 하는 데이터 구동부.

청구항 4.

제 2항에 있어서,

상기 트랜지스터는 상기 2개의 스위치 중 어느 하나와 상기 분압저항들 사이에 설치되는 것을 특징으로 하는 데이터 구동부.

청구항 5.

제 4항에 있어서,

상기 바이어스 전압의 전압레벨은 상기 트랜지스터의 턴-온저항이 상기 2개의 스위치의 턴-온저항과 합해져 상기 분압저항들 중 어느 하나와 동일하도록 설정되는 것을 특징으로 하는 데이터 구동부.

청구항 6.

제 1항에 있어서,

상기 데이터신호를 적색 화소로 공급될 적색 데이터신호, 녹색 화소로 공급될 녹색 데이터신호 및 청색 화소로 공급될 청색 데이터신호로 나누어지는 것을 특징으로 하는 데이터 구동부.

청구항 7.

제 6항에 있어서,

상기 적색 데이터신호를 공급하기 위한 상기 제 2디지털-아날로그 변환부에 포함된 트랜지스터로는 적색 바이어스 전압이 공급되며 상기 녹색 데이터신호를 공급하기 위한 상기 제 2디지털-아날로그 변환부에 포함된 트랜지스터로는 녹색 바이어스 전압이 공급되고, 상기 청색 데이터신호를 공급하기 위한 상기 제 2디지털-아날로그 변환부에 포함된 트랜지스터로는 청색 바이어스 전압이 공급되는 것을 특징으로 하는 데이터 구동부.

청구항 8.

제 7항에 있어서,

상기 적색 바이어스 전압, 녹색 바이어스 전압 및 청색 바이어스 전압의 전압값은 다르게 설정되는 것을 특징으로 하는 데이터 구동부.

청구항 9.

제 1항에 있어서,

상기 트랜지스터는 피모스(PMOS) 타입 또는 엔모스(NMOS) 타입 중 어느 하나로 설정되는 것을 특징으로 하는 데이터 구동부.

청구항 10.

제 2항에 있어서,

상기 2개의 스위치 및 제 2스위치들 각각은 피모스(PMOS) 타입 및 엔모스 타입의 트랜지스터가 트랜스미션 게이트 형태로 접속되어 이루어지는 것을 특징으로 하는 데이터 구동부.

청구항 11.

제 1항에 있어서,

순차적으로 샘플링신호를 공급하기 위한 쉬프트 레지스터부와,

상기 샘플링신호에 응답하여 상기 데이터를 저장하기 위한 샘플링 래치부와,

상기 샘플링 래치부에 저장된 데이터를 저장하기 위한 홀딩 래치부와,

상기 홀딩 래치부로부터 상기 데이터를 공급받아 상기 데이터신호를 생성하기 위한 데이터신호 생성부를 구비하며;

상기 데이터신호 생성부의 각각의 채널에는 상기 제 1디지털-아날로그 변환부 및 제 2디지털-아날로그 변환부가 구비되는 것을 특징으로 하는 데이터 구동부.

청구항 12.

제 11항에 있어서,

상기 홀딩 래치부와 상기 데이터신호 생성부의 사이에 위치되어 상기 데이터의 전압레벨을 상승시키기 위한 레벨 쉬프터부와,

상기 데이터신호 생성부로부터 상기 데이터신호를 공급받는 버퍼부를 더 구비하는 것을 특징으로 하는 데이터 구동부.

청구항 13.

주사선들 및 데이터선들과 접속되는 복수의 화소들을 포함하는 화소부와;

상기 주사선들을 구동하기 위한 주사 구동부와;

상기 데이터선들을 구동하기 위한 데이터 구동부를 포함하며;

상기 데이터 구동부는

다수의 스위치를 포함하며 데이터의 상위비트들에 대응하여 2개의 스위치가 턴-온되어 다수의 기준전압들 중 2개의 기준전압을 선택하는 제 1디지털-아날로그 변환부와;

상기 2개의 스위치의 턴-온 저항을 보상하기 위하여 소정 전압레벨을 가지는 바이어스 전압에 의하여 턴-온되는 트랜지스터, 상기 2개의 기준전압을 다수의 전압으로 분압하기 위한 분압저항들, 상기 데이터의 하위비트들에 대응하여 상기 2개의 기준전압 및 상기 분압된 전압들 중 어느 하나를 데이터신호로써 출력단자로 공급하기 위한 제 2스위치들을 포함하는 제 2디지털-아날로그 변환부를 구비하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 14.

제 13항에 있어서,

상기 분압저항들 각각의 저항값은 동일하게 설정되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 15.

제 14항에 있어서,

상기 트랜지스터는 상기 2개의 스위치 중 어느 하나와 상기 분압저항들 사이에 설치되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 16.

제 15항에 있어서,

상기 바이어스 전압의 전압레벨은 상기 트랜지스터의 턴-온저항이 상기 2개의 스위치의 턴-온저항과 합해져 상기 분압저항들 중 어느 하나와 동일하도록 설정되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 17.

제 13항에 있어서,

상기 트랜지스터는 피모스(PMOS) 타입 또는 엔모스(NMOS) 타입 중 어느 하나로 설정되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 18.

제 13항에 있어서,

상기 2개의 스위치 및 제 2스위치들 각각은 피모스(PMOS) 타입 및 엔모스(NMOS) 타입의 트랜지스터가 트랜스미션 게이트 형태로 접속되어 이루어지는 것을 특징으로 하는 유기 발광 표시장치.

청구항 19.

제 13항에 있어서,

상기 데이터 구동부는

순차적으로 샘플링신호를 공급하기 위한 쉬프트 레지스터부와,

상기 샘플링신호에 응답하여 상기 데이터를 저장하기 위한 샘플링 래치부와,

상기 샘플링 래치부에 저장된 데이터를 저장하기 위한 홀딩 래치부와,

상기 홀딩 래치부로부터 상기 데이터를 공급받아 상기 데이터신호를 생성하기 위한 데이터신호 생성부를 구비하며;

상기 데이터신호 생성부의 각각의 채널에는 상기 제 1디지털-아날로그 변환부 및 제 2디지털-아날로그 변환부가 구비되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 20.

제 19항에 있어서,

상기 홀딩 래치부와 상기 데이터신호 생성부의 사이에 위치되어 상기 데이터의 전압레벨을 상승시키기 위한 레벨 쉬프트부와,

상기 데이터신호 생성부로부터 상기 데이터신호를 공급받는 버퍼부를 더 구비하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 21.

다수의 기준전압이 제 1디지털-아날로그 변환부로 공급되는 제 1단계와,

데이터의 상위비트에 대응하여 상기 제 1디지털-아날로그 변환부에 포함된 다수의 스위치들 중 2개의 스위치가 턴-온되어 상기 다수의 기준전압들 중 2개의 기준전압이 선택되는 제 2단계와,

제 2디지털-아날로그 변환부에 포함된 트랜지스터의 바이어스 전압레벨을 이용하여 상기 2개의 스위치의 턴-온 저항을 보상하는 제 3단계와,

상기 제 2디지털-아날로그 변환부에 포함된 복수의 분압저항들을 이용하여 상기 2개의 기준전압을 분압하는 제 4단계와, 상기 분압된 전압들 및 상기 2개의 분압전압 중 어느 하나의 전압을 데이터신호로써 상기 제 2디지털-아날로그 변환부의 출력단자로 공급하는 제 5단계를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 구동방법.

청구항 22.

제 21항에 있어서,

상기 제 3단계에서 상기 바이어스 전압레벨은 상기 트랜지스터의 턴-온저항이 상기 2개의 스위치의 턴-온저항과 합쳐져 상기 분압저항들 중 어느 하나와 동일해지도록 설정되는 것을 특징으로 하는 유기 발광 표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 데이터 구동부 및 이를 이용한 유기 발광 표시장치와 그의 구동방법에 관한 것으로, 특히 원하는 전압값을 가지는 데이터신호를 생성할 수 있도록 한 데이터 구동부 및 이를 이용한 유기 발광 표시장치와 그의 구동방법에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 유기 발광 표시장치(Organic Light Emitting Display) 등이 있다.

평판표시장치 중 유기 발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시한다. 이러한, 유기 발광표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다. 일반적인 유기 발광표시장치는 화소마다 형성되는 구동 박막 트랜지스터를 이용하여 데이터신호에 대응하는 전류를 유기 발광 다이오드로 공급함으로써 유기 발광 다이오드에서 빛이 발광되게 한다.

이와 같은 유기 발광 표시장치는 외부로부터 공급되는 데이터를 이용하여 데이터신호를 생성하고, 생성된 데이터신호를 화소들로 공급함으로써 원하는 휘도의 영상을 표시한다. 여기서, 외부로부터 공급되는 데이터를 데이터신호로 변환하기 위한 데이터 구동부가 이용된다.

데이터 구동부에는 외부의 데이터를 데이터신호로 변환하기 위하여 데이터신호 생성부가 포함된다. 데이터신호 생성부에는 각각의 채널마다 위치되어 데이터를 데이터신호로 변환하기 위한 디지털-아날로그 변환부(Digital-Analog Converter : 이하 "DAC"라 함)가 포함된다. 여기서, DAC들은 데이터의 상위비트에 대응하여 전압을 생성하는 제 1DAC들과, 데이터의 하위비트에 대응하여 전압을 생성하는 제 2DAC들로 나누어진다.

도 1은 종래의 제 2DAC를 나타내는 도면이다.

도 1을 참조하면, 종래의 제 2DAC(2)는 제 1DAC로부터 제 1기준전압(ref1) 및 제 2기준전압(ref2)를 공급받는다. 실제로, 제 1DAC는 외부로부터 다수의 기준전압들을 공급받고, 데이터의 상위비트에 대응하여 다수의 기준전압들 중 제 1기준전압(ref1) 및 제 2기준전압(ref2)을 선택하여 제 2DAC(2)로 공급한다. 다시 말하여, 제 1DAC에 포함된 제 10스위치(SW10) 및 제 11스위치(SW11)는 데이터의 상위비트에 대응하여 턴-온된다. 이후, 설명의 편의성을 위하여 제 1기준전압(ref1)의 전압값이 제 2기준전압(ref2)의 전압값보다 낮게 설정된다고 가정하기로 한다.

제 2DAC(2)는 제 1기준전압(ref1)과 제 2기준전압(ref2)의 전압값을 분압하기 위한 복수의 분압저항들(R1 내지 R7)과, 분압저항들(R1 내지 R7)로부터 분압된 전압을 출력단자(out)로 공급하기 위한 복수의 스위치들(SW1 내지 SW8)을 구비한다.

그리고, 제 2DAC(2)는 제 11스위치(SW11)와 제 7저항(R7) 사이에 위치되는 제 10저항(R10)을 구비한다. 제 10저항(R10)은 분압저항들(R1 내지 R7)에서 균등하게 분할된 전압이 생성될 수 있도록 제 10스위치(SW10) 및 제 11스위치(SW11)의 스위치 저항을 보상한다. 이를 위하여, 제 10저항(R10)의 저항값은 제 10스위치(SW10)의 스위치 저항(턴-온 저항), 제 11스위치(SW11)의 스위치 저항(턴-온 저항)과 합해져(이후, "합저항"이라 함) 대략 제 7저항(R7)의 저항값과 동일하도록 설정된다.

분압저항들(R1 내지 R7)은 제 1기준전압(ref1)과 제 2기준전압(ref2) 사이에 직렬로 설치되어 제 1기준전압(ref1)과 제 2기준전압(ref2)의 전압값을 분압한다. 이를 위해, 분압저항들(R1 내지 R7) 각각의 저항값은 동일하게 설정된다. 그리고, 도 1에서는 데이터의 하위비트를 3비트로 가정하여 7개의 분압저항들(R1 내지 R7)을 도시하였지만 분압저항들(R1 내지 R7) 수는 데이터의 하위비트의 비트수에 대응하여 다양하게 설정된다.

스위치들(SW1 내지 SW8)은 분압저항들(R1 내지 R7)의 각각의 노드마다 설치되어 분압저항들(R1 내지 R7)에서 분압된 전압을 출력단자(out)로 공급한다.

제 1스위치(SW1)는 제 1노드(N1)와 출력단자(out) 사이에 설치되어 제 2기준전압(ref2)을 출력단자(out)로 공급한다. 제 2스위치(SW2)는 제 2노드(N2)와 출력단자(out) 사이에 설치되어 제 2노드(N2)의 전압값을 출력단자(out)로 공급한다. 제 3스위치(SW3)는 제 3노드(N3)와 출력단자(out) 사이에 설치되어 제 3노드(N3)의 전압값을 출력단자(out)로 공급한다. 제 4스위치(SW4)는 제 4노드(N4)와 출력단자(out) 사이에 설치되어 제 4노드(N4)의 전압값을 출력단자(out)로 공급한다. 제 5스위치(SW5)는 제 5노드(N5)와 출력단자(out) 사이에 설치되어 제 5노드(N5)의 전압값을 출력단자(out)로 공급한다. 제 6스위치(SW6)는 제 6노드(N6)와 출력단자(out) 사이에 설치되어 제 6노드(N6)의 전압값을 출력단자(out)로 공급한다. 제 7스위치(SW7)는 제 7노드(N7)와 출력단자(out) 사이에 설치되어 제 7노드(N7)의 전압값을 출력단자(out)로 공급한다. 제 8스위치(SW8)는 제 8노드(N8)와 출력단자(out) 사이에 설치되어 제 1기준전압(ref1)을 출력단자(out)로 공급한다.

여기서, 스위치들(SW1 내지 SW8)의 턴-온 여부는 데이터의 하위비트에 의하여 결정된다. 다시 말하여, 스위치들(SW1 내지 SW8) 중 어느 하나가 데이터의 하위비트에 대응하여 턴-온됨으로써 소정의 전압값이 출력단자(out)로 공급된다. 그리고, 출력단자(out)로 공급된 전압값은 데이터신호로써 화소로 공급된다.

하지만, 이와 같은 종래의 제 2DAC(2)에서는 공정 편차 등에 의하여 정확한 전압값을 가지는 데이터신호를 공급할 수 없는 문제점이 발생한다. 이를 상세히 설명하면, 제 10스위치(SW10) 및 제 11스위치(SW11)의 턴-온 저항값은 공정조건에 따라서 다양하게 변화된다. 따라서, 제 10스위치(SW10)의 턴-온저항, 제 11스위치(SW11)의 턴-온 저항 및 제 10저항(R10)의 합저항이 분압저항(R1 내지 R7) 각각의 저항과 상이하게 설정된다. 이와 같이 합저항이 분압저항(R1 내지 R7) 각각의 저항과 상이하게 설정되면 정확한 전압을 가지는 데이터신호를 화소로 공급하지 못한다. 실제로, 합저항의 저항값이 분압저항(R1 내지 R7) 각각의 저항값과 동일(대략 동일)하게 설정되어야 제 1기준전압(ref1) 및 제 2기준전압(ref2)의 전압값이 균등하게 분할될 수 있다. 또한, 종래에는 제 10스위치(SW10) 및 제 11스위치(SW11)의 턴-온저항이 설계치와 크게 다른 경우 제 2DAC(2) 자체를 폐기해야 하기 때문에 제조비용이 상승하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 원하는 전압값을 가지는 데이터신호를 생성할 수 있도록 한 데이터 구동부 및 이를 이용한 유기 발광 표시장치와 그의 구동방법에 관한 것이다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명의 제 1측면은 다수의 스위치를 포함하며 데이터의 상위비트들에 대응하여 2개의 스위치가 턴-온되어 다수의 기준전압들 중 2개의 기준전압을 선택하는 제 1디지털-아날로그 변환부와; 상기 2개의 기준전압을 다수의 전압으로 분압하고, 상기 데이터의 하위비트들에 대응하여 상기 2개의 기준전압 및 상기 분압된 전압들 중

어느 하나의 전압을 데이터신호로써 출력단자로 공급하는 제 2디지털-아날로그 변환부를 구비하며; 상기 제 2디지털-아날로그 변환부는 상기 2개의 스위치의 턴-온 저항을 보상하기 위하여 바이어스 전압에 의하여 턴-온되는 트랜지스터를 구비하는 것을 특징으로 하는 데이터 구동부를 제공한다.

바람직하게, 상기 제 2디지털-아날로그 변환부는 상기 2개의 스위치 사이에 위치되어 상기 2개의 기준전압을 분압하기 위한 복수의 분압저항과, 상기 분압저항들의 노드와 상기 출력단자 사이에 위치되어 상기 데이터의 하위비트에 대응하여 턴-온되는 제 2스위치들을 구비한다. 상기 분압저항들은 각각의 저항값은 동일하게 설정된다. 상기 트랜지스터는 상기 2개의 스위치 중 어느 하나와 상기 분압저항들 사이에 설치된다. 상기 바이어스 전압의 전압레벨은 상기 트랜지스터의 턴-온 저항이 상기 2개의 스위치의 턴-온저항과 합해져 상기 분압저항들 중 어느 하나와 동일하도록 설정된다.

본 발명의 제 2측면은 주사선들 및 데이터선들과 접속되는 복수의 화소들을 포함하는 화소부와; 상기 주사선들을 구동하기 위한 주사 구동부와; 상기 데이터선들을 구동하기 위한 데이터 구동부를 포함하며; 상기 데이터 구동부는 다수의 스위치를 포함하며 데이터의 상위비트들에 대응하여 2개의 스위치가 턴-온되어 다수의 기준전압들 중 2개의 기준전압을 선택하는 제 1디지털-아날로그 변환부와; 상기 2개의 스위치의 턴-온 저항을 보상하기 위하여 소정 전압레벨을 가지는 바이어스 전압에 의하여 턴-온되는 트랜지스터, 상기 2개의 기준전압을 다수의 전압으로 분압하기 위한 분압저항들, 상기 데이터의 하위비트들에 대응하여 상기 2개의 기준전압 및 상기 분압된 전압들 중 어느 하나를 데이터신호로써 출력단자로 공급하기 위한 제 2스위치들을 포함하는 제 2디지털-아날로그 변환부를 구비하는 것을 특징으로 하는 유기 발광 표시장치를 제공한다.

바람직하게, 상기 분압저항들 각각의 저항값은 동일하게 설정된다. 상기 트랜지스터는 상기 2개의 스위치 중 어느 하나와 상기 분압저항들 사이에 설치된다. 상기 바이어스 전압의 전압레벨은 상기 트랜지스터의 턴-온저항이 상기 2개의 스위치의 턴-온저항과 합해져 상기 분압저항들 중 어느 하나와 동일하도록 설정된다.

본 발명의 제 3측면은 다수의 기준전압이 제 1디지털-아날로그 변환부로 공급되는 제 1단계와, 데이터의 상위비트에 대응하여 상기 제 1디지털-아날로그 변환부에 포함된 다수의 스위치들 중 2개의 스위치가 턴-온되어 상기 다수의 기준전압들 중 2개의 기준전압이 선택되는 제 2단계와, 제 2디지털-아날로그 변환부에 포함된 트랜지스터의 바이어스 전압레벨을 이용하여 상기 2개의 스위치의 턴-온 저항을 보상하는 제 3단계와, 상기 제 2디지털-아날로그 변환부에 포함된 복수의 분압저항들을 이용하여 상기 2개의 기준전압을 분압하는 제 4단계와, 상기 분압된 전압들 및 상기 2개의 분압전압 중 어느 하나의 전압을 데이터신호로써 상기 제 2디지털-아날로그 변환부의 출력단자로 공급하는 제 5단계를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 구동방법을 제공한다.

바람직하게, 상기 제 3단계에서 상기 바이어스 전압레벨은 상기 트랜지스터의 턴-온저항이 상기 2개의 스위치의 턴-온저항과 합쳐져 상기 분압저항들 중 어느 하나와 동일해지도록 설정된다.

이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 바람직한 실시 예를 첨부된 도 2 내지 도 8을 참조하여 상세히 설명하면 다음과 같다.

도 2는 본 발명의 실시예에 의한 발광 표시장치를 나타내는 도면이다.

도 2를 참조하면, 본 발명의 실시예에 의한 발광 표시장치는 주사선들(S1 내지 Sn) 및 데이터선들(D1 내지 Dm)의 교차영역에 형성된 화소들(240)을 포함하는 화소부(230)와, 주사선들(S1 내지 Sn)을 구동하기 위한 주사 구동부(210)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(220)와, 주사 구동부(210) 및 데이터 구동부(220)를 제어하기 위한 타이밍 제어부(250)를 구비한다.

주사 구동부(210)는 타이밍 제어부(250)로부터의 주사 구동제어신호들(SCS)에 응답하여 주사신호를 생성하고, 생성된 주사신호를 주사선들(S1 내지 Sn)로 순차적으로 공급한다. 또한, 주사 구동부(210)는 주사 구동제어신호들(SCS)에 응답하여 발광 제어신호를 생성하고, 생성된 발광 제어신호를 발광 제어선들(E1 내지 En)로 순차적으로 공급한다.

데이터 구동부(220)는 타이밍 제어부(250)로부터의 데이터 구동제어신호들(DCS)에 응답하여 데이터신호들을 생성하고, 생성된 데이터신호들을 데이터선들(D1 내지 Dm)로 공급한다. 이를 위하여, 데이터 구동부(220)는 적어도 하나의 데이터 구동회로(222)를 구비한다. 데이터 구동회로(222)는 외부로부터 공급되는 데이터(Data)를 데이터신호로 변환하여 데이터선들(D1 내지 Dm)로 공급한다. 데이터 구동회로(222)의 상세한 구성은 후술하기로 한다.

타이밍 제어부(250)는 외부로부터 공급되는 동기신호들에 대응하여 데이터 구동제어신호(DCS) 및 주사 구동제어신호(SCS)를 생성한다. 타이밍 제어부(250)에서 생성된 데이터 구동제어신호(DCS)는 데이터 구동부(220)로 공급되고, 주사 구동제어신호(SCS)는 주사 구동부(210)로 공급된다. 그리고, 타이밍 제어부(250)는 외부로부터 공급되는 데이터(Data)를 재정렬하여 데이터 구동부(220)로 공급한다.

화소부(230)는 외부로부터 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받는다. 화소부(230)로 공급된 제 1전원(ELVDD) 및 제 2전원(ELVSS)은 각각의 화소들(240)로 공급된다. 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받은 화소들(240)은 데이터 구동회로(222)로부터 공급되는 데이터신호에 대응되는 화상을 표시한다.

도 3은 도 2에 도시된 데이터 구동회로를 상세히 나타내는 블록도이다. 도 3에서는 설명의 편의성을 위하여 데이터 구동회로(222)가 i 개의 채널을 갖는다고 가정하기로 한다.

도 3을 참조하면, 본 발명의 실시예에 의한 데이터 구동회로(222)는 샘플링신호를 순차적으로 공급하기 위한 쉬프트 레지스터부(223)와, 샘플링신호에 응답하여 데이터(Data)를 순차적으로 저장하기 위한 샘플링 래치부(224)와, 샘플링 래치부(224)에 저장된 데이터(Data)들을 일시 저장함과 아울러 저장된 데이터(Data)들을 레벨 쉬프터부(226)로 공급하기 위한 홀딩 래치부(225)와, 데이터(Data)의 전압레벨을 상승시키기 위한 레벨 쉬프터부(226)와, 데이터(Data)의 비트값에 대응하는 데이터신호를 생성하기 위한 데이터신호 생성부(227)와, 데이터신호를 데이터선들(D1 내지 Di)로 공급하기 위한 버퍼부(228)를 구비한다.

쉬프트 레지스터부(223)는 타이밍 제어부(250)로부터 소스 쉬프트 클럭(SSC) 및 소스 스타트 펄스(SSP)를 공급받는다. 소스 쉬프트 클럭(SSC) 및 소스 스타트 펄스(SSP)를 공급받은 쉬프트 레지스터부(223)는 소스 쉬프트 클럭(SSC)에 대응하여 소스 스타트 펄스(SSP)를 쉬프트 시키면서 순차적으로 i 개의 샘플링신호를 생성한다. 이를 위해, 쉬프트 레지스터부(223)는 i 개의 쉬프트 레지스터(2231 내지 223i)를 구비한다.

샘플링 래치부(224)는 쉬프트 레지스터부(223)로부터 순차적으로 공급되는 샘플링신호에 대응하여 데이터(Data)를 순차적으로 저장한다. 이를 위해, 샘플링 래치부(224)는 i 개의 데이터(Data)를 저장하기 위한 i 개의 샘플링 래치들(2241 내지 224i)을 구비한다. 여기서, 샘플링 래치들(2241 내지 224i) 각각의 크기는 k 비트의 데이터(Data)를 저장할 수 있도록 설정된다. 이후, 설명의 편의성을 위하여 k 비트를 6비트로 가정하기로 한다.

홀딩 래치부(225)는 타이밍 제어부(250)로부터 공급되는 소스 출력 인에이블(SOE) 신호에 응답하여 샘플링 래치부(224)로부터 데이터(Data)를 입력받아 저장하고, 저장된 데이터(Data)들을 레벨 쉬프터부(226)로 공급한다. 이를 위해, 홀딩 래치부(225)는 i 개의 홀딩 래치들(2251 내지 225i)을 구비한다. 그리고, 홀딩 래치들(2251 내지 225i) 각각은 데이터를 저장할 수 있도록 k 비트로 구성된다.

레벨 쉬프터부(226)는 홀딩 래치부(225)로부터 공급되는 데이터(Data)의 전압레벨을 상승시켜 데이터신호 생성부(227)로 공급한다. 외부로부터 데이터 구동부(220)로 높은 전압을 가지는 데이터(Data)를 공급하려면 높은 전압레벨에 대응되는 회로 부품들이 설치되어야 하기 때문에 제조비용이 증가된다. 따라서, 데이터 구동부(220)의 외부에서는 낮은 전압레벨을 가지는 데이터(Data)를 공급하고, 이 낮은 전압레벨을 가지는 데이터(Data)를 레벨 쉬프터부(226)에서 높은 전압레벨로 승압한다. 한편, 레벨 쉬프터부(226)는 필요에 따라서 제거될 수 있다. 이 경우, 홀딩 래치부(225)는 데이터신호 생성부(227)와 직접 접속된다.

데이터신호 생성부(227)는 데이터(Data)의 비트값(또는 계조값)에 대응하는 데이터신호를 생성하고, 생성된 데이터신호를 버퍼부(228)로 공급한다. 실제로, 데이터신호 생성부(227)는 감마 전압부(229)로부터 기준전압들(refs)을 공급받고, 공급받은 기준전압들(refs)을 이용하여 데이터신호를 생성한다. 이와 같은 데이터신호 생성부(227)의 상세한 구조는 후술하기로 한다.

감마 전압부(229)는 복수의 기준전압들(refs)을 데이터신호 생성부(227)로 공급한다. 이와 같은 감마 전압부(229)는 데이터 구동회로(222)의 내부 또는 외부에 설치된다.

버퍼부(228)는 데이터신호 생성부(227)로부터 공급되는 데이터신호를 데이터선들(D1 내지 Di)로 공급한다.

도 4는 도 3에 도시된 데이터신호 생성부를 나타내는 도면이다.

도 4를 참조하면, 본 발명의 실시예에 의한 데이터신호 생성부(227)는 각각의 채널마다 설치되는 제 1DAC(300) 및 제 2DAC(302)를 구비한다.

제 1DAC(300)는 레벨 쉬프터부(226) 또는 홀딩 래치부(225)로부터 공급되는 데이터의 상위비트들에 대응하여 감마 전압부(229)로부터 공급되는 기준전압들(refs) 중에서 제 1기준전압(ref1) 및 제 2기준전압(ref2)을 선택한다. 그리고, 제 1DAC(300)는 제 1기준전압(ref1) 및 제 2기준전압(ref2)을 제 2DAC(302)로 공급한다. 다시 말하여, 제 1DAC(300)는 데이터(Data)의 상위 3비트의 비트값에 대응하여 다수의 기준전압들(refs) 중 2개의 기준전압을 추출하고, 추출된 2개의 기준전압을 제 1기준전압(ref1) 및 제 2기준전압(ref2)으로써 제 2DAC(302)로 공급한다. 이후, 설명의 편의성을 위하여 제 1기준전압(ref1)의 전압값이 제 2기준전압(ref2)의 전압값보다 낮게 설정된다고 가정하기로 한다.

한편, 유기 발광 표시장치의 적색 화소(240), 녹색 화소(240) 및 청색 화소(240)는 발광 효율이 상이하게 설정된다. 다시 말하여, 동일한 전압을 가지는 데이터신호가 공급되는 경우 적색 화소(240), 녹색 화소(240) 및 청색 화소(240)에서 표현되는 휘도가 다르게 설정된다. 이를 보상하기 위하여, 감마 전압부(229)에서는 적색 화소(240)용 기준전압들(refs), 녹색 화소(240)용 기준전압들(refs) 및 청색 화소(240)용 기준전압들(refs)을 각각 생성한다. 예를 들어, 감마 전압부(229)는 적색 화소(240)로 공급될 데이터신호가 생성될 수 있도록 9개의 기준전압(refs), 녹색 화소(240)로 공급될 데이터신호가 생성될 수 있도록 9개의 기준전압(refs) 및 청색 화소(240)로 공급될 데이터신호가 생성될 수 있도록 9개의 기준전압(refs)을 생성할 수 있다.(총 27개의 기준전압(refs) 생성)

제 2DAC(302)는 제 1기준전압(ref1) 및 제 2기준전압(ref2)을 복수의 전압으로 분압한다. 그리고, 제 2DAC(302)는 데이터의 하위 3비트에 대응하여 제 1기준전압(ref1), 제 2기준전압(ref2) 및 분압된 전압들 중 어느 하나의 전압을 데이터신호로써 출력단자(out)로 공급한다.

한편, 제 2DAC(302)는 바이어스 전압(bias) 전압을 이용하여 제 1DAC(300)에 포함된 스위치의 턴-온 저항을 보상한다. 여기서, 적색 화소(240)로 공급될 적색 데이터신호를 생성하기 위한 제 2DAC(302)로는 적색 바이어스 전압(bias(R))이 공급되고, 녹색 화소(240)로 공급될 녹색 데이터신호를 생성하기 위한 제 2DAC(302)로는 녹색 바이어스 전압(bias(G))이 공급된다. 그리고, 청색 화소(240)로 공급될 청색 데이터신호를 생성하기 위한 제 2DAC(302)로는 청색 바이어스 전압(bias(B))이 공급된다. 실제로, 서로 다른 전압값을 가지는 기준전압(refs)들을 공급받는 적색 화소(240)용 제 1DAC(300)에 포함되는 스위치들의 턴-온 저항, 녹색 화소(240)용 제 1DAC(300)에 포함되는 스위치들의 턴-온 저항 및 청색 화소(240)용 제 1DAC(300)에 포함되는 스위치들의 턴-온 저항은 상이하게 설정된다. 따라서, 본 발명에서는 적색 바이어스 전압(bias(R)), 녹색 바이어스 전압(bias(G)) 및 청색 바이어스 전압(bias(B))의 전압값은 상이하게 설정하여 스위치들의 턴-온저항을 안정적으로 보상하게 된다.

도 5는 본 발명의 제 1실시예에 의한 제 2DAC를 나타내는 도면이다.

도 5에서는 제 1DAC(300)에 포함되어 제 1기준전압(ref1) 및 제 2기준전압(ref2)을 제 2DAC(302)로 공급하기 위하여 턴-온되는 제 10스위치(SW10) 및 제 11스위치(SW11)가 추가로 도시된다. 실제로, 제 1DAC(300)에는 다수의 스위치들이 포함되며, 다수의 스위치들 중 2개의 스위치(SW10, SW11)가 데이터의 상위비트들에 대응하여 턴-온된다. 여기서, 제 1DAC(300)에 포함되는 다수의 스위치들은 동일한 공정조건에서 형성되기 때문에 비슷한(대략 동일한) 턴-온 저항을 갖는다.

도 5를 참조하면, 본 발명의 제 1실시예에 의한 제 2DAC(302)는 제 1기준전압(ref1)과 제 2기준전압(ref2)을 분압하기 위한 복수의 분압저항들(R1 내지 R7)과, 분압저항들(R1 내지 R7)로부터 분압된 전압을 출력단자(out)로 공급하기 위한 복수의 스위치들(SW1 내지 SW8)을 구비한다.

분압저항들(R1 내지 R7)은 제 1기준전압(ref1)과 제 2기준전압(ref2) 사이에 직렬로 설치되어 제 1기준전압(ref1)과 제 2기준전압(ref2)의 전압값을 분압한다. 이를 위해, 분압저항들(R1 내지 R7) 각각의 저항값은 동일하게 설정된다. 여기서, 데이터(Data)의 하위비트를 3비트로 가정하여 7개의 분압저항들(R1 내지 R7)을 도시하였지만 본 발명이 이에 한정되는 것은 아니다.

스위치들(SW1 내지 SW8)은 분압저항들(R1 내지 R7)의 각각의 노드마다 설치되어 분압저항들(R1 내지 R7)에서 분압된 전압을 출력단자(out)로 공급한다.

제 1스위치(SW1)는 제 1노드(N1)와 출력단자(out) 사이에 설치되어 제 2기준전압(ref2)을 출력단자(out)로 공급한다. 제 2스위치(SW2)는 제 2노드(N2)와 출력단자(out) 사이에 설치되어 제 2노드(N2)의 전압값을 출력단자(out)로 공급한다. 제 3스위치(SW3)는 제 3노드(N3)와 출력단자(out) 사이에 설치되어 제 3노드(N3)의 전압값을 출력단자(out)로 공급한다. 제 4스위치(SW4)는 제 4노드(N4)와 출력단자(out) 사이에 설치되어 제 4노드(N4)의 전압값을 출력단자(out)로 공급한다. 제 5스위치(SW5)는 제 5노드(N5)와 출력단자(out) 사이에 설치되어 제 5노드(N5)의 전압값을 출력단자(out)로 공급한다. 제 6스위치(SW6)는 제 6노드(N6)와 출력단자(out) 사이에 설치되어 제 6노드(N6)의 전압값을 출력단자(out)로 공급한다. 제 7스위치(SW7)는 제 7노드(N7)와 출력단자(out) 사이에 설치되어 제 7노드(N7)의 전압값을 출력단자(out)로 공급한다. 제 8스위치(SW8)는 제 8노드(N8)와 출력단자(out) 사이에 설치되어 제 1기준전압(ref1)을 출력단자(out)로 공급한다.

여기서, 스위치들(SW1 내지 SW8)의 턴-온 여부는 데이터의 하위 3비트에 의하여 결정된다. 다시 말하여, 스위치들(SW1 내지 SW8) 중 어느 하나가 데이터의 하위비트에 대응하여 턴-온됨으로써 소정의 전압값을 출력단자(out)로 공급한다. 그리고, 출력단자(out)로 공급된 전압값은 데이터신호로써 버퍼부(228)를 경유하여 화소(240)로 공급된다.

한편, 제 2DAC(302)는 제 11스위치(SW11)와 분압저항들(R1 내지 R7)의 사이에 위치되는 트랜지스터(M1)를 구비한다. 트랜지스터(M1)는 바이어스 전압(bias)에 대응하여 턴-온되면서 제 1기준전원(ref1)을 분압저항들(R1 내지 R7)로 공급한다. 여기서, 트랜지스터(M1)는 제 2DAC(302)에서 원하는 전압값을 가지는 데이터신호가 생성될 수 있도록 제 10스위치(SW10) 및 제 11스위치(SW11)의 턴-온 저항값을 보상한다. 이를 위하여, 제 10스위치(SW10)의 턴-온 저항, 제 11스위치(SW11)의 턴-온 저항 및 트랜지스터(M1)의 턴-온 저항의 합저항이 분압저항들(R1 내지 R7) 중 어느 하나의 저항과 동일하게 설정될 수 있도록 트랜지스터(M1)의 턴-온 저항이 제어된다. 실제로, 트랜지스터(M1)의 턴-온 저항은 바이어스 전압(bias)의 전압값에 의하여 제어된다.

예를 들어, 본 발명에서는 제 10스위치(SW10)의 턴-온 저항, 제 11스위치(SW11)의 턴-온 저항이 설계치 보다 낮아지는 경우 바이어스 전압(bias)의 전압레벨을 제어하여 트랜지스터(M1)의 턴-온 저항을 높게 설정한다. 또한, 제 10스위치(SW10)의 턴-온 저항, 제 11스위치(SW11)의 턴-온 저항이 설계치 보다 높아지는 경우 바이어스 전압(bias)의 전압레벨을 제어하여 트랜지스터(M1)의 턴-온 저항을 낮게 설정한다. 즉, 본 발명에서는 트랜지스터(M1)로 공급되는 바이어스 전압(bias)의 전압레벨을 이용하여 제 10스위치(SW10) 및 제 11스위치(SW11)의 턴-온 저항을 보상할 수 있고, 이에 따라 원하는 전압값을 가지는 데이터신호를 생성할 수 있다. 또한, 본 발명에서는 바이어스 전압(bias)을 이용하여 간단하게 제 10스위치(SW10) 및 제 11스위치(SW11)의 턴-온 저항을 보상할 수 있기 때문에 제 2DAC(302)의 신뢰성을 확보함과 아울러 제조비용을 감소시킬 수 있다.

바이어스 전압(bias) 전압은 도 4에 도시된 바와 같이 적색 바이어스 전압(bias(R)), 녹색 바이어스 전압(bias(G)) 및 청색 바이어스 전압(bias(B))으로 나누어진다. 적색 데이터신호를 생성하기 위한 제 2DAC(302)에 포함된 트랜지스터(M1)로는 적색 바이어스 전압(bias(R))이 공급되고, 녹색 데이터신호를 생성하기 위한 제 2DAC(302)에 포함된 트랜지스터(M1)로는 녹색 바이어스 전압(bias(G))이 공급된다. 그리고, 청색 데이터신호를 생성하기 위한 제 2DAC(302)에 포함된 트랜지스터(M1)로는 청색 바이어스 전압(bias(B))이 공급된다.

한편, 도 5에서는 트랜지스터(M1)로서 PMOS형이 도시되었지만 본 발명이 이에 한정되는 것은 아니다. 예를 들어, 본 발명에서는 도 6에 도시된 바와 같이 트랜지스터(M1)로서 NMOS형이 설치될 수 있다.

도 7은 본 발명의 제 3실시예에 의한 제 2DAC를 나타내는 도면이다. 도 7을 설명할 때 도 5와 동일한 구성에 대해서 상세한 설명은 생략하기로 한다.

도 7을 참조하면, 본 발명의 제 3실시예에 의한 제 2DAC(302)에서 트랜지스터(M1)는 제 1저항(R1)과 제 10스위치(SW10) 사이에 설치된다. 이와 같은 트랜지스터(M1)는 바이어스 전압(bias)에 대응하여 턴-온 저항이 제어되면서 제 10스위치(SW10)와 제 11스위치(SW11)의 턴-온 저항을 보상한다.

도 8은 도 5에 도시된 스위치들의 구성 실시예를 나타내는 도면이다.

도 8을 참조하면, 스위치들(SW1 내지 SW7, SW10, SW11)은 트랜스미션 게이트 형태로 접속된다. 다시 말하여, 스위치들(SW1 내지 SW7, SW10, SW11) 각각은 NMOS 트랜지스터 및 PMOS 트랜지스터로 구성되어 데이터의 비트값에 대응하여 턴-온 또는 턴-오프된다.

상기 발명의 상세한 설명과 도면은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 따라서, 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 보호 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여 져야만 할 것이다.

발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 데이터 구동부 및 이를 이용한 유기 발광 표시장치와 그의 구동방법에 의하면 제 2DAC에 트랜지스터를 추가하고, 추가된 트랜지스터로 공급되는 바이어스 전압의 전압레벨을 조절하면서 제 1DAC에 포함된 스위치들의 턴-온 저항을 보상할 수 있다. 따라서, 본 발명에서는 공정편차 등에 의하여 스위치들의 턴-온 저항이 설계치와 다르게 설정된 경우에도 바이어스 전압레벨을 이용하여 스위치들의 턴-온 저항을 보상할 수 있고, 이에 따라 원하는 전압값을 가지는 데이터신호를 생성할 수 있다. 또한, 본 발명에서는 트랜지스터로 공급되는 전압레벨을 이용하여 스위치들의 턴-온 저항을 보상할 수 있기 때문에 수율을 향상되고, 이에 따라 제조비용을 절감할 수 있다.

도면의 간단한 설명

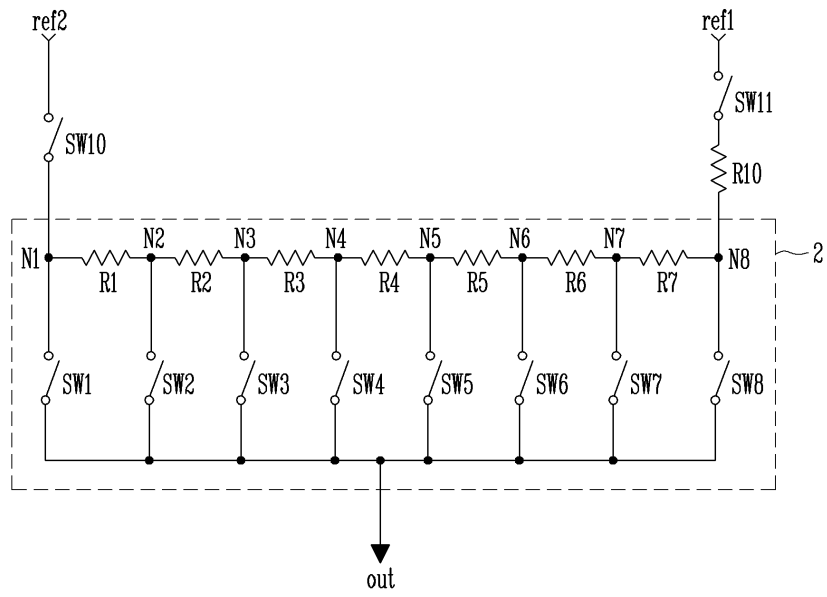
- 도 1은 종래의 디지털-아날로그 변환부를 나타내는 도면이다.
- 도 2는 본 발명의 실시예에 의한 유기 발광 표시장치를 나타내는 도면이다.
- 도 3은 도 2에 도시된 데이터 구동부를 나타내는 도면이다.
- 도 4는 도 3에 도시된 데이터신호 생성부를 나타내는 도면이다.
- 도 5는 도 4에 도시된 제 2디지털-아날로그 변환부의 제 1실시예를 나타내는 도면이다.
- 도 6은 도 4에 도시된 제 2디지털-아날로그 변환부의 제 2실시예를 나타내는 도면이다.
- 도 7은 도 4에 도시된 제 2디지털-아날로그 변환부의 제 3실시예를 나타내는 도면이다.
- 도 8은 도 5에 도시된 스위치들의 구현 예를 나타내는 도면이다.

<도면의 주요 부분에 대한 부호의 설명>

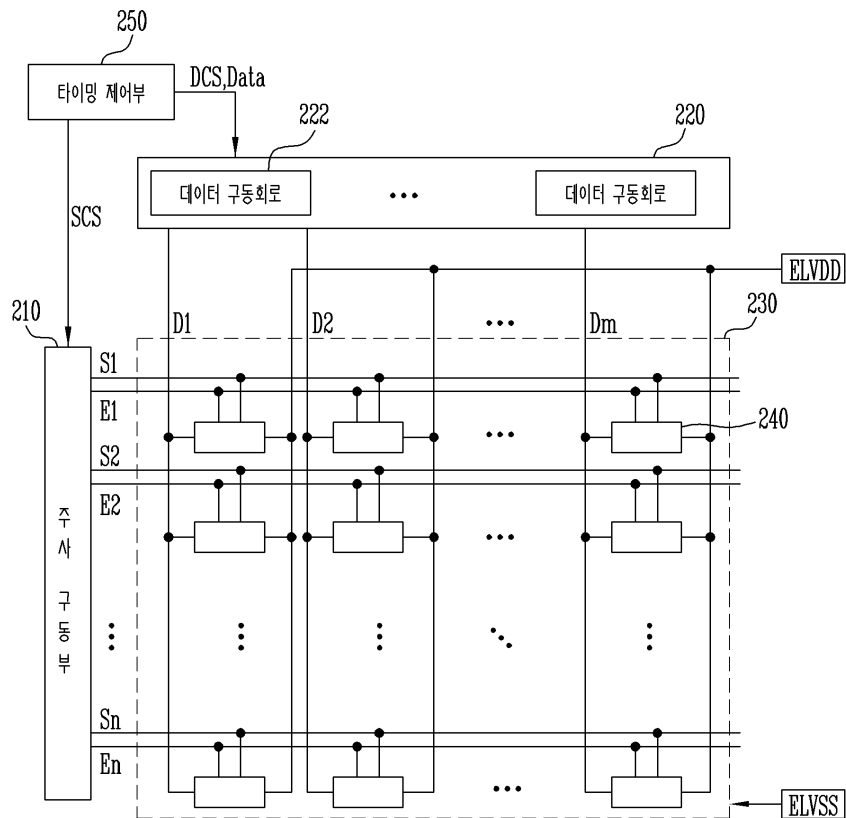
- 2,300,302 : DAC 210 : 주사 구동부
- 220 : 데이터 구동부 222 : 데이터 구동회로
- 223 : 쉬프트 레지스터부 224 : 샘플링 래치부
- 225 : 홀딩 래치부 226 : 레벨 쉬프터부
- 227 : 데이터신호 생성부 228 : 버퍼부
- 229 : 감마 전압부 230 : 화소부
- 240 : 화소 250 : 타이밍 제어부

도면

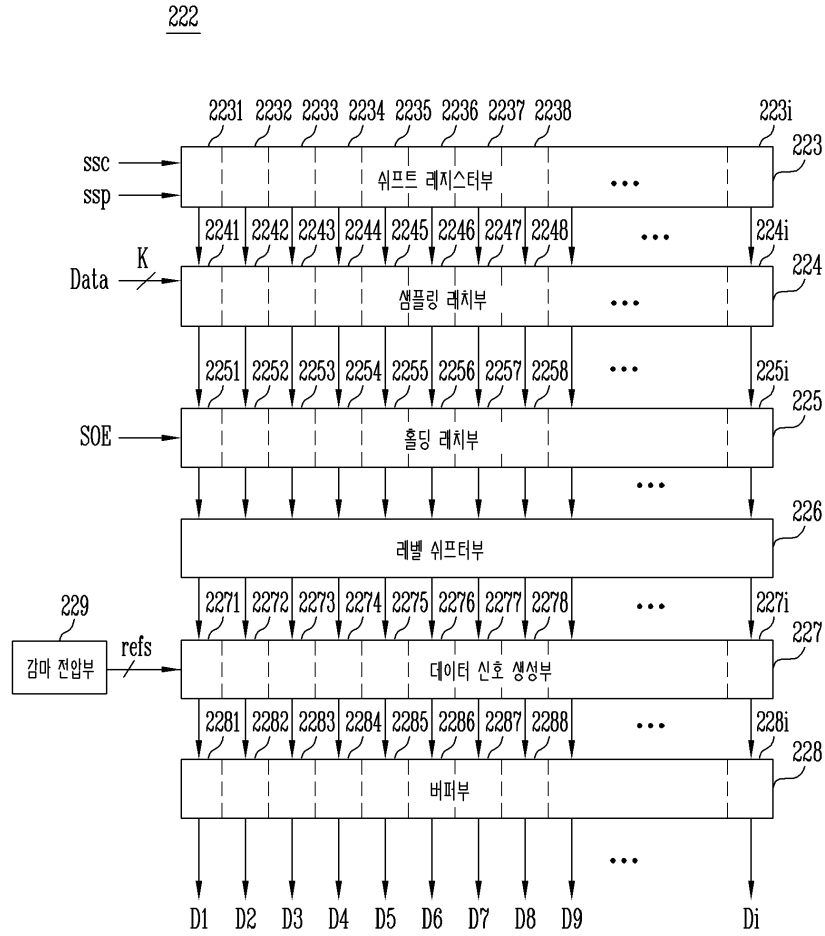
도면1



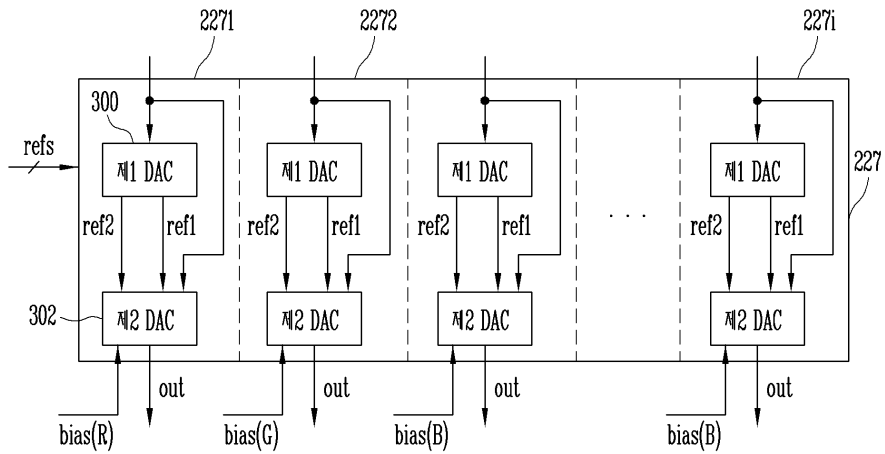
도면2



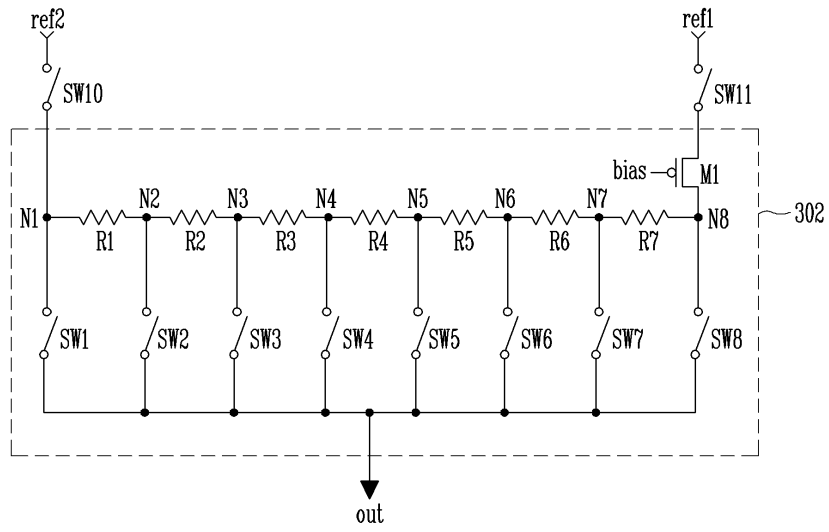
도면3



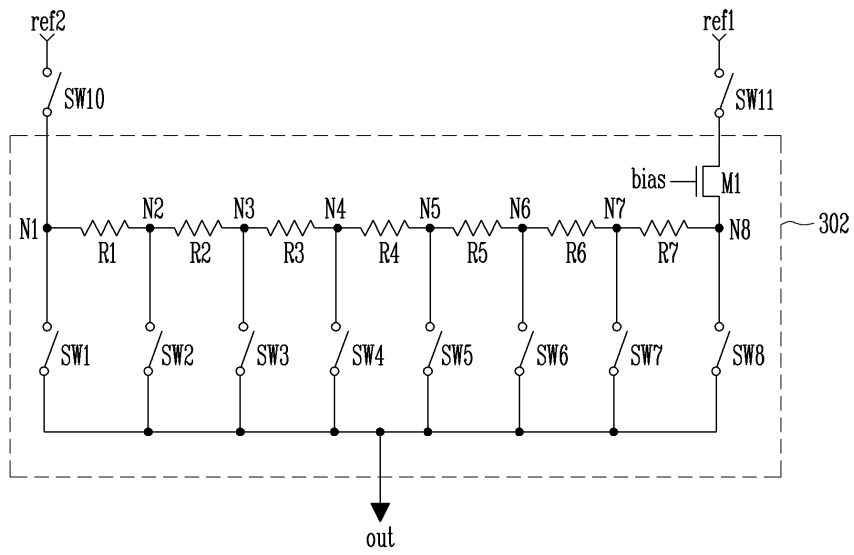
도면4



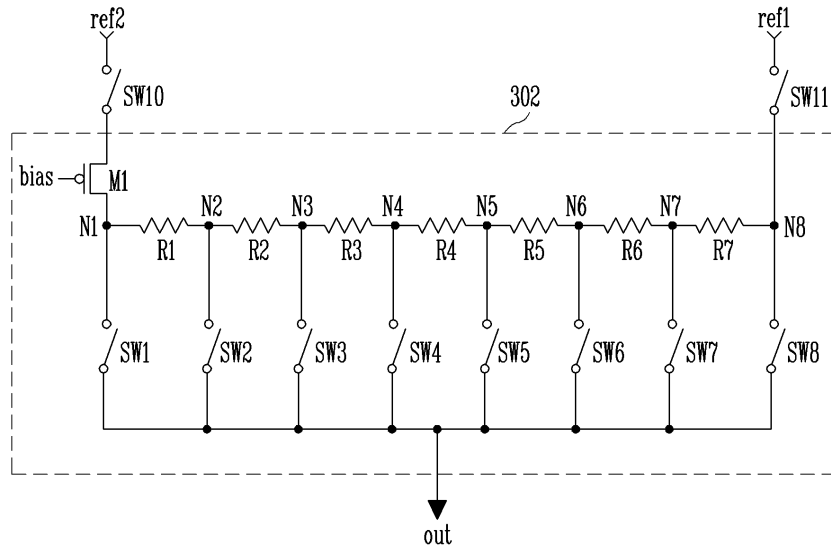
도면5



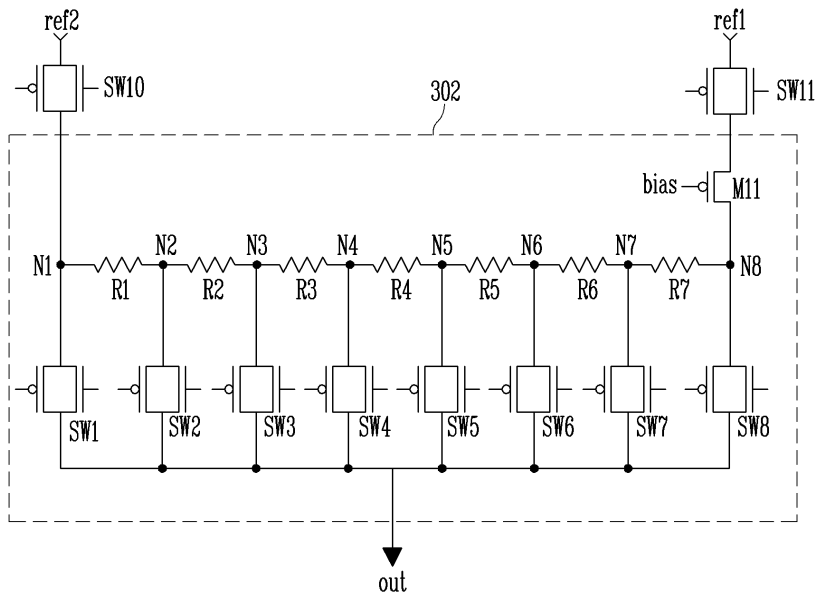
도면6



도면7



도면8



专利名称(译)	数据驱动器和使用其的有机发光显示器及其驱动方法		
公开(公告)号	KR100671648B1	公开(公告)日	2007-01-19
申请号	KR1020050119869	申请日	2005-12-08
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SANGMOO CHOI 최상무 YONGSUNG PARK 박용성 DOYOUB KIM 김도엽		
发明人	최상무 박용성 김도엽		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	H03M1/682 G09G2310/027 H03M1/06 G09G3/3291		
代理人(译)	SHIN , YOUNG MOO		
外部链接	Espacenet		

摘要(译)

提供一种数据驱动器和使用该数据驱动器的有机EL (电致发光) 显示装置及其驱动方法, 以通过根据偏置电压电平补偿开关的导通电阻来校准数据信号的电压电平。。有机EL显示装置的数据驱动器包括第一DAC和第二DAC。第一DAC (数模转换器) 包括多个开关。两个开关相应地接通数据的高位, 从而第一DAC选择两个参考电压。第二DAC (302) 将参考电压分成多个电压, 并将两个参考电压和分压电压中的一个输出到输出端作为数据信号, 对应于数据的低位。第二DAC包括晶体管, 该晶体管通过偏置电压导通, 从而补偿开关的导通电阻。第二DAC包括多个分压电阻 (R1~R7) 和多个第二开关 (SW1~SW8)。

