

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/26 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년04월24일 10-0573149 2006년04월17일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2004-0038735 2004년05월29일	(65) 공개번호 (43) 공개일자	10-2005-0113517 2005년12월02일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자            삼성에스디아이 주식회사  
                                  경기 수원시 영통구 신동 575

(72) 발명자               곽원규  
                                  경기도성남시분당구구미동88번지까치주공아파트207동903호

                                 이관희  
                                  서울특별시관악구봉천동1630-5

                                 송승용  
                                  경기도화성군대안읍반월리870번지신영통현대아파트405동902호

(74) 대리인               리엔목특허법인  
                                  이해영

심사관 : 손희수

(54) 전계 발광 디스플레이 장치 및 이의 제조 방법

요약

본 발명은, 기관 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과, 상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치에 있어서,

상기 전극 전원 공급 라인 상부에 배치되고, 하나 이상의 비아홀을 구비하며, 유기물을 포함하는 하나 이상의 절연층과;

상기 전극 전원 공급 라인을 따라, 상기 비아홀을 포함한, 상기 절연층의 일면 상에 형성되는 보조 도전층;을 더 포함하고,

상기 전극 전원 공급 라인과 상기 제 2 전극층 사이의 전기적 소통은 상기 비아홀에서 상기 보조 도전층을 통하여 이루어지되, 상기 절연층 일면 상의 보조 도전층에는 하나 이상의 관통부가 구비되는 것을 특징으로 하는 전계 발광 디스플레이 장치 및 이를 제조하는 방법을 제공한다.

대표도

도 2a

## 명세서

### 도면의 간단한 설명

도 1은 본 발명의 일실시예에 따른 유기 전계 발광 디스플레이 장치의 개략적인 평면도,

도 2a는 도 1의 선 I-I를 따라 취한 부분 단면도,

도 2b 내지 도 2f는 도 2a에 도시된 본 발명의 일실시예를 제조하는 과정을 나타내는 단면도,

도 3a는 본 발명의 다른 일실시예에 따른 유기 전계 발광 디스플레이 장치의 개략적인 부분 단면도,

도 3b는 본 발명의 또 다른 일실시예에 따른 유기 전계 발광 디스플레이 장치의 개략적인 부분 단면도,

도 4a 및 도 4b는 본 발명에 따른 다양한 형태의 보조 도전층을 도시하는 부분 확대도,

도 5는 본 발명의 또 다른 일실시예에 따른 유기 전계 발광 디스플레이 장치의 개략적인 부분 단면도,

도 6a는 본 발명의 또 다른 일실시예에 따른 보조 도전층을 도시하는 부분 확대도,

도 6b는 도 1의 "B"를 확대한 부분 단면도.

<도면의 주요부분에 대한 부호의 간단한 설명>

110...기관 120...버퍼층

130...반도체 활성층 140...게이트 절연층

150...게이트 전극 160...중간층

170...소스 및 드레인 전극 180...보호층

300...구동 전원 공급 라인 400...제 2 전극층

410...전극 전원 공급 라인 500...수직 구동 회로부

600...수평 구동 회로부 800...밀봉부

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판 디스플레이 장치에 관한 것으로, 보다 상세하게는 기관 사이즈 대비 디스플레이 영역의 비율을 증대시키고, 전극 전압 공급 시 발생 가능한 전압 강하를 줄여 디스플레이 영역의 휘도 불균일을 감소시킬 수 있는 유기 전계 발광 디스플레이 장치에 관한 것이다.

화상을 표시하는데 있어, 수많은 종류의 디스플레이 장치가 사용되는데, 근래에는 종래의 브라운관, 즉 CRT(cathode ray tube, 음극선관)를 대체하는 다양한 평판 디스플레이 장치가 사용된다. 이러한 평판 디스플레이 장치는 발광 형태에 따라 자발광형(emissive)과 비자발광형(non-emissive)으로 분류할 수 있다. 자발광형 디스플레이 장치에는 평면 브라운관, 플라즈마 디스플레이 장치(plasma display panel device), 진공 형광 표시 장치(vacuum fluorescent display device), 전계 방출 디스플레이 장치(field emission display device), 무기/유기 전계 발광 디스플레이 소자(electro-luminescent

display device) 등이 있고, 비자발광형 디스플레이 장치에는 액정 디스플레이 장치(liquid crystal display device)가 있다. 그 중에서도, 유기 전계 발광 소자는 백라이트와 같은 별도의 발광 장치 필요없는 자발광형 소자로서, 저전력 및 고효율 작동이 가능하고, 청색 발광이 가능하다는 근래에 각광을 받고 있는 평면 디스플레이 소자이다.

유기 전계 발광 디스플레이 소자는 유기물 박막에 음극과 양극을 통하여 주입된 전자와 정공(hole)이 재결합하여 여기자(exiton)를 형성하고, 형성된 여기자로부터의 에너지에 의해 특정한 파장의 빛이 발생하는 현상을 이용하는 자발광형 디스플레이 장치이다. 유기 전계 발광 디스플레이 장치는 저전압으로 구동이 가능하고, 경량의 박형이고, 시야각이 넓은 뿐만 아니라, 응답 속도 또한 빠르다는 장점을 구비한다.

이러한 유기 전계 발광 디스플레이 소자의 유기 전계 발광부는 기판 상에 적층식으로 형성되는 양극으로서의 제 1 전극, 유기 발광부, 및 음극으로서의 제 2 전극으로 구성된다. 유기 발광부는 유기 발광층(EML, emitting layer)을 구비하는데, 이 유기 발광층에서 정공과 전자가 재결합하여 여기자를 형성하고 빛이 발생한다. 발광 효율을 보다 높이기 위해서는 정공과 전자를 유기 발광층으로 보다 원활하게 수송하여야 하고, 이를 위해 음극과 유기 발광층 사이에는 전자 수송층(ETL, electron transport layer)이 배치될 수 있고 양극과 유기 발광층 사이에는 정공 수송층(HTL, hole transport layer)이 배치될 수 있으며, 또한 양극과 정공 수송층 사이에 정공 주입층(HIL, hole injection layer)이 배치될 수도 있고, 음극과 전자 수송층 사이에 전자 주입층(EIL, electron injection layer)이 배치될 수도 있다.

한편, 유기 전계 발광 디스플레이 소자는 구동 방식에 따라, 수동 구동방식의 패시브 매트릭스(Passive Matrix: PM)형과, 능동 구동방식의 액티브 매트릭스(Active Matrix: AM)형으로 구분된다. 상기 패시브 매트릭스형은 단순히 양극과 음극이 각각 컬럼(column)과 로우(row)로 배열되어 음극에는 로우 구동회로로부터 스캐닝 신호가 공급되고, 이 때, 복수의 로우 중 하나의 로우만이 선택된다. 또한, 컬럼 구동회로에는 각 화소로 데이터 신호가 입력된다. 한편, 상기 액티브 매트릭스형은 박막 트랜지스터(Thin Film Transistor, TFT)를 이용해 각 화소 당 입력되는 신호를 제어하는 것으로 방대한 양의 신호를 처리하기에 적합하여 동영상 구현하기 위한 디스플레이 장치로서 많이 사용되고 있다.

이와 같이, 디스플레이 해상도 증대 및 대형화 추세에 따라, 소비 전력을 저감시키고 휘도 등과 같은 화면 품질을 증대시키기 위한 다양한 방안이 연구되고 있다. 그 중 한 방안은, 디스플레이 영역에 전원을 공급하는 구동 전원 공급 라인 및 전극 전원 공급 라인 등과 같은 각종 배선에서의 배선 저항을 저감시켜 휘도 저하 내지 휘도 불균일과 같은 문제를 해결하고자 하는 것이다.

일본특허공개공보 제 2001-109395호에는 음극과 단자 사이에서 광폭부의 컨택부를 통하여 전기적으로 접속되며 양극과 동일한 산화물로 형성되는 전극이 형성된 유기 발광 표시 장치가 개시되어 있는데, 이와 같은 구조를 통하여 음극과 단자가 직접 접속함으로써 발생하는 접촉 저항을 줄여 화면 품질을 증대시킬 수 있다.

하지만, 이러한 종래 기술에 따르면, 단자 광폭부의 컨택부에서 단자 상부의 절연층이 대부분 제거되어 단자가 과도하게 외부로 노출됨으로써, 후속 진행되는 공정에서 단자를 구성하는 층이 박리(peeling)되거나 상당한 손상을 입을 수도 있다. 또한, 양극과 동일한 산화물로 형성되는 전극 하부에는 아크릴계 수지로 구성되는 평탄화층이 배치되는데, 이로부터 발생하는 가스가 상부에 배치된 양극과 동일한 산화물로 형성되는 전극에 의하여 배출 경로가 차단 내지 길어짐으로 인하여 발생 가스가 원활히 배출되지 않음으로써 제품 불량 내지 공정 시간 증대와 같은 손실을 발생시킬 수도 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은, 상기와 같은 문제를 해소시킬 수 있도록, 전극 전원 공급 라인의 손상 및/또는 박리를 방지함과 동시에 유기물 층을 포함하는 절연층에서 발생하는 가스를 원활하게 배출시킬 수 있는 구조의 전계 발광 디스플레이 장치 및 이를 제조하는 방법을 제공함을 목적으로 한다.

### 발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여, 본 발명의 일면에 따르면, 기판 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과,

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치에 있어서,

상기 전극 전원 공급 라인 상부에 배치되고, 하나 이상의 비아홀을 구비하며, 유기물을 포함하는 하나 이상의 절연층과;

상기 전극 전원 공급 라인을 따라, 상기 비아홀을 포함한, 상기 절연층의 일면 상에 형성되는 보조 도전층;을 더 포함하고, 상기 전극 전원 공급 라인과 상기 제 2 전극층 사이의 전기적 소통은 상기 비아홀에서 상기 보조 도전층을 통하여 이루어 지되, 상기 절연층 일면 상의 보조 도전층에는 하나 이상의 관통부가 구비되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 다른 일면에 따르면, 상기 보조 도전층은 상기 제 1 전극층의 적어도 일부와 동일층인 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 보조 도전층에는 둘 이상의 관통부들이 구비되고,

상기 관통부들 사이의 거리는, 상기 화소 제 1 전극층 양단 간 거리중 최대 거리 이하인 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 비아홀 외측의 적어도 일부에는 하나 이상의 관통부가 구비되는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 관통부는 하나 이상의 관통공을 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 관통부는 라인 타입 관통부를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 제 1 전극층 하부에는 박막 트랜지스터 층을 구비하고,

상기 전극 전원 공급 라인에는 상기 박막 트랜지스터 층의 소스/드레인 전극과 동일층을 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 제 1 전극층 하부에는 박막 트랜지스터 층을 구비하고,

상기 전극 전원 공급 라인에는 상기 박막 트랜지스터 층의 반도체 활성층과 동일층을 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 기판 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과,

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치에 있어서,

상기 전극 전원 공급 라인 상부에 배치되고, 하나 이상의 비아홀을 구비하며, 유기물을 포함하는 하나 이상의 절연층과;

상기 전극 전원 공급 라인을 따라, 상기 비아홀을 포함한, 상기 절연층의 일면 상에 형성되는 하나 이상의 단위 보조 도전층으로 구성되는 보조 도전층;을 더 포함하고,

상기 전극 전원 공급 라인과 상기 제 2 전극층 사이의 전기적 소통은 상기 비아홀에서 상기 보조 도전층을 통하여 이루어 지되, 상기 절연층 일면 상의 단위 보조 도전층들은 서로 이격되어 있는 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 단위 보조 도전층의 일지점 및 인접 외곽 지점 사이의 거리는, 상기 화소 제 1 전극층 일지점 및 인접 외곽 지점 사이 최대 거리 이하인 것을 특징으로 하는 전계 발광 디스플레이 장치를 제공한다.

본 발명의 또 다른 일면에 따르면, 기판 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과,

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치를 제조하는 방법에 있어서,

상기 전극 전원 공급 라인 상부에 유기물을 포함하는 하나 이상의 절연층을 형성하는 단계;

상기 하나 이상의 절연층에 하나 이상의 비아홀을 형성하는 단계;

상기 비아홀을 포함한 상기 절연층의 일면 상에 보조 도전층을 형성하는 단계;

상기 절연층 일면 상의 보조 도전층에 관통부를 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 보조 도전층 형성 단계는, 상기 하나 이상의 제 1 전극층의 적어도 일부를 형성함과 동시에 실시되는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 비아홀 형성 단계시, 둘 이상의 비아홀이 형성되고,

상기 관통부 형성 단계시, 상기 관통부는 적어도 상기 비아홀들 사이에 형성되는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 상기 관통부 형성 단계시, 둘 이상의 관통부를 형성하되, 상기 관통부 사이의 거리는, 상기 화소 제 1 전극층 양단 간의 최대 거리 이하이도록 형성하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

본 발명의 또 다른 일면에 따르면, 기판 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과,

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치를 제조하는 방법에 있어서,

상기 전극 전원 공급 라인 상부에 유기물을 포함하는 하나 이상의 절연층을 형성하는 단계;

상기 하나 이상의 절연층에 하나 이상의 비아홀을 형성하는 단계;

상기 비아홀을 포함한 상기 절연층의 일면 상에, 하나 이상의 단위 보조 도전층으로 구성되는 보조 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법을 제공한다.

이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.

도 1a에는 본 발명의 일 실시예에 따른 유기 전계 발광 디스플레이 장치의 평면도가 개략적으로 도시되어 있다. 기판(110)의 일면 상에는 유기 전계 발광 디스플레이 소자와 같은 발광 소자가 배치된 디스플레이 영역(200), 디스플레이 영역(200)의 외측을 따라 도포되어 기판(110)과 봉지 기판(900, 도 2a 참조)을 밀봉시키는 밀봉부(800), 각종 단자들이 배치된 단자 영역(700)을 구비한다. 경우에 따라서는 밀봉부를 통한 밀봉 공정 없이, 디스플레이 영역은 박막 봉지층을 사용하여 밀봉될 수도 있다.

디스플레이 영역(200)을 구성하는 유기 전계 발광 디스플레이 소자의 구성은 도 1의 선 I-I를 따라 취한 도 2a를 참조하여 설명한다. 기판, 예를 들어 글라스 재의 기판(110) 상에 SiO<sub>2</sub> 등으로 버퍼층(120)이 형성된다. 버퍼층(120)의 일면 상에는 반도체 활성층(130)이 형성되는데, 반도체 활성층(130)은 비정질 실리콘층 또는 다결정질 실리콘층으로 형성될 수 있다. 도면에서 자세히 도시되지는 않았으나, 반도체 활성층(130)은 N+ 형 또는 P+ 형의 도펀트들로 도핑되는 소스 및 드레인 영역과, 채널 영역으로 구성된다. 반도체 활성층(130)은 유기 반도체로 이루어질 수 있는 등, 상기 사항에 한정되는 것은 아니다.

반도체 활성층(130)의 일면 상부로 채널 영역에 대응되는 위치에는 게이트 전극(150)이 형성되는데, 게이트 전극(150)에 인가되는 신호 여부에 따라 채널 영역의 통전 여부가 결정되며, 이를 통해 소스 및 드레인 영역이 소통된다. 게이트 전극(150)은 인접층과의 밀착성, 적층되는 층의 표면 평탄성 그리고 가공성 등을 고려하여, 예를 들어 MoW, Al/Cu 등과 같은 물질로 형성되는 것이 바람직하나 이에 한정되는 것은 아니다. 반도체 활성층(130)과 게이트 전극(150)과의 절연성을 확보하기 위하여, 예를 들어, 플라즈마 강화 화학 기상 증착(PECVD)을 통해 SiO<sub>2</sub>로 구성되는 게이트 절연층(140)이 반도체 활성층(130)과 게이트 전극(150) 사이에 개재된다.

게이트 전극(150)의 상부에는 중간층(interlayer, 160)이 형성되는데, 중간층은 SiO<sub>2</sub>, SiN<sub>x</sub> 등의 물질로 단층 형성되거나 또는 이중층의 형태로 구성될 수도 있다. 중간층(160)의 상부에는 소스/드레인 전극(170)이 형성된다. 소스/드레인 전극(170)은 중간층(160)과 게이트 절연층(140)에 형성되는 콘택홀을 통하여 반도체 활성층의 소스 영역 및 드레인 영역과 각각 전기적으로 소통된다.

소스/드레인 전극(170)의 상부에는 하나 이상의 절연층(페시베이션 층 및/또는 평탄화 층, 180)이 형성되어, 하부의 박막 트랜지스터를 보호 및/또는 평탄화시킨다. 본 발명의 일실시예에 따른 절연층(180)은 BCB(benzocyclobutene) 또는 아크릴(acryl) 등과 같은 유기물을 포함하는 유기물 절연층을 구비하는데, 절연층(180)은 단층 및/또는 복수 층으로 형성될 수도 있고, 경우에 따라서는 SiO<sub>2</sub>, SiN<sub>x</sub> 등과 같은 무기물로 구성되는 무기물 층을 포함할 수도 있다.

절연층(180)의 일면 상에는 제 1 전극층(210)이 배설되는데, 제 1 전극층의 일단은 절연층(180)에 형성된 비아홀(181)을 통하여 하부의 드레인 전극(170)과 접촉한다. 제 1 전극층(210)은 아래에 설명되는 바와 같이, 배면 발광형인 경우, 인듐-틴-옥사이드(ITO) 등의 투명 전극으로 구성될 수 있고, 전면 발광형인 경우, ITO 등의 투명 전극으로 구성되며, 하부에 Al, AlNd, MgAg 등과 같은 재료의 반사층을 구비하는 형태로 구성될 수도 있는 등, 다양한 변형예를 구비할 수 있다.

유기 전계 발광부(230)는 저분자 또는 고분자 유기막으로 구성될 수 있는데, 저분자 유기막을 사용할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 유기 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양한 재료를 적용할 수 있다. 이들 저분자 유기막은 진공증착의 방법으로 형성된다.

고분자 유기막의 경우에는 대개 홀 수송층(HTL) 및 유기 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

유기 전계 발광부(230)의 일면 상부에는 캐소드 전극으로서의 제 2 전극층(400)이 전면 증착되는데, 제 2 전극층(400)은 이러한 전면 증착 형태에 한정되는 것은 아니고, 또한 발광 유형에 따라 Al/Ca, ITO, Mg-Ag 등과 같은 재료로 형성될 수도 있고, 단일층이 아닌 복수의 층으로 형성될 수도 있으며, LiF 등과 같은 알칼리 또는 알칼리 토금속 플루오라이드 층이 더 구비될 수도 있는 등, 다양한 유형으로 구성될 수 있다. 여기서, 본 발명의 설명을 용이하게 하기 위하여 제 1 전극층(210)은 애노드로서, 제 2 전극층(400)은 캐소드로서 기술되었으나, 이에 국한되지 않고 다른 구성을 취할 수도 있다.

다시, 도 1을 살펴보면, 디스플레이 영역(200)의 외측에는 디스플레이 영역(200)에 구동 전원을 공급하기 위한 구동 전원 공급 라인(300)이 배치된다. 구동 전원 공급 라인(300)은 단자 영역(700)의 구동 전원 공급 단자(320)와 전기적으로 소통된다. 도 1은 본 발명을 설명하기 위한 일례로서, 구동 전원 공급 라인의 배치가 이에 한정되는 것은 아니나, 디스플레이 영역 전체에 걸쳐 균일한 구동 전원을 공급함으로써 휘도 불균일을 개선시킬 수 있다는 점에서, 구동 전원 공급 라인(300)은 디스플레이 영역을 둘러싸도록 형성되는 것이 바람직하다. 구동 전원 공급 라인(300)은 구동 라인(310)과 연결되는데, 구동 라인(310)은 디스플레이 영역(200)을 가로질러 배치되고 절연층(180) 하부에 배치된 소스 전극(170, 도 2b 참조)과 전기적으로 소통된다.

또한, 디스플레이 영역(200) 외측에는 수직/수평 구동 회로부(500, 600)가 배치되는데, 이들 수직/수평 구동 회로부(500, 600)는 단자 영역(700)의 수직/수평 구동 단자(520, 620)와 전기적으로 소통된다. 수직 구동 회로부(500)는 디스플레이 영역(200)에 스캔 신호를 인가하는 스캔 구동 회로부가 될 수 있고, 수평 구동 회로부(600)는 디스플레이 영역(200)에 데이터 신호를 인가하는 데이터 구동 회로부가 될 수 있으며, 이들은 경우에 따라서 외장 IC나 COG로 구현될 수도 있다.

한편, 도 1에 도시된 바와 같이, 디스플레이 영역(200)의 외측을 따라 적어도 일부에는, 디스플레이 영역(200)에 전극 전원을 공급하는 전극 전원 공급 라인(410)이 배치되는데, 전극 전원 공급 라인(410)은 단자 영역(700)의 전극 전원 공급 단자(420)와 전기적으로 소통된다.

도 2a는 도 1의 선 I-I 을 따라 취한 본 발명의 일실시예에 따른 유기 전계 발광 디스플레이 장치의 개략적인 부분 단면도를 도시한다. 도 2a에서, 디스플레이 영역(200) 외측에 배치된 전극 전원 공급 라인(410) 상부에는 하나 이상의 절연층(180)이 연장 형성되어 있고, 연장 형성된 절연층의 일면 상에 보조 도전층(411)을 더 포함한다.

도 2b 내지 도 2f에는 도 2a에 도시된 본 발명의 일실시예에 따른 유기 전계 발광 디스플레이 장치를 제조 단계를 도시하는 단면도가 도시되어 있다. 먼저, 도 2b에 도시된 바와 같이, 전극 전원 공급 라인(410)은 박막 트랜지스터 층의 소스/드레인 전극(170)과 동시에 형성될 수 있다. 전극 전원 공급 라인(410)이 형성된 후, 전극 전원 공급 라인(410)의 상부에는 유기물 층을 포함하는 하나 이상의 절연층(180)이 형성된다.

그런 후, 도 2d에 도시된 바와 같이, 전극 전원 공급 라인(410)과의 전기적 소통을 위한 비아홀(182)을 형성한다. 전극 전원 공급 라인용 비아홀(182)은, 차후 형성되는 화소 전극으로서의 제 1 전극층(210, 도 2e 참조)과 소스/드레인 전극(170)과의 전기적 소통을 위한 비아홀(181)의 형성과 동시에 이루어질 수도 있다.

비아홀(182) 형성 후, 도 2e에 도시된 바와 같이, 전극 전원 공급 라인(410)과의 전기적 소통을 위한 비아홀(182)을 포함한, 절연층(180)의 일면 상에는 보조 도전층(411)이 형성된다. 차후에 형성되는 제 2 전극층(400)과 전극 전원 공급 라인(410) 간의 전기적 소통은 이들 사이에 개재되는 보조 도전층(411)을 통하여 이루어진다.

전극 전원 공급 라인(410)과 보조 도전층(411) 사이로 비아홀(182)을 제외한 나머지 영역에 절연층(180)이 연장 개재됨으로써, 이들 사이에 절연층(180)이 개재되지 않는 경우 발생할 수 있는, 전극 전원 공급 라인(410) 등의 박리(peeling)를 방지할 수 있다. 또한, 보조 도전층(411)은, 차후 디스플레이 영역(200)에 형성되는 화소 정의층(220, 도 2f 참조), 유기 전계 발광부(230) 등의 형성 과정에서 발생할 수 있는, 노출된 전극 전원 공급 라인(410)의 손상을 방지할 수도 있다.

보조 도전층(411)은 디스플레이 영역(200) 제 1 전극층(210)의 적어도 일부와 동일한 층을 구비할 수도 있다. 즉, 보조 도전층(411) 형성은 제 1 전극층(210) 형성과 동시에 이루어질 수 있어, 예를 들어 본 발명에 따른 유기 전계 발광 디스플레이 장치가 Al, AlNd, MgAg 등과 같은 반사물질을 포함하는 반사층을 구비하는 전면 발광형인 경우, 보조 도전층(411)은 ITO 층과 같은 투명 도전층 및/또는 AlNd 등과 같은 반사층을 포함하는 구조를 취할 수도 있다. 제 1 전극층(210)을 구성하는 물질을 비아홀(181, 182)를 포함한 절연층(180) 일면 상에 전면 증착시킨 후 적절한 패터닝 공정을 통하여 제 1 전극층(210)을 형성하는 경우, 이와 동시에 보조 도전층(411) 해당 영역도 패터닝시킴으로써, 보조 도전층(411)을 형성할 수도 있다.

한편, 보조 도전층(411)으로, 절연층(180) 일면 상에 형성된 부분에는 하나 이상의 관통부(412)가 형성된다. 도 2e에 도시된 바와 같이, 보조 도전층(411)에 관통부(412)가 형성된 후, 기관(110) 상의 적층부들은 일정 시간 동안 진공 상태에서 어닐링 과정을 거쳐, 차후에 유기물 층을 포함하는 절연층(180)으로부터 발생 가능한 벤즈알데이드(benzaldehyde), 벤질알코올(benzyl alcohol)과, 벤젠계 화합물 등과 같은 가스들을 사전 배출시킴으로써, 이들 가스에 의한 절연층 손상으로 인하여 절연성이 파괴되는 것을 방지하게 된다. 이와 같이, 절연층으로부터 발생된 가스를 보조 도전층(411) 내측에 위치한 관통부(412)를 통하여도 배출 가능하게 됨으로써, 절연층으로부터 발생된 가스의 배출 경로는 보조 도전층(411)의 외곽부를 통하여 배출되는 경로보다 상당히 단축된 경로를 갖게 된다. 따라서, 진공 어닐링 단계의 공정 시간이 상당히 단축될 수 있다.

그런 후, 도 2f에 도시된 바와 같이, 디스플레이 영역(200)의 화소를 정의하기 위한 화소 정의층(220)이, 예를 들어 스피ن 코팅 및 패터닝 공정을 통하여, 제 1 전극층(210) 상 화소 개구부(240) 및 보조 도전층(411) 상부의 적어도 일부를 제외한 나머지 영역에 형성된다. 화소 정의층(220)이 형성된 후, 화소 정의층(220)을 포함한 기관(110) 일면 상의 적층부는 진공 상태에서 어닐링되어, 화소 정의층(220)으로부터 차후에 발생할 수 있는 가스를 사전 배출시킨다. 화소 정의층(220)이 형성된 후, 화소 개구부(240)를 포함한 위치에 유기 전계 발광부(230) 및 제 2 전극층(400)이 순차적으로 형성된다.

한편, 도 2a에서, 보조 도전층(411)의 절연층(180) 상부 해당 영역에는 한 개의 관통부(412)가 형성된 것으로 도시되었으나, 도 3a에 도시된 바와 같이, 보조 도전층(411)에는 둘 이상의 관통부들(412)이 구비될 수도 있는데, 여기서 점선으로 표시된 비아홀(182)은 도면 상 지면 뒤쪽에 배치된 비아홀(182)을 의미한다. 이 때, 화소의 제 1 전극층(210)은, 그 하부에 위치하는 절연층(180)으로부터 발생되는 가스가 진공 어닐링 단계에서 원활하게 배출될 수 있을 정도의 크기를 구비한다

는 점에서, 보조 도전층(411)에 형성된 관통부들(412) 사이의 거리(dp)는, 화소 제 1 전극층(210, 도 6b 참조)의 양단 간 거리 중 최대 거리 이하, 즉, 제 1 전극층(210, 도 6b 참조)의 외곽선을 따른 어느 일지점과 다른 일지점 간의 거리 중 최대 거리 이하인 것이 바람직하다.

또 한편, 전극 전원 공급 라인 상부에 배치된 절연층의 비아홀은, 그 외측의 적어도 일부에 하나 이상의 관통부를 구비하는 것이 바람직하다. 즉, 도 3b에 도시된 바와 같이, 전극 전원 공급 라인(410) 상부의 절연층(180)에 둘 이상의 비아홀(182)이 형성된 경우, 일부 절연층(180)이 보조 도전층(411)에 의하여 포획될 수 있는데, 절연층(180)의 포획된 부분에서 발생하는 가스가 원활하게 배출될 수 있도록, 비아홀(182) 외측에는 하나 이상의 관통부(412)가 구비되는 것이 바람직하다.

본 발명에 따라 보조 도전층에 형성되는 관통부는 다양한 형태로 형성될 수 있다. 도 4a 및 도 4b는 도 1의 도면 부호 "A"에 대한 일형태로서의 확대도(절연층 도시 생략)들이 도시되어 있는데, 도 4a에 도시된 바와 같이, 간단한 구조를 원하는 경우, 보조 도전층(411)에는 관통부로서의 관통공(412a)이 형성될 수 있고, 절연층으로부터의 보다 원활한 가스 배출이 요구되는 경우 도 4b에 도시된 바와 같이, 관통부는 수 개의 직선으로 형성된 라인 타입 관통부(412b)로 형성될 수도 있다. 이 경우에도, 비아홀(182) 외측의 적어도 일부에는 하나 이상의 관통부(412a,b)가 형성되는 것이 바람직하고, 관통부(412a,b) 간의 거리는 화소 제 1 전극층의 양단 간 거리 중 최대 거리 이하인 것이 바람직하다.

한편, 도 1b 내지 도 3b에 도시된 상기 실시예들에서, 전극 전원 공급 라인(410)으로 소스/드레인 전극(170)과 동일층을 사용하는 경우에 대하여 도시 및 기술되었으나, 본 발명이 이에 국한되는 것은 아니다. 즉, 도 5에 도시된 바와 같이, 전극 전원 공급 라인의 보다 원활한 도전성을 확보하기 위하여 전극 전원 공급 라인에 디스플레이 영역의 제 1 전극층(210) 하부에 배치되는 박막 트랜지스터 층의 소스/드레인 전극(170)과 동일한 층(410a) 이외 반도체 활성층(130)과 동일한 층(410b)을 포함할 수도 있거나, 또는 전극 전원 공급 라인으로서 반도체 활성층(130)과 동일한 층(131)만을 구비할 수도 있는 등, 다양한 변형이 가능하다.

본 발명의 또 다른 일실시예에 따르면, 보조 도전층은 서로 이격된 하나 이상의 단위 보조 도전층으로 구성될 수도 있다. 도 6a는 도 1a의 도면 부호 "A" 부분에 대한 또 다른 형태를 확대 도시한 것으로서, 보조 도전층(411')은, 비아홀(182)을 포함한 절연층(180)의 상부에 형성된 하나 이상의 단위 보조 도전층(411'a)들로 형성될 수 있다. 이러한 단위 보조 도전층(411'a) 들로 구성되는 보조 도전층(411')은 별도의 공정 필요없이, 제 1 전극층(210)의 패터닝 공정시 제 1 전극층(210)과 함께 형성될 수도 있는데, 이들 단위 보조 도전층(411'a)들은 서로 일정 거리(da)만큼 이격 형성됨으로써, 진공 어닐링 단계시 하부 절연층(180)에서 발생하는 가스를 보다 원활하게 보다 빠른 시간 내에 배출시킬 수 있다.

한편, 단위 보조 도전층(411'a) 하부 절연층(180)으로부터 가스 배출이 원활하게 이루어질 수 있도록, 단위 보조 도전층(411'a)은 일정값 이하의 크기를 구비하는 것이 바람직하다. 도 6b는 도 1a의 도면 부호 "B"로 지칭된, 디스플레이 영역의 일화소에 대한 개략도로, 제 1 박막 트랜지스터(TFT1)는 스캔 라인으로부터의 신호에 따라 화소의 선택 여부를 결정하는 박막 트랜지스터이고, 제 2 박막 트랜지스터(TFT2)는 커패시터(131, 151, 171)를 통한 전기적 신호를 따라 제 1 전극층(210)에 전류를 공급하여 화소를 구동시키는 박막 트랜지스터이다. 여기서, 두 개의 톱 게이트형 박막 트랜지스터 및 다중 커패시터로 구성된 구조가 도시되었는데, 이는 본 발명의 설명을 위한 일예일뿐 본 발명이 이에 국한되지 않는다는 점이다.

진공 어닐링 단계시, 제 1 전극층(210) 하부 절연층(180)으로부터 가스는 원활하게 배출된다는 점에서, 본 발명에 따른 단위 보조 도전층(411')의 일지점과 인접 외곽 지점 사이의 거리는, 제 1 전극층(210)의 어느 일지점(Pa)과 인접 외곽 지점(Pb) 사이의 거리(dab) 중 최대 거리 이하인 것이 바람직하다.

상기한 실시예들은 본 발명을 설명하기 위한 일예들로서, 본 발명이 이에 한정되지 않는다. 즉, 비아홀을 포함한 절연층 일면 상에 형성된 보조 도전층에 구비되는 관통부를 포함하는 사상의 범위에서 다양하게 변형될 수 있다. 또한 상기한 실시예들은 유기 전계 발광 디스플레이 장치에 대하여 기술하였으나, 본 발명의 범위 내에서 무기 전계 발광 디스플레이 장치에도 충분히 적용될 수 있는 등, 다양한 변형예를 고려할 수 있다.

### 발명의 효과

상기한 바와 같은 본 발명에 따르면, 전극 전원 공급 라인과 제 2 전극층 사이에 절연층이 개재됨으로써 전극 전원 공급 라인의 박리를 방지함과 동시에, 전극 전원 공급 라인과 제 2 전극층 사이에 형성된 보조 도전층은 관통부를 구비함으로써, 전극 전원 공급 라인의 손상 및 박리를 방지함과 동시에, 차후 실시되는 진공 어닐링 단계시 발생 가능한 하부 유기 절연층으로부터의 가스를 원활하게 배출시켜 공정 시간을 단축에 의한 공정 단가를 상당히 저감시킬 수 있다.

또한, 본 발명에 따른 보조 도전층의 관통부는 비아홀 외측의 적어도 일부에 배치됨으로써 및/또는 관통부 사이 거리를 일정하게 유지함으로써, 보조 도전층 하부 절연층에서 생성된 가스가 보조 도전층에 의하여 포획되지 않고, 신속 및 원활하게 배출될 수 있도록 할 수도 있다.

또한, 본 발명에 따른 보조 도전층은, 서로 이격되고 화소 제 1 전극층 이하의 크기를 갖는 단위 보조 도전층으로 형성됨으로써, 하부 절연층에서 생성되는 가스를 보다 신속 원활하게 외부로 배출시킬 수 있다.

또한, 본 발명에 따른 전극 전원 공급 라인은 하나 이상의 도전층을 구비함으로써 보다 원활한 도전성을 확보할 수도 있다.

본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

## (57) 청구의 범위

### 청구항 1.

기관 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과,

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치에 있어서,

상기 전극 전원 공급 라인 상부에 배치되고, 하나 이상의 비아홀을 구비하며, 유기물을 포함하는 하나 이상의 절연층과;

상기 전극 전원 공급 라인을 따라, 상기 비아홀을 포함한, 상기 절연층의 일면 상에 형성되는 보조 도전층;을 더 포함하고,

상기 전극 전원 공급 라인과 상기 제 2 전극층 사이의 전기적 소통은 상기 비아홀에서 상기 보조 도전층을 통하여 이루어 지되, 상기 절연층 일면 상의 보조 도전층에는 하나 이상의 관통부가 구비되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

### 청구항 2.

제 1 항에 있어서,

상기 보조 도전층은 상기 제 1 전극층의 적어도 일부와 동일층인 것을 특징으로 하는 전계 발광 디스플레이 장치.

### 청구항 3.

제 1 항에 있어서,

상기 보조 도전층에는 둘 이상의 관통부들이 구비되고,

상기 관통부들 사이의 거리는, 상기 화소 제 1 전극층 양단 간 거리중 최대 거리 이하인 것을 특징으로 하는 전계 발광 디스플레이 장치.

### 청구항 4.

제 3항에 있어서,

상기 비아홀 외측의 적어도 일부에는 하나 이상의 관통부가 구비되는 것을 특징으로 하는 전계 발광 디스플레이 장치.

#### 청구항 5.

제 1항 내지 제 4항 중의 어느 한 항에 있어서,

상기 관통부는 하나 이상의 관통공을 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치.

#### 청구항 6.

제 1항 내지 제 4항 중의 어느 한 항에 있어서,

상기 관통부는 라인 타입 관통부를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치.

#### 청구항 7.

제 1항 내지 제 4항 중의 어느 한 항에 있어서,

상기 제 1 전극층 하부에는 박막 트랜지스터 층을 구비하고,

상기 전극 전원 공급 라인에는 상기 박막 트랜지스터 층의 소스/드레인 전극과 동일층을 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치.

#### 청구항 8.

제 1항 내지 제 4항 중의 어느 한 항에 있어서,

상기 제 1 전극층 하부에는 박막 트랜지스터 층을 구비하고,

상기 전극 전원 공급 라인에는 상기 박막 트랜지스터 층의 반도체 활성층과 동일층을 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치.

#### 청구항 9.

기관 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과,

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치에 있어서,

상기 전극 전원 공급 라인 상부에 배치되고, 하나 이상의 비아홀을 구비하며, 유기물을 포함하는 하나 이상의 절연층과;

상기 전극 전원 공급 라인을 따라, 상기 비아홀을 포함한, 상기 절연층의 일면 상에 형성되는 하나 이상의 단위 보조 도전층으로 구성되는 보조 도전층;을 더 포함하고,

상기 전극 전원 공급 라인과 상기 제 2 전극층 사이의 전기적 소통은 상기 비아홀에서 상기 보조 도전층을 통하여 이루어 지되, 상기 절연층 일면 상의 단위 보조 도전층들은 서로 이격되어 있는 것을 특징으로 하는 전계 발광 디스플레이 장치.

### 청구항 10.

제 9항에 있어서,

상기 단위 보조 도전층의 일지점 및 인접 외곽부 사이의 거리는, 상기 화소 제 1 전극층 일지점 및 인접 외곽부 사이 최대 거리 이하인 것을 특징으로 하는 전계 발광 디스플레이 장치.

### 청구항 11.

기관 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과,

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치를 제조하는 방법에 있어서,

상기 전극 전원 공급 라인 상부에 유기물을 포함하는 하나 이상의 절연층을 형성하는 단계;

상기 하나 이상의 절연층에 하나 이상의 비아홀을 형성하는 단계;

상기 비아홀을 포함한 상기 절연층의 일면 상에 보조 도전층을 형성하는 단계;

상기 절연층 일면 상의 보조 도전층에 관통부를 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

### 청구항 12.

제 11항에 있어서,

상기 보조 도전층 형성 단계는, 상기 하나 이상의 제 1 전극층의 적어도 일부를 형성함과 동시에 실시되는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

### 청구항 13.

제 11항에 있어서,

상기 비아홀 형성 단계시, 둘 이상의 비아홀이 형성되고,

상기 관통부 형성 단계시, 상기 관통부는 적어도 상기 비아홀들 사이에 형성되는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

### 청구항 14.

제 11항에 있어서,

상기 관통부 형성 단계시, 둘 이상의 관통부를 형성하되, 상기 관통부 사이의 거리는, 상기 화소 제 1 전극층 양단 간의 최대 거리 이하이도록 형성하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

청구항 15.

기판 일면 상부의, 하나 이상의 층을 갖는 제 1 전극층 및 제 2 전극층, 그리고 이들 사이에 형성된 전계 발광부를 갖는 화소들을 구비하는 디스플레이 영역과,

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 포함하는 전계 발광 디스플레이 장치를 제조하는 방법에 있어서,

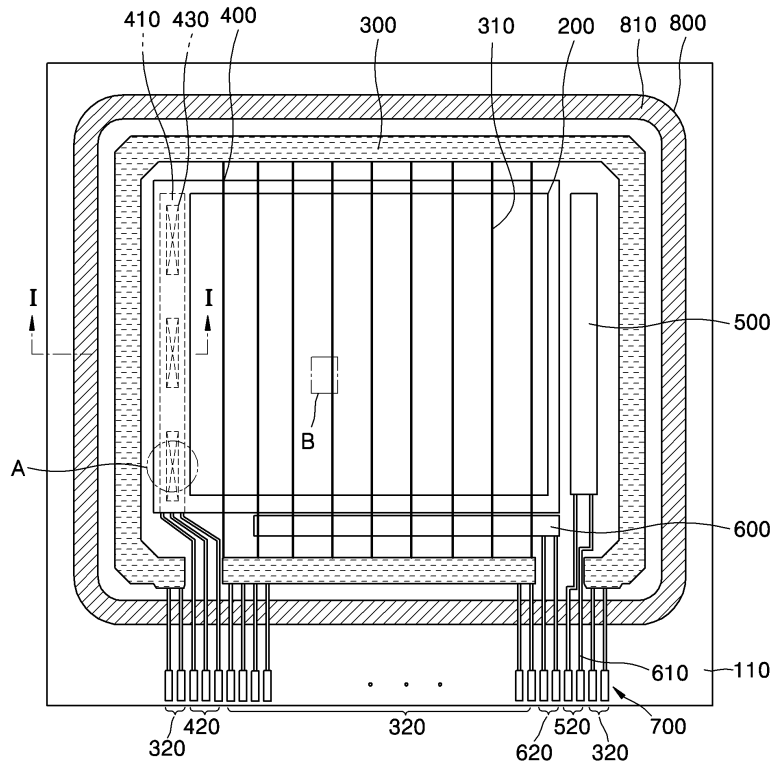
상기 전극 전원 공급 라인 상부에 유기물을 포함하는 하나 이상의 절연층을 형성하는 단계;

상기 하나 이상의 절연층에 하나 이상의 비아홀을 형성하는 단계;

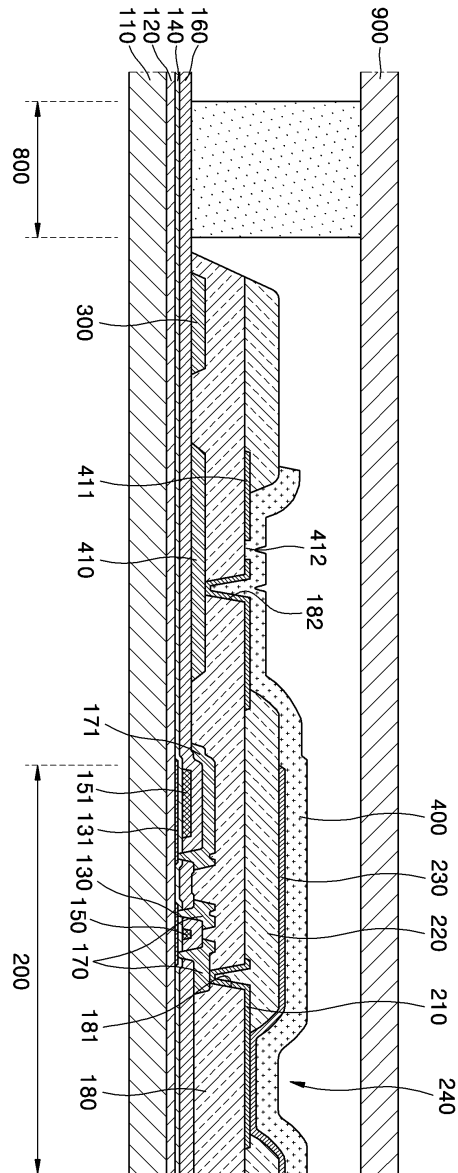
상기 비아홀을 포함한 상기 절연층의 일면 상에, 하나 이상의 단위 보조 도전층으로 구성되는 보조 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 디스플레이 장치 제조 방법.

도면

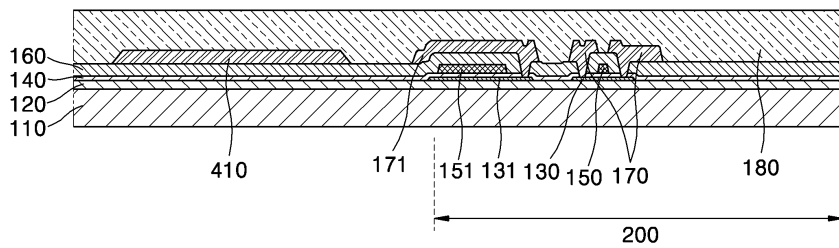
도면1a



도면2a



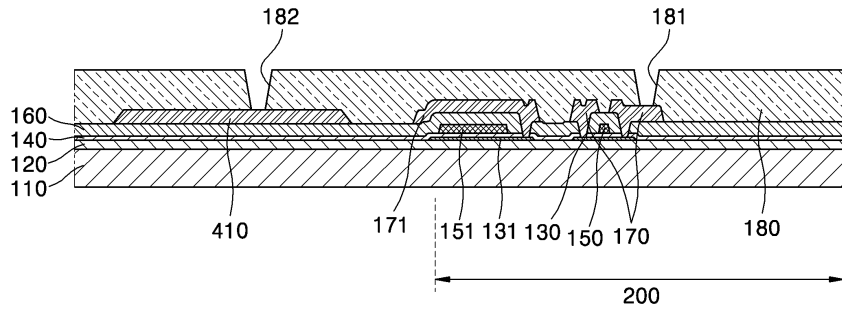
도면2b



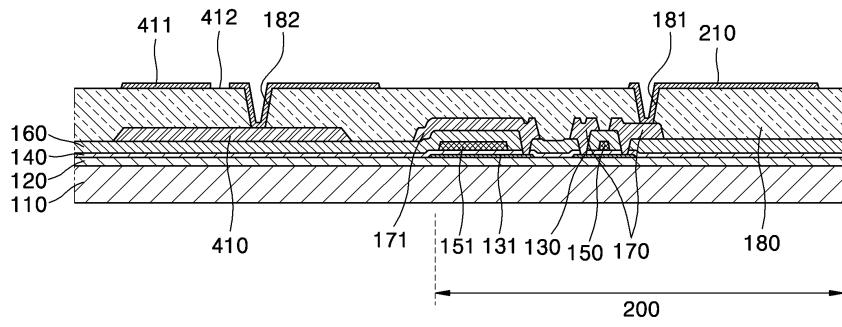
도면2c

삭제

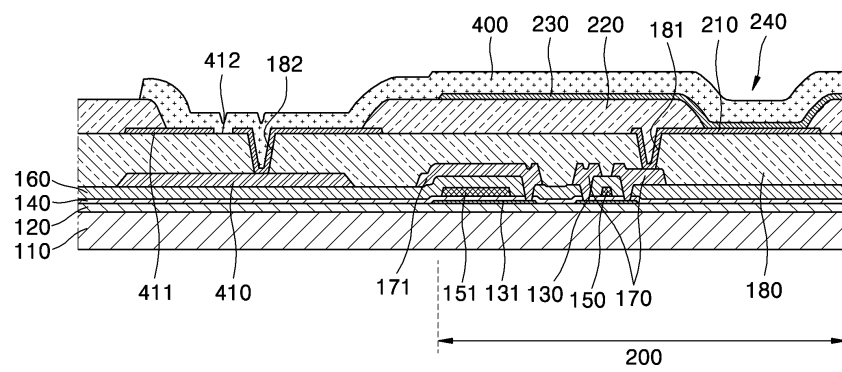
도면2d



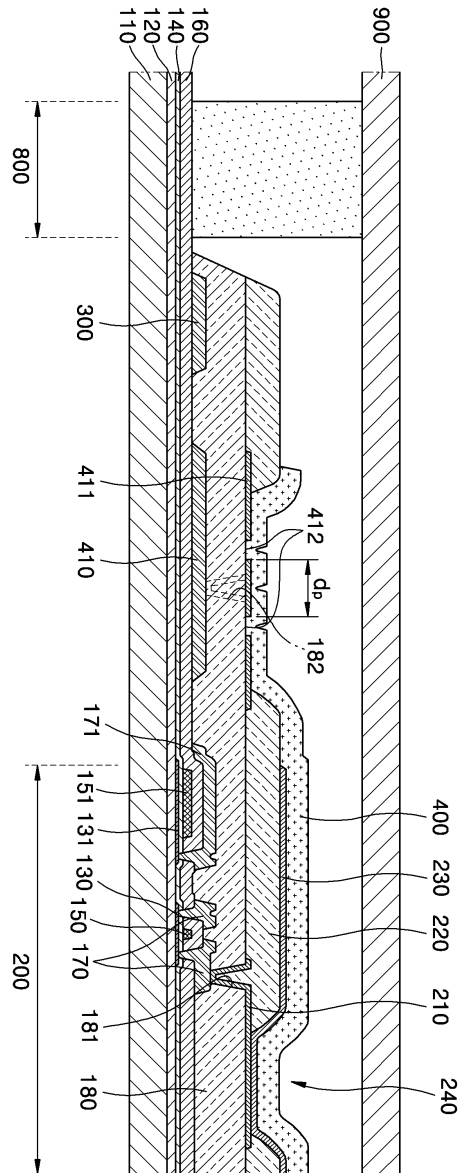
도면2e



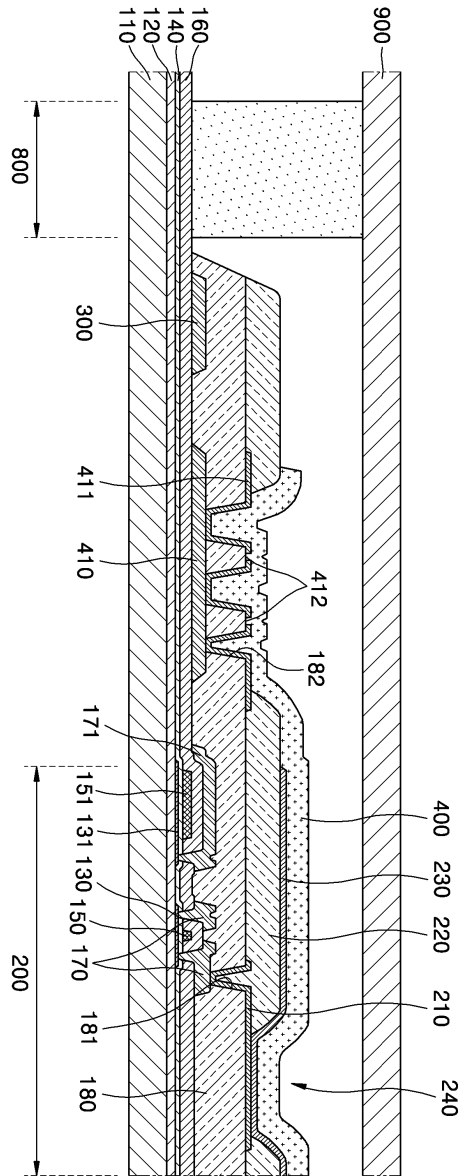
도면2f



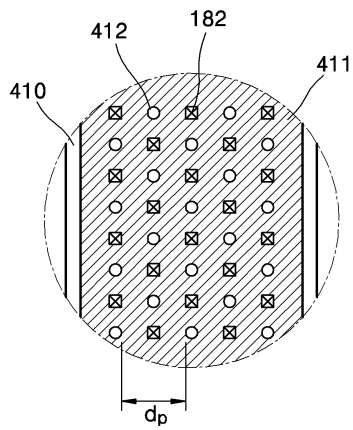
도면3a



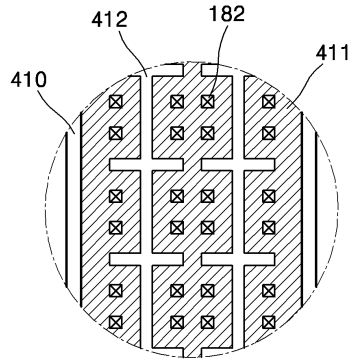
도면3b



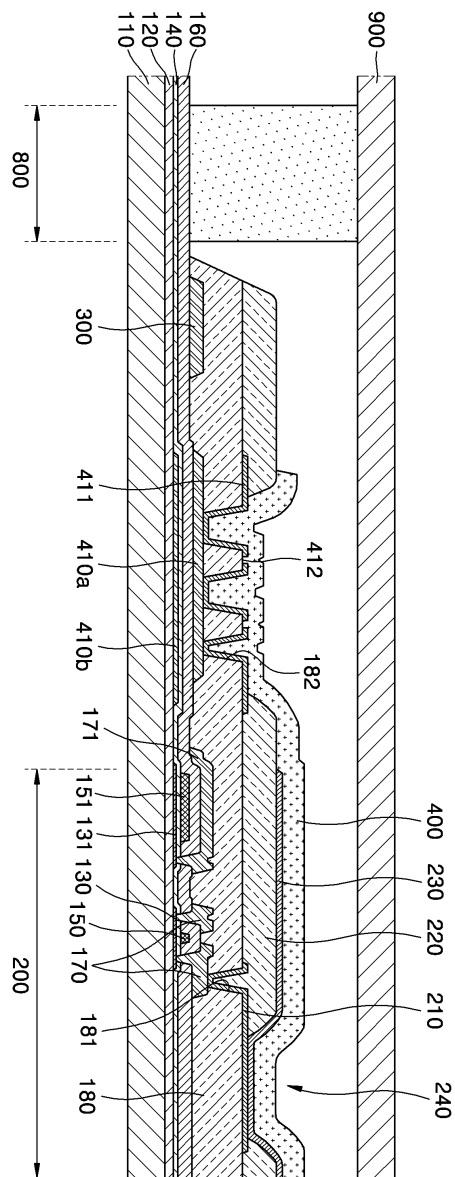
도면4a



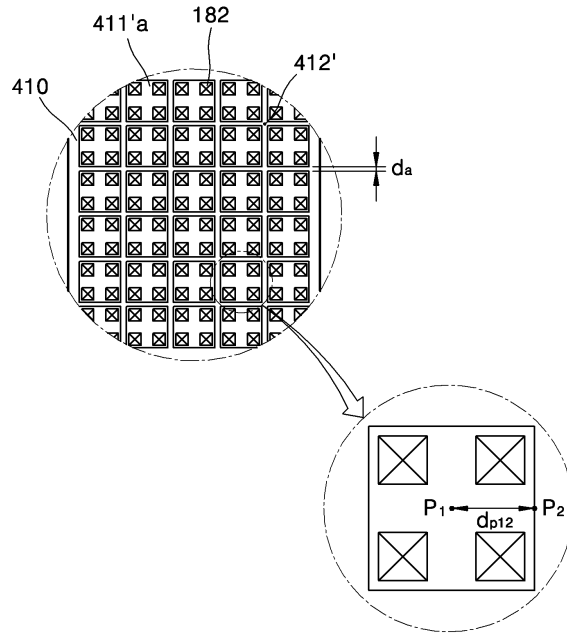
도면4b



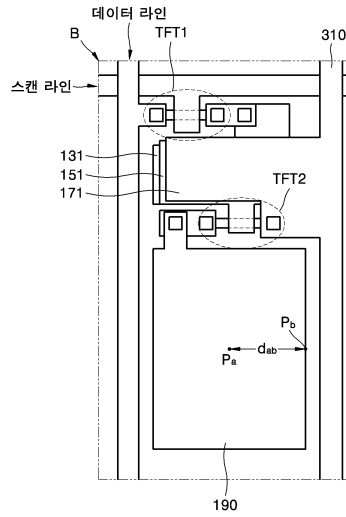
도면5



도면6a



도면6b



专利名称(译)	电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR100573149B1</a>	公开(公告)日	2006-04-24
申请号	KR1020040038735	申请日	2004-05-29
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KWAK WONKYU 곽원규 LEE KWANHEE 이관희 SONG SEUNGYONG 송승용		
发明人	곽원규 이관희 송승용		
IPC分类号	H05B33/26 H05B33/10 G09F9/30 H01L21/77 H01L27/32 H01L51/50 H05B33/14		
CPC分类号	H01L27/3276 H01L27/1214 H01L27/3258 H01L27/12 H01L27/124 H01L51/5237		
代理人(译)	李, 杨HAE		
其他公开文献	KR1020050113517A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明中，第一电极层和第二电极层，以及具有一形成在它们之间的发光像素的显示区域的上方的基片表面的，电极用于供给电极功率到显示区域中，具有至少一个层中的功率在包括电源线中的电致发光显示装置中，设置在电极电源线的上半部分，和具有至少一个通孔，该至少一个绝缘层包括有机材料和由以下的电极电源线，通孔包括，形成在绝缘层的一个表面上的辅助导电层；电极电源线和所述第二电极层之间，并且还包含，电连通jidoe通孔，所述绝缘层中通过次级导电层进行其特征在于，一个表面上的辅助导电层设有至少一个穿透部分它提供了一种发光显示装置及其制造方法。图2a

