



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0090998  
(43) 공개일자 2010년08월18일

(51) Int. Cl.

H05B 33/26 (2006.01) H05B 33/10 (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2009-0010262

(22) 출원일자 2009년02월09일

심사청구일자 2009년02월09일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

이선율

경기 용인시 기흥구 공세동 428-5

스즈키 코지

경기 용인시 기흥구 공세동 428-5

(74) 대리인

팬코리아특허법인

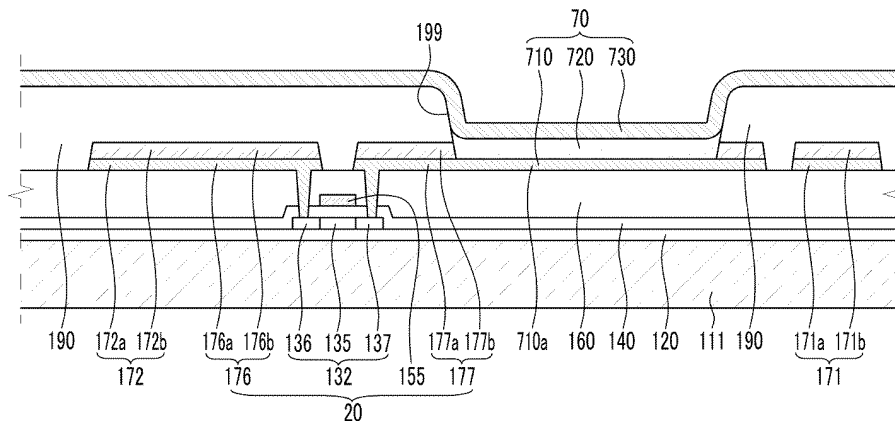
전체 청구항 수 : 총 18 항

(54) 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로서, 본 발명의 실시예에 따른 유기 발광 표시 장치는 기판 본체와, 상기 기판 본체 상에 형성되며 채널 영역, 소스 영역, 및 드레인 영역으로 구분된 반도체층과, 상기 반도체층을 덮는 게이트 절연막과, 상기 게이트 절연막 사이에 두고 상기 반도체층의 채널 영역 상에 형성된 게이트 전극과, 상기 게이트 전극을 덮는 층간 절연막과, 상기 층간 절연막 상에 형성되어 상기 반도체층의 소스 영역 및 드레인 영역에 각각 연결된 소스 전극 및 드레인 전극, 그리고 상기 드레인 전극으로부터 연장되어 상기 소스 전극 및 상기 드레인 전극과 동일한 층에 형성된 화소 전극을 포함하며, 상기 소스 전극 및 상기 드레인 전극은 투명한 도전성 물질로 만들어진 제1 도전막과 상기 제1 도전막 상에 형성되며 금속 물질로 만들어진 제2 도전막을 포함하고, 상기 화소 전극은 상기 제1 도전막 만으로 형성된다.

대표도



## 특허청구의 범위

### 청구항 1

기관 본체;

상기 기관 본체 상에 형성되며 채널 영역, 소스 영역, 및 드레인 영역으로 구분된 반도체층;

상기 반도체층을 덮는 게이트 절연막;

상기 게이트 절연막을 사이에 두고 상기 반도체층의 채널 영역 상에 형성된 게이트 전극;

상기 게이트 전극을 덮는 층간 절연막;

상기 층간 절연막 상에 형성되어 상기 반도체층의 소스 영역 및 드레인 영역에 각각 연결된 소스 전극 및 드레인 전극; 그리고

상기 드레인 전극으로부터 연장되어 상기 소스 전극 및 상기 드레인 전극과 동일한 층에 형성된 화소 전극

을 포함하며,

상기 소스 전극 및 상기 드레인 전극은 투명한 도전성 물질로 만들어진 제1 도전막과 상기 제1 도전막 상에 형성되며 금속 물질로 만들어진 제2 도전막을 포함하고, 상기 화소 전극은 상기 제1 도전막 만으로 형성된 유기 발광 표시 장치.

### 청구항 2

제1항에서,

상기 제1 도전막은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연), 및  $In_2O_3$ (Indium Oxide) 중 하나 이상의 물질을 포함하는 유기 발광 표시 장치.

### 청구항 3

제2항에서,

상기 제1 도전막은 결정화된 유기 발광 표시 장치.

### 청구항 4

제1항에서,

상기 게이트 절연막과 상기 층간 절연막은 상기 반도체층의 소스 영역 및 드레인 영역을 각각 드러내는 컨택홀들을 가지며,

상기 소스 전극 및 상기 드레인 전극은 각각 상기 컨택홀들을 통해 상기 반도체층의 소스 영역 및 드레인 영역과 연결된 유기 발광 표시 장치.

### 청구항 5

제1항 내지 제4항 중 어느 한 항에서,

상기 화소 전극을 드러내는 개구부를 가지고 상기 소스 전극 및 상기 드레인 전극을 덮는 화소 정의막을 더 포함하는 유기 발광 표시 장치.

### 청구항 6

제5항에서,

상기 화소 정의막의 개구부 내에서 상기 화소 전극 상에 형성된 유기 발광층과, 상기 유기 발광층 및 상기 화소 정의막 상에 형성된 공통 전극을 더 포함하는 유기 발광 표시 장치.

**청구항 7**

제6항에서,

상기 유기 발광층은 상기 화소 전극 방향으로 빛을 방출하는 유기 발광 표시 장치.

**청구항 8**

제6항에서,

상기 공통 전극은 상기 공통 전극은 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 및 금(Au) 중 하나 이상의 물질을 포함하는 반사막으로 형성된 유기 발광 표시 장치.

**청구항 9**

기관 본체 상에 비정질 규소층을 형성하는 단계;

상기 비정질 규소층을 덮는 게이트 절연막을 형성하는 단계;

상기 게이트 절연막을 사이에 두고 상기 비정질 규소층 상에 게이트 전극을 형성하는 단계;

상기 비정질 규소층을 결정화한 후 선택적으로 도핑하여 채널 영역, 소스 영역, 및 드레인 영역으로 구분되는 반도체층을 형성하는 단계;

상기 게이트 전극을 덮는 층간 절연막을 형성하는 단계;

상기 층간 절연막 및 상기 게이트 절연막에 상기 반도체층의 소스 영역 및 드레인 영역을 각각 드러내는 컨택홀들을 형성하는 단계;

상기 컨택홀들을 통해 상기 반도체층의 소스 영역 및 드레인 영역과 접촉되도록 상기 층간 절연막 상에 제1 도전막을 형성하는 단계;

상기 제1 도전막 상에 제2 도전막을 형성하는 단계; 그리고

상기 제1 도전막 및 상기 제2 도전막을 사진 식각 공정을 통해 패터닝하여 상기 제1 도전막 및 상기 제2 도전막을 포함하는 이중막으로 형성된 소스 전극 및 드레인 전극과, 상기 제1 도전막 만을 포함하는 단일막으로 형성된 화소 전극을 형성하는 단계

를 포함하는 유기 발광 표시 장치 제조 방법.

**청구항 10**

제9항에서,

상기 사진 식각 공정은 하프톤 노광 공정을 통해 형성된 감광막 패턴을 이용하는 유기 발광 표시 장치 제조 방법.

**청구항 11**

제10항에서,

상기 감광막 패턴은 상기 소스 전극과 상기 드레인 전극이 만들어질 위치 상에 형성된 제1 부분과, 상기 제1 부분보다 얇은 두께를 가지고 상기 화소 전극이 만들어질 위치 상에 형성된 제2 부분과, 상기 제2 도전막을 드러내는 제3 부분을 포함하는 유기 발광 표시 장치 제조 방법.

**청구항 12**

제11항에서,

상기 사진 식각 공정은,

상기 제2 도전막 상에 상기 감광막 패턴을 형성하는 단계;

상기 감광막 패턴을 이용해 상기 제3 부분에 대응하는 상기 제2 도전막 및 상기 제1 도전막을 차례로 식각하여

제거하는 단계;

상기 제2 부분의 감광막 패턴을 제거하는 단계; 그리고

상기 제2 부분이 제거된 감광막 패턴을 이용해 상기 제2 부분에 대응하는 상기 제2 도전막만 식각하여 제거하는 단계

를 포함하는 유기 발광 표시 장치 제조 방법.

**청구항 13**

제9항에서,

상기 제1 도전막은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연), 및 In<sub>2</sub>O<sub>3</sub>(Indium Oxide) 중 하나 이상의 물질을 포함하는 유기 발광 표시 장치 제조 방법.

**청구항 14**

제13항에서,

상기 제1 도전막을 결정화시키는 단계를 더 포함하는 유기 발광 표시 장치 제조 방법.

**청구항 15**

제9항 내지 제14항 중 어느 한 항에서,

상기 화소 전극을 드러내는 개구부를 가지고 상기 소스 전극 및 상기 드레인 전극을 덮는 화소 정의막을 형성하는 단계를 더 포함하는 유기 발광 표시 장치 제조 방법.

**청구항 16**

제15항에서,

상기 화소 정의막의 개구부 내에서 상기 화소 전극 상에 유기 발광층을 형성하는 단계와, 상기 유기 발광층 및 상기 화소 정의막 상에 공통 전극을 형성하는 단계를 더 포함하는 유기 발광 표시 장치 제조 방법.

**청구항 17**

제16항에서,

상기 유기 발광층은 상기 화소 전극 방향으로 빛을 방출하는 유기 발광 표시 장치 제조 방법.

**청구항 18**

제16항에서,

상기 공통 전극은 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 및 금(Au) 중 하나 이상의 물질을 포함하는 반사막으로 형성되는 유기 발광 표시 장치 제조 방법.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로, 보다 상세하게는 구조를 간소화하여 제조 공정을 단축시킨 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

**배경기술**

[0002] 유기 발광 표시 장치(organic light emitting diode display)는 자발광 특성을 가지며, 액정 표시 장치와 달리 별도의 광원을 필요로 하지 않으므로 두께와 무게를 줄일 수 있다. 또한, 유기 발광 표시 장치는 낮은 소비 전

력, 높은 휘도 및 높은 반응 속도 등의 고품위 특성을 나타내므로 휴대용 전자 기기의 차세대 표시 장치로 주목 받고 있다.

[0003] 유기 발광 표시 장치는 빛을 방출하는 유기 발광 소자(organic light emitting diode)와, 유기 발광 소자를 구동하는 박막 트랜지스터 등을 구비한다. 유기 발광 소자는 정공 주입 전극, 유기 발광층, 및 전자 주입 전극을 가지며, 박막 트랜지스터는 반도체층, 게이트 전극, 소스 전극, 및 드레인 전극을 갖는다.

[0004] 이와 같이, 유기 발광 표시 장치를 제조하기 위해선 각 전극들, 배선, 및 기타 여러 층들을 형성하기 위해 마스크를 이용한 여러 차례의 박막 공정을 거쳐야 한다. 따라서 유기 발광 표시 장치의 구조가 복잡할수록 거쳐야 할 박막 공정의 수가 증가하여 불량률의 발생률이 증가하고 생산성이 저하되며 제조 비용이 증가하는 문제점이 있다.

**발명의 내용**

**해결 하고자하는 과제**

[0005] 본 발명은 전술한 배경기술의 문제점을 해결하기 위한 것으로서, 구조를 간소화한 유기 발광 표시 장치를 제공하고자 한다.

[0006] 또한, 제조 공정을 단축 시킨 유기 발광 표시 장치의 제조 방법을 제공하고자 한다.

**과제 해결수단**

[0007] 본 발명의 실시예에 따른 유기 발광 표시 장치는 기판 본체와, 상기 기판 본체 상에 형성되며 채널 영역, 소스 영역, 및 드레인 영역으로 구분된 반도체층과, 상기 반도체층을 덮는 게이트 절연막과, 상기 게이트 절연막 사이에 두고 상기 반도체층의 채널 영역 상에 형성된 게이트 전극과, 상기 게이트 전극을 덮는 층간 절연막과, 상기 층간 절연막 상에 형성되어 상기 반도체층의 소스 영역 및 드레인 영역에 각각 연결된 소스 전극 및 드레인 전극, 그리고 상기 드레인 전극으로부터 연장되어 상기 소스 전극 및 상기 드레인 전극과 동일한 층에 형성된 화소 전극을 포함하며, 상기 소스 전극 및 상기 드레인 전극은 투명한 도전성 물질로 만들어진 제1 도전막과 상기 제1 도전막 상에 형성되며 금속 물질로 만들어진 제2 도전막을 포함하고, 상기 화소 전극은 상기 제1 도전막만으로 형성된다.

[0008] 상기 제1 도전막은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연), 및 In<sub>2</sub>O<sub>3</sub>(Indium Oxide) 중 하나 이상의 물질을 포함할 수 있다.

[0009] 상기 제1 도전막은 결정화될 수 있다.

[0010] 상기 게이트 절연막과 상기 층간 절연막은 상기 반도체층의 소스 영역 및 드레인 영역을 각각 드러내는 컨택홀들을 가지며, 상기 소스 전극 및 상기 드레인 전극은 각각 상기 컨택홀들을 통해 상기 반도체층의 소스 영역 및 드레인 영역과 연결될 수 있다.

[0011] 상기한 유기 발광 표시 장치 제조 방법에서, 상기 화소 전극을 드러내는 개구부를 가지고 상기 소스 전극 및 상기 드레인 전극을 덮는 화소 정의막을 더 포함할 수 있다.

[0012] 상기 화소 정의막의 개구부 내에서 상기 화소 전극 상에 형성된 유기 발광층과, 상기 유기 발광층 및 상기 화소 정의막 상에 형성된 공통 전극을 더 포함할 수 있다.

[0013] 상기 유기 발광층은 상기 화소 전극 방향으로 빛을 방출할 수 있다.

[0014] 상기 공통 전극은 상기 공통 전극은 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 및 금(Au) 중 하나 이상의 물질을 포함하는 반사막으로 형성될 수 있다.

[0015] 또한, 본 발명의 실시예에 따른 유기 발광 표시 장치 제조 방법은 기판 본체 상에 비정질 규소층을 형성하는 단계와, 상기 비정질 규소층을 덮는 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 사이에 두고 상기 비정질 규소층 상에 게이트 전극을 형성하는 단계와, 상기 비정질 규소층을 결정화한 후 선택적으로 도핑하여 채널 영역, 소스 영역, 및 드레인 영역으로 구분되는 반도체층을 형성하는 단계와, 상기 게이트 전극을 덮는 층간 절연막을 형성하는 단계와, 상기 층간 절연막 및 상기 게이트 절연막에 상기 반도체층의 소스 영역 및 드레인 영역을 각각 드러내는 컨택홀들을 형성하는 단계와, 상기 컨택홀들을 통해 상기 반도체층의 소스 영역 및 드

레인 영역과 접촉되도록 상기 층간 절연막 상에 제1 도전막을 형성하는 단계와, 상기 제1 도전막 상에 제2 도전막을 형성하는 단계, 그리고 상기 제1 도전막 및 상기 제2 도전막을 사진 식각 공정을 통해 패터닝하여 상기 제1 도전막 및 상기 제2 도전막을 포함하는 이중막으로 형성된 소스 전극 및 드레인 전극과 상기 제1 도전막 만을 포함하는 단일막으로 형성된 화소 전극을 형성하는 단계를 포함한다.

- [0016] 상기 사진 식각 공정은 하프톤 노광 공정을 통해 형성된 감광막 패턴을 이용할 수 있다.
- [0017] 상기 감광막 패턴은 상기 소스 전극과 상기 드레인 전극이 만들어질 위치 상에 형성된 제1 부분과, 상기 제1 부분보다 얇은 두께를 가지고 상기 화소 전극이 만들어질 위치 상에 형성된 제2 부분과, 상기 제2 도전막을 드러내는 제3 부분을 포함할 수 있다.
- [0018] 상기 사진 식각 공정은 상기 제2 도전막 상에 상기 감광막 패턴을 형성하는 단계와, 상기 감광막 패턴을 이용해 상기 제3 부분에 대응하는 상기 제2 도전막 및 상기 제1 도전막을 차례로 식각하여 제거하는 단계와, 상기 제2 부분의 감광막 패턴을 제거하는 단계, 그리고 상기 제2 부분이 제거된 감광막 패턴을 이용해 상기 제2 부분에 대응하는 상기 제2 도전막만 식각하여 제거하는 단계를 포함할 수 있다.
- [0019] 상기 제1 도전막은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연), 및 In<sub>2</sub>O<sub>3</sub>(Indium Oxide) 중 하나 이상의 물질을 포함할 수 있다.
- [0020] 상기 제1 도전막을 결정화시키는 단계를 더 포함할 수 있다.
- [0021] 상기한 유기 발광 표시 장치 제조 방법에서, 상기 화소 전극을 드러내는 개구부를 가지고 상기 소스 전극 및 상기 드레인 전극을 덮는 화소 정의막을 형성하는 단계를 더 포함할 수 있다.
- [0022] 상기 화소 정의막의 개구부 내에서 상기 화소 전극 상에 유기 발광층을 형성하는 단계와, 상기 유기 발광층 및 상기 화소 정의막 상에 공통 전극을 형성하는 단계를 더 포함할 수 있다.
- [0023] 상기 유기 발광층은 상기 화소 전극 방향으로 빛을 방출할 수 있다.
- [0024] 상기 공통 전극은 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 및 금(Au) 중 하나 이상의 물질을 포함하는 반사막으로 형성될 수 있다.

**효 과**

- [0025] 본 발명에 따르면, 유기 발광 표시 장치는 간소한 구조를 가질 수 있다.
- [0026] 또한, 유기 발광 표시 장치 제조 방법은 제조 공정을 단축시킬 수 있다.

**발명의 실시를 위한 구체적인 내용**

- [0027] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0028] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0029] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0030] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0031] 또한, 첨부 도면에서는, 하나의 화소에 두개의 박막 트랜지스터(thin film transistor, TFT)와 하나의 축전 소자(capacitor)를 구비하는 2Tr-1Cap 구조의 능동 구동(active matrix, AM)형 유기 발광 표시 장치를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치는 하나의 화소에 셋 이상의 박막 트랜지스터와 둘 이상의 축전 소자를 구비할 수 있으며, 별도의 배선이 더 형성되어 다양한 구조를 갖도록 형성

할 수도 있다. 여기서, 화소는 화상을 표시하는 최소 단위를 말하며, 유기 발광 표시 장치는 복수의 화소를 통해 화상을 표시한다.

- [0032] 이하, 도 1 및 도 2를 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)를 설명한다.
- [0033] 도 1 및 도 2에 도시한 바와 같이, 유기 발광 표시 장치(100)는 하나의 화소에 스위칭 박막 트랜지스터(10), 구동 박막 트랜지스터(20), 축전 소자(80), 그리고 유기 발광 소자(organic light emitting diode, OLED)(70)를 포함한다. 그리고 유기 발광 표시 장치(100)는 일 방향을 따라 배치되는 게이트 라인(151)과, 게이트 라인(151)과 절연 교차되는 데이터 라인(171) 및 공통 전원 라인(172)을 더 포함한다. 여기서, 일반적으로 하나의 화소는 게이트 라인(151), 데이터 라인(171) 및 공통 전원 라인(172)을 경계로 정의될 수 있다. 하지만, 화소가 반드시 전술한 정의에 한정되는 것은 아니다.
- [0034] 유기 발광 소자(70)는 화소 전극(710)과, 화소 전극(710) 상에 형성된 유기 발광층(720)과, 유기 발광층(720) 상에 형성된 공통 전극(730)을 포함한다. 여기서, 화소 전극(710)은 정공 주입 전극인 양(+)극이며, 공통 전극(730)은 전자 주입 전극인 음(-)극이 된다. 그러나 본 발명에 따른 일 실시예가 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치(100)의 구동 방법에 따라 화소 전극(710)이 음극이 되고, 공통 전극(730)이 양극이 될 수도 있다. 화소 전극(710) 및 공통 전극(730)으로부터 각각 정공과 전자가 유기 발광층(720) 내부로 주입된다. 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다. 여기서, 화소 전극(710)은 각 화소마다 하나 이상씩 형성되므로, 유기 발광 표시 장치(100)는 서로 이격된 복수의 화소 전극들(710)을 갖는다.
- [0035] 축전 소자(80)는 게이트 절연막(140)을 사이에 두고 배치된 제1 축전판(158)과 제2 축전판(178)을 포함한다.
- [0036] 스위칭 박막 트랜지스터(10)는 스위칭 반도체층(131), 스위칭 게이트 전극(152), 스위칭 소스 전극(173) 및 스위칭 드레인 전극(174)을 포함하고, 구동 박막 트랜지스터(20)는 구동 반도체층(132), 구동 게이트 전극(155), 구동 소스 전극(176) 및 구동 드레인 전극(177)을 포함한다.
- [0037] 스위칭 박막 트랜지스터(10)는 발광시키고자 하는 화소를 선택하는 스위칭 소자로 사용된다. 스위칭 게이트 전극(152)은 게이트 라인(151)에 연결된다. 스위칭 소스 전극(173)은 데이터 라인(171)에 연결된다. 스위칭 드레인 전극(174)은 스위칭 소스 전극(173)으로부터 이격 배치되며 제1 축전판(158)과 연결된다.
- [0038] 구동 박막 트랜지스터(20)는 선택된 화소 내의 유기 발광 소자(70)의 유기 발광층(720)을 발광시키기 위한 구동 전원을 화소 전극(710)에 인가한다. 구동 게이트 전극(155)은 제1 축전판(158)과 연결된다. 구동 소스 전극(176) 및 제2 축전판(178)은 각각 공통 전원 라인(172)과 연결된다. 구동 드레인 전극(177)은 유기 발광 소자(70)의 화소 전극(710)과 연결된다. 이때, 화소 전극(710)은 구동 드레인 전극(177)으로부터 연장되어 구동 소스 전극(176) 및 구동 드레인(177) 전극과 동일한 층에 형성된다.
- [0039] 이와 같은 구조에 의하여, 스위칭 박막 트랜지스터(10)는 게이트 라인(151)에 인가되는 게이트 전압에 의해 작동하여 데이터 라인(171)에 인가되는 데이터 전압을 구동 박막 트랜지스터(20)로 전달하는 역할을 한다. 공통 전원 라인(172)으로부터 구동 박막 트랜지스터(20)에 인가되는 공통 전압과 스위칭 박막 트랜지스터(10)로부터 전달된 데이터 전압의 차에 해당하는 전압이 축전 소자(80)에 저장되고, 축전 소자(80)에 저장된 전압에 대응하는 전류가 구동 박막 트랜지스터(20)를 통해 유기 발광 소자(70)로 흘러 유기 발광 소자(70)가 발광하게 된다.
- [0040] 또한, 하나의 마스크(901)(도 3에 도시)를 이용한 한번의 박막 공정을 통해, 구동 소스 전극(176), 구동 드레인 전극(177), 및 화소 전극(710)은 동일한 층에 형성된다. 이때, 구동 소스 전극(176) 및 구동 드레인 전극(177)은 각각 제1 도전막(176a, 177a) 및 제2 도전막(176b, 177b)을 포함하는 이중막으로 형성되며, 화소 전극(710)은 제1 도전막(710a)만을 포함하는 단일막으로 형성된다. 그리고 박막 공정은 사진 식각 공정을 포함한다. 여기서, 제1 도전막(176a, 177a, 710a)은 투명한 도전성 물질로 만들어지며, 제2 도전막(176b, 177b)은 전기 전도도가 높은 금속성 물질로 만들어진다. 따라서 유기 발광 표시 장치(100)는 간소한 구조를 가질 수 있으며, 제조 공정을 단축시킬 수 있다.
- [0041] 이하, 도 2를 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)의 구조에 대해 구체적으로 설명한다. 도 2는 구동 박막 트랜지스터(20) 및 유기 발광 소자(70)를 중심으로 유기 발광 표시 장치(100)를 나타내고 있다.
- [0042] 이하에서는, 구동 박막 트랜지스터(20)를 가지고 박막 트랜지스터의 구조에 대해 상세히 설명한다. 그리고 스위칭 박막 트랜지스터(10)(도 1에 도시)는 구동 박막 트랜지스터와의 차이점만 간략하게 설명한다.

- [0043] 기관 본체(111)는 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기관으로 형성된다. 그러나 본 발명이 이에 한정되는 것은 아니다. 따라서 기관 본체(111)가 스테인리스 강 등으로 이루어진 금속성 기관으로 형성될 수도 있다.
- [0044] 기관 본체(111) 위에 버퍼층(120)이 형성된다. 버퍼층(120)은 불순 원소의 침투를 방지하며 표면을 평탄화하는 역할을 하는 것으로, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 일례로, 버퍼층(120)은 질화규소(SiNx)막, 산화규소(SiO<sub>2</sub>)막, 산질화규소(SiO<sub>x</sub>N<sub>y</sub>)막 중 어느 하나가 사용될 수 있다. 그러나 버퍼층(120)은 반드시 필요한 것은 아니며, 기관 본체(111)의 종류 및 공정 조건에 따라 생략될 수도 있다.
- [0045] 버퍼층(120) 위에는 구동 반도체층(132)이 형성된다. 구동 반도체층(132)은 다결정 규소막으로 형성된다. 또한, 구동 반도체층(132)은 불순물이 도핑되지 않은 채널 영역(135)과, 채널 영역(135)의 양 옆으로 p+ 도핑되어 형성된 소스 영역(136) 및 드레인 영역(137)을 포함한다. 이 때, 도핑되는 이온 물질은 붕소(B)와 같은 P형 불순물이며, 주로 B<sub>2</sub>H<sub>6</sub>이 사용된다. 여기서, 이러한 불순물은 박막 트랜지스터의 종류에 따라 달라진다.
- [0046] 본 발명의 일 실시예에서는 구동 박막 트랜지스터(20)로 P형 불순물을 사용한 PMOS 구조의 박막 트랜지스터가 사용되었으나 이에 한정되는 것은 아니다. 따라서 구동 박막 트랜지스터(20)로 NMOS 구조 또는 CMOS 구조의 박막 트랜지스터도 모두 사용될 수 있다.
- [0047] 또한, 도 2에 도시된 구동 박막 트랜지스터(20)는 다결정 규소막을 포함한 다결정 박막 트랜지스터이지만, 도 2에 도시되지 않은 스위칭 박막 트랜지스터(10)는 다결정 박막 트랜지스터일수도 있고 비정질 규소막을 포함한 비정질 박막 트랜지스터일수도 있다.
- [0048] 구동 반도체층(132) 위에는 질화규소(SiNx) 또는 산화규소(SiO<sub>2</sub>) 따위로 형성된 게이트 절연막(140)이 형성된다. 게이트 절연막(140) 위에 구동 게이트 전극(155)을 포함하는 게이트 배선이 형성된다. 게이트 배선은 게이트 라인(151)(도 1에 도시), 제1 축전판(158)(도 1에 도시) 및 그 밖에 배선을 더 포함한다. 그리고 구동 게이트 전극(155)은 구동 반도체층(132)의 적어도 일부, 구체적으로 채널 영역(135)과 중첩되도록 형성된다.
- [0049] 게이트 절연막(140) 상에는 구동 게이트 전극(155)을 덮는 층간 절연막(160)이 형성된다. 게이트 절연막(140)과 층간 절연막(160)은 구동 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)을 드러내는 콘택홀들을 함께 갖는다. 층간 절연막(160)은, 게이트 절연막(140)과 마찬가지로, 질화규소(SiNx) 또는 산화규소(SiO<sub>2</sub>) 등으로 형성된다.
- [0050] 층간 절연막(160) 위에는 구동 소스 전극(176) 및 구동 드레인 전극(177)을 포함하는 데이터 배선이 형성된다. 데이터 배선은 데이터 라인(171), 공통 전원 라인(172), 제2 축전판(178)(도 1에 도시) 및 그 밖에 배선을 더 포함한다.
- [0051] 구동 소스 전극(176) 및 구동 드레인 전극(177)은 각각 관통공들을 통해 구동 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)과 연결된다. 이와 같이, 구동 반도체층(132), 구동 게이트 전극(155), 구동 소스 전극(176) 및 구동 드레인 전극(177)을 포함한 구동 박막 트랜지스터(20)가 형성된다. 구동 박막 트랜지스터(20)의 구성은 전술한 예에 한정되지 않고, 당해 기술 분야의 전문가가 용이하게 실시할 수 있는 공지된 구성으로 다양하게 변형 가능하다.
- [0052] 구동 소스 전극(176), 구동 드레인 전극(177), 데이터 라인(171), 및 공통 전원 라인(172) 등은 각각 투명한 도전성 물질로 만들어진 제1 도전막(176a, 177a, 171a, 172a)과 제1 도전막(176a, 177a, 171a, 172a) 상에 형성되며 금속 물질로 만들어진 제2 도전막(176b, 177b, 171b, 172b)을 포함하는 이중막으로 형성된다.
- [0053] 그리고 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)에서, 데이터 배선은 화소 전극(710)을 더 포함한다. 즉, 화소 전극(710)은 구동 드레인 전극(177)으로부터 연장되어 구동 소스 전극(176) 및 구동 드레인 전극(177) 등과 동일한 층에 형성된다. 하지만, 화소 전극(710)은 구동 소스 전극(176) 및 구동 드레인 전극(177) 등과 달리 제1 도전막(710a) 만을 포함하는 단일막으로 형성된다.
- [0054] 한편, 본 발명에 따른 일 실시예에서, 제2 축전판(178)(도 1에 도시)이 데이터 배선에 포함되어 있으나, 본 발명이 이에 한정되는 것은 아니다. 따라서 제2 축전판(178)은 데이터 배선과 다른 층에 형성될 수도 있다. 일례로, 제2 축전판(178)이 구동 반도체층(132)과 동일한 층에 만들어진 다결정 규소층으로 형성될 수도 있다. 즉, 축전 소자(80)는 구동 게이트 전극(155)과 동일한 층에 형성된 제1 축전판(158)과 구동 반도체층(132)과 동일한 층에 형성된 제2 축전판(178)으로 이루어질 수도 있다.

- [0055] 층간 절연막(160) 상에는 화소 전극(710)을 제외한 데이터 배선(171, 172, 176, 177)을 덮는 화소 정의막(190)이 형성된다. 즉, 화소 정의막(190)은 화소 전극(710)을 드러내는 개구부(199)를 가지고 화소 전극(710)을 제외한 데이터 배선(171, 172, 176, 177)을 덮는다. 화소 정의막(190)은 폴리아크릴계(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지로 만들어질 수 있다.
- [0056] 화소 정의막(190)의 개구부(199) 내에서 화소 전극(710) 위에는 유기 발광층(720)이 형성되고, 화소 정의막(190) 및 유기 발광층(720) 상에는 공통 전극(730)이 형성된다. 이와 같이, 화소 전극(710), 유기 발광층(720), 및 공통 전극(730)을 포함하는 유기 발광 소자(70)가 형성된다.
- [0057] 유기 발광층(720)은 저분자 유기물 또는 고분자 유기물로 이루어진다. 또한, 유기 발광층(720)은 발광층과, 정공 주입층(hole-injection layer, HIL), 정공 수송층(hole-transporting layer, HTL), 전자 수송층(electron-transporting layer, ETL), 및 전자 주입층(electron-injection layer, EIL)을 중 하나 이상을 포함하는 다층막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극(710) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.
- [0058] 또한, 도 2에서 유기 발광층(720)이 화소 정의막(190)의 개구부(199) 내에만 배치되었으나, 본 발명에 따른 일 실시예가 이에 한정되는 것은 아니다. 따라서 유기 발광층(720)은 화소 정의막(190)의 개구부(199) 내에서 화소 전극(710) 위에 형성될 뿐만 아니라 화소 정의막(190)과 공통 전극(730) 사이에도 배치될 수 있다. 구체적으로, 유기 발광층(720)이 발광층과 함께 포함하는 정공 주입층(HIL), 정공 수송층(HTL), 전자 수송층(ETL), 및 전자 주입층(EIL) 등과 같은 여러 막들 중 발광층을 제외한 나머지 정공 주입층(HIL), 정공 수송층(HTL), 전자 수송층(ETL), 및 전자 주입층(EIL)들은 제조 과정에서 오픈 마스크(open mask)를 사용하여, 공통 전극(730)과 마찬가지로, 화소 전극(710) 위에 뿐만 아니라 화소 정의막(190) 위에도 형성될 수 있다. 반면, 발광층은 파인 메탈 마스크(fine metal mask, FMM) 공정을 통해 각각의 개구부(199) 마다 형성된다. 즉, 유기 발광층(720)에 속한 여러 막 중 하나 이상의 막이 화소 정의막(190)과 공통 전극(730) 사이에 배치될 수 있다.
- [0059] 화소 전극(710) 뿐만 아니라 소스 전극(176), 드레인 전극(177), 데이터 라인(171), 및 공통 전원 라인(172)에 사용되는 제1 도전막(710a, 176a, 177a, 171a, 172a)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연), 및 In<sub>2</sub>O<sub>3</sub>(Indium Oxide) 중 하나 이상의 물질을 포함하는 투명한 도전성 물질로 만들어진다. 이때, 제1 도전막(710a, 176a, 177a, 171a, 172a)은 전기 전도도의 향상을 위해 결정화된다.
- [0060] 공통 전극(730)은 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 및 금(Au) 중 하나 이상의 물질을 포함하는 금속성 반사막으로 형성된다.
- [0061] 따라서 유기 발광층(720)은 화소 전극(710) 방향으로 빛을 방출하여 화상을 표시 하게 된다. 즉, 유기 발광 표시 장치(100)는 배면 발광형으로 만들어진다.
- [0062] 이와 같은 구성에 의해, 유기 발광 표시 장치(100)는 간단한 구조를 가질 수 있다. 특히, 배면 발광형으로 만들어지는 유기 발광 표시 장치(100)에서, 화소 전극(710)과 구동 드레인 전극(177)을 동시에 형성 가능하다.
- [0063] 이하, 도 3 내지 도 8을 참조하여, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)의 제조 방법을 살펴본다.
- [0064] 도 3에 도시한 바와 같이, 기판 본체(111) 상에 버퍼층(120)을 형성하고, 버퍼층(120) 상에 비정질 규소층(미도시)을 도포한 후 패터닝한다. 그리고 비정질 규소층(미도시)을 덮는 게이트 절연막(140)을 형성한 후, 게이트 절연막(140)을 사이에 두고 비정질 규소층(미도시) 상에 게이트 전극(155)을 형성한다.
- [0065] 다음, 비정질 규소층(미도시)을 결정화한 후 선택적으로 도핑하여 게이트 전극(155) 아래에 위치한 채널 영역(135)과 채널 영역(135) 양측에 각각 위치한 소스 영역(136) 및 드레인 영역(137)으로 구분되는 반도체층(132)을 형성한다.
- [0066] 다음, 게이트 전극(155)을 덮는 층간 절연막(160)을 형성한 후, 층간 절연막(160) 및 게이트 절연막(140)에 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)을 드러내는 콘택홀들을 형성한다. 그리고 콘택홀들을 통해 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)과 접촉되도록 층간 절연막(160) 상에 제1 도전막(701)을 형성하고, 제1 도전막(701) 상에 제2 도전막(702)을 차례로 형성한다.
- [0067] 다음, 제2 도전막(702) 상에 감광 물질층(801)을 형성한 후, 마스크(901)를 이용하여 하프톤(half tone) 노광을 진행한다. 이때, 마스크(901)는 차광 구간(MB), 투광 구간(MT), 및 반투광 구간(MS)을 갖는다. 도 3에서 반투

광 구간(MS)은 슬릿 패턴으로 형성되었으나, 본 발명에 따른 일 실시예가 이에 한정되는 것은 아니다.

- [0068] 다음, 도 4에 도시한 바와 같이, 하프톤 노광된 감광 물질층(801)을 현상하여 감광막 패턴(810)을 형성한다. 감광막 패턴(810)은 상대적으로 가장 두꺼운 두께를 갖는 제1 부분(PA), 제1 부분(PA)보다 얇은 두께를 갖는 제2 부분(PB), 그리고 실질적으로 두께를 갖지 않는 제3 부분(PC)을 포함한다. 여기서, 제3 부분(PC)이 실질적으로 두께를 갖지 않는다는 것은 감광 물질층(801)을 전부 제거하고자 하였으나, 이후 공정에 영향을 미치지 않는 범위 내에서 미세하게나마 감광 물질층(801)이 남아 있을 경우를 고려한 것이다.
- [0069] 감광막 패턴(810)의 제1 부분(PA)은 마스크(901)의 차광 구간(MB)과 대응하고, 감광막 패턴(810)의 제2 부분(PB)은 마스크(901)의 반투광 구간(MS)과 대응하며, 감광막 패턴(810)의 제3 부분(PC)은 마스크(901)의 투광 구간(MT)과 대응한다. 즉, 빛에 노출된 감광 물질층(801)은 현상 공정을 거치면서 제거되고 빛에 노출되지 않은 감광 물질층(801)은 현상 공정을 거쳐도 남게 된다. 그러나 본 발명의 일 실시예가 이에 한정되는 것은 아니다. 따라서 감광 물질층(801)의 종류에 따라, 빛에 노출되지 않은 감광 물질층(801)이 현상 공정을 거치면서 제거되고 빛에 노출된 감광 물질층(801)은 현상 공정을 거쳐도 남게 될 수도 있다.
- [0070] 다음, 도 5에 도시한 바와 같이, 감광막 패턴(810)을 이용하여 제3 부분(PC)에 대응하는 제2 도전막(702) 및 제1 도전막(701)을 차례로 식각하여 제거한다.
- [0071] 다음, 도 6에 도시한 바와 같이, 제2 부분(PB)의 감광막 패턴(810)을 제거한다. 이때, 제1 부분(PA)의 감광막 패턴(810)도 일정부분 함께 제거되므로, 제1 부분(PA)의 감광막 패턴(810)의 두께가 감소된다.
- [0072] 다음, 도 7에 도시한 바와 같이, 제2 부분(PB)이 제거된 감광막 패턴(810)을 이용하여 제2 부분(PB)에 대응하는 제2 도전막(702)만을 식각하여 제거한다. 이에, 제1 도전막(701) 및 제2 도전막(702)은 각각 패터닝되어 구동 소스 전극(176), 구동 드레인 전극(177), 데이터 라인(171), 공통 전원 라인(172), 및 화소 전극(710)을 형성하게 된다.
- [0073] 이와 같이, 하나의 마스크(901)를 이용한 한번의 박막 공정으로 각각 패터닝된 제1 도전막(176a, 177a, 171a, 172a) 및 제2 도전막(176b, 177b, 171b, 172b)을 포함하는 이중막으로 형성된 구동 소스 전극(176), 구동 드레인 전극(177), 데이터 라인(171), 및 공통 전원 라인(172)과, 제1 도전막(710a)만을 포함하는 단일막으로 형성된 화소 전극(710)을 동시에 형성할 수 있다.
- [0074] 결과적으로, 감광막 패턴(810)의 제1 부분(PA)은 구동 소스 전극(176), 구동 드레인 전극(177), 데이터 라인(171), 및 공통 전원 라인(172)이 형성될 위치와 같고, 감광막 패턴(810)의 제2 부분(PB)은 화소 전극(710)이 형성될 위치와 같다.
- [0075] 다음, 남아있는 제1 부분(PA)의 감광막 패턴(810)을 마져 제거한 후, 도 8에 도시한 바와 같이, 화소 전극(710)을 드러내는 개구부(199)를 갖는 화소 정의막(190)을 형성한다.
- [0076] 다음, 제1 도전막(176a, 177a, 171a, 172a, 710a)을 결정화시킨다. 이때, 제1 도전막(176a, 177a, 171a, 172a, 710a)은 공지된 다양한 방법들을 통해 결정화될 수 있다. 또한, 제1 도전막(176a, 177a, 171a, 172a, 710a)을 결정화시키는 단계는 최초 제1 도전막(176a, 177a, 171a, 172a, 710a)을 형성한 이후부터 유기 발광 표시 장치(100)가 완성되기 전까지 편의에 따라 자유롭게 진행될 수 있다. 즉, 제1 도전막(176a, 177a, 171a, 172a, 710a)을 결정화시키는 시기는 특별히 한정되지 않는다.
- [0077] 다음, 유기 발광층(720) 및 공통 전극(730)을 차례로 형성하여, 앞서 도 2에 도시한 바와 같은, 유기 발광 표시 장치(100)를 형성한다.
- [0078] 이와 같은 제조 방법을 따라, 제조 공정을 단축하여 유기 발광 표시 장치(100)를 형성할 수 있다. 특히, 배면 발광형으로 만들어지는 유기 발광 표시 장치(100)에서, 화소 전극(710)과 구동 드레인 전극(177)을 동시에 형성 가능하다.
- [0079] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

**도면의 간단한 설명**

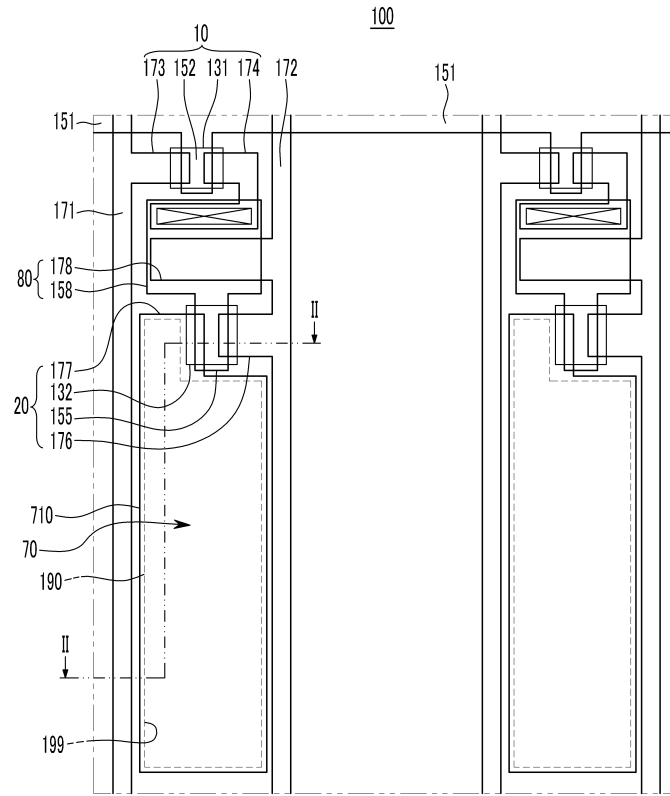
- [0080] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 배치도이다.

[0081] 도 2는 도 1의 II-II선에 따른 단면도이다.

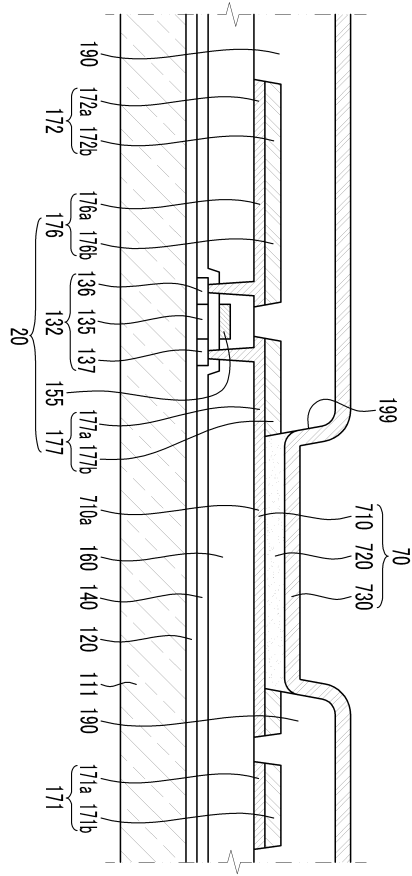
[0082] 도 3 내지 도 8은 도 2의 유기 발광 표시 장치의 제조 공정을 순차적으로 나타낸 단면도이다.

도면

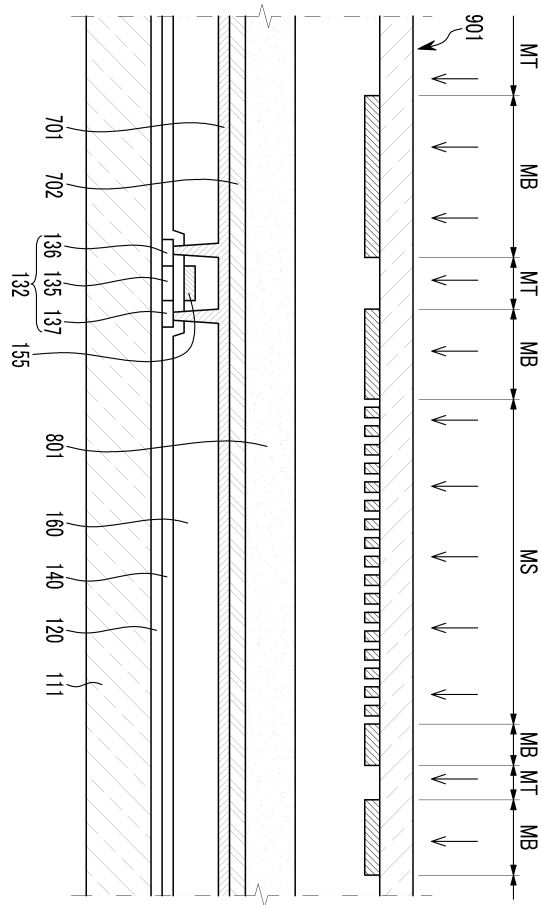
도면1



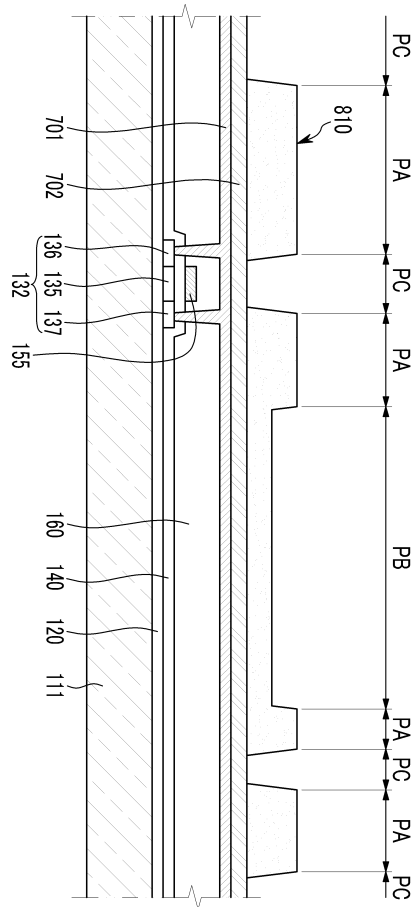
도면2



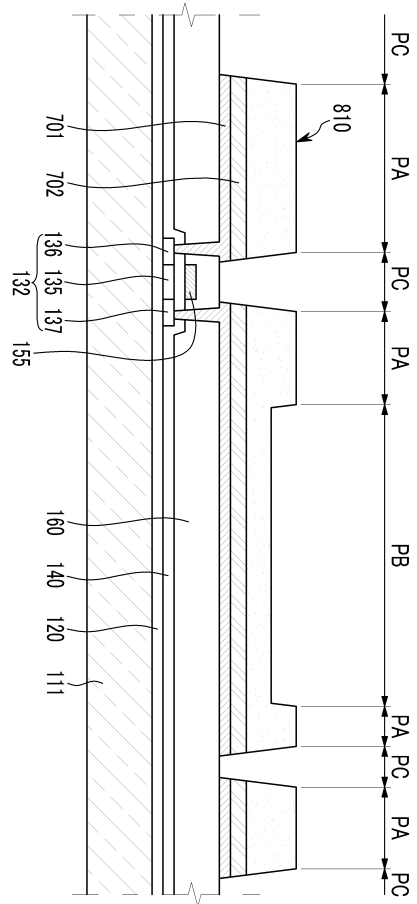
도면3



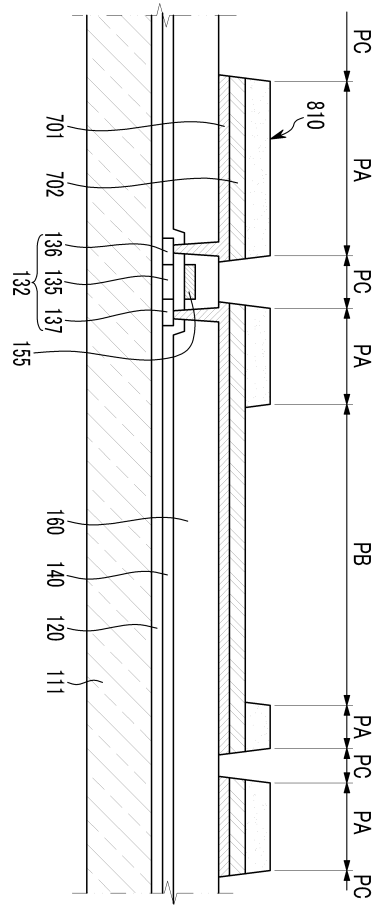
도면4



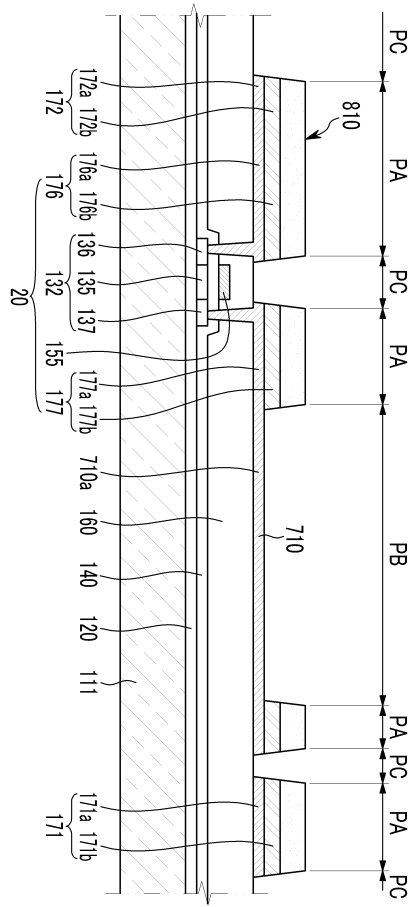
도면5



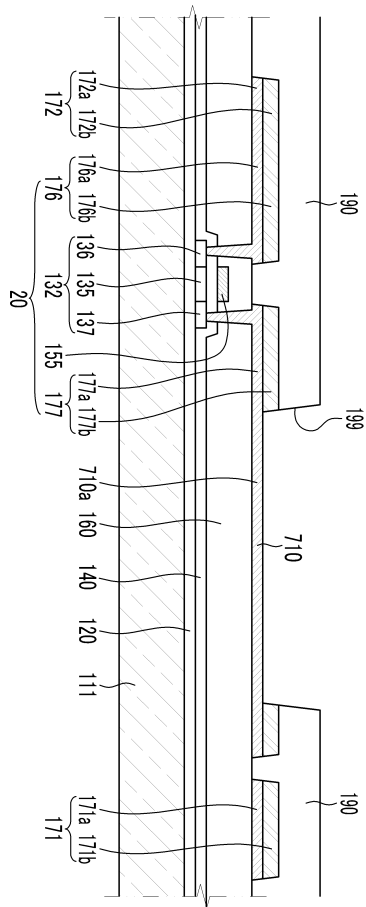
도면6



도면7



도면8



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	<a href="#">KR1020100090998A</a>	公开(公告)日	2010-08-18
申请号	KR1020090010262	申请日	2009-02-09
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	LEE SUN YOUL 이선율 SUZUKI KOJI 스즈키코지		
发明人	이선율 스즈키코지		
IPC分类号	H05B33/26 H05B33/10 H01L51/50		
CPC分类号	H01L2227/323 H01L27/3276 H01L21/02592 H01L27/1288 H01L27/3246 H01L51/5212		
其他公开文献	KR101015850B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明包括根据本发明优选实施方案的有机发光显示装置，作为涉及有机发光显示装置及其制造方法的发明，是基板主体，在基板主体上形成的沟道区，以及区域 - 源和第一导电膜，它是公平的导电材料，它包括形成在半导体层上的像素电极，分为漏区和栅绝缘层，覆盖上述半导体层和栅电极在上述半导体层的沟道区域上形成栅极绝缘层，并且在层间绝缘膜的区域 - 源极中的各个连接的源极电极，覆盖栅极电极和上面的半导体层，漏极区和诸如漏电极，源电极和漏电极的层从其延伸漏电极形成在层间绝缘膜上，第二导电膜形成金属材料，同时形成在第一导电膜上。并且像素电极形成有第一导电膜。源电极，漏电极，像素电极，还原制造工艺，有机发光显示装置。

