



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0074574
(43) 공개일자 2008년08월13일

(51) Int. Cl.

H05B 33/02 (2006.01) H01L 29/786 (2006.01)

(21) 출원번호 10-2007-0013882

(22) 출원일자 2007년02월09일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김병준

서울 성동구 금호동4가 대우아파트 109-1201

최용모

경기 수원시 영통구 영통동 벽적골9단지 롯데아파트 946-1602

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

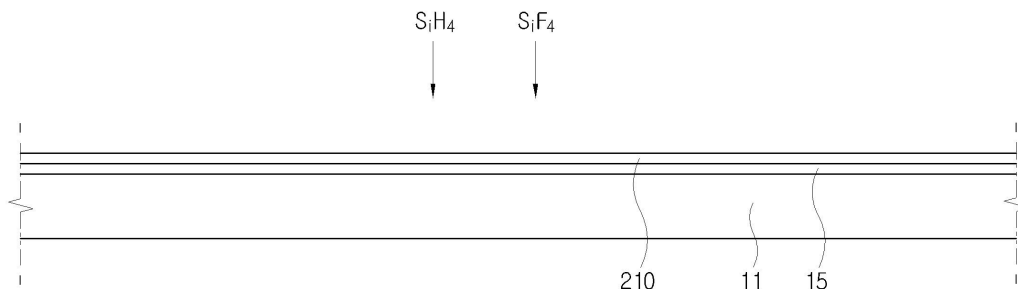
전체 청구항 수 : 총 17 항

(54) 표시 장치와 그 제조방법

(57) 요약

본 발명은 표시장치와 그 제조방법에 관한 것이다. 본 발명에 따른 표시장치는 절연기판과; 상기 절연기판 상에 형성되어 있으며, 데이터 전압을 입력 받으며 제1반도체층을 포함하는 스위칭 박막트랜지스터와; 상기 절연기판 상에 형성되어 있으며, 제어단이 상기 스위칭 박막트랜지스터의 출력단에 연결되어 있으며, 폴리 실리콘과 할로젠 물질을 포함하는 제2반도체층을 포함하는 구동 박막트랜지스터와; 상기 스위칭 박막트랜지스터 및 상기 구동 박막트랜지스터 상에 형성되어 있는 절연막과; 상기 절연막 상에 형성되어 있으며 상기 구동박막트랜지스터의 출력단에 전기적으로 연결되어 있는 제1전극과; 상기 제1전극 상에 형성되어 있는 유기발광층과; 상기 유기발광층 상에 형성되어 있는 제2전극을 포함하는 것을 특징으로 한다. 이에 의해 표시품질이 안정된 표시장치가 제공된다.

대표도 - 도6b



(72) 발명자

최범락

서울 강남구 도곡2동 도곡렉슬아파트 206-1502

허중무

경기 화성시 반월동 신영통현대2차아파트 204-902

특허청구의 범위

청구항 1

절연기판과;

상기 절연기판 상에 형성되어 있으며, 데이터 전압을 입력 받으며 제1반도체층을 포함하는 스위칭 박막트랜지스터와;

상기 절연기판 상에 형성되어 있으며, 제어단이 상기 스위칭 박막트랜지스터의 출력단에 연결되어 있으며, 폴리실리콘과 할로겐 물질을 포함하는 제2반도체층을 포함하는 구동 박막트랜지스터와;

상기 스위칭 박막트랜지스터 및 상기 구동 박막트랜지스터 상에 형성되어 있는 절연막과;

상기 절연막 상에 형성되어 있으며 상기 구동박막트랜지스터의 출력단에 전기적으로 연결되어 있는 제1전극과;

상기 제1전극 상에 형성되어 있는 유기발광층과;

상기 유기발광층 상에 형성되어 있는 제2전극을 포함하는 표시장치.

청구항 2

제1항에 있어서,

상기 제1반도체층은 비정질 실리콘을 포함하는 것을 특징으로 하는 표시장치.

청구항 3

제1항에 있어서,

상기 할로겐 물질은 불소를 포함하는 것을 특징으로 하는 표시장치.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제2반도체층은 채널영역에서 주위보다 두께가 작은 것을 특징으로 하는 표시장치.

청구항 5

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제2반도체층에서 상기 할로겐 물질의 함량은 1원자% 내지 3원자%인 것을 특징으로 하는 표시장치.

청구항 6

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제2반도체층에서 상기 할로겐 물질은 균일하게 분포되어 있는 것을 특징으로 하는 표시장치.

청구항 7

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 구동 박막트랜지스터는 상기 제2반도체층과 상기 제2전극 사이에 위치하며, 채널영역에 대응하는 게이트 전극을 더 포함하는 것을 특징으로 하는 표시장치.

청구항 8

제7항에 있어서,

상기 절연기판과 상기 제2반도체층 사이에 위치하며 실리콘 산화물을 포함하는 버퍼층을 더 포함하는 것을 특징으로 하는 표시장치.

청구항 9

절연기판 상에 제1실리콘 소스 가스와 할로겐 소스 가스를 공급하면서 비정질 실리콘층을 형성하는 단계와;

상기 비정질 실리콘층 상에 제2실리콘 소스 가스와 불순물 소스 가스를 공급하면서 비정질 저항접촉층을 형성하는 단계와;

상기 비정질 실리콘층과 상기 비정질 저항접촉층을 결정화하고 패터닝하여 반도체층과 저항접촉층을 형성하는 단계와;

상기 저항접촉층 상에 채널영역을 사이에 두고 서로 이격되어 있는 소스 전극과 드레인 전극을 형성하는 단계와;

상기 소스 전극 및 드레인 전극에 의해 가려지지 않은 상기 저항접촉층을 제거하여 상기 반도체층을 노출시키는 단계와;

상기 소스 전극, 드레인 전극 및 상기 노출된 반도체층 상에 절연막을 형성하는 단계와;

상기 절연막 상에 상기 노출된 반도체층에 대응하는 게이트 전극을 형성하는 단계를 포함하는 표시장치의 제조 방법.

청구항 10

제9항에 있어서,

상기 할로겐 소스 가스의 유량/상기 실리콘 소스 가스의 유량은 1/3 내지 2/3인 것을 특징으로 하는 표시장치의 제조방법.

청구항 11

제10항에 있어서,

상기 할로겐 소스 가스는 할로겐화 실리콘(silicon halide)을 포함하는 것을 특징으로 하는 표시장치의 제조방법

청구항 12

제11항에 있어서,

상기 할로겐 소스 가스는 SiF_4 를 포함하며,

상기 실리콘 소스 가스는 SiH_4 를 포함하는 것을 특징으로 하는 표시장치의 제조방법.

청구항 13

제9항에 있어서,

상기 결정화는 고상결정화법에 의해 수행되는 것을 특징으로 하는 표시장치의 제조방법.

청구항 14

제9항에 있어서,

상기 드레인 전극과 연결되는 화소전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시장치의 제조방법.

청구항 15

제14항에 있어서,

상기 화소전극 상에 유기발광층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시장치의 제조방법.

청구항 16

절연기판 상에 스위칭 박막트랜지스터와 상기 스위칭 박막트랜지스터의 출력단에 제어단이 전기적으로 연결되어

있는 구동 박막트랜지스터를 형성하는 단계와;
 상기 구동박막트랜지스터에 전기적으로 연결되어 있는 제1전극을 형성하는 단계와;
 상기 제1전극 상에 유기발광층을 형성하는 단계와;
 상기 유기발광층 상에 제2전극을 형성하는 단계를 포함하며,
 상기 구동 박막트랜지스터를 형성하는 단계는,
 상기 절연기판 상에 제1실리콘 소스 가스와 할로겐 소스 가스를 공급하면서 비정질 실리콘층을 형성하는 단계와;
 상기 비정질 실리콘층 상에 제2실리콘 소스 가스와 불순물 소스 가스를 공급하면서 비정질 저항접촉층을 형성하는 단계와;
 상기 비정질 실리콘층과 상기 비정질 저항접촉층을 결정화하고 패터닝하여 반도체층과 저항접촉층을 형성하는 단계와;
 상기 저항접촉층 상에 채널영역을 사이에 두고 서로 이격되어 있는 소스 전극과 드레인 전극을 형성하는 단계와;
 상기 소스 전극 및 드레인 전극에 의해 가려지지 않은 상기 저항접촉층을 제거하여 상기 반도체층을 노출시키는 단계와;
 상기 소스 전극, 드레인 전극 및 상기 노출된 반도체층 상에 절연막을 형성하는 단계와;
 상기 절연막 상에 상기 노출된 반도체층에 대응하는 게이트 전극을 형성하는 단계를 포함하는 표시장치의 제조 방법.

청구항 17

제16항에 있어서,
 상기 할로겐 소스 가스의 유량/상기 실리콘 소스 가스의 유량은 1/3 내지 2/3인 것을 특징으로 하는 표시장치의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <13> 본 발명은 표시장치와 그 제조방법에 관한 것이다.
- <14> 기존의 브라운관을 대체하여 액정표시장치와 유기전계발광장치(OLED)와 같은 평판표시장치(flat panel display)가 많이 사용되고 있다.
- <15> 액정표시장치는 박막트랜지스터가 형성되어 있는 제1 기판과, 제1기판에 대향배치되어 있는 제2기판, 그리고 양 기판 사이에 위치하는 액정층을 포함한다. 액정표시장치는 제1기판 후방에 위치하는 백라이트 유닛을 더 포함할 수 있다.
- <16> 백라이트 유닛에서 조사된 빛은 액정층의 배열상태에 따라 투과량이 조절된다. 액정층의 배열 상태는 박막트랜지스터에 연결되어 있는 화소전극의 전압에 의해 결정된다.
- <17> 유기전계발광장치는 전자와 정공을 공급받아 빛을 발광하는 유기발광층을 포함하며, 저전압 구동, 경량 박형, 광시야각 그리고 고속응답 등의 장점으로 인하여 각광 받고 있다.
- <18> 유기전계발광장치 역시 박막트랜지스터를 포함하며, 유기발광층의 발광강도는 박막트랜지스터에 연결된 화소전극으로부터 공급받는 정공량에 의해 결정된다.

- <19> 최근 박막트랜지스터의 반도체층으로 이동도가 우수한 폴리 실리콘이 많이 사용되고 있다.
- <20> 그런데 폴리 실리콘을 사용한 박막트랜지스터는 품질이 균일하지 않아, 표시품질이 불안정한 문제가 있다.

발명이 이루고자 하는 기술적 과제

- <21> 따라서 본 발명의 목적은 표시 품질이 안정된 표시장치를 제공하는 것이다.
- <22> 본 발명의 다른 목적은 표시 품질이 안정된 표시장치의 제조방법을 제공하는 것이다.

발명의 구성 및 작용

- <23> 상기 본 발명의 목적은 절연기판과; 상기 절연기판 상에 형성되어 있으며, 데이터 전압을 입력 받으며 제1반도체층을 포함하는 스위칭 박막트랜지스터와; 상기 절연기판 상에 형성되어 있으며, 제어단이 상기 스위칭 박막트랜지스터의 출력단에 연결되어 있으며, 폴리 실리콘과 할로겐 물질을 포함하는 제2반도체층을 포함하는 구동 박막트랜지스터와; 상기 스위칭 박막트랜지스터 및 상기 구동 박막트랜지스터 상에 형성되어 있는 절연막과; 상기 절연막 상에 형성되어 있으며 상기 구동박막트랜지스터의 출력단에 전기적으로 연결되어 있는 제1전극과; 상기 제1전극 상에 형성되어 있는 유기발광층과; 상기 유기발광층 상에 형성되어 있는 제2전극을 포함하는 표시장치에 의하여 달성된다.
- <24> 상기 제1반도체층은 비정질 실리콘을 포함하는 것이 바람직하다.
- <25> 상기 할로겐 물질은 불소를 포함하는 것이 바람직하다.
- <26> 상기 제2반도체층은 채널영역에서 주위보다 두께가 작은 것이 바람직하다.
- <27> 상기 제2반도체층에서 상기 할로겐 물질의 함량은 1원자% 내지 3원자%인 것이 바람직하다.
- <28> 상기 제2반도체층에서 상기 할로겐 물질은 균일하게 분포되어 있는 것이 바람직하다.
- <29> 상기 구동 박막트랜지스터는 상기 제2반도체층과 상기 제2전극 사이에 위치하며, 채널영역에 대응하는 게이트 전극을 더 포함하는 것이 바람직하다.
- <30> 상기 절연기판과 상기 제2반도체층 사이에 위치하며 실리콘 산화물을 포함하는 버퍼층을 더 포함하는 것이 바람직하다.
- <31> 상기 본 발명의 다른 목적은 절연기판 상에 제1실리콘 소스 가스와 할로겐 소스 가스를 공급하면서 비정질 실리콘층을 형성하는 단계와; 상기 비정질 실리콘층 상에 제2실리콘 소스 가스와 불순물 소스 가스를 공급하면서 비정질 저항접촉층을 형성하는 단계와; 상기 비정질 실리콘층과 상기 비정질 저항접촉층을 결정화하고 패터닝하여 반도체층과 저항접촉층을 형성하는 단계와; 상기 저항접촉층 상에 채널영역을 사이에 두고 서로 이격되어 있는 소스 전극과 드레인 전극을 형성하는 단계와; 상기 소스 전극 및 드레인 전극에 의해 가려지지 않은 상기 저항접촉층을 제거하여 상기 반도체층을 노출시키는 단계와; 상기 소스 전극, 드레인 전극 및 상기 노출된 반도체층 상에 절연막을 형성하는 단계와; 상기 절연막 상에 상기 노출된 반도체층에 대응하는 게이트 전극을 형성하는 단계를 포함하는 표시장치의 제조방법에 의하여 달성된다.
- <32> 상기 할로겐 소스 가스의 유량/상기 실리콘 소스 가스의 유량은 1/3 내지 2/3인 것이 바람직하다.
- <33> 상기 할로겐 소스 가스는 할로겐화 실리콘(silicon halide)을 포함하는 것이 바람직하다.
- <34> 상기 할로겐 소스 가스는 SiF₄를 포함하며, 상기 실리콘 소스 가스는 SiH₄를 포함하는 것이 바람직하다.
- <35> 상기 결정화는 고상결정화법에 의해 수행되는 것이 바람직하다.
- <36> 상기 드레인 전극과 연결되는 화소전극을 형성하는 단계를 더 포함하는 것이 바람직하다.
- <37> 상기 화소전극 상에 유기발광층을 형성하는 단계를 더 포함하는 것이 바람직하다.
- <38> 상기 본 발명의 다른 목적은 절연기판 상에 스위칭 박막트랜지스터와 상기 스위칭 박막트랜지스터의 출력단에 제어단이 전기적으로 연결되어 있는 구동 박막트랜지스터를 형성하는 단계와; 상기 구동박막트랜지스터에 전기적으로 연결되어 있는 제1전극을 형성하는 단계와; 상기 제1전극 상에 유기발광층을 형성하는 단계와; 상기 유기발광층 상에 제2전극을 형성하는 단계를 포함하며, 상기 구동 박막트랜지스터를 형성하는 단계는, 상기 절연기판 상에 제1실리콘 소스 가스와 할로겐 소스 가스를 공급하면서 비정질 실리콘층을 형성하는 단계와; 상기 비

정질 실리콘층 상에 제2실리콘 소스 가스와 불순물 소스 가스를 공급하면서 비정질 저항접촉층을 형성하는 단계와; 상기 비정질 실리콘층과 상기 비정질 저항접촉층을 결정화하고 패터닝하여 반도체층과 저항접촉층을 형성하는 단계와; 상기 저항접촉층 상에 채널영역을 사이에 두고 서로 이격되어 있는 소스 전극과 드레인 전극을 형성하는 단계와; 상기 소스 전극 및 드레인 전극에 의해 가려지지 않은 상기 저항접촉층을 제거하여 상기 반도체층을 노출시키는 단계와; 상기 소스 전극, 드레인 전극 및 상기 노출된 반도체층 상에 절연막을 형성하는 단계와; 상기 절연막 상에 상기 노출된 반도체층에 대응하는 게이트 전극을 형성하는 단계를 포함하는 표시장치의 제조 방법에 의해서도 달성된다.

- <39> 상기 할로겐 소스 가스의 유량/상기 실리콘 소스 가스의 유량은 1/3 내지 2/3인 것이 바람직하다.
- <40> 이하 첨부된 도면을 참조로 하여 본 발명을 더욱 상세히 설명하겠다.
- <41> 여러 실시예에 있어서 동일한 구성요소에 대하여는 동일한 참조번호를 부여하였으며, 동일한 구성요소에 대하여는 제1실시예에서 대표적으로 설명하고 다른 실시예에서는 생략될 수 있다.
- <42> 도 1은 본 발명의 제1실시예에 따른 표시장치의 등가회로도이다.
- <43> 하나의 화소에는 복수의 신호선이 마련되어 있다. 신호선은 주사신호를 전달하는 게이트선, 데이터 신호를 전달하는 데이터선 그리고 구동 전압을 전달하는 구동 전압선을 포함한다. 데이터선과 구동 전압선은 서로 인접하여 나란히 배치되어 있으며, 게이트선은 데이터선 및 구동 전압선과 수직을 이루며 연장되어 있다.
- <44> 각 화소는 유기발광소자(LD), 스위칭 박막트랜지스터(Tsw), 구동 박막트랜지스터(Tdr), 축전기(C)를 포함한다.
- <45> 구동 박막트랜지스터(Tdr)는 제어 단자, 입력 단자 및 출력단자를 가지는데, 제어단자는 스위칭 박막트랜지스터(Tsw)에 연결되어 있고, 입력 단자는 구동 전압선에 연결되어 있으며, 출력 단자는 유기발광소자(LD)에 연결되어 있다.
- <46> 유기발광소자(LD)는 구동 박막트랜지스터(Tdr)의 출력 단자에 연결되는 애노드(anode)와 공통전압이 인가되는 캐소드(cathode)를 가진다. 발광 소자(LD)는 구동 박막트랜지스터(Tdr)의 출력 전류에 따라 세기를 달리하여 발광함으로써 영상을 표시한다. 구동 박막트랜지스터(Tdr)의 전류는 제어 단자와 출력 단자 사이에 걸리는 전압에 따라 그 크기가 달라진다.
- <47> 스위칭 박막트랜지스터(Tsw)는 또한 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 게이트선에 연결되어 있고, 입력 단자는 데이터선에 연결되어 있으며, 출력 단자는 구동 박막트랜지스터(Tdr)의 제어 단자에 연결되어 있다. 스위칭 박막트랜지스터(Tsw)는 게이트선에 인가되는 주사 신호에 따라 데이터선에 인가되는 데이터 신호를 구동 박막트랜지스터(Tdr)에 전달한다.
- <48> 축전기(C)는 구동 박막트랜지스터(Tdr)의 제어 단자와 입력단자 사이에 연결되어 있다. 축전기(C)는 구동 박막트랜지스터(Tdr)의 제어 단자에 입력되는 데이터 신호를 충전하고 유지한다.
- <49> 이하에서는 도 1에 도시한 표시장치의 구조에 대하여 도 2 및 도 3을 참조하여 상세하게 설명한다.
- <50> 이하 도 2 및 도 3을 참조하여 본 발명의 제1실시예에 따른 표시장치를 자세히 설명한다.
- <51> 절연 기판(11) 상에 버퍼층(15)이 형성되어 있다. 버퍼층(15)은 산화 실리콘으로 이루어질 수 있으며, 비정질 실리콘층의 결정화 과정에서 절연 기판(11)의 불순물이 비정질 실리콘층으로 유입되는 것을 방지한다.
- <52> 버퍼층(15) 상에는 구동 반도체층(21)과 구동 저항접촉층(22)이 형성되어 있다.
- <53> 구동반도체층(21)은 할로겐 물질인 불소를 포함하는 폴리 실리콘으로 이루어져 있다. 구동반도체층(21)에서 불소의 함량은 1원자% 내지 3원자%이며, 불소는 구동반도체층(21)에 비교적 균일하게 분포한다.
- <54> 다른 실시예에서는 구동반도체층(21)이 불소 대신 다른 할로겐 물질인 브롬 또는 염소를 포함할 수 있다. 구동 반도체층(21)이 할로겐 물질을 포함하는 것은 균일한 구동 박막트랜지스터(Tdr)에 균일한 특성을 부여하기 위한 것으로, 자세한 내용은 후술한다.
- <55> 구동 저항 접촉층(22)은 보론(B)과 같은 n형 불순물이 고농도 도핑된 nt 폴리 실리콘으로 이루어져 있다.
- <56> 버퍼층(15), 구동 반도체층(21) 및 구동 저항접촉층(22) 상에는 제1금속층이 형성되어 있다.
- <57> 제1금속층은 게이트선(31), 스위칭 게이트 전극(32), 구동 소스 전극(33) 및 구동 드레인 전극(34)을 포함한다. 게이트선(31)과 스위칭 게이트 전극(32)은 일체로 형성되어 있다.

- <58> 구동 소스 전극(33)과 구동 드레인 전극(34)은 채널영역을 사이에 두고 이격되어 있다. 채널영역에서는 구동 저항접촉층(22)이 제거되어 구동반도체층(21)이 노출되어 있다. 구동반도체층(21)은 채널영역에서 두께가 감소되어 있다.
- <59> 제1금속층 상에는 제1절연막(41)이 형성되어 있다. 제1절연막(41)은 질화 실리콘으로 이루어질 수 있다.
- <60> 제1절연막(41) 상에는 스위칭 반도체층(51)과 스위칭 저항접촉층(52)이 형성되어 있다. 스위칭 반도체층(51)과 스위칭 저항접촉층(52)은 스위칭 게이트 전극(32)에 대응하며, 비정질 실리콘으로 이루어질 수 있다.
- <61> 제1절연막(41), 스위칭 반도체층(51) 및 스위칭 저항접촉층(52) 상에는 제2금속층이 형성되어 있다. 또한 화소 전극(71) 하부의 제1절연막(41) 상에는 컬러필터(42)가 형성되어 있다.
- <62> 제2금속층은 데이터선(61), 스위칭 소스 전극(62), 스위칭 드레인 전극(63), 구동 게이트 전극(64), 유지용량선(65) 및 구동전압선(66)을 포함한다.
- <63> 데이터선(61)과 스위칭 소스 전극(62)은 일체이다. 스위칭 드레인 전극(63), 구동 게이트 전극(64) 및 유지용량선(65)도 일체로 형성되어 있다.
- <64> 스위칭 소스 전극(62)과 스위칭 드레인 전극(63)은 채널영역을 사이에 두고 이격되어 있다. 채널영역에서는 스위칭 저항접촉층(52)이 제거되어 스위칭 반도체층(51)이 노출되어 있다. 스위칭 반도체층(51)은 채널영역에서 두께가 감소되어 있다.
- <65> 제2금속층 상에는 제2절연막(43)이 형성되어 있다. 제2 절연막(43)은 평탄화층이라고도 불리며, 유기물을 포함할 수 있다. 유기물로는 BCB(benzocyclobutene) 계열, 올레핀 계열, 아크릴 수지(acrylic resin)계열, 폴리 이미드(polyimide)계열, 불소수지 중 어느 하나가 사용될 수 있다.
- <66> 제2절연막(43)에는 접촉구(44, 45, 46)가 형성되어 있다. 접촉구(44)는 구동 드레인 전극(34)을 노출시키며, 접촉구(45)는 구동 소스전극(33)을 노출시키고, 접촉구(46)는 구동전압선(66)을 노출시킨다. 접촉구(44, 45)에서는 제1절연막(41)도 같이 제거되어 있다.
- <67> 제2절연막(43) 상에는 투명도전층이 형성되어 있다. 투명도전층은 화소전극(71)과 브릿지 전극(72)을 포함하며, ITO(indium tin oxide) 또는 IZO(indium zinc oxide)로 이루어질 수 있다.
- <68> 화소전극(71)은 접촉구(44)를 통해 구동 드레인 전극(34)에 전기적으로 연결되어 있다. 브릿지 전극(72)은 접촉구(45, 46)를 통해 스위칭 소스전극(33)과 구동전압선(66)을 전기적으로 연결한다. 유지용량선(65)은 브릿지 전극(72)의 하부로 연장되어 유지용량(Cst)을 형성한다.
- <69> 제2절연막(43) 상에는 격벽(80)이 형성되어 있다. 격벽(80)은 화소전극(71) 간을 구분하며, 일부가 제거되어 화소전극(71)을 노출시키는 개구부(81)를 형성한다.
- <70> 격벽(80)과 개구부(81)에 의해 노출된 화소전극(71) 상에는 유기발광층(90)이 형성되어 있다.
- <71> 도시하지는 않았지만 화소전극(71)과 공통전극(95) 사이에는 전자주입층, 전자수송층, 정공주입층 및 정공수송층 등이 형성될 수 있다.
- <72> 정공주입층 및 정공수송층은 강한 형광을 가진 아민(amine)유도체, 예를 들면 트리페닐디아민 유도체, 스티릴 아민 유도체, 방향족 축합환을 가지는 아민 유도체를 사용할 수 있다.
- <73> 전자수송층으로는 퀴놀린(quinoline) 유도체, 특히 알루미늄 트리스(8-히드록시퀴놀린) (aluminum tris(8-hydroxyquinoline), Alq3)를 사용할 수 있다. 또한 페닐 안트라센(phenyl anthracene) 유도체, 테트라아릴에텐 유도체도 사용할 수 있다. 전자주입층으로는 바륨(Ba) 또는 칼슘(Ca)으로 형성될 수 있다.
- <74> 화소전극(71)과 유기발광층(90)이 직접 접하는 영역을 화소영역이라 한다. 실시예에서 화소영역은 개구부(81)의 영역과 거의 일치하며, 빛은 주로 화소영역에서 생성된다.
- <75> 격벽(80)과 유기발광층(90) 상에는 공통전극(95)이 형성되어 있다. 공통전극(95)은 반사금속층을 포함하고 있다.
- <76> 화소전극(71)에서 전달된 정공과 공통전극(95)에서 전달된 전자는 유기발광층(90)에서 결합하여 여기자(exciton)가 된 후, 여기자의 비활성화 과정에서 빛을 발생시킨다. 유기발광층(90)에서 발생된 빛 중 공통전극(95)을 향하는 빛은 다시 반사되어 화소전극(71)을 향하게 된다.

- <77> 화소전극(71)을 향하는 빛은 컬러 필터(42)를 통과하면서 색상이 부여된 후, 절연기판(11)을 통해 외부로 출사된다. 이러한 방식을 바텀-에미션(bottom-emission) 방식이라 한다.
- <78> 다른 실시예에서 화소전극(71)이 반사금속을 포함하고, 공통전극(95)이 투명하게 마련될 수 있다. 이 경우 빛은 공통전극(95)을 통해 외부로 출사되며, 이러한 방식을 탑-에미션(top-emission)방식이라 한다. 이 경우 컬러필터(42)는 공통전극(95) 상부에 형성된다.
- <79> 이상 설명한 제1실시예에서 스위칭 박막트랜지스터(Tsw)는 스위칭 반도체층(51)이 비정질 실리콘으로 이루어진 비정질 실리콘 박막트랜지스터이며, 구동 박막트랜지스터(Tdr)는 구동 반도체층(21)이 폴리 실리콘으로 이루어진 폴리 실리콘 박막트랜지스터이다.
- <80> 비정질 실리콘 박막트랜지스터는 누설전류(leakage current)가 적은 반면 장시간 사용 시 품질인 불안정한 문제가 있다. 반면 폴리 실리콘 박막트랜지스터는 품질이 안정적이지만 누설전류가 비교적 큰 문제가 있다.
- <81> 제1실시예에서는 구동 박막트랜지스터(Tdr)로서 폴리 실리콘 박막트랜지스터를 사용하는데, 오프 상태에서 수 nA 수준의 누설전류로는 발광소자(LD)가 턴온 되지 않기 때문에 누설전류가 문제되지 않는다. 반면 스위칭 박막트랜지스터(Tsw)에 폴리 실리콘 박막트랜지스터를 사용하면 누설전류에 의해 크로스 톡(cross talk)과 같은 불량 발생한다.
- <82> 제1실시예에서는 누설전류가 문제되지 않는 구동 박막트랜지스터(Tdr)에는 폴리 실리콘 박막트랜지스터를 사용하여 표시장치의 품질을 안정적으로 유지하며, 스위칭 박막트랜지스터(Tsw)에는 비정질 실리콘 박막트랜지스터를 사용하여 크로스 톡과 같은 불량을 방지한다.
- <83> 한편 제1실시예에서 구동 반도체층(21)은 폴리 실리콘으로 이루어져 있으면서, 할로젠 물질인 불소를 포함하고 있다. 불소에 의해 구동박막트랜지스터(Tdr)의 특성이 균일해지는데, 이에 대해 설명한다.
- <84> 반도체층으로 비정질 실리콘을 사용하는 비정질 실리콘 박막트랜지스터의 경우, 채널영역에서의 반도체층 두께는 박막트랜지스터 품질에 큰 영향을 주지 않는다. 이는 비정질 실리콘 박막은 트랩 사이트(trap site)가 많은 저급의 박막이므로 막특성이 두께에 민감하지 않기 때문이다.
- <85> 반면 반도체층으로 폴리 실리콘을 사용하는 폴리 실리콘 박막트랜지스터의 경우, 채널영역에서의 반도체층 두께는 박막트랜지스터 품질에 큰 영향을 준다. 이는 폴리 실리콘의 경우 트랩 사이트는 그레인 바운더리(grain boundary)로 집중되어, 막 특성이 두께에 민감하기 때문이다.
- <86> 폴리 실리콘은 비정질 실리콘을 결정화시켜서 얻는다. 비정질 실리콘은 SiH_4 , $\text{Si}(\text{C}_2\text{H}_5\text{O})_4$ 와 같은 실리콘 소스 가스를 사용하여 화학기상증착방법으로 형성된다. 화학기상증착과정에서 실리콘 소스 가스는 Si-H 또는 Si-H_2 상태로 증착되어 비정질 실리콘 박막은 수소를 과량 함유하고 있다.
- <87> 과량 함유된 수소는 결정화 공정 중에 기화되어 대기 중으로 나가기 때문에 폴리 실리콘은 수소가 없는 순수 실리콘 만이 격자구조를 이루고, 불순물과 결합은 그레인 바운더리로 몰리게 되어 트랩 사이트로 작용한다.
- <88> 따라서 폴리 실리콘에 있어, 그레인 내에는 트랩 사이트가 적어 전자의 이동도가 높은 반면, 두께 잔량에 대한 민감도는 매우 크다.
- <89> 앞서 설명한 바와 같이 구동 반도체층(21)은 채널영역에서 두께가 감소되어 있다. 이는 구동 소스 전극(33) 및 구동 드레인 전극(34) 형성 후, 채널영역의 구동 저항층(22)을 제거하기 위한 과정에서 구동 반도체층(21)도 일부 제거되기 때문이다.
- <90> 제거되는 구동 반도체층(21)의 두께를 일정하게 하면 구동 박막트랜지스터(Tdr)의 품질을 균일하게 할 수 있으나, 이는 설비의 한계로 인해 구현하기 어렵다.
- <91> 구동 반도체층(21)에 포함된 불소는 구동 반도체층(21)의 두께에 대한 구동박막트랜지스터(Tdr)의 민감도를 감소시킨다.
- <92> 불소는 실리콘 소스 가스를 이용한 비정질 실리콘 박막의 형성 시에 불소 소스 가스를 같이 사용하여 구동 반도체층(21)에 포함된다. 불소 소스 가스로는 SiF_4 와 같은 할로겐화 실리콘(silicon halide)를 사용할 수 있다.
- <93> 불소는 비휘발성이므로 결정화 과정에서 대기 중으로 빠져 나가지 않으며, 고정(immobile) 특성을 가지므로 그레인 바운더리로 모이지도 않는다. 따라서 불소는 폴리 실리콘 내에 균일하게 분포하게 되며, 실리콘 격자뒤틀

림을 야기하여 결정화도를 낮춘다.

- <94> 이와 같이 불소는 결정화도를 낮추어 구동 반도체층(21)의 전자이동도를 다소 감소시키지만, 구동 반도체층(21)의 두께에 대한 구동박막트랜지스터(Tdr)의 민감도를 감소시킨다. 따라서 구동박막트랜지스터(Tdr)는 균일한 품질을 갖는다.
- <95> 불소에 의한 박막트랜지스터의 품질 균일화는 실험을 통해 확인되는데, 이를 도 4a 및 도 4b를 참조하여 설명한다.
- <96> 도 4a는 반도체층이 불소를 포함하지 않은 폴리 실리콘으로 이루어진 경우, 동시에 제조된 8개의 박막트랜지스터의 특성을 나타낸 것이다.
- <97> 폴리 실리콘은 SiH_4 을 화학기상증착하여 비정질 실리콘 박막을 형성한 후, 비정질 실리콘 박막을 고상결정화(solid phase crystallization)하여 제조하였다.
- <98> 도 4b는 반도체층이 불소를 포함하는 폴리 실리콘으로 이루어진 경우, 동시에 제조된 8개의 박막트랜지스터의 특성을 나타낸 것이다.
- <99> 불소를 포함하는 폴리 실리콘은 SiH_4 와 SiF_4 를 화학기상증착하여 불소를 포함하는 비정질 실리콘 박막을 형성한 후, 불소를 포함하는 비정질 실리콘 박막을 고상결정화(solid phase crystallization)하여 제조하였다. 제조된 불소의 함량은 반도체층에서 약 2원자%였다.
- <100> 도 4a 및 도 4b를 보면 불소를 포함하지 않은 경우 박막트랜지스터의 특성은 불균일하지만, 불소를 포함한 폴리 실리콘의 경우 박막트랜지스터의 특성이 균일함을 알 수 있다.
- <101> 반도체층에서 불소의 함량은 1원자% 내지 3원자%일 수 있다. 불소의 함량이 1원자%보다 작으면 박막트랜지스터의 품질이 균일해지지 않는다. 반면, 불소의 함량이 3원자%보다 많으면 폴리 실리콘의 결정도가 급격히 저하되어 박막트랜지스터의 초기 특성 및 안정도가 불량해진다.
- <102> 특히 불소의 함량이 3원자%보다 많으면 큰 불소 원자에 의한 반도체층의 스트레스가 증가하여 반도체층이 하부의 절연막과 박리되는 문제도 발생할 수 있다.
- <103> 반도체층에서 불소의 함량은 비정질 실리콘 박막 형성 시, 실리콘 소스 가스와 불소 소스 가스의 유량에 영향을 받는다.
- <104> 불소 소스 가스 유량/실리콘 소스 가스 유량(이하 $\text{SiF}_4/\text{SiH}_4$)은 1/3 내지 2/3가 바람직한데, 이를 도 5a 내지 도 5d를 참조하여 설명한다.
- <105> 도 5a 내지 도 5d는 비정질 실리콘 박막 형성 시 $\text{SiF}_4/\text{SiH}_4$ 의 비율을 달리한 경우, 박막트랜지스터의 특성을 나타낸 것이다. 도 5a 내지 도 5d는 각각 동시에 제조된 14개의 박막트랜지스터에 대한 특성을 나타내고 있다.
- <106> 도 5a 내지 도 5d를 보면 $\text{SiF}_4/\text{SiH}_4$ 가 1/10 또는 1/7.5로 SiH_4 가 과량일 경우에는 박막트랜지스터 특성이 불균일하지만, $\text{SiF}_4/\text{SiH}_4$ 가 1/3 또는 2/3인 경우 박막트랜지스터의 특성이 균일함을 알 수 있다. $\text{SiF}_4/\text{SiH}_4$ 가 1/3 내지 2/3인 경우, 반도체층 내에서 불소의 함량은 1원자 % 내지 3원자 % 가 된다. 유량에 비해 불소의 함량이 적은 것은 화학기상증착과정에서 불소 소스가 실리콘 소스 가스에 비해 분해가 잘 일어나지 않기 때문이다.
- <107> 도시하지는 않았지만, $\text{SiF}_4/\text{SiH}_4$ 가 2/3보다 크면 불소함량이 많아진다. 이 경우 폴리 실리콘의 결정도가 급격히 저하되어 박막트랜지스터의 초기 특성 및 안정도가 불량해진다
- <108> 이하에서는 본발명의 제1실시예에 따른 표시 장치의 제조방법을 도 6a 내지 도 6l을 참조하여 설명한다.
- <109> 먼저 도 6a에 도시한 바와 같이, 절연기판(11) 상에 버퍼층(15)을 형성한다. 버퍼층(15)은 산소 소스 가스와 실리콘 소스 가스를 이용한 화학기상증착법으로 형성할 수 있다.
- <110> 다음으로 도 6b에 도시한 바와 같이, 실리콘 소스 가스인 SiH_4 와 불소 소스 가스인 SiF_4 를 화학기상증착시켜 비정질 실리콘층(210)을 형성한다. 이 때 $\text{SiF}_4/\text{SiH}_4$ 비는 1/3 내지 2/3이다. 비정질 실리콘층(210)에는 불소가 균일하게 분포한다.

- <111> 다음으로 도 6c와 같이 실리콘 소스 가스인 SiH_4 과 n형 불순물 소스 가스인 B_2H_6 를 화학기상증착시켜 비정질 저항접촉층(220)을 형성한다. 다른 실시예에서, 비정질 실리콘층(210) 형성을 위한 실리콘 소스 가스와 비정질 저항접촉층(220) 형성을 위한 실리콘 소스 가스는 서로 다를 수 있다.
- <112> 이후 도 6d와 같이 비정질 실리콘층(210) 및 비정질 저항접촉층(220)을 결정화시켜 폴리실리콘으로 이루어진 구동 반도체층(21)과 구동 저항 접촉층(22)을 형성한다. 결정화를 통해 패터닝되어 있는 비정질 실리콘층(210) 및 비정질 저항접촉층(220)은 모두 폴리 실리콘으로 변화한다.
- <113> 결정화 방법으로는 고상결정화, 레이저 결정화, 급속열처리 방법 등을 사용할 수 있다.
- <114> 고상결정화는 600°C이하의 저온에서 장시간 열처리하여 결정입자가 큰 폴리실리콘을 얻는 방법이다. 레이저 결정화는 엑시머 레이저 어닐링(excimer laser annealing) 및 순차적 측면 고상화(sequential lateral solidification) 등 레이저를 이용하여 폴리실리콘을 얻는 방법이다. 급속 열처리 방법은 저온에서 비정질 실리콘 증착 후 표면을 빛으로 급속하게 열처리하여 결정화하는 방법이다.
- <115> 비정질 실리콘층(210)에 포함되어 있는 불소는 결정화 과정에서 기화되지 않아 제거되지 않는다. 따라서 불소는 결정화된 구동 반도체층(21)에서도 그레인과 그레인 바운더리에 균일하게 분포되어 있다.
- <116> 다음으로 도 6e와 같이 구동 반도체층(21) 및 구동 저항접촉층(22)을 사진식각을 통해 패터닝한다.
- <117> 다른 실시예에서 결정화와 패터닝의 순서는 바뀔 수 있다.
- <118> 다음으로 도 6f와 같이 금속층을 증착하고 패터닝하여 스위칭 게이트 전극(32), 구동 소스 전극(33), 구동 드레인 전극(34)을 형성한다. 구동 소스 전극(33)과 구동 드레인 전극(34)은 채널영역을 사이에 두고 서로 이격되어 있다.
- <119> 다음으로 도 6g와 같이 채널영역에서 노출되어 있는 구동 저항접촉층(22)을 제거한다. 이 과정에서 채널영역의 구동 반도체층(21)도 일부 제거되어, 구동 반도체층(21)은 채널영역에서 두께가 감소하게 된다. 이로써 구동박막트랜지스터(T_{dr})가 완성된다.
- <120> 채널영역에서의 구동 반도체층(21)의 두께는 구동박막트랜지스터(T_{dr})마다 다를 수 있다. 그러나, 구동박막트랜지스터(T_{dr})의 품질은 구동 반도체층(21)에 포함되어 있는 불소의 작용에 의해 구동 반도체층(21) 두께에 민감하지 않다.
- <121> 이후 도 6h와 같이 제1절연막(41)을 형성하고, 제1절연막(41) 상에 스위칭 반도체층(51), 스위칭 저항접촉층(52), 스위칭 소스 전극(62) 및 스위칭 드레인 전극(63) 및 구동 게이트 전극(64)를 형성한다. 이로써 스위칭 박막트랜지스터(T_{sw})가 완성된다.
- <122> 여기서 스위칭 반도체층(51)은 실리콘 소스 가스만을 사용하여 형성하며, 결정화과정을 거치지 않는다. 따라서 스위칭 반도체층(51)은 불소를 포함하지 않는 비정질 실리콘으로 이루어진다.
- <123> 다음 도 6i와 같이 컬러필터(42)를 형성한다. 컬러필터(42)는 컬러필터 감광층을 코팅한 후 노광 및 현상하여 형성할 수 있다.
- <124> 다음 도 6j와 같이 제2절연막(43)을 형성하고 ITO 또는 IZO등의 투명도전막을 증착하고 사진 식각하여 화소전극(71)을 형성한다.
- <125> 도시하지는 않았지만, 투명도전막 증착 전에 절연막(41, 42)을 패터닝하여 접촉구(44)를 형성하게 된다.
- <126> 다음으로 도 6k와 같이 화소전극(71)을 형성한 후 전면에 격벽 물질층을 형성하고 노광 및 현상하여 격벽(80)을 형성한다. 격벽 물질층은 감광성 물질로 이루어져 있으며 슬릿 코팅 또는 스핀 코팅 등의 방법으로 형성될 수 있다. 격벽(80)에는 화소전극(71)을 노출시키는 개구부(81)가 형성되어 있다.
- <127> 이후 도 6l에 도시한 바와 같이 유기발광층(90)을 형성한다. 유기발광층(90)은 증발법으로 형성될 수 있다.
- <128> 증발법에서는 화소전극(71)이 하부를 향하도록 절연기관(11)을 배치한 후, 절연기관(11) 하부의 유기물 소스를 가열하여 유기물 증기를 공급한다.
- <129> 유기물 소스와 절연기관(11) 사이에는 마스크가 위치할 수 있다.
- <130> 이 후 공통전극(95)을 형성하면 도 2 및 도 3에 도시한 표시장치(1)가 완성된다.

- <131> 이상의 제1실시예에서는 실리콘 소스 가스로 SiH_4 을 사용하였지만, 실리콘 소스 가스로는 $\text{Si}(\text{C}_2\text{H}_5)_4$ 등 다른 물질을 사용할 수 있다.
- <132> 또한 할로겐 물질로 불소를 사용하였지만, 다른 할로겐 물질인 염소를 사용할 수도 있다. 이 때 염소 소스 가스로는, 예를 들어, SiCl_4 또는 SiH_2Cl_2 를 사용할 수 있다.
- <133> 제1실시예에서는 구동박막트랜지스터(Tdr)은 구동 게이트 전극(64)이 구동 반도체층(21)의 상부에 위치하는 탑-게이트(top-gate) 형식이다. 다른 실시예에서 구동박막트랜지스터(Tdr)는 구동 게이트 전극(64)이 구동 반도체층(21)의 하부에 위치하는 바텀-게이트(bottom-gate) 형식일 수 있다.
- <134> 도 7을 참조하여 본 발명의 제2실시예에 따른 표시장치(2)를 설명한다.
- <135> 유기발광층(90)은 주로 화소영역 내에 형성되어 있다. 유기발광층(90)이 고분자물질로 이루어진 경우 유기발광층(90)은 잉크제팅 방식으로 형성될 수 있으며, 도 7과 같이 주로 화소영역 내에 형성된다.
- <136> 유기발광층(90)은 폴리플루오렌 유도체, (폴리)파라페닐렌비닐렌 유도체, 폴리페닐렌 유도체, 폴리비닐카바졸, 폴리티오펜 유도체, 또는 이들의 고분자 재료에 페틸렌계 색소, 로터민계 색소, 루브렌, 페틸렌, 9,10-디페닐안트라센, 테트라페닐부타디엔, 나일 레드, 쿠마린 6, 퀴나크리돈 등을 도핑하여 사용할 수 있다.
- <137> 도시하지는 않았지만 화소전극(71)과 유기발광층(90) 사이에 정공주입층이 형성될 수 있다. 정공주입층은 폴리(3,4-에틸렌디옥시티오펜)(PEDOT)과 폴리스티렌술폰산(PSS)과 같은 정공 주입 물질로 이루어질 수 있다.
- <138> 유기발광층(90)은 화소에 따라 서로 다른 색을 발광하며, 컬러필터(42)는 형성되지 않는다.
- <139> 도 8을 참조하여 제3실시예에 따른 표시장치(3)를 설명한다.
- <140> 제3실시예에 따른 표시장치(3)는 액정표시장치로서 박막트랜지스터(T)가 형성되어 있는 제1기판(910), 제1기판(910)에 대향배치되어 있는 제2기판(920) 그리고 양 기판(910, 920) 사이에 위치하는 액정층(930)을 포함한다. 박막트랜지스터(T)의 반도체층은 불소와 폴리실리콘을 포함한다.
- <141> 제1기판(910)은 절연기판(911), 절연막(912, 913) 및 화소전극(914)을 포함한다.
- <142> 제2기판(920)을 보면, 절연기판(921) 상에 격자 형상의 블랙매트릭스(922)가 형성되어 있다. 블랙매트릭스(922)는 블랙안료를 포함한 유기물로 만들어 질 수 있으며, 제1기판(910)의 박막트랜지스터(T)와 배선(도시하지 않음)과 대응하도록 형성되어 있다.
- <143> 블랙매트릭스(922) 사이에는 컬러필터(923)가 형성되어 있다. 컬러필터(923)는 유기물로 이루어져 있으며 서로 다른 색상을 가진 복수의 서브층을 포함한다. 블랙매트릭스(922)와 컬러필터층(923) 상부에는 오버코트층(924)과 투명한 도전물질로 이루어진 공통전극(925)이 형성되어 있다.
- <144> 양 기판(910, 920) 사이에 위치한 액정층(930)은 화소전극(914)과 공통전극(925)이 형성하는 전기에 의해 그 배열상태가 결정된다.
- <145> 비록 본 발명의 몇몇 실시예들이 도시되고 설명되었지만, 본 발명이 속하는 기술분야의 통상의 지식을 가진 당업자라면 본 발명의 원칙이나 정신에서 벗어나지 않으면서 본 실시예를 변형할 수 있음을 알 수 있을 것이다. 본 발명의 범위는 첨부된 청구항과 그 균등물에 의해 정해질 것이다.

발명의 효과

- <146> 이상 설명한 바와 같이, 본 발명에 따르면 표시 품질이 안정된 표시장치와 그 제조방법이 제공된다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 제1실시예에 따른 표시장치의 등가회로도이고,
- <2> 도 2는 본 발명의 제1실시예에 따른 표시장치의 배치도이고,
- <3> 도 3은 도 2의 III-III을 따른 단면도이고,
- <4> 도 4a 및 도 4b는 불소 함유 여부에 따른 박막트랜지스터의 특성을 나타낸 도면이고,
- <5> 도 5a 내지 도 5d는 불소 소스 가스 유량/실리콘 소스 가스 유량에 따른 박막트랜지스터의 특성을 나타낸 도면

이고,

<6> 도 6a 내지 도 6l은 본 발명의 제1실시예에 따른 표시장치의 제조방법을 설명하기 위한 도면이고,

<7> 도 7은 본 발명의 제2실시예에 따른 표시장치를 설명하기 위한 단면도이고,

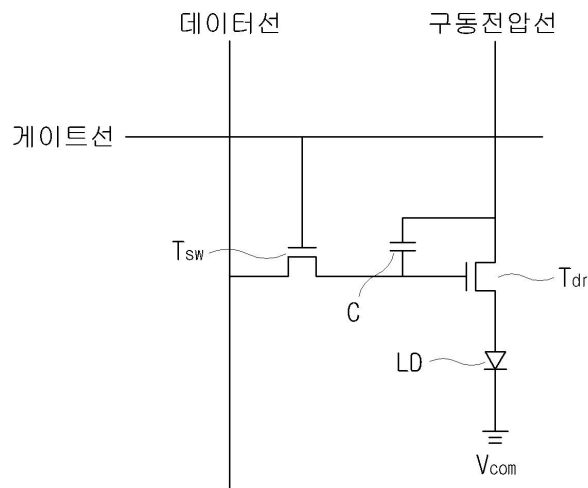
<8> 도 8은 본 발명의 제3실시예에 따른 표시장치를 설명하기 위한 단면도이다

<9> * 도면의 주요부분의 부호에 대한 설명 *

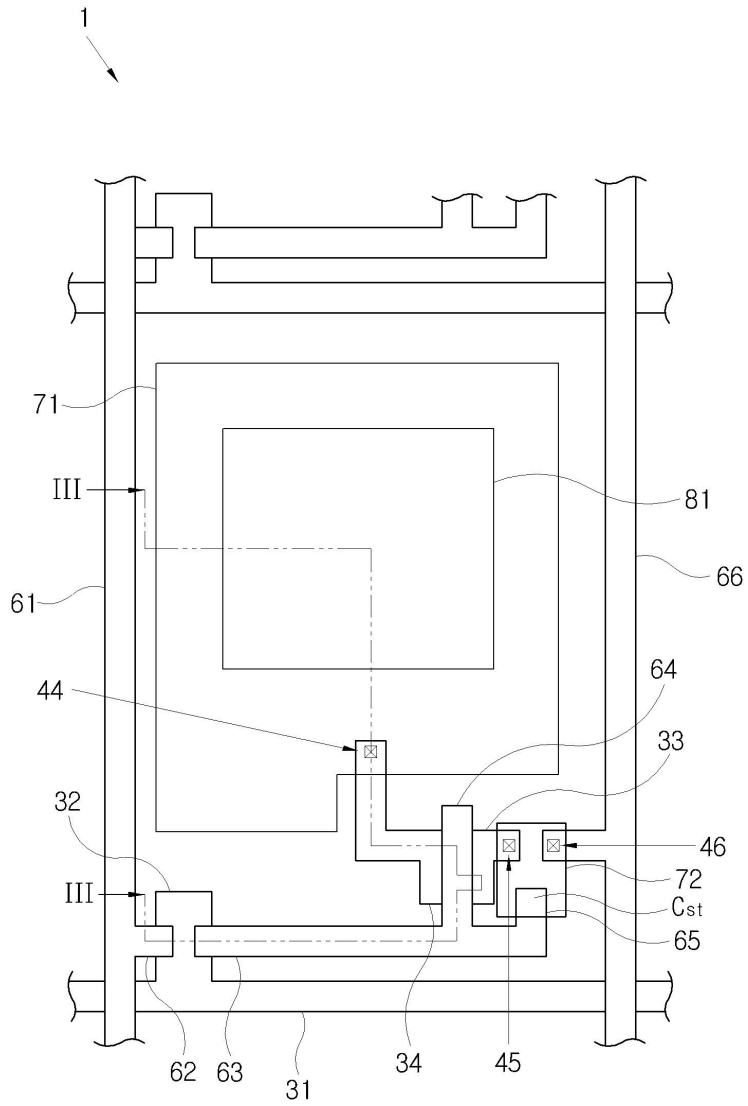
- | | | |
|------|---------------|--------------|
| <10> | 11 : 절연기판 | 21 : 구동 반도체층 |
| <11> | 51 : 스위칭 반도체층 | 71 : 화소전극 |
| <12> | 90 : 유기발광층 | 95 : 공통전극 |

도면

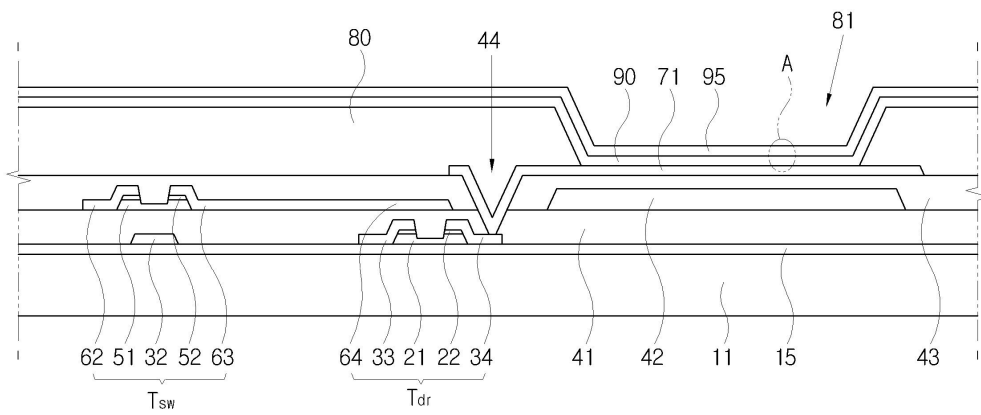
도면1



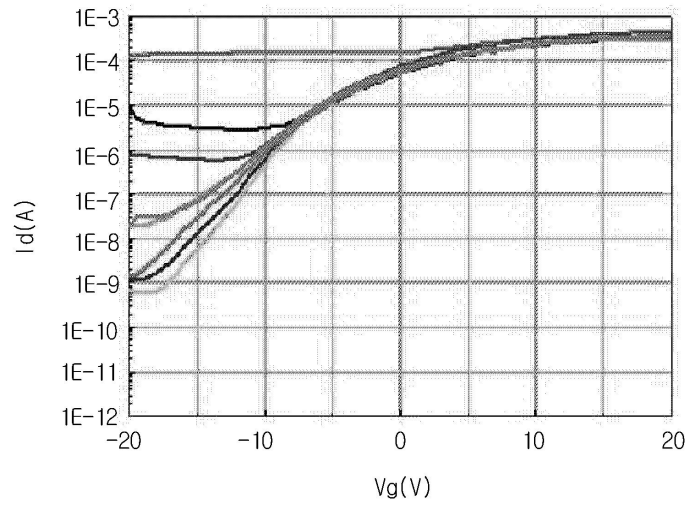
도면2



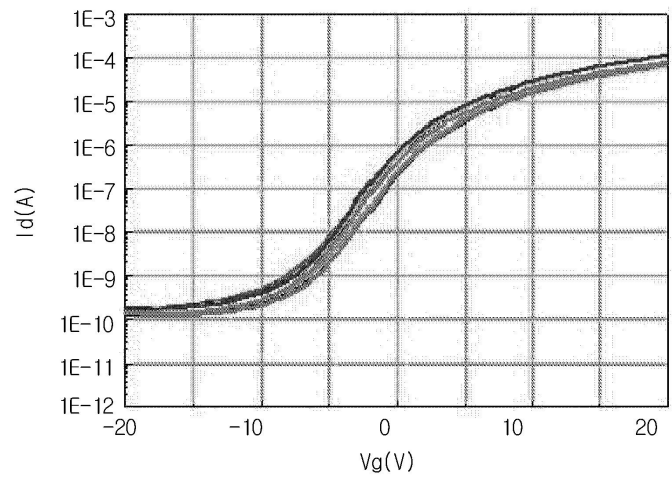
도면3



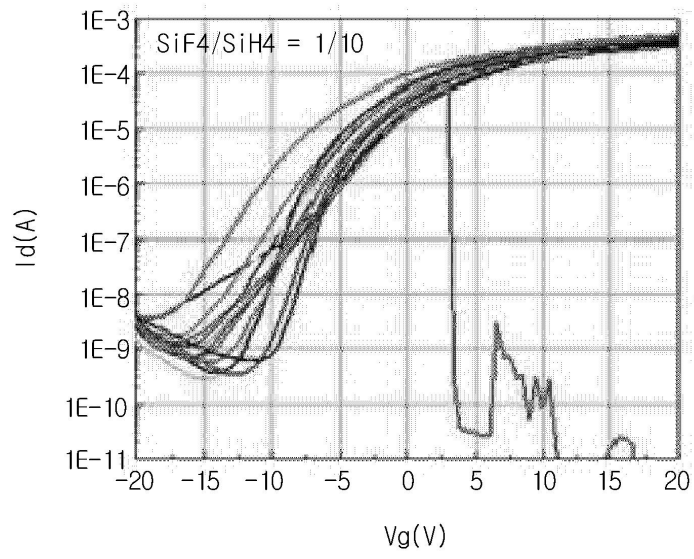
도면4a



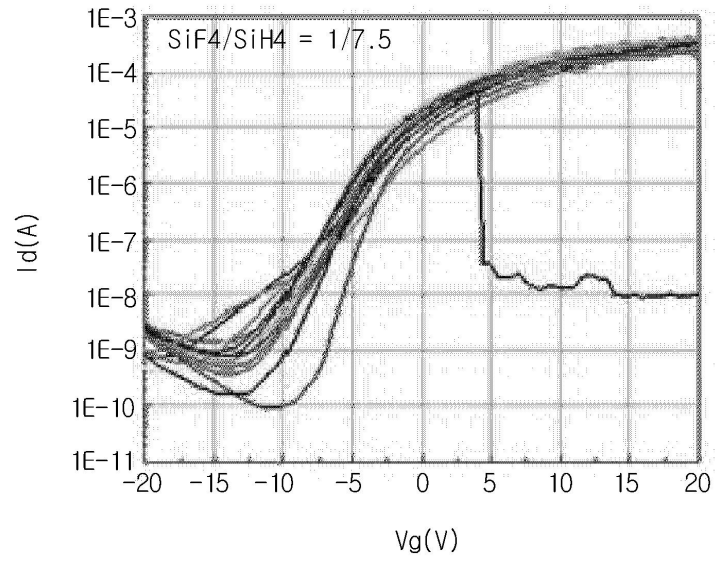
도면4b



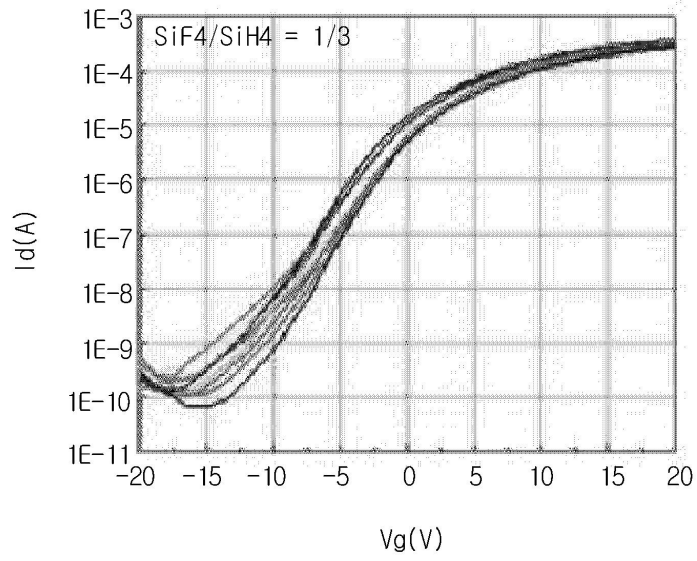
도면5a



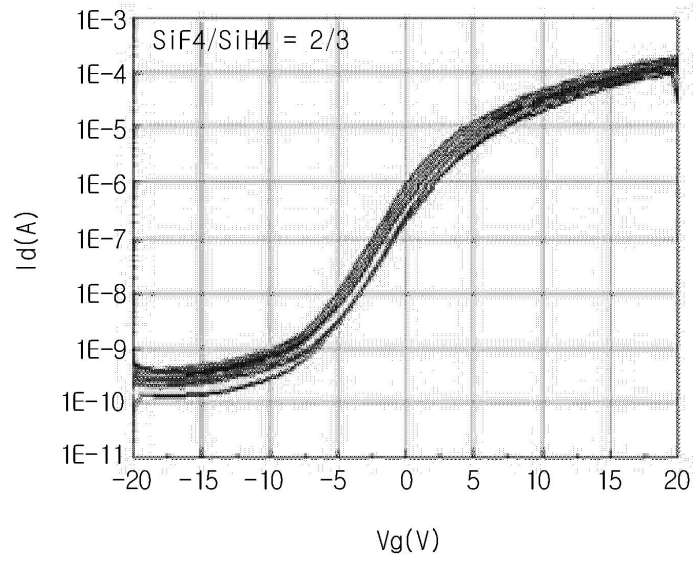
도면5b



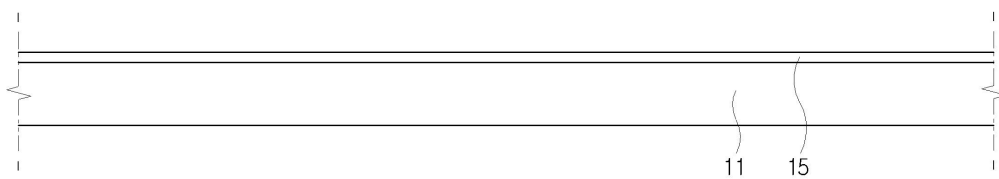
도면5c



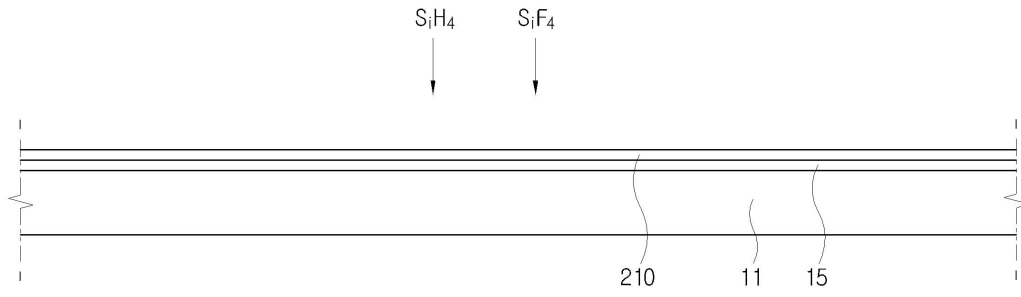
도면5d



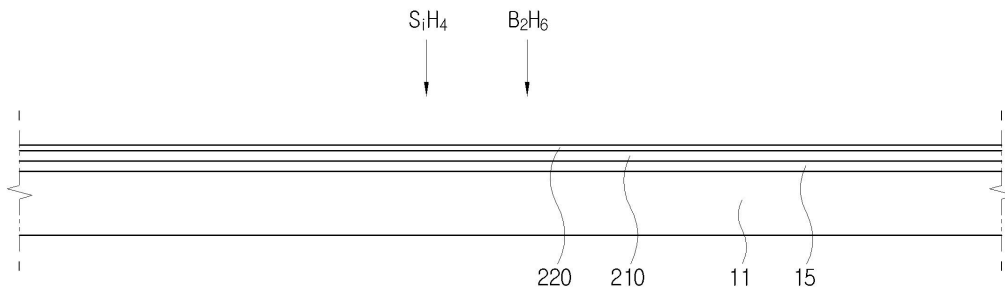
도면6a



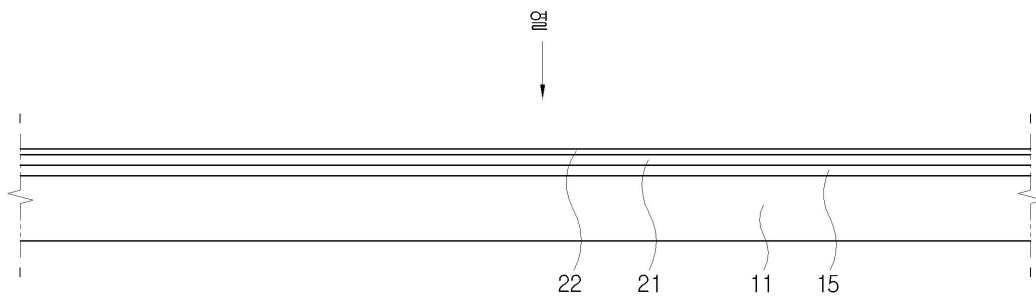
도면6b



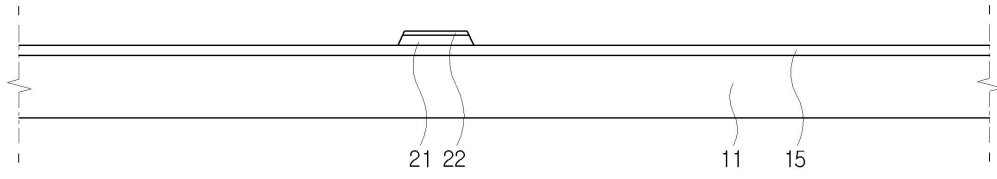
도면6c



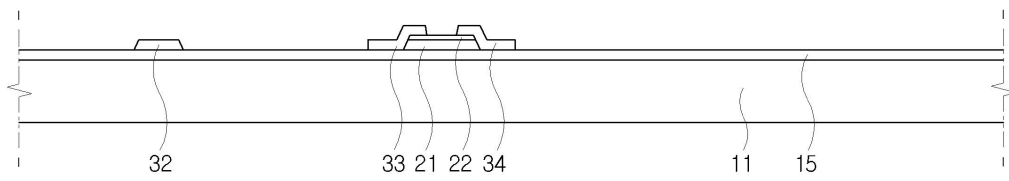
도면6d



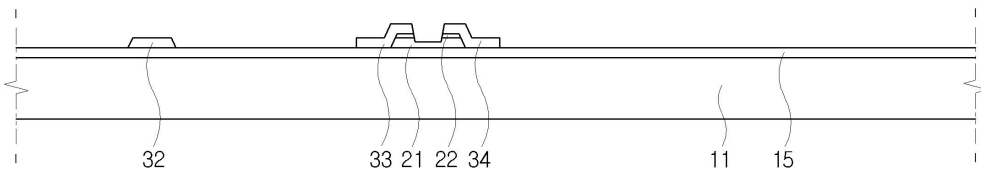
도면6e



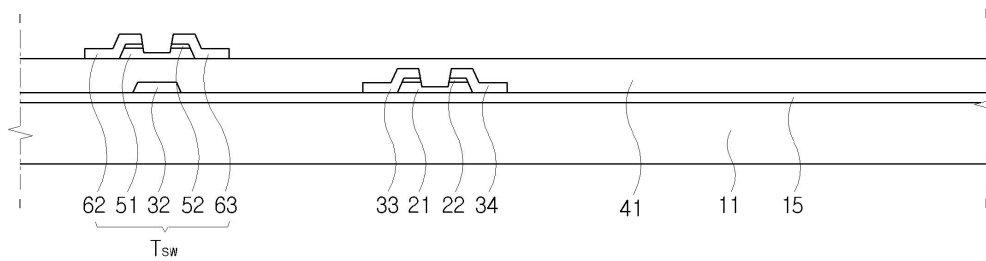
도면6f



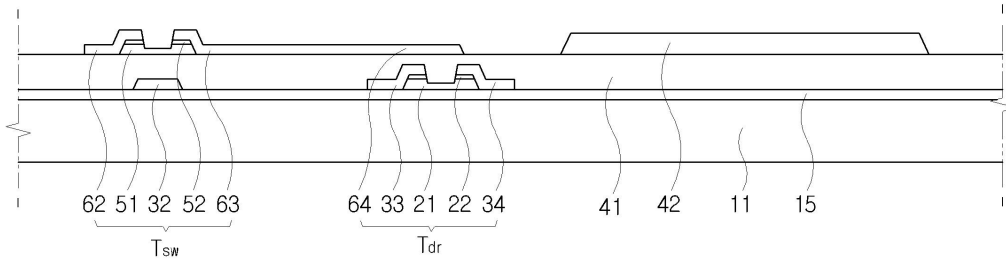
도면6g



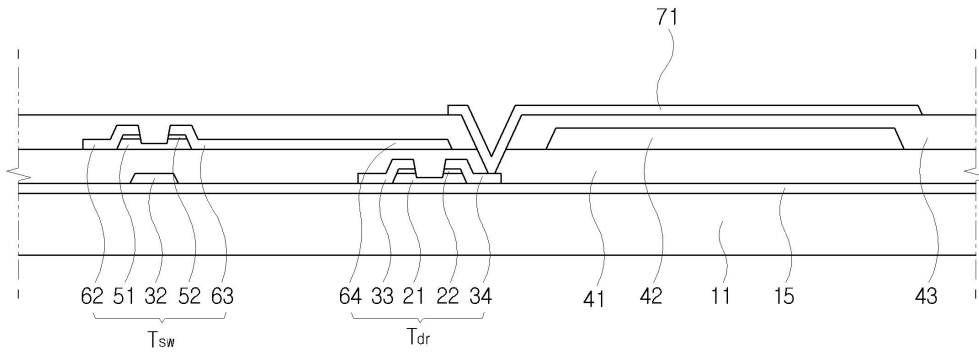
도면6h



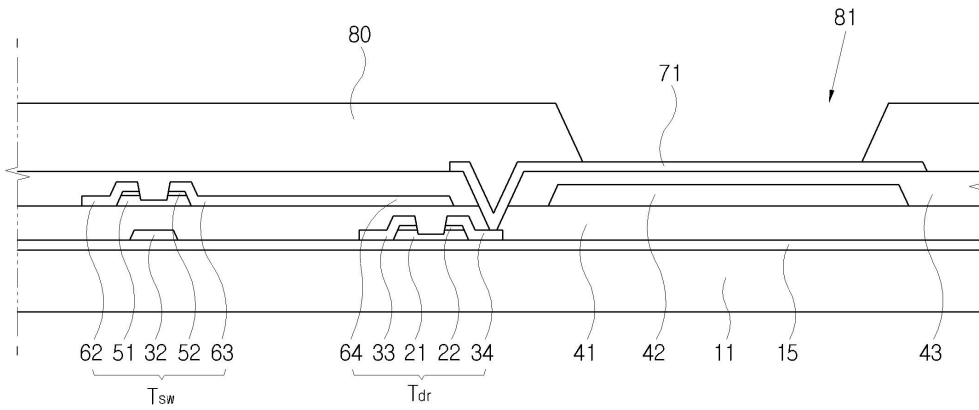
도면6i



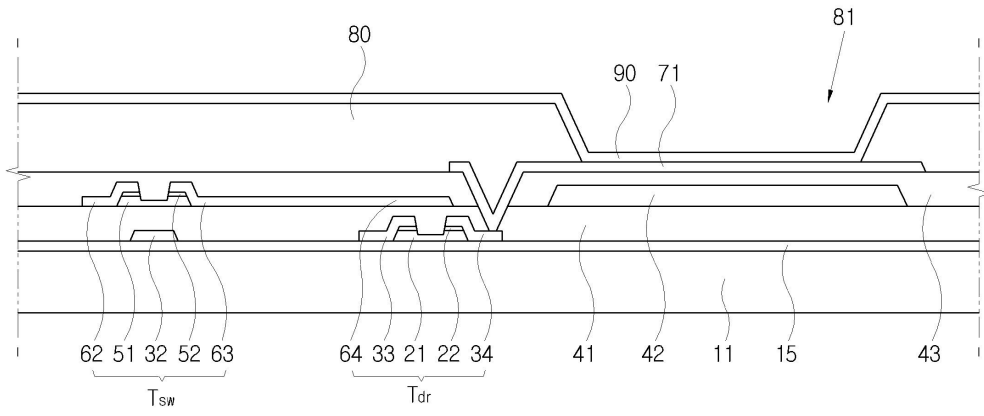
도면6j



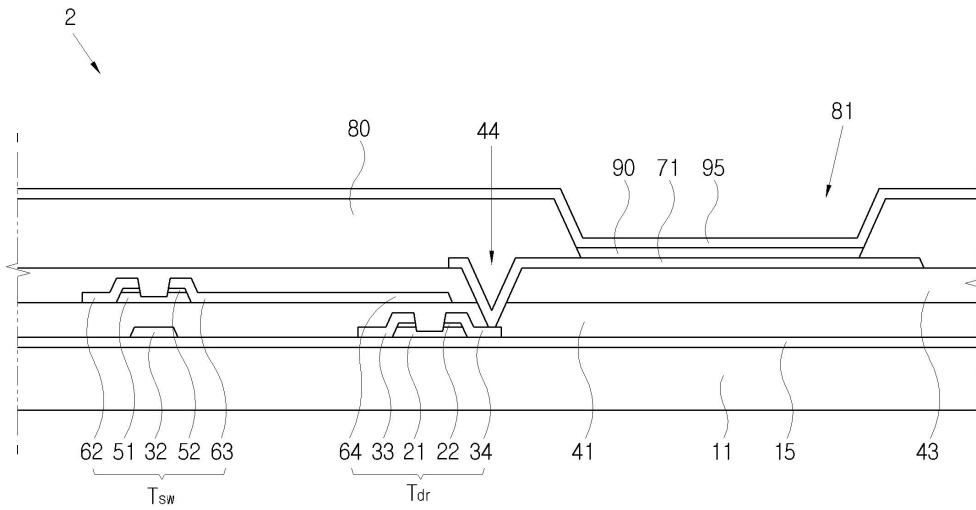
도면6k



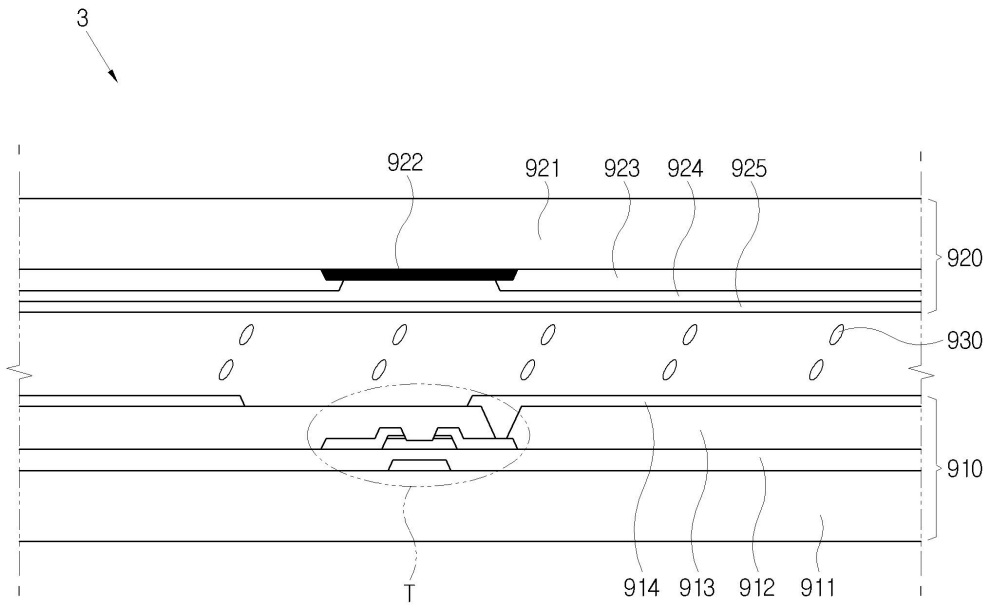
도면61



도면7



도면8



专利名称(译)	显示装置及其制造方法		
公开(公告)号	KR1020080074574A	公开(公告)日	2008-08-13
申请号	KR1020070013882	申请日	2007-02-09
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM BYOUNG JUNE 김병준 CHOI YONG MO 최용모 CHOI BEOHM ROCK 최범락 HUH JONG MOO 허종무		
发明人	김병준 최용모 최범락 허종무		
IPC分类号	H05B33/02 H01L29/786		
CPC分类号	H01L27/1222 H01L27/3262 H01L29/06		
外部链接	Espacenet		

摘要(译)

显示装置及其制造方法技术领域根据本发明的显示装置包括：绝缘基板；一种开关薄膜晶体管，形成在绝缘基板上并包括接收数据电压的第一半导体层；一种驱动薄膜晶体管，形成在绝缘基板上，其控制端连接到开关薄膜晶体管的输出端，并包括含有多晶硅和卤素材料的第二半导体层；形成在开关薄膜晶体管和驱动薄膜晶体管上的绝缘膜；第一电极形成在绝缘膜上并电连接到驱动TFT的输出端；形成在第一电极上的有机发光层；并且在有机发光层上形成第二电极。从而，提供了具有稳定显示质量的显示装置。

