

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.

G09G 3/30 (2006.01)

H05B 33/02 (2006.01)

G09F 9/30 (2006.01)

(11) 공개번호 10-2006-0105301

(43) 공개일자 2006년10월11일

(21) 출원번호 10-2005-0027978

(22) 출원일자 2005년04월04일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416
재단법인서울대학교산학협력재단
서울특별시 관악구 봉천동 산 4-2

(72) 발명자 유봉현
경기도 용인시 구성읍 보정리 1167번지 진산마을삼성5차아파트 505동
305호
한민구
서울 강남구 압구정1동 현대아파트 85동 201호

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 표시 장치 및 그 구동 방법

요약

본 발명은 표시 장치 및 그 구동 방법에 관한 것으로, 이 표시 장치는, 발광 소자, 구동 전압과 발광 소자 사이에 연결되어 발광 소자에 구동 전류를 공급하는 제1 및 제2 구동 트랜지스터, 데이터 전압을 제1 및 제2 구동 트랜지스터에 각각 전달하는 제1 및 제2 스위칭 트랜지스터, 그리고 데이터 전압을 받아 데이터 전압의 극성과 반대인 반전 전압을 생성하여 제1 및 제2 구동 트랜지스터에 각각 인가하는 제1 및 제2 반전부를 각각 포함하는 복수의 화소를 포함한다. 본 발명에 의하면 두 개의 반전부 및 두 개의 구동 트랜지스터를 구비함으로써 구동 트랜지스터의 문턱 전압의 천이를 방지할 수 있으며, 이에 따라 유기 발광 표시 장치의 수명을 증가시킬 수 있다.

대표도

도 2

색인어

표시 장치, 유기 발광 다이오드, 박막 트랜지스터, 축전기, 데이터 전압, 반전부, 역바이어스

명세서

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 블록도이다.

도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.

도 3은 도 2에 도시한 유기 발광 표시 장치의 한 화소의 구동 트랜지스터와 유기 발광 다이오드의 단면을 도시한 단면도이다.

도 4는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 유기 발광 부재의 개략도이다.

도 5는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 구동 신호를 도시한 타이밍도의 예이다.

도 6a 내지 도 6d는 도 5에 도시한 각 구간에서의 한 화소에 대한 등가 회로도이다.

도 7은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 반전부의 동작을 설명하는 개략도이다.

도 8a는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 구동 트랜지스터의 제어 전압을 보여주는 파형도의 예이다.

도 8b는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 구동 트랜지스터에 흐르는 구동 전류를 보여주는 파형도의 예이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 장치 및 그 구동 방법에 관한 것으로서, 특히 유기 발광 표시 장치 및 그 구동 방법에 관한 것이다.

평판 표시 장치에는 액정 표시 장치(liquid crystal display, LCD), 전계 방출 표시 장치(field emission display, FED), 유기 발광 표시 장치(organic light emitting display), 플라즈마 표시 장치(plasma display panel, PDP) 등이 있다.

일반적으로 능동형 평판 표시 장치에서는 복수의 화소가 행렬 형태로 배열되며, 주어진 휘도 정보에 따라 각 화소의 광 강도를 제어함으로써 화상을 표시한다. 이 중 유기 발광 표시 장치는 형광성 유기 물질을 전기적으로 여기 발광시켜 화상을 표시하는 표시 장치로서, 자기 발광형이고 소비 전력이 작으며, 시야각이 넓고 화소의 응답 속도가 빠르므로 고품질의 동영상 표시하기 용이하다.

유기 발광 표시 장치는 유기 발광 다이오드(organic light emitting diode)와 이를 구동하는 박막 트랜지스터(thin film transistor, TFT)를 구비한다. 이 박막 트랜지스터는 활성층(active layer)의 종류에 따라 다결정 규소(polycrystalline silicon) 박막 트랜지스터와 비정질 규소(amorphous silicon) 박막 트랜지스터 등으로 구분된다. 다결정 규소 박막 트랜지스터를 채용한 유기 발광 표시 장치는 여러 가지 장점이 있어서 일반적으로 널리 사용되고 있으나 제조 공정이 복잡하고 이에 따라 비용도 증가한다. 또한 이러한 유기 발광 표시 장치로는 대화면을 얻기가 어렵다.

한편 비정질 규소 박막 트랜지스터를 채용한 유기 발광 표시 장치는 대화면을 얻기 용이하고, 다결정 규소 박막 트랜지스터를 채용한 유기 발광 표시 장치보다 제조 공정 수효도 상대적으로 적다. 그러나 비정질 규소 박막 트랜지스터의 제어 단자에 양극성의 DC 전압을 지속적으로 인가함에 따라 비정질 규소 박막 트랜지스터의 문턱 전압이 천이된다. 이것은 동일한 제어 전압이 박막 트랜지스터에 인가되더라도 불균일한 전류가 유기 발광 다이오드에 흐르게 하는데, 이로 인하여 유기 발광 표시 장치의 화질 열화가 발생한다. 결국 이것은 유기 발광 표시 장치의 수명을 단축시킨다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명이 이루고자 하는 기술적 과제는 비정질 규소 박막 트랜지스터의 문턱 전압의 천이를 방지하여 화질 열화를 방지할 수 있는 표시 장치 및 그 구동 방법을 제공하는 것이다.

발명의 구성 및 작용

이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 표시 장치는, 발광 소자, 구동 전압과 상기 발광 소자 사이에 연결되어 상기 발광 소자에 구동 전류를 공급하는 제1 및 제2 구동 트랜지스터, 데이터 전압을 상기 제1 및 제2 구동 트랜지스터에 각각 전달하는 제1 및 제2 스위칭 트랜지스터, 그리고 상기 데이터 전압을 받아 상기 데이터 전압의 극성과 반대인 반전 전압을 생성하여 상기 제1 및 제2 구동 트랜지스터에 각각 인가하는 제1 및 제2 반전부를 각각 포함하는 복수의 화소를 포함한다.

상기 제1 및 제2 구동 트랜지스터는 프레임마다 교대로 상기 구동 전류를 상기 발광 소자에 공급할 수 있다.

상기 제1 및 제2 스위칭 트랜지스터는 프레임마다 교대로 턴 온될 수 있다.

상기 제1 및 제2 반전부는 프레임마다 교대로 상기 반전 전압을 상기 제1 및 제2 구동 트랜지스터에 각각 공급할 수 있다.

상기 제1 구동 트랜지스터에 상기 데이터 전압이 전달되면 상기 제2 구동 트랜지스터에 상기 반전 전압이 전달되고, 상기 제2 구동 트랜지스터에 상기 데이터 전압이 전달되면 상기 제1 구동 트랜지스터에 상기 반전 전압이 전달될 수 있다.

상기 반전 전압의 크기는 상기 데이터 전압의 크기에 실질적으로 비례할 수 있다.

상기 데이터 전압 및 상기 반전 전압을 받아 충전하며 상기 제1 및 제2 구동 트랜지스터에 각각 공급하는 제1 및 제2 축전기를 더 포함할 수 있다.

상기 제1 축전기가 상기 데이터 전압을 공급하면 상기 제2 축전기는 상기 반전 전압을 공급하고, 상기 제2 축전기가 상기 데이터 전압을 공급하면 상기 제1 축전기는 상기 반전 전압을 공급할 수 있다.

상기 데이터 전압을 전달하는 데이터선, 그리고 상기 데이터선과 교차하며 상기 제1 및 제2 스위칭 트랜지스터에 각각 연결되어 제1 및 제2 주사 신호를 각각 전달하는 제1 및 제2 주사 신호선을 더 포함할 수 있다.

상기 제1 반전부는, 상기 구동 전압에 연결되어 있으며 다이오드 연결되어 있는 제1 박막 트랜지스터, 그리고 상기 제1 박막 트랜지스터와 상기 제1 주사 신호선 사이에 연결되어 있으며 상기 데이터 전압에 따라 상기 반전 전압을 내보내는 제2 박막 트랜지스터를 포함하고, 상기 제2 반전부는, 상기 구동 전압에 연결되어 있으며 다이오드 연결되어 있는 제3 박막 트랜지스터, 그리고 상기 제3 박막 트랜지스터와 상기 제2 주사 신호선 사이에 연결되어 있으며 상기 데이터 전압에 따라 상기 반전 전압을 내보내는 제4 박막 트랜지스터를 포함할 수 있다.

상기 제1 반전부는, 상기 제2 주사 신호에 따라 동작하며 상기 제1 및 제2 박막 트랜지스터 사이의 접점과 상기 제1 구동 트랜지스터 사이에 연결되어 있는 제5 박막 트랜지스터, 그리고 상기 제2 주사 신호에 따라 동작하며 상기 제2 박막 트랜지스터와 상기 제1 주사 신호선 사이에 연결되어 있는 제6 박막 트랜지스터를 더 포함하고, 상기 제2 반전부는, 상기 제1 주사 신호에 따라 동작하며 상기 제3 및 제4 박막 트랜지스터 사이의 접점과 상기 제2 구동 트랜지스터 사이에 연결되어 있는 제7 박막 트랜지스터, 그리고 상기 제1 주사 신호에 따라 동작하며 상기 제4 박막 트랜지스터와 상기 제2 주사 신호선 사이에 연결되어 있는 제8 박막 트랜지스터를 더 포함할 수 있다.

본 발명의 다른 실시예에 따른 표시 장치는, 발광 소자, 구동 전압에 연결되어 있는 입력 단자, 상기 발광 소자에 연결되어 있는 출력 단자, 그리고 제어 단자를 가지는 제1 및 제2 구동 트랜지스터, 제1 및 제2 주사 신호에 각각 응답하여 동작하며, 데이터 전압과 상기 제1 및 제2 구동 트랜지스터의 제어 단자 사이에 각각 연결되어 있는 제1 및 제2 스위칭 트랜지스터, 상기 구동 전압에 연결되어 있으며 다이오드 연결되어 있는 제1 박막 트랜지스터, 상기 데이터 전압에 따라 동작하며 상기 제1 박막 트랜지스터와 상기 제1 주사 신호 사이에 연결되어 있는 제2 박막 트랜지스터, 상기 구동 전압에 연결되어 있으며 다이오드 연결되어 있는 제3 박막 트랜지스터, 그리고 상기 데이터 전압에 따라 동작하며 상기 제3 박막 트랜지스터와 상기 제2 주사 신호 사이에 연결되어 있는 제4 박막 트랜지스터를 포함한다.

상기 제1 및 제2 구동 트랜지스터의 제어 단자에 각각 연결되어 있는 제1 및 제2 축전기를 더 포함할 수 있다.

상기 제2 주사 신호에 응답하여 동작하며 상기 제2 박막 트랜지스터와 상기 제1 구동 트랜지스터 사이에 연결되어 있는 제5 박막 트랜지스터, 상기 제2 주사 신호에 응답하여 동작하며 상기 제2 박막 트랜지스터와 상기 제1 주사 신호 사이에 연

결되어 있는 제6 박막 트랜지스터, 상기 제1 주사 신호에 응답하여 동작하며 상기 제4 박막 트랜지스터와 상기 제2 구동 트랜지스터 사이에 연결되어 있는 제7 박막 트랜지스터, 그리고 상기 제1 주사 신호에 따라 동작하며 상기 제4 박막 트랜지스터와 상기 제2 주사 신호 사이에 연결되어 있는 제8 박막 트랜지스터를 더 포함할 수 있다.

상기 제1 및 제2 주사 신호는 프레임마다 교대로 게이트 온 펄스를 가질 수 있다.

본 발명의 한 실시예에 따른, 발광 소자, 상기 발광 소자에 연결되어 있는 제1 및 제2 구동 트랜지스터, 상기 제1 및 제2 구동 트랜지스터에 각각 연결되어 있는 제1 및 제2 축전기, 그리고 데이터 전압과 상기 제1 및 제2 구동 트랜지스터 사이에 각각 연결되어 있는 제1 및 제2 스위칭 트랜지스터를 포함하는 표시 장치의 구동 방법은, 제1 프레임에서 상기 제1 구동 트랜지스터에 상기 데이터 전압을 인가하는 단계, 상기 제1 프레임에서 상기 데이터 전압에 따라 상기 데이터 전압과 극성이 반대인 제1 반전 전압을 생성하는 단계, 상기 제1 프레임에서 상기 제2 구동 트랜지스터에 상기 제1 반전 전압을 인가하는 단계, 상기 제1 프레임에 연이은 제2 프레임에서 상기 제2 구동 트랜지스터에 상기 데이터 전압을 인가하는 단계, 상기 제2 프레임에서 상기 데이터 전압에 따라 상기 데이터 전압과 극성이 반대인 제2 반전 전압을 생성하는 단계, 그리고 상기 제2 프레임에서 상기 제1 구동 트랜지스터에 상기 제2 반전 전압을 인가하는 단계를 포함한다.

상기 제1 프레임에서 상기 제1 축전기에 상기 데이터 전압을 인가하는 단계, 상기 제1 프레임에서 상기 제2 축전기에 상기 제1 반전 전압을 인가하는 단계, 상기 제2 프레임에서 상기 제1 축전기에 상기 제2 반전 전압을 인가하는 단계, 그리고 상기 제2 프레임에서 상기 제2 축전기에 상기 데이터 전압을 인가하는 단계를 더 포함할 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 다른 부분과 "직접" 연결되어 있는 경우뿐 아니라 또 다른 부분을 "통하여" 연결되어 있는 경우도 포함한다.

이제 본 발명의 실시예에 따른 표시 장치 및 그 구동 방법에 대하여 첨부한 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 표시판(display panel)(300)과 이에 연결된 주사 구동부(400) 및 데이터 구동부(500), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

표시판(300)은 등가 회로로 볼 때 복수의 신호선(GO_1-GE_n , D_1-D_m) 및 복수의 구동 전압선(도시하지 않음)과 이들에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(Px)를 포함한다.

신호선은 홀수 및 짝수 번째 프레임에서 주사 신호를 각각 전달하는 복수의 주사 신호선(GO_1-GO_n) 및 주사 신호선(GE_1-GE_n)과 데이터 신호를 전달하는 복수의 데이터선(D_1-D_m)을 포함한다. 주사 신호선(GO_1-GE_n)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(D_1-D_m)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다. 구동 전압선은 구동 전압(Vdd)을 전달한다.

각 화소(Px), 예를 들면 도 2에 도시한 바와 같이, i 번째 화소행의 주사 신호선(GO_i , GE_i)과 j 번째 화소열의 데이터선(D_j)에 연결되어 있는 화소(Px)는 유기 발광 다이오드(LD), 구동 트랜지스터(M11, M12), 축전기(C1, C2), 스위칭 트랜지스터(M1, M6), 그리고 반전부(INV1, INV2)를 포함한다.

구동 트랜지스터(M11, M12)는 그 입력 단자가 구동 전압(Vdd)에 연결되어 있고, 출력 단자가 유기 발광 다이오드(LD)에 연결되어 있다. 구동 트랜지스터(M11)의 제어 단자는 스위칭 트랜지스터(M1), 축전기(C1) 및 반전부(INV1)에 연결되어 있으며, 구동 트랜지스터(M12)의 제어 단자는 스위칭 트랜지스터(M6), 축전기(C2) 및 반전부(INV2)에 연결되어 있다.

스위칭 트랜지스터(M1, M6)는 그 입력 단자가 데이터선(D_j)에 연결되어 있고, 제어 단자가 각각 주사 신호선(GO_i, GE_i)에 연결되어 있다. 스위칭 트랜지스터(M1)의 출력 단자는 구동 트랜지스터(M11), 축전기(C1) 및 반전부(INV2)에 연결되어 있으며, 스위칭 트랜지스터(M6)의 출력 단자는 구동 트랜지스터(M12), 축전기(C2) 및 반전부(INV1)에 연결되어 있다. 스위칭 트랜지스터(M1, M6)는 각각 주사 신호(VO_i, VE_i)에 따라 데이터선(D_j)으로부터의 데이터 전압(Vdat)을 출력 단자로 내보낸다.

반전부(INV1)는 4개의 트랜지스터(M2-M5)를 포함한다. 트랜지스터(M2)는 다이오드 연결되어 있고, 트랜지스터(M3)는 데이터 전압(Vdat)에 따라 동작하며, 트랜지스터(M4, M5)는 주사 신호(VE_i)에 따라 동작한다. 트랜지스터(M2, M3, M5)는 구동 전압(Vdd)과 주사 신호선(GO_i) 사이에 차례로 연결되어 있으며, 트랜지스터(M4)는 트랜지스터(M2, M3) 사이의 접점과 구동 트랜지스터(M11) 사이에 연결되어 있다. 반전부(INV1)는 데이터 전압(Vdat)에 의존하는 반전 전압(Vinv)을 생성하여 내보낸다.

반전부(INV2) 또한 4개의 트랜지스터(M7-M10)를 포함한다. 트랜지스터(M7)는 다이오드 연결되어 있고, 트랜지스터(M8)는 데이터 전압(Vdat)에 따라 동작하며, 트랜지스터(M9, M10)는 주사 신호(VO_i)에 따라 동작한다. 트랜지스터(M7, M8, M10)는 구동 전압(Vdd)과 주사 신호선(GE_i) 사이에 차례로 연결되어 있으며, 트랜지스터(M9)는 트랜지스터(M7, M8) 사이의 접점과 구동 트랜지스터(M12) 사이에 연결되어 있다. 반전부(INV2)도 데이터 전압(Vdat)에 의존하는 반전 전압(Vinv)을 생성하여 내보낸다.

축전기(C1, C2)는 일단이 구동 전압(Vdd)에 연결되어 있으며, 타단은 각각 스위칭 트랜지스터(M1, M4)와 스위칭 트랜지스터(M6, M9)에 연결되어 있다. 축전기(C1, C2)는 데이터 전압(Vdat) 또는 반전 전압(Vinv)을 충전하여 소정 시간 유지한다.

유기 발광 다이오드(LD)의 애노드(anode)와 캐소드(cathode)는 각각 구동 트랜지스터(M11, M12)와 공통 전압(Vss)에 연결되어 있다. 유기 발광 다이오드(LD)는 구동 트랜지스터(M11, M12)가 공급하는 전류(I_{LD})의 크기에 따라 세기를 달리하여 발광함으로써 화상을 표시한다. 전류(I_{LD})의 크기는 구동 트랜지스터(M11, M12)의 제어 단자와 출력 단자 사이의 제어 전압(Vgs)의 크기에 의존한다.

구동 트랜지스터(M11), 스위칭 트랜지스터(M1), 축전기(C1), 반전부(INV1) 및 주사 신호선(GO_i)과 구동 트랜지스터(M12), 스위칭 트랜지스터(M6), 축전기(C2), 반전부(INV2) 및 주사 신호선(GE_i)은 각각 서로 대칭적인 구조를 이루고 있다.

트랜지스터(M1-M12)는 비정질 규소 또는 다결정 규소로 이루어진 n채널 전계 효과 트랜지스터(field effect transistor, FET)로 이루어진다. 그러나 이들 트랜지스터(M1-M12)는 p채널 전계 효과 트랜지스터로도 이루어질 수 있으며, 이 경우 p채널 전계 효과 트랜지스터와 n채널 전계 효과 트랜지스터는 서로 상보형(complementary)이므로 p채널 전계 효과 트랜지스터의 동작과 전압 및 전류는 n채널 전계 효과 트랜지스터의 그것과 반대가 된다.

그러면, 도 2에 도시한 유기 발광 표시 장치의 구동 트랜지스터(M11/M12)와 유기 발광 다이오드(LD)의 구조에 대하여 도 3 및 도 4를 참고하여 상세하게 설명한다.

도 3은 도 2에 도시한 유기 발광 표시 장치의 한 화소의 구동 트랜지스터와 유기 발광 다이오드의 단면을 도시한 단면도이고, 도 4는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 유기 발광 부재의 개략도이다.

절연 기판(110) 위에 제어 단자 전극(control electrode)(124)이 형성되어 있다. 제어 단자 전극(124)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 만들어지는 것이 바람직하다. 그러나 제어 단자 전극(124)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄,

탄탈륨 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 폴리브덴(합금) 상부막을 들 수 있다. 그러나 제어 단자 전극(124)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다. 제어 단자 전극(124)은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 20-80°이다.

제어 단자 전극(124) 위에는 질화규소(SiNx) 따위로 만들어진 절연막(insulating layer)(140)이 형성되어 있다.

절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polycrystalline silicon) 등으로 이루어진 반도체(154)가 형성되어 있다.

반도체(154) 위에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 한 쌍의 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다.

반도체(154)와 저항성 접촉 부재(163, 165)의 측면은 기판(110) 면에 대하여 경사져 있으며 경사각은 30-80°이다.

저항성 접촉 부재(163, 165) 및 절연막(140) 위에는 입력 단자 전극(input electrode)(173)과 출력 단자 전극(output electrode)(175)이 형성되어 있다. 입력 단자 전극(173)과 출력 단자 전극(175)은 크롬, 폴리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal)으로 만들어지는 것이 바람직하며, 내화성 금속 따위의 하부막(도시하지 않음)과 그 위에 위치한 저저항 물질 상부막(도시하지 않음)을 포함하는 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 크롬 또는 폴리브덴(합금) 하부막과 알루미늄 상부막의 이중막, 폴리브덴(합금) 하부막 - 알루미늄(합금) 중간막 - 폴리브덴(합금) 상부막의 삼중막을 들 수 있다. 입력 단자 전극(173)과 출력 단자 전극(175)도 제어 단자 전극(124)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

입력 단자 전극(173)과 출력 단자 전극(175)은 서로 분리되어 있으며 제어 단자 전극(124)을 기준으로 양쪽에 위치한다. 제어 단자 전극(124), 입력 단자 전극(173) 및 출력 단자 전극(175)은 반도체(154)와 함께 구동 트랜지스터(M11/M12)를 이루며, 그 채널(channel)은 입력 단자 전극(173)과 출력 단자 전극(175) 사이의 반도체(154)에 형성된다.

저항성 접촉 부재(163, 165)는 그 하부의 반도체(154)와 그 상부의 입력 단자 전극(173) 및 출력 단자 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다. 반도체(154)에는 입력 단자 전극(173)과 출력 단자 전극(175)으로 덮이지 않고 노출된 부분이 있다.

입력 단자 전극(173) 및 출력 단자 전극(175)과 노출된 반도체(154) 및 절연막(140) 부분의 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화 규소(SiNx)나 산화 규소(SiO₂) 따위의 무기 절연물, 유기 절연물, 저유전율 절연물 따위로 만들어진다. 저유전율 절연물의 유전 상수는 4.0 이하인 것이 바람직하며 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등이 그 예이다. 유기 절연물 중 감광성을 가지는 것으로 보호막(180)을 만들 수도 있으며, 보호막(180)의 표면은 평탄할 수 있다. 또한 보호막(180)은 반도체(154)의 노출된 부분을 보호하면서도 유기막의 장점을 살릴 수 있도록, 하부 무기막과 상부 유기막의 이중막 구조로 이루어질 수 있다. 보호막(180)에는 출력 단자 전극(175)을 드러내는 접촉 구멍(contact hole)(185)이 형성되어 있다.

보호막(180) 위에는 화소 전극(190)이 형성되어 있다. 화소 전극(190)은 접촉 구멍(185)을 통하여 출력 단자 전극(175)과 물리적·전기적으로 연결되어 있으며, ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄 또는 은 합금의 반사성이 우수한 금속으로 형성할 수 있다.

보호막(180) 위에는 또한 격벽(360)이 형성되어 있다. 격벽(360)은 화소 전극(190) 가장자리 주변을 둑(bank)처럼 둘러싸서 개구부(opening)를 정의하며 유기 절연 물질 또는 무기 절연 물질로 만들어진다.

화소 전극(190) 위에는 유기 발광 부재(370)가 형성되어 있으며, 유기 발광 부재(370)는 격벽(360)으로 둘러싸인 개구부에 갇혀 있다.

유기 발광 부재(370)는, 도 4에 도시한 바와 같이, 발광층(emitting layer)(EML) 외에 발광층(EML)의 발광 효율을 향상시키기 위한 부대층들을 포함하는 다층 구조를 가진다. 부대층에는 전자와 정공의 균형을 맞추기 위한 전자 수송층(electron transport layer)(ETL) 및 정공 수송층(hole transport layer)(HTL)과 전자와 정공의 주입을 강화하기 위한 전자 주입층(electron injecting layer)(EIL) 및 정공 주입층(hole injecting layer)(HIL)이 있다. 부대층은 생략될 수 있다.

격벽(360) 및 유기 발광 부재(370) 위에는 공통 전압(Vss)이 인가되는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 칼슘(Ca), 바륨(Ba), 알루미늄(Al), 은(Ag) 등을 포함하는 반사성 금속 또는 ITO 또는 IZO 등의 투명한 도전 물질로 만들어진다.

불투명한 화소 전극(190)과 투명한 공통 전극(270)은 표시판(300)의 상부 방향으로 화상을 표시하는 전면 발광(top emission) 방식의 유기 발광 표시 장치에 적용하며, 투명한 화소 전극(190)과 불투명한 공통 전극(270)은 표시판(300)의 아래 방향으로 화상을 표시하는 배면 발광(bottom emission) 방식의 유기 발광 표시 장치에 적용한다.

화소 전극(190), 유기 발광 부재(370) 및 공통 전극(270)은 도 2에 도시한 유기 발광 다이오드(LD)를 이루며, 화소 전극(190)이 애노드, 공통 전극(270)이 캐소드가 되거나 반대로 화소 전극(190)이 캐소드, 공통 전극(190)이 애노드가 된다. 유기 발광 다이오드(LD)는 유기 발광 부재(370)의 재료에 따라 기본색(primary color) 중 한 색상의 빛을 낸다. 기본색의 예로는 적색, 녹색, 청색의 삼원색을 들 수 있으며 삼원색의 공간적 합으로 원하는 색상을 표시한다.

다시 도 1을 참조하면, 주사 구동부(400)는 게이트선(GO₁-GE_n)에 연결되어 트랜지스터(M1, M4-M6, M9, M10)를 턴 온시킬 수 있는 게이트 온 전압(Von)과 턴 오프시킬 수 있는 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호(VO₁-VO_n, VE₁-VE_n)를 게이트선(GO₁-GO_n, GE₁-GE_n)에 각각 인가한다.

데이터 구동부(500)는 데이터선(D₁-D_m)에 연결되어 데이터 전압(Vdat)을 데이터선(D₁-D_m)에 인가한다.

주사 구동부(400) 또는 데이터 구동부(500)는 복수의 구동 집적 회로 칩의 형태로 표시판(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 표시판(300)에 부착될 수도 있다. 이와는 달리, 주사 구동부(400) 또는 데이터 구동부(500)가 표시판(300)에 집적될 수도 있다.

신호 제어부(600)는 주사 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

그러면 이러한 유기 발광 표시 장치의 표시 동작에 대하여 도 5 내지 도 7을 도 1과 함께 참고하여 상세하게 설명한다.

도 5는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 구동 신호를 도시한 타이밍도의 예이고, 도 6a 내지 도 6d는 도 5에 도시한 각 구간에서의 한 화소에 대한 등가 회로도이며, 도 7은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 반전부의 동작을 설명하는 개략도이다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 표시판(300)의 동작 조건에 맞게 적절히 처리하고 주사 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 주사 제어 신호(CONT1)를 주사 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)는 데이터 구동부(500)로 내보낸다.

주사 제어 신호(CONT1)는 홀수 번째 및 짝수 번째 프레임에서 게이트 온 전압(Von)의 주사 시작을 각각 지시하는 수직 동기 시작 신호(STVO, STVE)와 게이트 온 전압(Von)의 출력을 제어하는 적어도 하나의 클록 신호 등을 포함한다.

데이터 제어 신호(CONT2)는 한 화소 행의 데이터 전송을 알리는 수평 동기 시작 신호(STH)와 데이터선(D₁-D_m)에 해당 데이터 전압(Vdat)을 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK) 등을 포함한다.

도 5에 도시한 바와 같이, 신호 제어부(600)는 한 행, 예를 들면 i 번째 행의 화소(Px)에 대하여 주사 신호(VO_i, VE_i)를 기준으로 하여 두 프레임에 해당하는 시간을 4개의 구간(T1-T4)으로 나누어 영상을 표시한다. 구간(T1, T3)에서는 각각 홀수 및 짝수 번째 프레임에서의 주사 신호(VO_i, VE_i)가 인가된다.

먼저, 구간(T1)에서, 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 i 번째 행의 화소(Px)에 대한 영상 데이터(DAT)를 차례로 입력받아 각 영상 데이터(DAT)를 해당 데이터 전압(Vdat)으로 변환한 후 이를 해당 데이터선(D₁-D_m)에 인가한다.

도 6a를 참조하면, 주사 구동부(400)는 신호 제어부(600)로부터의 주사 제어 신호(CONT1)에 따라 주사 신호(VO_i)를 게이트선(GO_i)에 인가하여 게이트선(GO_i)에 연결된 트랜지스터(M1, M9, M10)를 턴 온시킨다. 이에 따라 데이터선(D₁-D_m)에 인가된 데이터 전압(Vdat)이 턴 온된 스위칭 트랜지스터(M1)를 통하여 해당 구동 트랜지스터(M11)의 제어 단자 및 축전기(C1)에 인가되며 축전기(C1)는 이 데이터 전압(Vdat)을 충전한다. 한편 이 구간(T1)에서 주사 신호(VE_i)는 게이트 오프 전압(Voff)이므로 트랜지스터(M4-M6)는 턴 오프 상태를 유지하고 있다.

또한 도 7을 더 참조하면, 데이터 전압(Vdat)은 반전부(INV2)의 트랜지스터(M8)의 제어 단자에도 인가된다. 트랜지스터(M8)의 입력 단자에는 턴 온된 트랜지스터(M10)를 통하여 게이트 오프 전압(Voff)이 인가되고, 다이오드 연결된 트랜지스터(M7)는 능동 부하(active load)로서 동작한다. 트랜지스터(M8)의 제어 단자에 입력되는 데이터 전압(Vdat)은 트랜지스터(M8)의 입력 및 출력 단자 전압보다 높으므로 트랜지스터(M8)는 선형 영역에서 동작한다. 트랜지스터(M8)의 출력 단자 전압인 반전 전압(Vinv)은 구동 전압(Vdd), 게이트 오프 전압(Voff) 및 트랜지스터(M7, M8)의 채널 폭 및 길이(W/L)에 의존하며, 트랜지스터(M8)에 인가되는 데이터 전압(Vdat)에 따라 결정된다. 반전 전압(Vinv)은 턴 온된 트랜지스터(M9)를 통하여 구동 트랜지스터(M12) 및 축전기(C2)에 인가되며, 축전기(C2)는 이 반전 전압(Vinv)을 충전한다. 반전 전압(Vinv)은 음의 전압이고 그 크기는 데이터 전압(Vdat)의 크기에 비례하는 것이 바람직하나, 반드시 음의 전압일 필요는 없다.

도 6b를 참조하면, 주사 신호(VO_i)가 게이트 오프 전압(Voff)이 되어 구간(T2)이 시작하면 트랜지스터(M1, M9, M10)는 턴 오프된다. 그러나 트랜지스터(M1, M9, M10)가 턴 오프되더라도 축전기(C1, C2)에 각각 충전된 데이터 전압(Vdat) 및 반전 전압(Vinv)은 구간(T2)에서 계속 유지되며, 구동 트랜지스터(M11, M12)의 제어 단자에 각각 인가된다. 구동 트랜지스터(M11)는 데이터 전압(Vdat)에 의하여 온이 되며, 이 전압(Vdat)에 의존하는 전류(I_{LD})를 출력한다. 그리고 이 전류(I_{LD})가 유기 발광 다이오드(LD)에 흐르면서 각 화소(Px)는 해당 영상을 표시한다.

한편 반전 전압(Vinv)이 구동 트랜지스터(M12)의 제어 단자에 인가되면 구동 트랜지스터(M12)의 문턱 전압의 천이를 방지할 수 있다. 즉, 앞서 설명한 바와 같이 장시간 양극성의 DC 전압만이 구동 트랜지스터(M12)의 제어 단자에 인가되면 시간이 지남에 따라 그 문턱 전압이 천이되어 화질이 열화된다. 그러나 본 발명의 실시예에서와 같이 음극성의 반전 전압(Vinv)에 의하면 이전 프레임에서 구동 트랜지스터(M12)의 제어 단자에 인가된 양극성의 데이터 전압(Vdat)에 의한 스트레스를 해소하여 문턱 전압의 천이를 방지할 수 있다.

이 구간(T2)에서도 주사 신호(VE_i)는 게이트 오프 전압(Voff)을 유지하며 트랜지스터(M4-M6)도 턴 오프 상태를 유지한다. 구간(T2)은 실질적으로 한 프레임에 해당하는 길이를 가진다.

다음 프레임의 구간(T3)에서, 다시 i 번째 행의 화소(Px)에 대하여 데이터 구동부(500)는 영상 데이터(DAT)를 차례로 입력받아 각 영상 데이터(DAT)를 해당 데이터 전압(Vdat)으로 변환한 후 이를 해당 데이터선(D₁-D_m)에 인가한다.

도 6c를 참조하면, 주사 구동부(400)는 주사 신호(VE_i)를 게이트선(GE_i)에 인가하여 게이트선(GE_i)에 연결된 트랜지스터(M4-M6)를 턴 온시킨다. 이에 따라 데이터선(D₁-D_m)에 인가된 데이터 전압(Vdat)이 턴 온된 스위칭 트랜지스터(M6)를 통하여 해당 구동 트랜지스터(M12)의 제어 단자 및 축전기(C2)에 인가되며 축전기(C2)는 이 데이터 전압(Vdat)을 충전한다. 한편 이 구간(T3)에서 주사 신호(VO_i)는 게이트 오프 전압(Voff)을 유지하고 있으므로 트랜지스터(M1, M9, M10)는 턴 오프 상태를 유지한다.

데이터 전압(Vdat)은 반전부(INV1)의 트랜지스터(M3)의 제어 단자에도 인가되며, 구간(T1)에서의 반전부(INV2)와 동일한 방식으로 반전부(INV1)는 반전 전압(Vinv)을 생성하여 축전기(C1)에 인가한다, 축전기(C1)는 이 반전 전압(Vinv)을 충전한다.

도 6d를 참조하면, 주사 신호(VE_i)가 게이트 오프 전압(V_{off})이 되어 구간(T4)이 시작하면 트랜지스터(M4-M6)는 턴 오프된다. 그러나 트랜지스터(M4-M6)가 턴 오프되더라도 축전기(C1, C2)에 각각 충전된 반전 전압(V_{inv}) 및 데이터 전압(V_{dat})은 구간(T4)에서 계속 유지되며, 구동 트랜지스터(M11, M12)의 제어 단자에 각각 인가된다. 구동 트랜지스터(M12)는 데이터 전압(V_{dat})에 의하여 온이 되며, 이 전압(V_{dat})에 의존하는 전류(I_{LD})를 출력한다. 그리고 이 전류(I_{LD})가 유기 발광 다이오드(LD)에 흐르면서 각 화소(P_x)는 해당 영상을 표시한다.

구간(T2)에서와 마찬가지로 음극성의 반전 전압(V_{inv})이 구동 트랜지스터(M11)의 제어 단자에 인가되면 이전 프레임에서 구동 트랜지스터(M11)의 제어 단자에 인가된 양극성의 데이터 전압(V_{dat})에 의한 스트레스를 해소하여 문턱 전압의 천이를 방지할 수 있다.

이 구간(T4)에서도 주사 신호(VO_i)는 게이트 오프 전압(V_{off})을 유지하며 트랜지스터(M1, M9, M10)도 턴 오프 상태를 유지한다. 구간(T4)의 길이도 실질적으로 거의 한 프레임에 해당한다.

구간(T4)이 종료하면 다시 i 번째 행의 화소(P_x)에 대한 구간(T1)이 시작하고 구간(T1-T4)에서의 동작이 반복된다. 이와 같이, 구동 트랜지스터(M11, M12)는 프레임마다 교대로 동작한다. 즉, 홀수 번째 프레임에서 구동 트랜지스터(M11)는 구동 전류(I_{LD})를 출력하고, 구동 트랜지스터(M12)는 반전 전압(V_{inv})에 의하여 회복되며, 짝수 번째 프레임에서는 이와 반대로 구동 트랜지스터(M12)가 구동 전류(I_{LD})를 출력하고, 구동 트랜지스터(M11)는 반전 전압(V_{inv})에 의하여 회복된다.

($i+1$) 번째 행의 화소(P_x)에 대하여도 앞서 설명한 각 구간(T1-T4)에서의 동작을 동일하게 반복한다. 다만 ($i+1$) 번째 행의 화소(P_x)에 대한 구간(T1)은 i 번째 행의 화소(P_x)에 대한 구간(T1)이 종료된 후 시작된다. 이러한 방식으로, 모든 주사 신호선(GO_1-GE_n)에 대하여 차례로 구간 제어를 수행하여 모든 화소(P_x)에 영상을 표시한다.

그러면 본 발명의 한 실시예에 따른 유기 발광 표시 장치에서 데이터 전압에 따라 생성된 반전 전압 및 구동 전류에 대한 모의 시험 결과에 대하여 도 8a 및 도 8b를 참고로 하여 설명한다.

도 8a는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 구동 트랜지스터의 제어 전압을 보여주는 파형도의 예이고, 도 8b는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 구동 트랜지스터에 흐르는 구동 전류를 보여주는 파형도의 예이다.

도 8a에 도시한 파형도는 데이터 전압(V_{dat})을 6V, 3V, 0V 인가하였을 때 구동 트랜지스터(M11)에 걸리는 제어 단자 전압(V_g), 출력 단자 전압(V_s) 및 그 차전압인 제어 전압(V_{gs})을 보여준다. 여기서 두 번째 프레임의 제어 단자 전압(V_g)이 반전부(INV1)에 의하여 생성된 반전 전압(V_{inv})이다. 그리고 도 8b에 도시한 파형도는 구동 트랜지스터(M11)의 구동 전류(I_{LD})의 크기를 보여준다.

모의 실험은 아날로그 회로 시뮬레이터(analog circuit simulator)인 "Smartspice"를 이용하여 수행하였다. 모의 실험 조건으로서, 구동 트랜지스터(M11, M12)의 채널 폭 및 길이(W/L)는 200/5 μ m, 트랜지스터(M1, M3, M5, M6, M8, M10)는 20/5 μ m, 트랜지스터(M2, M7)는 20/10 μ m, 트랜지스터(M4, M9)는 40/5 μ m로 하였으며, 축전기(C1, C2)의 용량은 0.3pF으로 하였다. 게이트 온 전압(V_{on})은 20V, 게이트 오프 전압(V_{off})은 -8V로 설정하였으며, 구동 전압(V_{dd})은 10V, 공통 전압(V_{ss})은 -4V로 설정하였다.

이러한 실험 조건 하에서, 데이터 전압(V_{dat})이 6V인 경우 첫 번째 및 두 번째 프레임에서의 제어 전압(V_{gs})은 각각 5.69V 및 -4.05V이었고, 데이터 전압(V_{dat})이 3V인 경우 첫 번째 및 두 번째 프레임에서의 제어 전압(V_{gs})은 각각 3.67V 및 -1.66V이었다. 데이터 전압(V_{dat})이 0V인 경우 첫 번째 및 두 번째 프레임에서의 제어 전압(V_{gs})은 각각 1.23V 및 1.54V이었는데, 이 경우 제어 전압(V_{gs})이 구동 트랜지스터(M11)의 문턱 전압보다 작기 때문에 도 8b에 도시된 바와 같이 구동 트랜지스터(M11)는 구동 전류(I_{LD})를 흘리지 않았다. 다른 경우에서 구동 트랜지스터(M11)는 첫 번째 프레임에서 구동 전류(I_{LD})를 흘리며, 두 번째 프레임에서 흘리지 않았다.

이와 같이 모의 실험 결과에 따르면 두 번째 프레임에서 반전부(INV1)는 음극성의 반전 전압(Vinv)을 생성하여 구동 트랜지스터(M11)에 인가하였으며 구동 트랜지스터(M11)는 역바이어스됨을 알 수 있다. 이에 따라 구동 트랜지스터(M11)는 첫 번째 프레임에서의 양극성의 데이터 전압(Vdat)에 의한 스트레스를 치유할 수 있다. 한편 낮은 제어 전압(Vgs)은 구동 트랜지스터(M11)의 문턱 전압의 천이 및 회복에 실질적으로 영향을 미치지 않는다.

발명의 효과

이와 같이, 본 발명에 의하면 두 개의 반전부 및 두 개의 구동 트랜지스터를 구비하여 프레임마다 번갈아 표시 동작 및 회복 동작을 함으로써 구동 트랜지스터의 문턱 전압의 천이를 방지할 수 있으며, 이에 따라 유기 발광 표시 장치의 수명을 증가시킬 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

(57) 청구의 범위

청구항 1.

발광 소자,

구동 전압과 상기 발광 소자 사이에 연결되어 상기 발광 소자에 구동 전류를 공급하는 제1 및 제2 구동 트랜지스터,

데이터 전압을 상기 제1 및 제2 구동 트랜지스터에 각각 전달하는 제1 및 제2 스위칭 트랜지스터, 그리고

상기 데이터 전압을 받아 상기 데이터 전압의 극성과 반대인 반전 전압을 생성하여 상기 제1 및 제2 구동 트랜지스터에 각각 인가하는 제1 및 제2 반전부

를 각각 포함하는 복수의 화소

를 포함하는 표시 장치.

청구항 2.

제1항에서,

상기 제1 및 제2 구동 트랜지스터는 프레임마다 교대로 상기 구동 전류를 상기 발광 소자에 공급하는 표시 장치.

청구항 3.

제2항에서,

상기 제1 및 제2 스위칭 트랜지스터는 프레임마다 교대로 턴 온되는 표시 장치.

청구항 4.

제3항에서,

상기 제1 및 제2 반전부는 프레임마다 교대로 상기 반전 전압을 상기 제1 및 제2 구동 트랜지스터에 각각 공급하는 표시 장치.

청구항 5.

제2항에서,

상기 제1 구동 트랜지스터에 상기 데이터 전압이 전달되면 상기 제2 구동 트랜지스터에 상기 반전 전압이 전달되고, 상기 제2 구동 트랜지스터에 상기 데이터 전압이 전달되면 상기 제1 구동 트랜지스터에 상기 반전 전압이 전달되는 표시 장치.

청구항 6.

제1항에서,

상기 반전 전압의 크기는 상기 데이터 전압의 크기에 실질적으로 비례하는 표시 장치.

청구항 7.

제1항에서,

상기 데이터 전압 및 상기 반전 전압을 받아 충전하며 상기 제1 및 제2 구동 트랜지스터에 각각 공급하는 제1 및 제2 축전기를 더 포함하는 표시 장치.

청구항 8.

제7항에서,

상기 제1 축전기가 상기 데이터 전압을 공급하면 상기 제2 축전기는 상기 반전 전압을 공급하고, 상기 제2 축전기가 상기 데이터 전압을 공급하면 상기 제1 축전기는 상기 반전 전압을 공급하는 표시 장치.

청구항 9.

제1항에서,

상기 데이터 전압을 전달하는 데이터선, 그리고

상기 데이터선과 교차하며 상기 제1 및 제2 스위칭 트랜지스터에 각각 연결되어 제1 및 제2 주사 신호를 각각 전달하는 제1 및 제2 주사 신호선

을 더 포함하는 표시 장치.

청구항 10.

제1항에서,

상기 제1 반전부는,

상기 구동 전압에 연결되어 있으며 다이오드 연결되어 있는 제1 박막 트랜지스터, 그리고

상기 제1 박막 트랜지스터와 상기 제1 주사 신호선 사이에 연결되어 있으며 상기 데이터 전압에 따라 상기 반전 전압을 내보내는 제2 박막 트랜지스터를 포함하고,

상기 제2 반전부는,

상기 구동 전압에 연결되어 있으며 다이오드 연결되어 있는 제3 박막 트랜지스터, 그리고

상기 제3 박막 트랜지스터와 상기 제2 주사 신호선 사이에 연결되어 있으며 상기 데이터 전압에 따라 상기 반전 전압을 내보내는 제4 박막 트랜지스터를 포함하는

표시 장치.

청구항 11.

제10항에서,

상기 제1 반전부는,

상기 제2 주사 신호에 따라 동작하며 상기 제1 및 제2 박막 트랜지스터 사이의 접점과 상기 제1 구동 트랜지스터 사이에 연결되어 있는 제5 박막 트랜지스터, 그리고

상기 제2 주사 신호에 따라 동작하며 상기 제2 박막 트랜지스터와 상기 제1 주사 신호선 사이에 연결되어 있는 제6 박막 트랜지스터를 더 포함하고,

상기 제2 반전부는,

상기 제1 주사 신호에 따라 동작하며 상기 제3 및 제4 박막 트랜지스터 사이의 접점과 상기 제2 구동 트랜지스터 사이에 연결되어 있는 제7 박막 트랜지스터, 그리고

상기 제1 주사 신호에 따라 동작하며 상기 제4 박막 트랜지스터와 상기 제2 주사 신호선 사이에 연결되어 있는 제8 박막 트랜지스터를 더 포함하는

표시 장치.

청구항 12.

발광 소자,

구동 전압에 연결되어 있는 입력 단자, 상기 발광 소자에 연결되어 있는 출력 단자, 그리고 제어 단자를 가지는 제1 및 제2 구동 트랜지스터,

제1 및 제2 주사 신호에 각각 응답하여 동작하며, 데이터 전압과 상기 제1 및 제2 구동 트랜지스터의 제어 단자 사이에 각각 연결되어 있는 제1 및 제2 스위칭 트랜지스터,

상기 구동 전압에 연결되어 있으며 다이오드 연결되어 있는 제1 박막 트랜지스터,

상기 데이터 전압에 따라 동작하며 상기 제1 박막 트랜지스터와 상기 제1 주사 신호 사이에 연결되어 있는 제2 박막 트랜지스터,

상기 구동 전압에 연결되어 있으며 다이오드 연결되어 있는 제3 박막 트랜지스터, 그리고

상기 데이터 전압에 따라 동작하며 상기 제3 박막 트랜지스터와 상기 제2 주사 신호 사이에 연결되어 있는 제4 박막 트랜지스터

를 포함하는 표시 장치.

청구항 13.

제12항에서,

상기 제1 및 제2 구동 트랜지스터의 제어 단자에 각각 연결되어 있는 제1 및 제2 축전기를 더 포함하는 표시 장치.

청구항 14.

제13항에서,

상기 데이터 전압을 전달하는 데이터선, 그리고

상기 데이터선과 교차하며 상기 제1 및 제2 주사 신호를 각각 전달하는 제1 및 제2 주사선

을 더 포함하는 표시 장치.

청구항 15.

제14항에서,

상기 제2 주사 신호에 응답하여 동작하며 상기 제2 박막 트랜지스터와 상기 제1 구동 트랜지스터 사이에 연결되어 있는 제5 박막 트랜지스터,

상기 제2 주사 신호에 응답하여 동작하며 상기 제2 박막 트랜지스터와 상기 제1 주사 신호 사이에 연결되어 있는 제6 박막 트랜지스터,

상기 제1 주사 신호에 응답하여 동작하며 상기 제4 박막 트랜지스터와 상기 제2 구동 트랜지스터 사이에 연결되어 있는 제7 박막 트랜지스터, 그리고

상기 제1 주사 신호에 따라 동작하며 상기 제4 박막 트랜지스터와 상기 제2 주사 신호 사이에 연결되어 있는 제8 박막 트랜지스터

를 더 포함하는 표시 장치.

청구항 16.

제12항에서,

상기 제1 및 제2 주사 신호는 프레임마다 교대로 게이트 온 펄스를 가지는 표시 장치.

청구항 17.

제12항에서,

상기 반전 전압의 크기는 상기 데이터 전압의 크기에 실질적으로 비례하는 표시 장치.

청구항 18.

발광 소자, 상기 발광 소자에 연결되어 있는 제1 및 제2 구동 트랜지스터, 상기 제1 및 제2 구동 트랜지스터에 각각 연결되어 있는 제1 및 제2 축전기, 그리고 데이터 전압과 상기 제1 및 제2 구동 트랜지스터 사이에 각각 연결되어 있는 제1 및 제2 스위칭 트랜지스터를 포함하는 표시 장치의 구동 방법으로서,

제1 프레임에서 상기 제1 구동 트랜지스터에 상기 데이터 전압을 인가하는 단계,

상기 제1 프레임에서 상기 데이터 전압에 따라 상기 데이터 전압과 극성이 반대인 제1 반전 전압을 생성하는 단계,

상기 제1 프레임에서 상기 제2 구동 트랜지스터에 상기 제1 반전 전압을 인가하는 단계,

상기 제1 프레임에 연이은 제2 프레임에서 상기 제2 구동 트랜지스터에 상기 데이터 전압을 인가하는 단계,

상기 제2 프레임에서 상기 데이터 전압에 따라 상기 데이터 전압과 극성이 반대인 제2 반전 전압을 생성하는 단계, 그리고

상기 제2 프레임에서 상기 제1 구동 트랜지스터에 상기 제2 반전 전압을 인가하는 단계

를 포함하는 표시 장치의 구동 방법.

청구항 19.

제18항에서,

상기 제1 프레임에서 상기 제1 축전기에 상기 데이터 전압을 인가하는 단계,

상기 제1 프레임에서 상기 제2 축전기에 상기 제1 반전 전압을 인가하는 단계,

상기 제2 프레임에서 상기 제1 축전기에 상기 제2 반전 전압을 인가하는 단계, 그리고

상기 제2 프레임에서 상기 제2 축전기에 상기 데이터 전압을 인가하는 단계

를 더 포함하는 표시 장치의 구동 방법.

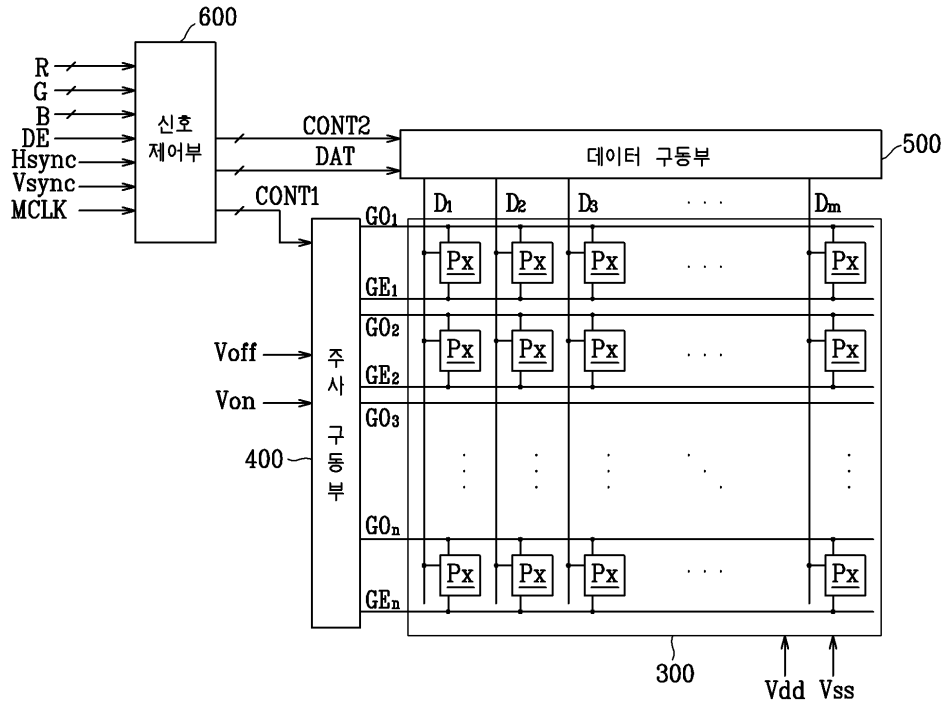
청구항 20.

제18항에서,

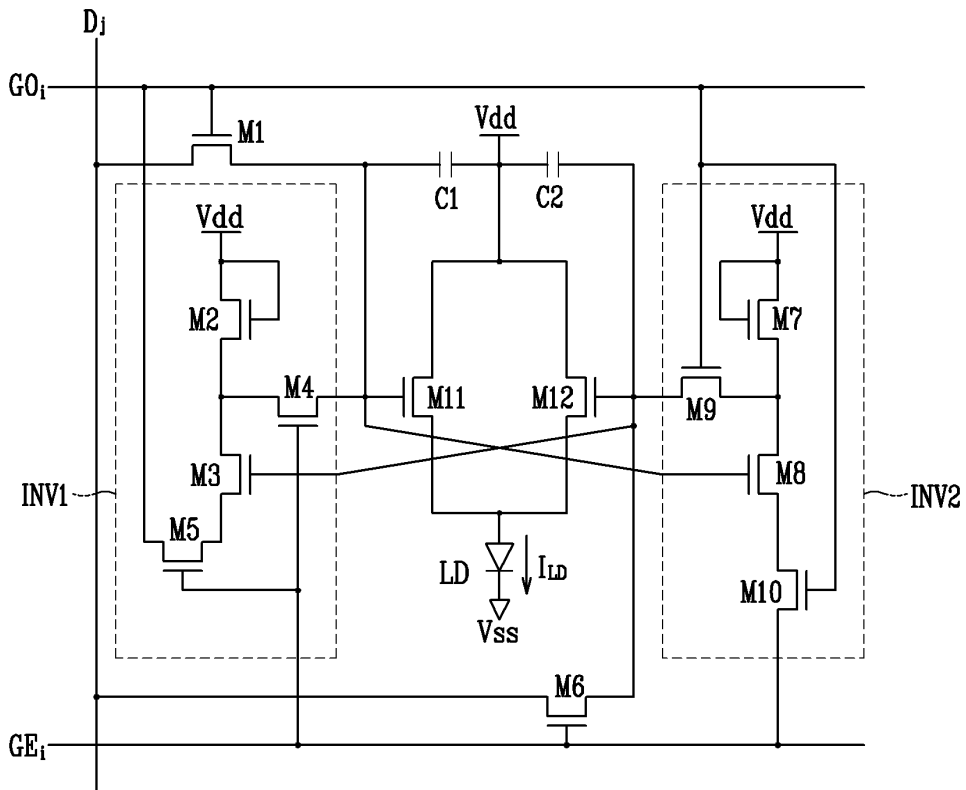
상기 제1 및 제2 반전 전압의 크기는 상기 데이터 전압의 크기에 실질적으로 비례하는 표시 장치의 구동 방법.

도면

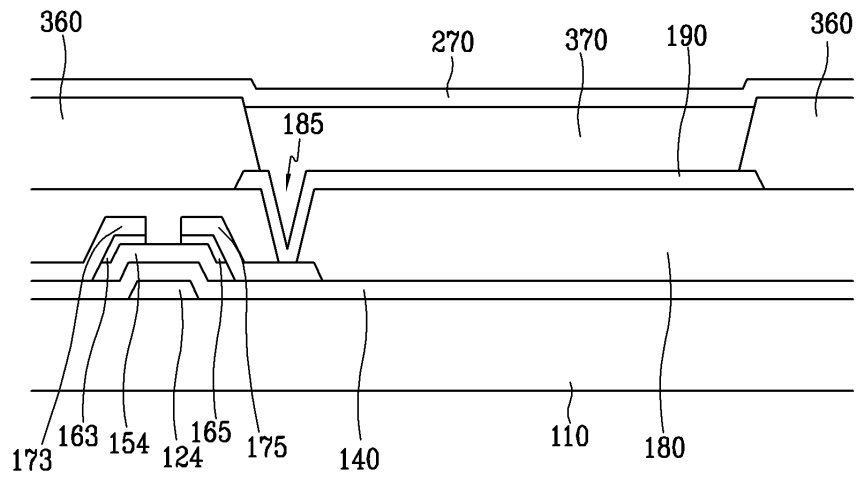
도면1



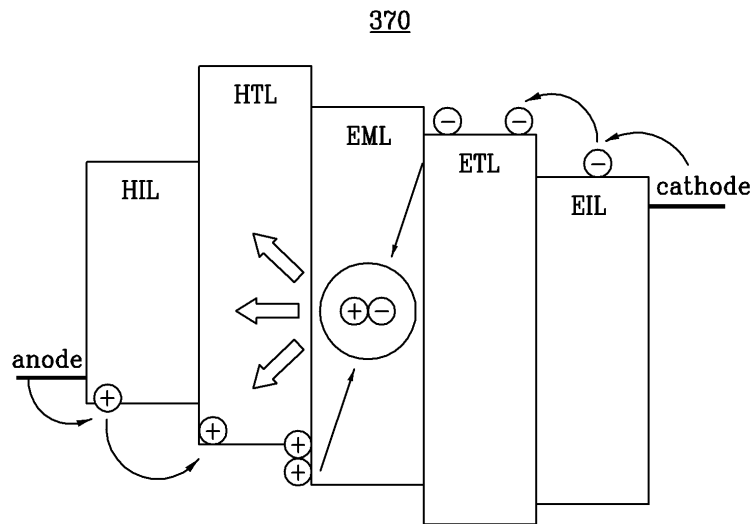
도면2



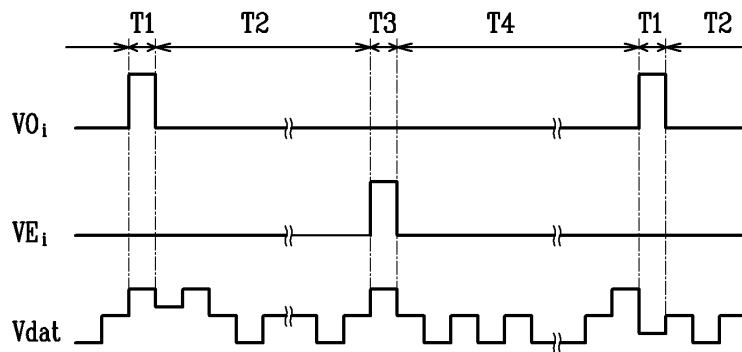
도면3



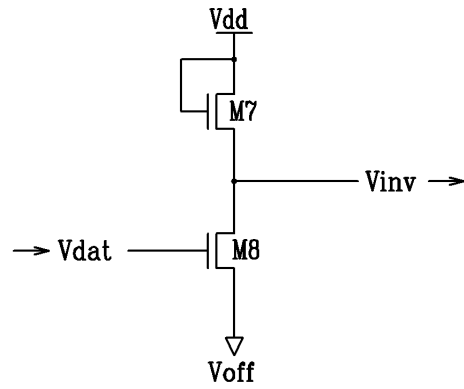
도면4



도면5

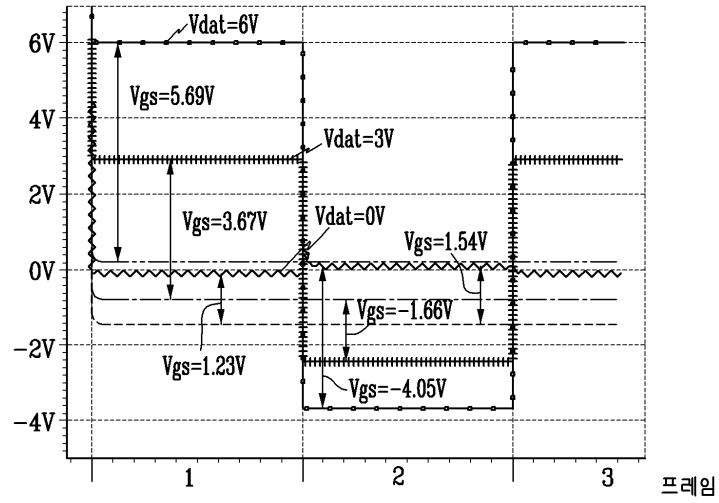


도면7



도면8a

전압 (V_g, V_s)



도면8b

전류 ($-I_{LD}$)

