



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년10월17일
(11) 등록번호 10-1319096
(24) 등록일자 2013년10월10일

(51) 국제특허분류(Int. Cl.)
H05B 33/26 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2009-0015460
(22) 출원일자 2009년02월24일
심사청구일자 2011년11월09일
(65) 공개번호 10-2010-0096545
(43) 공개일자 2010년09월02일
(56) 선행기술조사문헌
JP2005196172 A*
JP2009027037 A*
KR1020080086201 A*
KR1020050069113 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김용철
경기도 파주시 월롱면 덕은리 파주LCD산업단지 정
다운마을 103-1411
유준석
경기도 고양시 일산서구 고양대로255번길 45, 대
화마을9단지아파트 903동 1101호 (대화동)
(74) 대리인
서교준

전체 청구항 수 : 총 10 항

심사관 : 추장희

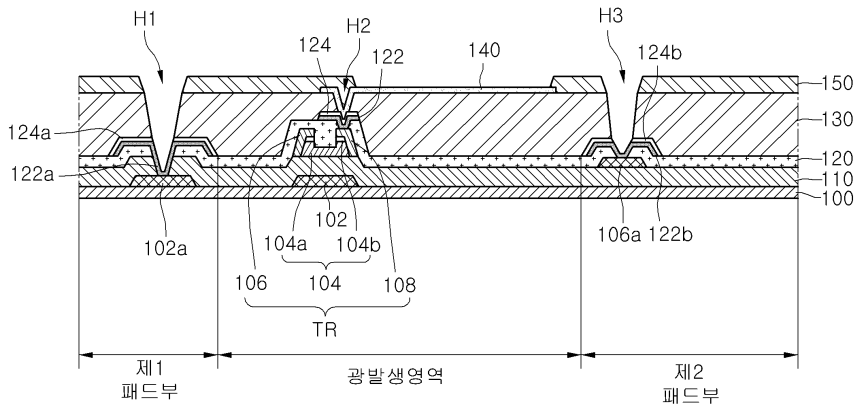
(54) 발명의 명칭 **탑 에미션 인버티드형 유기발광 다이오드 표시장치 및 그의제조방법**

(57) 요약

탑 에미션 인버티드형 유기발광 다이오드 표시장치 및 그의 제조방법이 개시된다.

본 발명은 종래에 기관 상에 박막트랜지스터(TFT)를 형성하는 제조 공정의 일부를 활용하여 금속기관 상에 박막 트랜지스터(TFT)를 형성함으로써 마스크 수를 줄여 제조 공정을 간소화 하고 제조 비용을 절감할 수 있는 탑 에미션 인버티드형 유기발광 다이오드 표시장치 및 그의 제조방법에 관한 것이다.

대표도 - 도1



특허청구의 범위

청구항 1

금속기판 상에 배치되며, 광을 생성하기 위한 광 발생 영역 및 상기 광 발생 영역의 주변에 배치된 게이트 및 데이터 패드부;

상기 광 발생 영역상에 형성된 박막트랜지스터;

상기 박막트랜지스터를 덮으며 상기 금속기판 상에 배치되고 상기 박막트랜지스터의 일부와 상기 게이트 패드부의 일부 및 상기 데이터 패드부의 일부를 각각 노출하는 콘택홀을 포함하는 보호층;

상기 보호층 상에 형성되며 상기 콘택홀을 통해 노출된 박막트랜지스터의 일부와 접촉되는 제1 및 제2 도전 패턴;

상기 제1 및 제2 도전 패턴이 형성된 금속기판 전면에 형성되며 상기 각각의 콘택홀이 형성된 부분을 노출시키는 평탄화층 ;

상기 광 발생 영역에 대응된 평탄화층 상에 형성되며 상기 제2 도전 패턴과 전기적으로 연결되는 캐소드 전극;

상기 캐소드 전극 상에 배치된 유기발광층; 및

상기 유기발광층 상에 배치되며 투명한 도전금속으로 형성된 애노드 전극;을 포함하고,

상기 노출된 게이트 및 데이터 패드부의 콘택홀 각각에는 상기 제 1 도전패턴 과 동일한 물질로 형성된 전극 패턴이 형성되는 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치.

청구항 2

제1 항에 있어서,

상기 제1 도전 패턴은 ITO로 이루어지고, 상기 제2 도전 패턴은 몰리브덴으로 이루어진 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치.

청구항 3

제1 항에 있어서,

상기 캐소드 전극은 반사율이 높은 AlNd로 이루어진 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치.

청구항 4

금속기판 상에 배치되며, 광을 생성하기 위한 광 발생 영역 및 상기 광 발생 영역의 주변에 배치된 게이트 및 데이터 패드부;

상기 광 발생 영역상에 형성된 박막트랜지스터;

상기 박막트랜지스터를 덮으며 상기 금속기판 상에 배치되고 상기 박막트랜지스터의 일부와 상기 게이트 패드부의 일부 및 상기 데이터 패드부의 일부를 각각 노출하는 콘택홀을 포함하는 보호층;

상기 보호층 상에 형성되며 상기 콘택홀을 통해 노출된 박막트랜지스터의 일부와 접촉되는 도전 패턴;

상기 도전 패턴이 형성된 금속기판 전면에 형성되며 상기 각각의 콘택홀이 형성된 부분을 노출시키는 평탄화층 ;

상기 광 발생 영역에 대응된 평탄화층상에 형성되며 상기 도전 패턴과 전기적으로 연결되는 제1 캐소드 전극과, 상기 제1 캐소드 전극 상에 형성된 제2 캐소드 전극;

상기 제2 캐소드 전극 상에 배치된 유기발광층; 및

상기 유기발광층 상에 배치되며 투명한 도전금속으로 형성된 애노드 전극;을 포함하고,

상기 노출된 게이트 및 데이터 패드부의 콘택홀 각각에는 상기 도전 패턴과 동일한 물질로 형성된 전극 패턴이

형성되는 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치.

청구항 5

제4 항에 있어서,

상기 제1 캐소드 전극은 Mo로 이루어지며, 상기 제2 캐소드 전극은 AlNd로 이루어진 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치.

청구항 6

제4 항에 있어서,

상기 도전 패턴은 투명한 금속 재질인 ITO로 이루어진 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치.

청구항 7

광을 생성하기 위한 광 발생 영역 및 상기 광 발생 영역의 주변에 배치된 게이트 및 데이터 패드부를 포함하는 금속기판을 제공하는 단계;

상기 광 발생 영역상에 박막트랜지스터를 형성하는 단계;

상기 박막트랜지스터를 덮으며 상기 박막트랜지스터의 일부와 상기 게이트 패드부의 일부 및 상기 데이터 패드부의 일부를 각각 노출하는 콘택홀을 포함하는 보호층을 상기 금속기판 상에 형성하는 단계;

상기 보호층이 형성된 금속기판 상에 제1 및 제2 금속층을 차례로 적층한 후 패터닝하여 상기 콘택홀을 통해 노출된 상기 박막트랜지스터의 일부, 상기 게이트 패드부의 일부 및 상기 데이터 패드부의 일부와 각각 접촉하는 이중층의 도전 패턴을 형성하는 단계;

상기 박막트랜지스터의 일부와 상기 게이트 패드부의 일부 및 데이터 패드부의 일부가 노출되게 상기 이중층의 도전 패턴이 형성된 금속기판 상에 평탄화층을 형성하는 단계;

상기 평탄화층이 형성된 금속기판 상에 상기 박막트랜지스터의 일부와 접촉하는 이중층의 도전 패턴 중 상부 층의 도전 패턴과 전기적으로 연결되는 캐소드 전극을 형성하는 단계;

상기 캐소드 전극이 형성된 금속기판 상에 बैं크 패턴을 형성한 후 패터닝하여 상기 캐소드 전극의 일부와 상기 게이트 및 데이터 패드부의 일부가 노출되도록 बैं크층을 형성하는 단계;

상기 게이트 패드부의 일부 및 데이터 패드부의 일부와 접촉하는 이중층의 도전 패턴 중 상부 층의 도전 패턴을 건식 식각하는 단계;

상기 캐소드 전극 상에 유기발광층을 형성하는 단계; 및

상기 유기발광층 상에 투명한 도전금속으로 이루어진 애노드 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치의 제조방법.

청구항 8

제7 항에 있어서,

상기 제1 금속층은 ITO로 이루어지고, 상기 제2 금속층은 몰리브덴으로 이루어진 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치의 제조방법.

청구항 9

광을 생성하기 위한 광 발생 영역 및 상기 광 발생 영역의 주변에 배치된 게이트 및 데이터 패드부를 포함하는 금속기판을 제공하는 단계;

상기 광 발생 영역상에 박막트랜지스터를 형성하는 단계;

상기 박막트랜지스터를 덮으며 상기 박막트랜지스터의 일부와 상기 게이트 패드부의 일부 및 상기 데이터 패드부의 일부를 각각 노출하는 콘택홀을 포함하는 보호층을 상기 금속기판 상에 형성하는 단계;

상기 보호층이 형성된 금속기판 상에 투명한 도전 금속층을 적층한 후 패터닝하여 상기 노출된 박막트랜지스터의 일부, 상기 게이트 패드부의 일부 및 데이터 패드부의 일부와 각각 접촉하도록 도전 패턴을 형성하는 단계;
 상기 박막트랜지스터의 일부와 상기 게이트 패드부의 일부 및 데이터 패드부의 일부가 노출되게 상기 도전 패턴이 형성된 금속기판 상에 평탄화층을 형성하는 단계;
 상기 평탄화층이 형성된 금속기판 상에 제1 및 제2 금속층을 차례로 적층한 후 패터닝하여 상기 박막트랜지스터 상부의 도전 패턴과 전기적으로 연결되는 제1 및 제2 캐소드 전극을 형성하는 단계;
 상기 제1 및 제2 캐소드 전극이 형성된 금속기판 상에 배크 패턴을 형성한 후 패터닝하여 상기 제2 캐소드 전극의 일부와 상기 게이트 및 데이터 패드부의 일부가 노출되도록 배크층을 형성하는 단계;
 상기 제2 캐소드 전극 상에 유기발광층을 형성하는 단계; 및
 상기 유기발광층 상에 투명한 도전금속으로 이루어진 애노드 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치의 제조방법.

청구항 10

제9 항에 있어서,

상기 제1 캐소드 전극은 Mo로 이루어지며, 상기 제2 캐소드 전극은 AlNd로 이루어진 것을 특징으로 하는 탑 에미션 인버티드 유기발광 다이오드 표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기발광 다이오드 표시장치에 관한 것으로, 특히 금속기판 상에 박막트랜지스터(TFT)를 형성하는 제조 공정을 줄일 수 있는 탑 에미션 인버티드형 유기발광 다이오드 표시장치 및 그의 제조방법에 관한 것이다.

배경 기술

- [0002] 유기발광다이오드 표시장치는 자체발광형으로 액정표시장치와 같은 백라이트가 필요하지 않아 경량 박형이 가능할 뿐만 아니라, 단순한 공정을 거쳐 제조할 수 있다. 또한, 유기발광다이오드 표시장치는 저전압 구동, 높은 발광효율, 넓은 시야각을 가짐에 따라, 차세대 디스플레이로서 급상승하고 있다.
- [0003] 유기발광다이오드 표시장치는 기판상에 배치된 박막트랜지스터, 상기 박막트랜지스터와 전기적으로 연결되어 광을 발생하는 유기발광다이오드 소자 및 상기 유기발광다이오드 소자를 덮는 봉지기판을 포함한다.
- [0004] 여기서, 유기발광다이오드 표시장치는 상기 광이 방출되는 방향에 따라 바텀 에미션(bottom emittion)형 및 탑 에미션(top emittion)형으로 구분할 수 있다.
- [0005] 이들 중 탑 에미션형은 봉지기판을 통해 광이 방출되므로, 탑 에미션형은 바텀 에미션형에 비해 큰 개구율을 확보할 수 있다. 또한, 탑 에미션형은 개구율이 구동소자에 의한 영향을 받지 않으므로, 구동소자를 다양하게 설계할 수 있다.
- [0006] 상기 탑 에미션형에서 박막트랜지스터(TFT)를 제작하는 공정은 최대 11개의 마스크가 소요되는 매우 복잡한 구조로 이루어지며 이는 제조 공정의 효율성을 감소 시키고 제조 비용을 증가시키게 된다. 또한, 상기 탑 에미션형은 부식성을 갖는 도전물질을 이용하여 각 화소별로 패터닝된 캐소드 전극을 형성한 후, 캐소드 전극상에 유기발광층 및 애노드 전극을 형성하기 때문에 캐소드 전극이 부식되기 쉽다. 이에 따라, 탑 에미션형은 캐소드 전극의 부식으로 인해, 유기발광다이오드 표시장치의 신뢰성이 저하되는 문제점을 가진다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명은 종래의 기관상에 박막트랜지스터(TFT)를 형성하는 6 마스크 제조 공정의 일부를 활용하여 금속기관 상에 8 마스크 제조 공정으로 박막트랜지스터(TFT)를 형성하여 마스크수를 감소시킬 수 있는 플렉서블 기관 형태의 탑 에미션 인버티드형 유기발광 다이오드 표시장치 및 그의 제조 방법을 제공함에 그 목적이 있다.

과제 해결수단

[0008] 본 발명의 제1 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치는 금속기관 상에 배치되며, 광을 생성하기 위한 광 발생 영역 및 상기 광 발생 영역의 주변에 배치된 제1 및 제2 패드부와, 상기 광 발생 영역상에 형성된 박막트랜지스터와, 상기 박막트랜지스터를 덮으며 상기 금속기관 상에 배치되고 상기 박막트랜지스터의 일부와 상기 제1 패드부의 일부 및 상기 제2 패드부의 일부를 각각 노출하는 콘택홀을 포함하는 보호층과, 상기 보호층 상에 형성되며 상기 콘택홀을 통해 노출된 박막트랜지스터의 일부와 접촉되는 제1 및 제2 도전 패턴과, 상기 광 발생 영역 상에 형성되며 상기 제2 도전 패턴과 전기적으로 연결되는 캐소드 전극과, 상기 캐소드 전극 상에 배치된 유기발광층 및 상기 유기발광층 상에 배치되며 투명한 도전금속으로 형성된 애노드 전극을 포함하고, 상기 노출된 제1 및 제2 패드부의 콘택홀 각각에는 상기 제2 도전 패턴과 동일한 물질로 형성된 전극 패턴이 형성된다.

[0009] 본 발명의 제2 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치는 금속기관 상에 배치되며, 광을 생성하기 위한 광 발생 영역 및 상기 광 발생 영역의 주변에 배치된 제1 및 제2 패드부와, 상기 광 발생 영역상에 형성된 박막트랜지스터와, 상기 박막트랜지스터를 덮으며 상기 금속기관 상에 배치되고 상기 박막트랜지스터의 일부와 상기 제1 패드부의 일부 및 상기 제2 패드부의 일부를 각각 노출하는 콘택홀을 포함하는 보호층과, 상기 보호층 상에 형성되며 상기 콘택홀을 통해 노출된 박막트랜지스터의 일부와 접촉되는 도전 패턴과, 상기 광 발생 영역 상에 형성되며 상기 도전 패턴과 전기적으로 연결되는 제1 캐소드 전극과, 상기 제1 캐소드 전극 상에 형성된 제2 캐소드 전극과, 상기 제2 캐소드 전극 상에 배치된 유기발광층 및 상기 유기발광층 상에 배치되며 투명한 도전금속으로 형성된 애노드 전극을 포함하고, 상기 노출된 제1 및 제2 패드부의 콘택홀 각각에는 상기 도전 패턴과 동일한 물질로 형성된 전극 패턴이 형성된다.

[0010] 본 발명의 제1 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치의 제조방법은 광을 생성하기 위한 광 발생 영역 및 상기 광 발생 영역의 주변에 배치된 제1 및 제2 패드부를 포함하는 금속기관을 제공하는 단계와, 상기 광 발생 영역상에 박막트랜지스터를 형성하는 단계와, 상기 박막트랜지스터를 덮으며 상기 박막트랜지스터의 일부와 상기 제1 패드부의 일부 및 상기 제2 패드부의 일부를 각각 노출하는 콘택홀을 포함하는 보호층을 상기 금속기관 상에 형성하는 단계와, 상기 보호층이 형성된 금속기관 상에 제1 및 제2 금속층을 차례로 적층하여 상기 콘택홀을 통해 노출된 박막트랜지스터의 일부와 접촉하도록 상기 제1 및 제2 금속층을 패터닝하여 제1 및 제2 도전 패턴을 형성하는 단계와, 상기 박막트랜지스터의 일부와 상기 제1 패드부의 일부 및 제2 패드부의 일부가 노출되게 상기 제1 및 제2 도전 패턴이 형성된 금속기관 상에 평탄화층을 형성하는 단계와, 상기 평탄화층이 형성된 금속기관 상에 상기 제2 도전 패턴과 전기적으로 연결되는 캐소드 전극을 형성하는 단계와, 상기 캐소드 전극이 형성된 금속기관 상에 बैं크 패턴을 형성하여 상기 캐소드 전극의 일부와 상기 제1 및 제2 패드부의 일부가 노출되도록 상기 बैं크 패턴을 패터닝하여 बैं크층을 형성하는 단계와, 상기 캐소드 전극 상에 유기발광층을 형성하는 단계 및 상기 유기발광층 상에 투명한 도전금속으로 이루어진 애노드 전극을 형성하는 단계를 포함하고, 상기 노출된 제1 및 제2 패드부의 콘택홀 각각에는 상기 제2 도전 패턴과 동일한 물질로 형성된 전극 패턴이 형성된다.

[0011] 본 발명의 제2 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치의 제조방법은 광을 생성하기 위한 광 발생 영역 및 상기 광 발생 영역의 주변에 배치된 제1 및 제2 패드부를 포함하는 금속기관을 제공하는 단계와, 상기 광 발생 영역상에 박막트랜지스터를 형성하는 단계와, 상기 박막트랜지스터를 덮으며 상기 박막트랜지스터의 일부와 상기 제1 패드부의 일부 및 상기 제2 패드부의 일부를 각각 노출하는 콘택홀을 포함하는 보호층을 상기 금속기관 상에 형성하는 단계와, 상기 보호층이 형성된 금속기관 상에 투명한 도전 금속층을 적층하여 상기 노출된 박막트랜지스터의 일부와 접촉하도록 상기 투명한 도전 금속층을 패터닝하여 도전 패턴을 형성하는 단계와, 상기 박막트랜지스터의 일부와 상기 제1 패드부의 일부 및 제2 패드부의 일부가 노출되게 상기 도전 패턴이 형성된 금속기관 상에 평탄화층을 형성하는 단계와, 상기 평탄화층이 형성된 금속기관 상에 제1 및 제2 금속층을 차례로 적층하여 상기 도전 패턴과 전기적으로 연결되도록 상기 제1 및 제2 금속층을 패터닝하여 제1 및 제2 캐소드 전극을 형성하는 단계와, 상기 제1 및 제2 캐소드 전극이 형성된 금속기관 상에 बैं크 패턴을 형성하여 상기 제2 캐소드 전극의 일부와 상기 제1 및 제2 패드부의 일부가 노출되도록 상기 बैं크 패턴을 패터닝하여 बैं크층을 형성하는 단계와, 상기 제2 캐소드 전극 상에 유기발광층을 형성하는 단계 및 상기 유기발광층

상에 투명한 도전금속으로 이루어진 애노드 전극을 형성하는 단계를 포함하고, 상기 노출된 제1 및 제2 패드부의 콘택홀 각각에는 상기 도전 패턴과 동일한 물질로 형성된 전극 패턴이 형성된다.

효 과

[0012] 본 발명에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치는 기존에 유기발광 다이오드 표시장치에서 박막트랜지스터(TFT)를 형성하는 제조 공정의 일부를 활용하여 금속 기판 상에 탑 에미션형 구조로 박막트랜지스터(TFT)를 형성함으로써, 종래의 경우 최대 11 마스크 공정에서 8 마스크 공정으로 줄임으로써 제조 공정을 단순화시키고 제조 비용을 절감시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0013] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 설명하기로 한다.

[0014] 도 1은 본 발명의 제 1 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치의 개략적인 단면도이다.

[0015] 본 발명의 실시예에서는 탑 에미션형 유기발광 다이오드 표시장치에서 제1 전극이 캐소드 전극이고, 제2 전극이 애노드 전극인 경우인 인버티드(inverted)구조를 예를 들어 설명한다.

[0016] 도 1에 도시된 바와 같이, 본 발명의 제1 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치는 광 발생 영역과 상기 광 발생 영역의 주변에 배치된 제1 및 제2 패드부를 포함하는 기판(100)을 구비하고 있다. 이때, 상기 기판(100)은 금속기판으로 이루어진다. 상기 제1 패드부는 게이트 패드부를 포함하고, 상기 제2 패드부는 데이터 패드부를 포함할 수 있다.

[0017] 상기 광 발생 영역에는 적어도 하나 이상의 박막트랜지스터(TR)가 형성되어 있다.

[0018] 상기 박막트랜지스터(TR)는 게이트 전극(102), 상기 게이트 전극(102)을 덮는 게이트 절연막(110)과, 상기 게이트 전극(102)과 대응된 게이트 절연막(110) 상에 배치된 반도체 패턴(104)과, 상기 반도체 패턴(104) 상의 일정 영역에 배치된 소스 전극(106) 및 드레인 전극(108)을 포함할 수 있다. 여기서, 상기 반도체 패턴(104)은 비정질 실리콘 패턴으로 이루어진 활성층(104a)과, 불순물이 도핑된 비정질 실리콘 패턴으로 이루어진 오믹 콘택층(104b)을 포함할 수 있다. 상기 오믹 콘택층(104b)은 상기 반도체 패턴(104)과 소스 전극(106) 사이 및 반도체 패턴(104)과 드레인 전극(108) 사이에 각각 배치된다.

[0019] 상기 기판(100) 상에는 상기 박막트랜지스터(TR)를 덮는 보호층(120)을 포함할 수 있다. 상기 보호층(120)은 무기 절연물질로 이루어질 수 있다. 예를 들면, 상기 보호층(120)은 실리콘 산화물질 또는 실리콘 질화물질로 이루어질 수 있다. 상기 박막트랜지스터(TR)와 대응된 보호층(120) 상에는 제1 도전 패턴(122)과 제2 도전 패턴(124)이 형성된다.

[0020] 상기 박막트랜지스터(TR) 상에 형성된 보호층(120)에는 상기 제2 도전 패턴(124)의 일부를 노출하는 제2 콘택홀(H2)이 형성된다.

[0021] 상기 게이트 패드부는 상기 게이트 전극(120)과 동일금속으로 형성된 게이트 패드 하부 전극(102a)과, 상기 게이트 패드 하부 전극(102a) 상에 형성된 게이트 절연막(110)과, 상기 게이트 절연막(110) 상에 형성된 보호층(120)과, 상기 게이트 패드 하부 전극(102a)과 대응된 보호층(120) 상에 형성된 제1 및 제2 게이트 패드 상부 전극(122a, 124a)를 포함한다. 상기 게이트 패드부의 보호층(120) 및 게이트 절연막(110)에는 상기 게이트 패드 하부 전극(102a)의 일부를 노출하는 제1 콘택홀(H1)이 형성된다.

[0022] 상기 데이터 패드부는 상기 기판(100) 상에 형성된 게이트 절연막(110)과, 상기 게이트 절연막(110) 상에 형성된 보호층(120)과, 상기 보호층(120) 상에 배치되며 상기 박막트랜지스터(TR)의 소스 및 드레인 전극(106, 108)과 동일금속으로 형성된 데이터 패드 하부 전극(106a)과, 상기 데이터 패드 하부 전극(106a) 상에 형성된 보호층(120)과, 상기 데이터 패드 하부 전극(106a)과 대응된 보호층(120) 상에 형성된 제1 및 제2 데이터 패드 상부 전극(122b, 124b)를 포함한다. 상기 데이터 패드부의 보호층(120)에는 상기 데이터 패드 하부 전극(106a)의 일부를 노출하는 제3 콘택홀(H3)이 형성된다.

[0023] 상기 제1 게이트 패드 상부 전극(122a)과 상기 제1 데이터 패드 상부 전극(122b) 및 상기 제1 도전 패턴(122)은 서로 동일한 재질로 이루어질 수 있다. 상기 제2 게이트 패드 상부 전극(124a)과 상기 제2 데이터 패드 상부 전극(124b) 및 제2 도전 패턴(124)은 서로 동일한 재질로 이루어질 수 있다.

- [0024] 상기 박막트랜지스터(TR)와 게이트 및 데이터 패드부가 형성된 기판(100) 전면에 평탄화층(130)이 형성된다. 상기 평탄화층(130)은 폴리이미드, 폴리아크릴과 같은 유기물질로 이루어질 수 있다. 상기 평탄화층(130)은 평탄한 상면을 가지며, 상기 박막트랜지스터(TR)와 게이트 및 데이터 패드부에 의해 형성된 단차를 극복한다.
- [0025] 상기 평탄화층(130)이 형성되며 광 발생 영역과 대응된 기판(100) 상에 상기 제2 도전 패턴(124)과 전기적으로 접속된 캐소드 전극(140)이 형성되며, 상기 캐소드 전극(140)이 형성된 기판(100) 상에 상기 캐소드 전극(140)의 일부를 노출시키는 बैं크층(150)이 형성된다. 상기 बैं크층(150)은 폴리이미드 등의 감광성절연물질을 증착하는 공정, 포토리쓰그래피 공정에 의해 절연물질을 패터닝하는 공정을 거쳐 상기 캐소드 전극(140) 사이에 형성된다.
- [0026] 도 2a 내지 도 2q는 도 1의 탑 에미션형 유기발광 다이오드 표시장치의 제조 공정 순서를 나타낸 도면이다.
- [0027] 도 2a 및 도 2b에 도시된 바와 같이, 금속 기판(100) 상에 제1 금속 패턴(101)이 형성되고, 제1 마스크를 이용한 공정을 통해 패터닝된 게이트 전극(102)과 게이트 패드 하부 전극(102a)이 형성된다. 상기 게이트 전극(102)은 광 발생 영역 상에 형성되며 상기 게이트 패드 하부 전극(102a)은 상기 광 발생 영역 주변의 게이트 패드 상에 형성된다.
- [0028] 상기 게이트 전극(102)과 게이트 패드 하부 전극(102a)이 형성된 금속 기판(100) 전면에 도 2c에 도시된 바와 같이, 게이트 절연막(110)이 형성된다. 상기 게이트 절연막(110)이 형성된 금속 기판(100) 전면에 비정질 실리콘 패턴(103)과 불순물이 도핑된 비정질 실리콘 패턴(105)이 차례로 적층된다. 상기 차례로 적층된 비정질 실리콘 패턴(103)과 불순물이 도핑된 비정질 실리콘 패턴(105) 각각은 제2 마스크를 이용한 공정을 통해 도 2d에 도시된 바와 같이, 상기 게이트 전극(102)과 대응되게 패터닝된 활성층(104a) 및 오믹 콘택층(104b)이 된다. 상기 활성층(104a) 및 오믹 콘택층(104b)은 반도체 패턴(104)을 이룬다.
- [0029] 상기 반도체 패턴(104)이 형성된 금속 기판(100) 전면에 도 2e에 도시된 바와 같이, 제2 금속패턴(107)이 형성된다. 상기 제2 금속패턴(107)은 제3 마스크를 이용한 공정을 통해 도 2f에 도시된 바와 같이, 일정간격 이격된 소스 전극(106) 및 드레인 전극(108)과 데이터 패드 하부 전극(106a)으로 패터닝된다. 이와 동시에 상기 소스 및 드레인 전극(106, 108) 사이에 활성층(104a)이 노출되도록 상기 오믹 콘택층(104b)이 제거된다.
- [0030] 상기 소스 전극(106) 및 드레인 전극(108)과 데이터 패드 하부 전극(106a)이 형성된 금속 기판(100) 상에 도 2g에 도시된 바와 같이, 보호패턴(119)이 형성된다. 이때, 상기 데이터 패드 하부 전극(106a)은 상기 광 발생 영역 주변에 위치하는 데이터 패드부 상에 형성된다.
- [0031] 상기 보호패턴(119)은 제4 마스크를 이용한 공정을 통해 도 2h에 도시된 바와 같이, 상기 게이트 패드 하부 전극(102a)의 일부가 노출되는 제1 콘택홀(H1), 상기 드레인 전극(108)의 일부가 노출되는 제2 콘택홀(H2) 및 상기 데이터 패드 하부 전극(106a)의 일부가 노출되는 제3 콘택홀(H3)을 포함하는 보호층(120)으로 패터닝된다. 상기 제1 콘택홀(H1)은 상기 게이트 패드부 상에 형성되고, 상기 제2 콘택홀(H2)은 광 발생 영역 상에 형성되며, 상기 제3 콘택홀(H3)은 상기 데이터 패드부 상에 형성된다.
- [0032] 위와 같이, 도 2a 내지 도 2h에 걸쳐 총 4개의 마스크를 이용한 제조 공정은 기존의 유기발광 다이오드 표시장치에서 박막트랜지스터(TR)를 형성하는 공정과 동일한 공정이다.
- [0033] 이어, 보호층(120)이 형성된 금속기판(100) 상에 도 2i에 도시된 바와 같이, 제1 도전층(123)과 제2 도전층(125)이 차례로 적층된다. 상기 제1 도전층(123)은 IT0로 이루어진 금속이며, 상기 제2 도전층(125)은 Mo로 이루어진 금속이다. 상기 Mo로 이루어진 제2 도전층(125)은 상기 IT0로 이루어진 제1 도전층(123)과 후술할 캐소드 전극(도 1의 140) 간의 갈바닉(Galvanic) 현상을 방지하기 위해 삽입된다. 상기 제1 및 제2 도전층(123, 125)은 제5 마스크를 이용한 공정을 통해 도 2j와 같이 제1 도전 패턴(122)과 제2 도전 패턴(124)으로 패터닝된다.
- [0034] 구체적으로, 상기 제1 도전층(123)은 상기 게이트 패드 하부 전극(102a)과 대응된 보호층(120) 상에 형성된 제1 게이트 패드 상부 전극(122a) 및 상기 데이터 패드 하부 전극(106a)과 대응된 보호층(120) 상에 형성된 제1 데이터 패드 상부 전극(122b)으로 패터닝된다. 상기 제2 도전층(125)은 상기 제1 게이트 패드 상부 전극(122a) 상에 형성된 제2 게이트 패드 상부 전극(124a) 및 상기 제1 데이터 패드 상부 전극(122b) 상에 형성된 제2 데이터 패드 상부 전극(124b)으로 패터닝된다.
- [0035] 상기 제1 및 제2 게이트 패드 상부 전극(122a, 124a)과 상기 제1 및 제2 데이터 패드 상부 전극(122b, 124b) 및 상기 제1 및 제2 도전 패턴(122, 124)이 형성된 금속기판(100) 상에 도 2k에 도시된 바와 같이, 평탄화패턴

(129)이 형성된다. 상기 평탄화패턴(129)은 제6 마스크를 이용한 공정을 통해 도 21에 도시된 바와 같이, 상기 제1 내지 제3 콘택홀(H1 ~ H3)이 형성된 부분이 노출된 평탄화층(130)으로 패터닝된다.

[0036] 상기 평탄화층(130)이 형성된 금속기판(100) 전면에도 도 2m에 도시된 바와 같이, 제3 금속 패턴(139)이 형성된다. 상기 제3 금속 패턴(139)은 반사율을 좋은 AlNd로 이루어진다. 상기 AlNd로 이루어진 제3 금속 패턴(139)은 제7 마스크를 이용한 공정을 통해 도 2n에 도시된 바와 같이, 상기 제2 도전 패턴(124)과 전기적으로 연결되는 캐소드 전극(140)으로 패터닝된다.

[0037] 상기 캐소드 전극(140)이 형성된 금속기판(100) 전면에도 도 2o에 도시된 바와 같이, बैं크 패턴(149)이 형성된다. 상기 बैं크 패턴(149)은 제8 마스크를 이용한 공정을 통해 도 2p에 도시된 바와 같이, 상기 캐소드 전극(140)의 일부와 제1 및 제3 콘택홀(H1, H3)을 노출시키는 बैं크층(150)으로 패터닝된다.

[0038] 이어, 상기 बैं크층(150)이 형성된 금속기판(100)은 건식 식각을 하게 된다. 상기 건식 식각을 통해 도 2q에 도시된 바와 같이, 상기 제1 콘택홀(H1) 상에서 제2 게이트 패드 상부 전극(124a)이 제거되고, 상기 제3 콘택홀(H3) 상에서 제2 데이터 패드 상부 전극(124b)이 제거된다. 건식 식각을 통해 상기 제2 게이트 패드 상부 전극(124a)이 제거되어 상기 제1 콘택홀(H1) 상에는 ITO로 된 제1 게이트 패드 상부 전극(122a)만 노출된다. 또한, 상기 건식 식각을 통해 상기 제2 데이터 패드 상부 전극(124b)이 제거되어 상기 제3 콘택홀(H3) 상에는 ITO로 된 제1 데이터 패드 상부 전극(122b)만 노출된다.

[0039] 이어, 상기 건식 식각 공정을 거친 금속기판(100) 상에는 유기발광층(도시하지 않음)과 상기 유기발광층 상에 애노드 전극(도시하지 않음)이 형성된다. 상기 애노드 전극은 투명한 도전성 금속으로 이루어진다.

[0040] 상기 제1 콘택홀(H1) 상에 제1 게이트 패드 상부 전극(122a)만 노출되고 상기 제3 콘택홀(H3) 상에 상기 제1 데이터 패드 상부 전극(122b)만 노출되기 때문에 게이트 패드부 및 데이터 패드부는 탑 에미션형 구조로 형성되게 된다.

[0041] 이와 같이, 기존의 6 마스크를 이용하여 기판 상에 박막트랜지스터를 형성하는 유기발광 다이오드 표시장치 공정의 일부를 활용함으로써 총 8개의 마스크를 이용한 탑 에미션형 인버티드 구조를 갖는 유기발광 다이오드 표시장치를 제조하여 기존의 탑 에미션형 인버티드 구조의 유기발광 다이오드 표시장치에 비해 마스크 수를 줄일 수 있다. 이로 인해, 제조 공정이 단순해지며 제조 비용을 절감할 수 있다. 또한, 본 발명에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치는 기존의 유기발광 다이오드 표시장치의 제조 공정 중 모듈 공정과 호환이 용이하게 이루어질 수 있다.

[0042] 도 3은 본 발명의 제2 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치의 개략적인 단면도이다.

[0043] 본 발명의 제1 실시예와 동일한 구성요소에 대한 중복된 설명은 생략하기로 하며, 동일한 구성요소에 대해서는 동일한 명칭 및 참조번호를 부여하기로 한다.

[0044] 도 3에 도시된 바와 같이, 광 발생 영역과 상기 광 발생 영역의 주변에 배치된 게이트 및 데이터 패드부를 포함하는 금속 기판(100)을 구비하고 있다.

[0045] 상기 광 발생 영역에는 적어도 하나 이상의 박막트랜지스터(TR)가 형성되어 있다. 상기 박막트랜지스터(TR)는 게이트 전극(102)과, 상기 게이트 전극(102) 상에 형성된 게이트 절연막(110)과, 상기 게이트 전극(102)에 대응되게 상기 게이트 절연막(110) 상에 형성된 반도체 패턴(104)과, 상기 반도체 패턴(104) 상에 일정간격 이격된 소스 및 드레인 전극(106, 108)과, 상기 소스 및 드레인 전극(106, 108)이 형성된 금속기판(100) 상에 형성된 보호층(120)을 포함한다.

[0046] 상기 광 발생 영역은 상기 박막트랜지스터(TR)의 보호층(120) 상에 배치되며 상기 드레인 전극(108)과 전기적으로 연결된 도전 패턴(225)을 포함한다.

[0047] 상기 게이트 패드부에는 상기 게이트 전극(102)과 동일물질로 형성된 게이트 패드 하부 전극(102a)과, 상기 게이트 패드 하부 전극(102a) 상에 차례로 형성된 게이트 절연층(110)과 보호층(120) 및 상기 보호층(120) 상에 형성되어 상기 게이트 패드 하부 전극(102a)과 전기적으로 연결된 게이트 패드 상부 전극(225a)을 포함한다.

[0048] 상기 데이터 패드부에는 상기 소스 전극(106)과 동일물질로 형성된 데이터 패드 하부 전극(106a)과, 상기 데이터 패드 하부 전극(106a) 상에 형성된 보호층(120)과, 상기 보호층(120) 상에 형성되어 상기 데이터 패드 하부 전극(106a)과 전기적으로 연결된 데이터 패드 상부 전극(225b)을 포함한다.

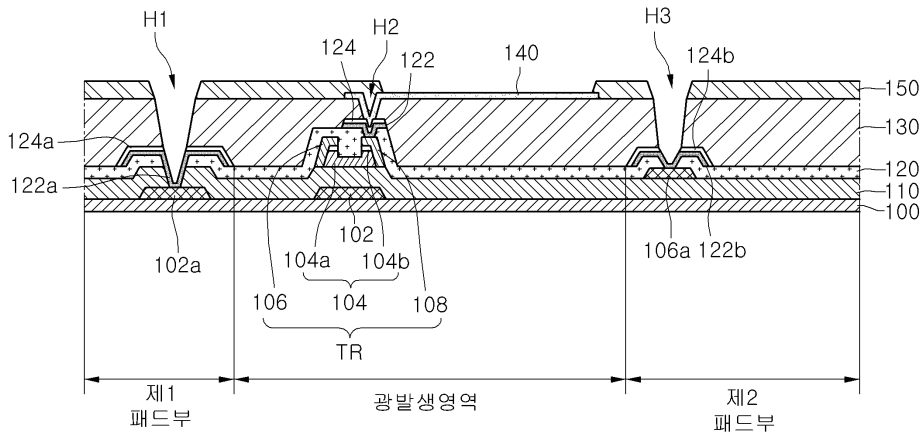
- [0049] 상기 도전 패턴(225)과 게이트 패드 상부 전극(225a) 및 데이터 패드 상부 전극(225b)이 형성된 금속기판(100) 상에 평탄화층(230)이 형성된다. 상기 광 발생 영역에 대응된 상기 평탄화층(230) 상에 상기 도전 패턴(225)과 전기적으로 연결된 제1 및 제2 캐소드 전극(242, 244)이 형성된다. 상기 제1 및 제2 캐소드 전극(242, 244)이 형성된 금속기판(100) 상에는 상기 제2 캐소드 전극(244)의 일부가 노출되게 패터닝된 बैं크층(250)이 형성된다.
- [0050] 도 4a 내지 도 4p는 도 3의 탑 에미션형 유기발광 다이오드 표시장치의 제조 공정 순서를 나타낸 도면이다.
- [0051] 도 4a 내지 도 4h의 제조 공정은 도 2a 내지 도 2h와 동일하므로 이에 대한 설명은 생략하기로 한다. 이때, 도 4a 내지 도 4h에 걸쳐 총 4개의 마스크를 이용한 제조 공정은 기존의 유기발광 다이오드 표시장치에서 박막트랜지스터(TR)를 형성하는 공정과 동일한 공정이다.
- [0052] 이어, 보호층(120)이 형성된 금속기판(100) 상에 도 4i에 도시된 바와 같이, ITO로 이루어진 도전층(224)이 적층된다. 상기 도전층(224)은 제5 마스크를 이용한 공정을 통해 도 4j와 같이 도전 패턴(225)과, 게이트 패드 상부 전극(225a) 및 데이터 패드 상부 전극(225b)으로 패터닝된다.
- [0053] 상기 도전 패턴(225)과, 게이트 패드 상부 전극(225a) 및 데이터 패드 상부 전극(225b)이 형성된 금속기판(100) 상에 도 4k와 같이, 평탄화패턴(229)이 형성된다. 상기 평탄화패턴(229)은 제6 마스크를 이용한 공정을 통해 도 4l에 도시된 바와 같이, 상기 제1 내지 제3 컨택홀(H1 ~ H3)이 형성된 부분이 노출된 평탄화층(230)으로 패터닝된다.
- [0054] 상기 평탄화층(230)이 형성된 금속기판(100) 전면에도 도 4m에 도시된 바와 같이, 제1 및 제2 금속 패턴(241, 243)이 형성된다. 상기 제1 금속 패턴(241)은 Mo로 이루어지며 상기 제2 금속 패턴(243)은 반사율이 좋은 AlNd로 이루어진다. 상기 제1 및 제2 금속 패턴(241, 243)은 제7 마스크를 이용한 공정을 통해 도 4n에 도시된 바와 같이, 상기 광 발생 영역 상에 위치하는 제1 및 제2 캐소드 전극(242, 244)으로 패터닝된다.
- [0055] 이때, 상기 평탄화층(230) 상에 상기 AlNd로 된 제2 캐소드 전극(244)을 형성할 때 접착력의 문제가 발생할 수 있어서 상기 Mo로 된 제1 캐소드 전극(242)을 상기 평탄화층(230)과 상기 제2 캐소드 전극(244) 사이에 형성한다. 이와 같이, 본 발명의 제2 실시예에 따른 탑 에미션 인버티드 유기발광 다이오드 표시장치는 Mo와 AlNd로 된 이중금속층(242, 244)으로 캐소드 전극을 형성한다.
- [0056] 상기 제1 및 제2 캐소드 전극(242, 244)이 형성된 금속기판(100) 전면에도 도 4o에 도시된 바와 같이, बैं크 패턴(249)이 형성된다. 상기 बैं크 패턴(249)은 제8 마스크를 이용한 공정을 통해 도 4p에 도시된 바와 같이, 상기 제2 캐소드 전극(244)의 일부와 제1 및 제3 컨택홀(H1, H3)을 노출시키는 बैं크층(250)으로 패터닝된다.
- [0057] 이어, 위와 같은 공정을 거친 금속기판(100) 상에는 유기발광층(도시하지 않음)과 상기 유기발광층 상에 애노드 전극(도시하지 않음)이 형성된다. 상기 애노드 전극은 투명한 도전성 금속으로 이루어진다.
- [0058] 상기 게이트 패드부의 제1 컨택홀(H1) 상에 ITO로 된 게이트 패드 상부 전극(225a)이 노출되고 상기 데이터 패드부의 제3 컨택홀(H3) 상에 ITO로 된 데이터 패드 상부 전극(225b)이 노출되기 때문에 상기 게이트 패드부 및 데이터 패드부는 탑 에미션형 구조로 형성된다.
- [0059] 이와 같이, 기존의 6 마스크를 이용하여 기판 상에 박막트랜지스터를 형성하는 유기발광 다이오드 표시장치 공정의 일부를 활용함으로써 총 8개의 마스크를 이용한 탑 에미션형 인버티드 구조를 갖는 유기발광 다이오드 표시장치를 제조하여 기존의 탑 에미션형 인버티드 구조의 유기발광 다이오드 표시장치에 비해 마스크 수를 줄일 수 있다. 이로 인해, 제조 공정이 단순해지며 제조 비용을 절감할 수 있다. 또한, 본 발명에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치는 기존의 유기발광 다이오드 표시장치의 제조 공정 중 모듈 공정과 호환이 용이하게 이루어질 수 있다.

도면의 간단한 설명

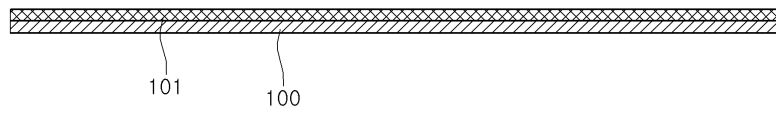
- [0060] 도 1은 본 발명의 제 1 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치의 개략적인 단면도.
- [0061] 도 2a 내지 도 2q는 도 1의 탑 에미션형 유기발광 다이오드 표시장치의 제조 공정 순서를 나타낸 도면.
- [0062] 도 3은 본 발명의 제2 실시예에 따른 탑 에미션 인버티드형 유기발광 다이오드 표시장치의 개략적인 단면도.
- [0063] 도 4a 내지 도 4p는 도 3의 탑 에미션형 유기발광 다이오드 표시장치의 제조 공정 순서를 나타낸 도면.

도면

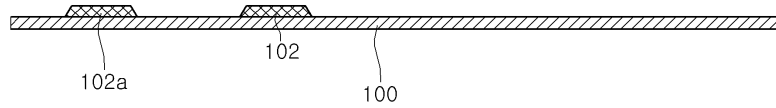
도면1



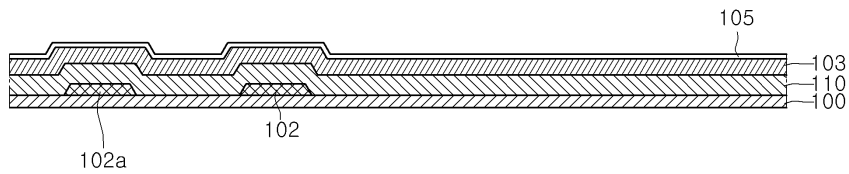
도면2a



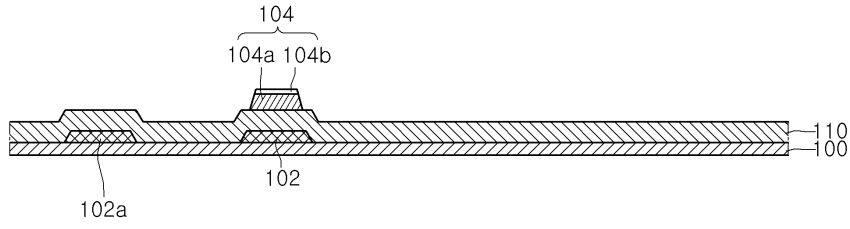
도면2b



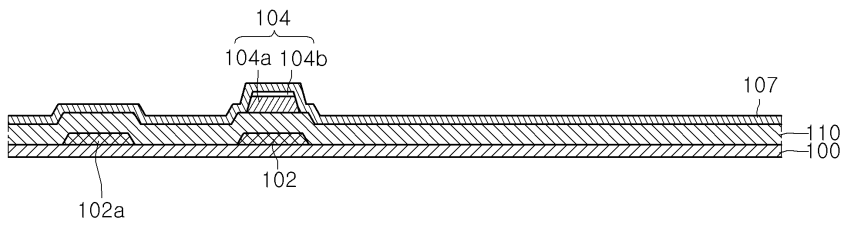
도면2c



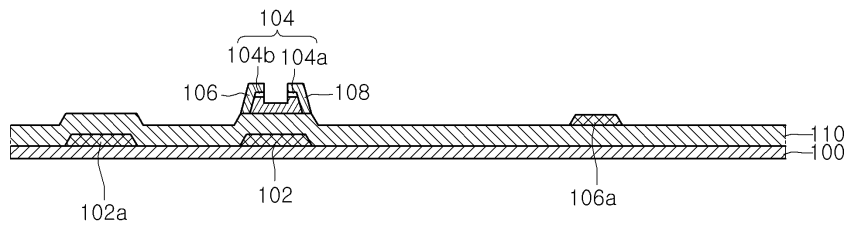
도면2d



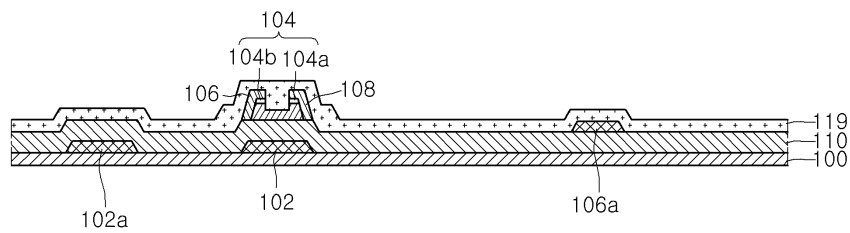
도면2e



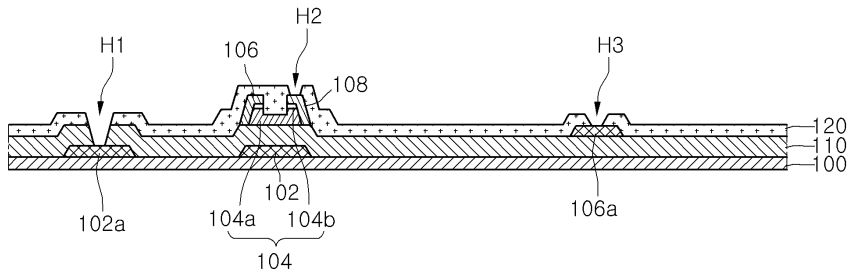
도면2f



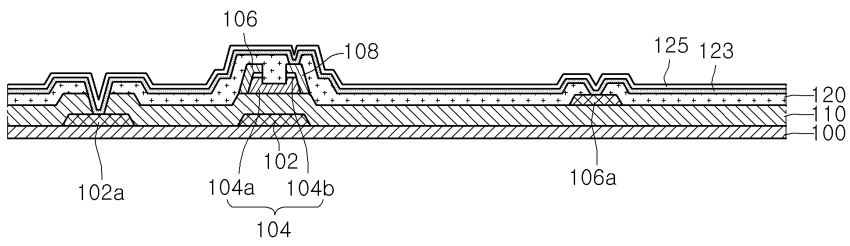
도면2g



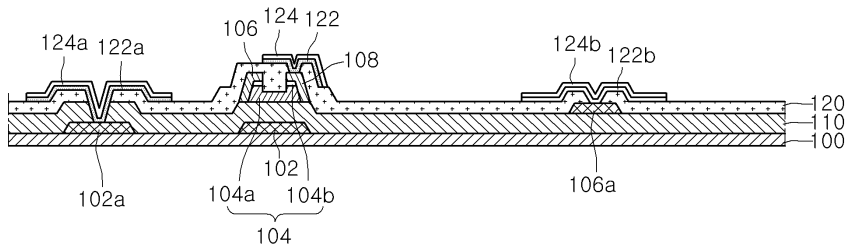
도면2h



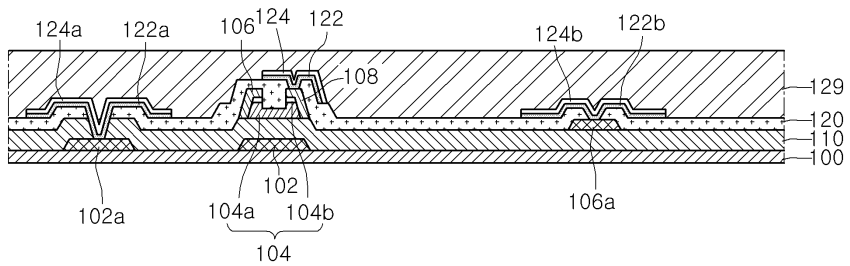
도면2i



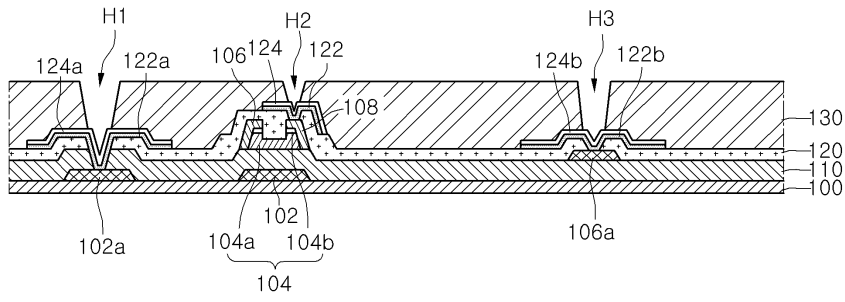
도면2j



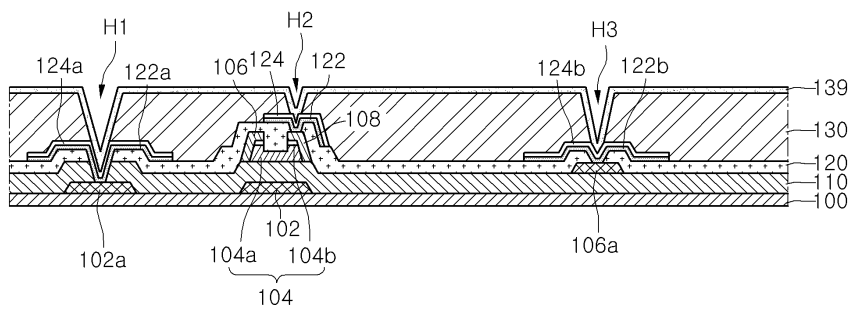
도면2k



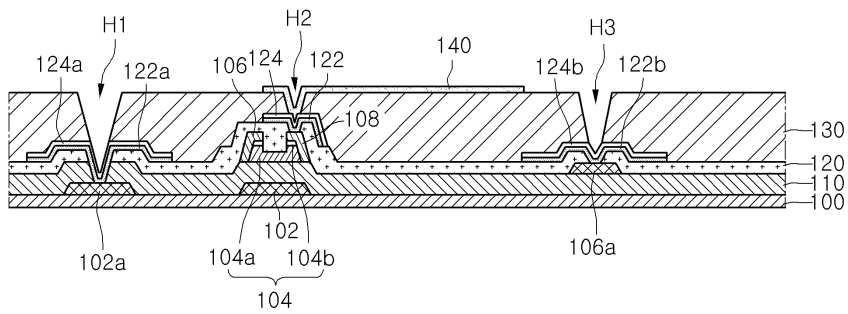
도면2l



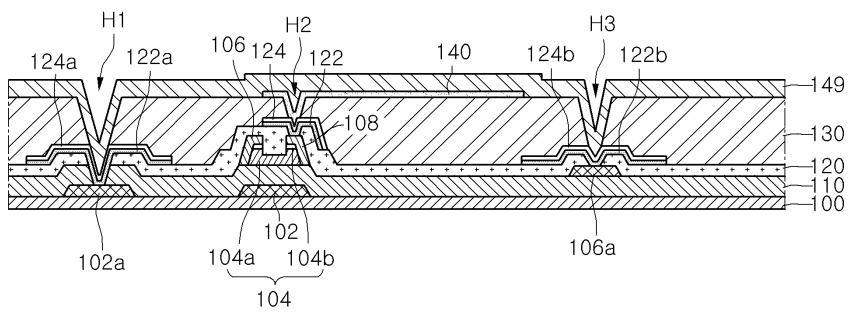
도면2m



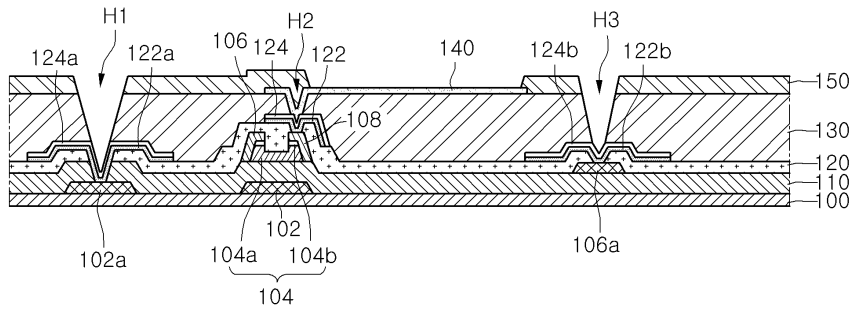
도면2n



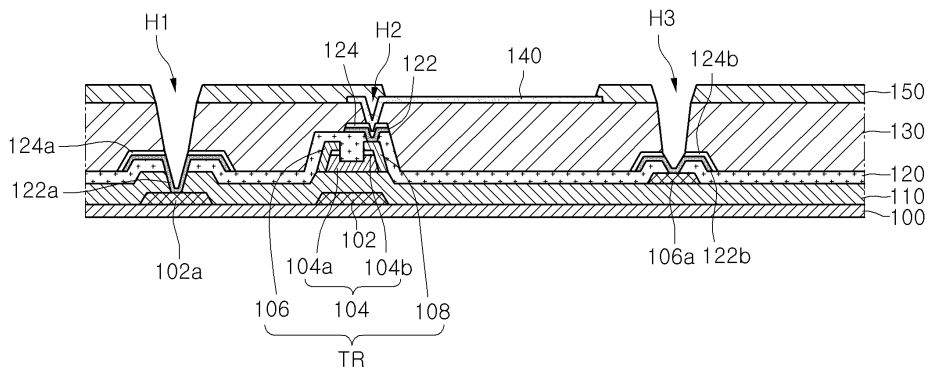
도면2o



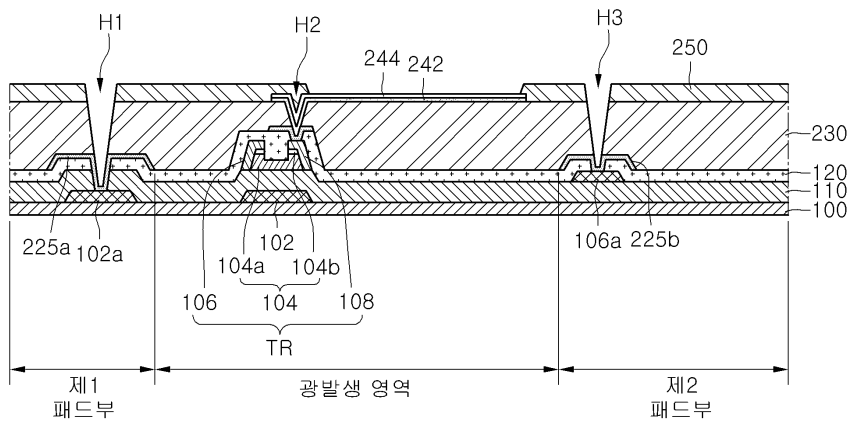
도면2p



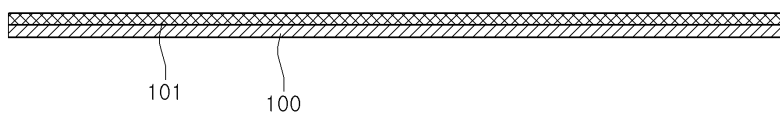
도면2q



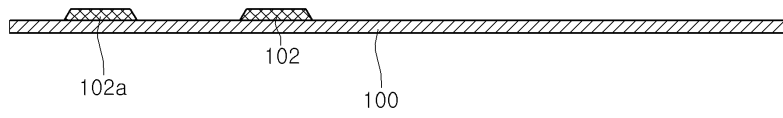
도면3



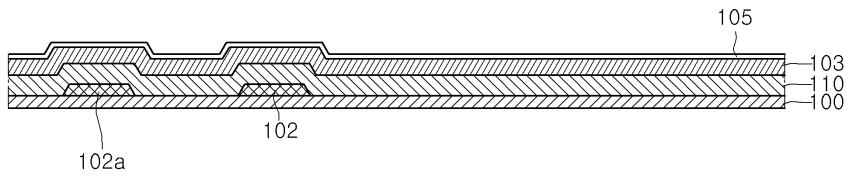
도면4a



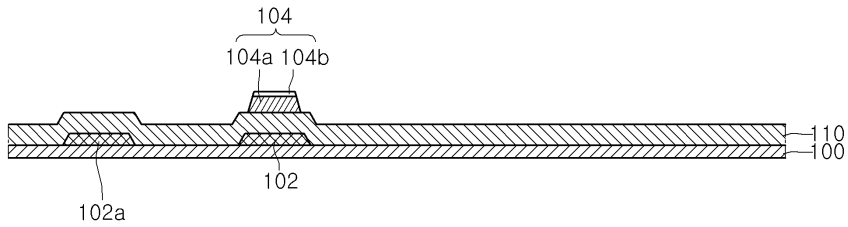
도면4b



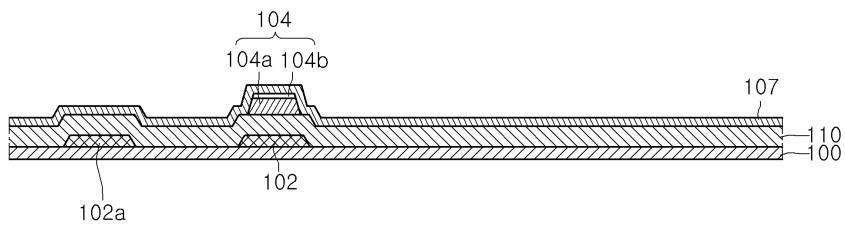
도면4c



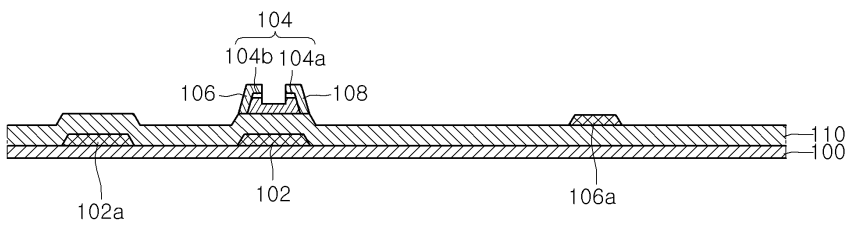
도면4d



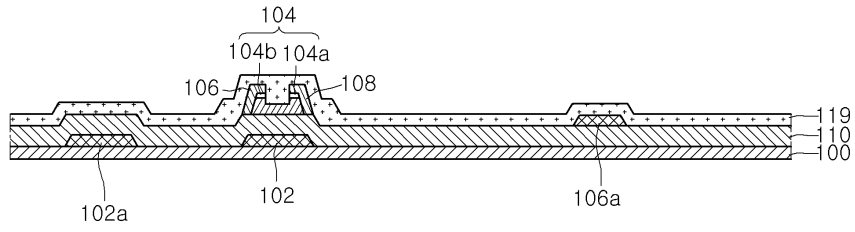
도면4e



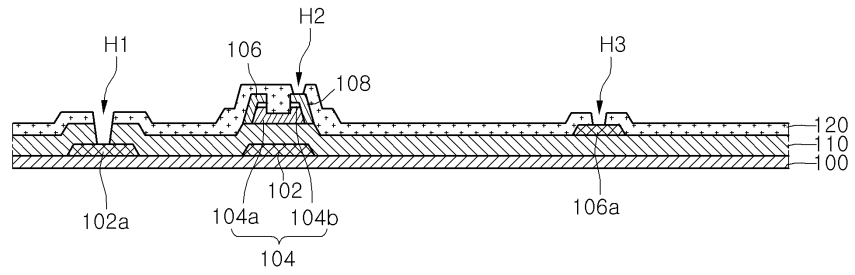
도면4f



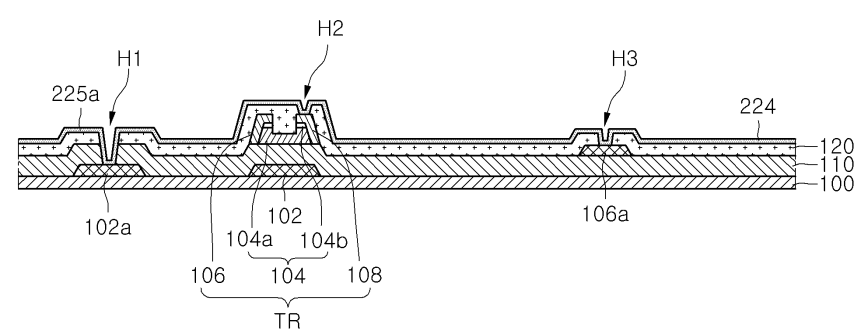
도면4g



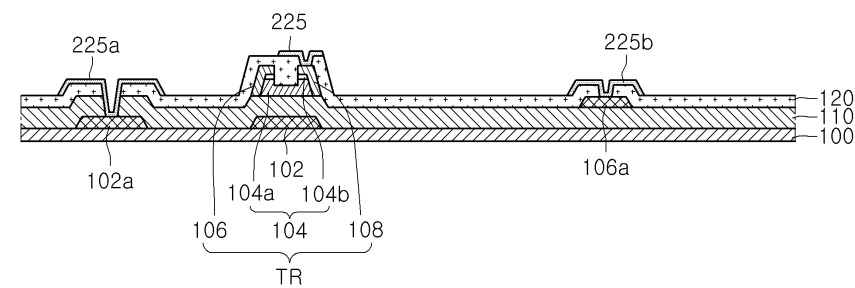
도면4h



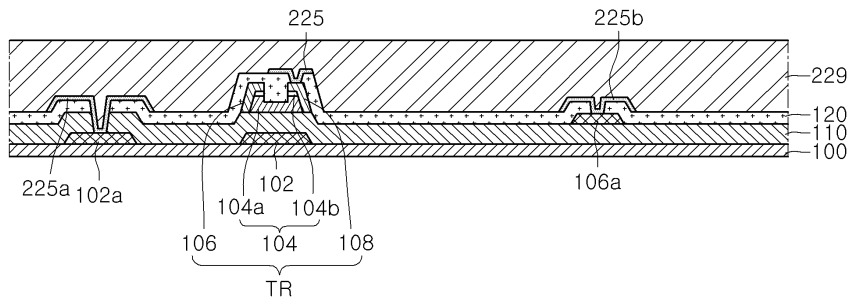
도면4i



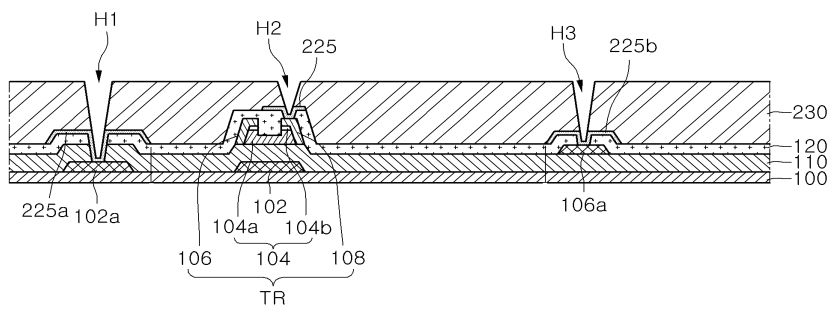
도면4j



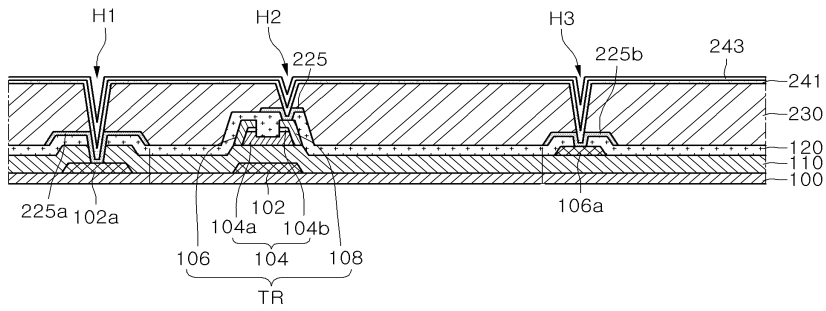
도면4k



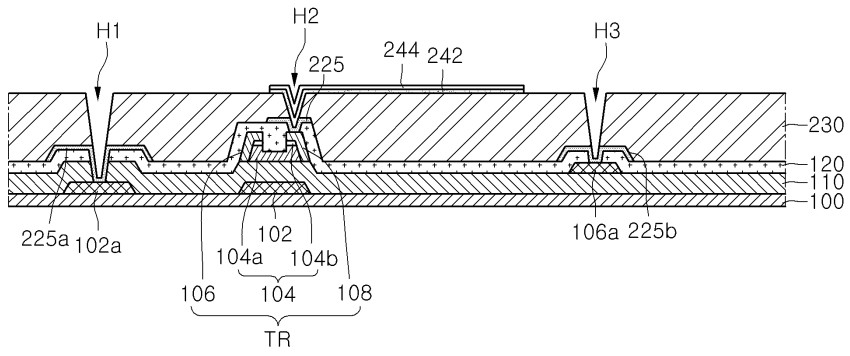
도면4l



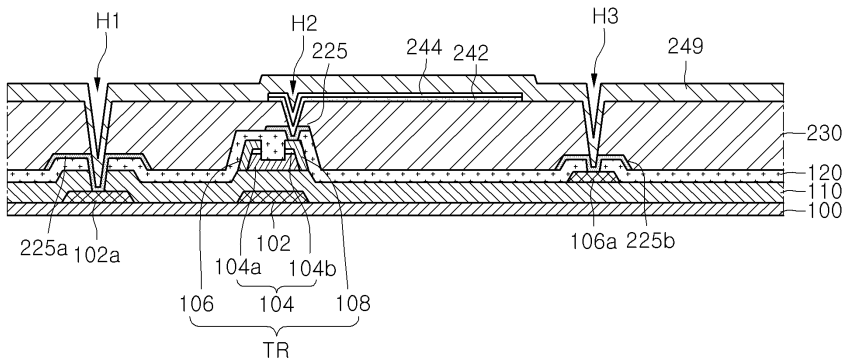
도면4m



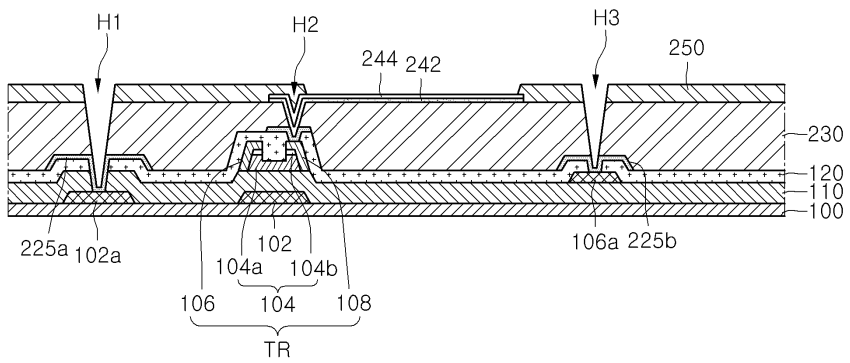
도면4n



도면4o



도면4p



专利名称(译)	标题：基于发明的顶部发光有机发光二极管显示装置及其制造方法		
公开(公告)号	KR101319096B1	公开(公告)日	2013-10-17
申请号	KR1020090015460	申请日	2009-02-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM YONG CHUL 김용철 YOO JUHN SUK 유준석		
发明人	김용철 유준석		
IPC分类号	H05B33/26 H01L51/50 H01L H05B		
CPC分类号	H01L27/3258 H01L27/3246 H01L2251/5315 H01L27/3276 H01L51/5221 H01L2227/323 H01L27/3248 H01L51/5231 H01L2251/5353		
其他公开文献	KR1020100096545A		
外部链接	Espacenet		

摘要(译)

公开了一种顶部发光倒置型有机发光二极管显示装置及其制造方法。本发明涉及一种顶部发光倒置型有机发光二极管显示装置，该显示装置通过利用部件减少掩模数量并在金属板上形成薄膜晶体管(TFT)，并且可以减少制造工艺的简化和制造成本。以及在基板上形成薄膜晶体管(TFT)的制造方法及其制造方法。掩模，金属板，柔性，双金属层，顶部发射型，倒置。

