



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0123529
(43) 공개일자 2011년11월15일

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2010-0043055

(22) 출원일자 2010년05월07일

심사청구일자 2010년05월07일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

나동균

경기도 용인시 기흥구 농서동 산24

김우철

경기도 용인시 기흥구 농서동 산24

(74) 대리인

리엔목특허법인

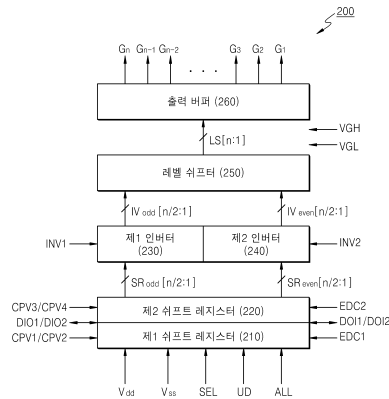
전체 청구항 수 : 총 18 항

(54) 게이트 구동회로 및 이를 이용한 유기전계발광표시장치

(57) 요약

본 발명의 실시예들에 따른 게이트 구동회로는, p형 트랜지스터용 게이트 구동신호와 n형 트랜지스터용 게이트 구동신호를 생성할 수 있고, 주사신호와 발광제어신호를 생성할 수 있으며, 펄스폭 제어기능 및 동시발광 기능을 구비한다.

대표도 - 도2



특허청구의 범위

청구항 1

발광표시장치를 구동하는 게이트 구동회로에 있어서,

제1 프레임 개시펄스에 응답하여 제1 쉬프트 레지스터 출력을 출력하는 제1 쉬프트 레지스터;

제2 프레임 개시펄스에 응답하여 제2 쉬프트 레지스터 출력을 출력하는 제2 쉬프트 레지스터;

제1 반전 제어신호에 따라, 상기 제1 쉬프트 레지스터 출력을 반전시켜 출력하거나, 그대로 출력하는 제1 인버터; 및

제2 반전 제어신호에 따라, 상기 제2 쉬프트 레지스터 출력을 반전시켜 출력하거나, 그대로 출력하는 제2 인버터를 포함하고,

상기 제1 쉬프트 레지스터 및 상기 제2 쉬프트 레지스터는 서로 독립적으로 동작하고, 상기 제1 인버터 및 상기 제2 인버터는 서로 독립적으로 동작하고,

상기 제1 쉬프트 레지스터 및 상기 제1 인버터를 통해 제1 그룹 게이트 구동신호가 출력되고, 상기 제2 쉬프트 레지스터 및 상기 제2 인버터를 통해 제2 그룹 게이트 구동신호가 출력되는, 게이트 구동회로.

청구항 2

제1항에 있어서,

상기 제1 인버터의 출력 및 상기 제2 인버터의 출력의 전압 레벨을 조절하는 레벨 쉬프터; 및

상기 레벨 쉬프터의 출력을 임시 저장하여 상기 제1 내지 제2 그룹 게이트 구동신호로서 출력하는 출력 버퍼를 더 포함하는 게이트 구동회로.

청구항 3

제1항에 있어서,

상기 제1 쉬프트 레지스터는 적어도 하나의 제1 쉬프트 레지스터 클럭신호에 응답하여 동작하고,

상기 제2 쉬프트 레지스터는 적어도 하나의 제2 쉬프트 레지스터 클럭신호에 응답하여 동작하는, 게이트 구동회로.

청구항 4

제1항에 있어서,

상기 제1 쉬프트 레지스터는 제1 펄스폭 제어신호에 응답하여, 상기 제1 그룹 게이트 구동신호의 펄스폭을 조절하고,

상기 제2 쉬프트 레지스터는 제2 펄스폭 제어신호에 응답하여, 상기 제2 그룹 게이트 구동신호의 펄스폭을 조절하는, 게이트 구동회로.

청구항 5

제4항에 있어서,

상기 제1 쉬프트 레지스터는 적어도 하나의 제1 쉬프트 레지스터 클럭신호에 응답하여 동작하고,

상기 제2 쉬프트 레지스터는 적어도 하나의 제2 쉬프트 레지스터 클럭신호에 응답하여 동작하며,

상기 제1 쉬프트 레지스터는 상기 제1 펄스폭 제어신호에 따라, 상기 제1 프레임 개시펄스가 활성화되는 동안, 상기 적어도 하나의 제1 쉬프트 레지스터 클럭신호의 레벨에 동기화되어 동작하거나, 상기 적어도 하나의 제1 쉬프트 레지스터 클럭신호의 상승 또는 하강 에지를 래치하도록 동작하고,

상기 제2 쉬프트 레지스터는 상기 제2 펄스폭 제어신호에 따라, 상기 제2 프레임 개시펄스가 활성화되는 동안, 상기 적어도 하나의 제2 쉬프트 레지스터 클럭신호의 레벨에 동기화되어 동작하거나, 상기 적어도 하나의 제2 쉬프트 레지스터 클럭신호의 상승 또는 하강 에지를 래치하도록 동작하는, 게이트 구동회로.

청구항 6

제5항에 있어서,

상기 제1 그룹 게이트 구동신호의 펄스폭을 조절하는 경우, 상기 제1 펄스폭 제어신호를 활성화시키고, 상기 제1 그룹 게이트 구동신호의 펄스폭에 대응되도록 상기 제1 프레임 개시펄스의 펄스폭으로 조절하며,

상기 제2 그룹 게이트 구동신호의 펄스폭을 조절하는 경우, 상기 제2 펄스폭 제어신호를 활성화시키고, 상기 제2 그룹 게이트 구동신호의 펄스폭에 대응되도록 상기 제2 프레임 개시펄스의 펄스폭으로 조절하는, 게이트 구동회로.

청구항 7

제1항에 있어서,

상기 게이트 구동회로는, 출력채널 선택신호에 따라, 상기 제1 내지 제2 그룹 게이트 구동신호의 출력채널들 중 활성화되는 출력채널 수 또는 출력채널 조합을 선택하는, 게이트 구동회로.

청구항 8

제1항에 있어서,

상기 게이트 구동회로는, 주사방향 제어신호에 따라, 상기 제1 내지 제2 그룹 게이트 구동신호 출력채널의 출력 순서를 제어하는, 게이트 구동회로.

청구항 9

제1항에 있어서,

상기 게이트 구동회로는, 동시발광 제어신호에 따라, 상기 제1 내지 제2 그룹 게이트 구동신호를 순차적으로 출력시키거나, 동시에 출력시키는, 게이트 구동회로.

청구항 10

제1항에 있어서,

상기 제1 또는 제2 그룹 게이트 구동신호가 p형 트랜지스터로 구현된 화소회로에 공급되는 신호인 경우,

상기 제1 또는 제2 반전 제어신호가 활성화되어, 상기 제1 또는 제2 인버터에서 상기 제1 또는 제2 쉬프트 레지스터 출력이 반전되어 출력되는, 게이트 구동회로.

청구항 11

제1항에 있어서,

상기 제1 또는 제2 그룹 게이트 구동신호가 n형 트랜지스터로 구현된 화소회로에 공급되는 신호인 경우,

상기 제1 또는 제2 반전 제어신호가 비활성화되어, 상기 제1 또는 제2 인버터에서 상기 제1 또는 제2 쉬프트 레지스터 출력이 그대로 전달되어 출력되는, 게이트 구동회로.

청구항 12

제1항에 있어서,

상기 제1 그룹 게이트 구동신호는 주사신호이고, 상기 제2 그룹 게이트 구동신호는 발광제어신호인, 게이트 구동회로.

청구항 13

제1항에 있어서,

상기 발광표시장치는 유기전계발광표시장치인, 게이트 구동회로.

청구항 14

유기전계발광표시장치를 구동하는 게이트 구동회로에 있어서,

복수의 그룹의 게이트 구동신호들을 출력하고, 각 그룹의 게이트 구동신호들을 독립 구동하며,

p형 트랜지스터용 게이트 구동신호와 n형 트랜지스터용 게이트 구동신호를 생성할 수 있고,

게이트 구동신호들의 그룹들을 주사신호용 그룹과 발광제어신호용 그룹으로 할당하여, 주사신호와 발광제어신호를 서로 독립적으로 생성하여 출력할 수 있는, 게이트 구동회로.

청구항 15

제14항에 있어서,

각 그룹의 게이트 구동신호들을 생성하는 각각의 회로들은 서로 독립적으로 구성되고, 별개의 제어신호에 의해 구동되는, 게이트 구동회로.

청구항 16

제14항에 있어서, 펄스폭 제어신호 및 프레임 개시펄스를 이용하여, 게이트 구동신호 그룹들의 펄스폭을 조절하는 게이트 구동회로.

청구항 17

제14항에 있어서, 동시발광 제어신호를 이용하여, 상기 복수의 그룹의 게이트 구동신호들을 동시에 출력시키는 게이트 구동회로.

청구항 18

데이터 라인들 및 주사 라인들의 교차부에 배치되고, 자체발광 발광소자를 포함하는 복수의 화소들;

상기 복수의 화소들 각각에 상기 주사 라인들을 통해 주사신호들을 출력하고, 발광제어 라인들을 통해 발광제어 신호를 출력하는 게이트 구동부; 및

입력 영상에 대응되는 데이터 신호를 생성하여 상기 데이터 라인들을 통해 상기 복수의 화소들 각각에 출력하는 데이터 구동부를 포함하고,

상기 게이트 구동부는, 제1항 내지 제12항 및 제14항 내지 제17항 중 어느 한 항에 따른 게이트 구동회로를 포함하는, 유기전계발광표시장치.

명세서

기술분야

[0001] 본 발명의 실시예들은 게이트 구동회로 및 상기 게이트 구동회로를 이용한 발광표시장치에 관한 것이다.

배경기술

[0002] 발광표시장치는 입력 데이터에 대응되는 데이터 신호를 복수의 화소 회로들에 인가하여 각 화소들의 휘도를 조절함으로써, 입력 데이터를 영상으로 변환하여 사용자에게 제공한다. 발광표시장치는 자체 발광하는 소자, 예를 들면 유기발광다이오드(OLED, organic light emitting diode)를 이용하여 구현될 수 있다. 자체 발광 소자를 구동하는 경우, 데이터 신호가 입력되는 화소를 선택하는 주사신호와, 발광 소자의 발광을 제어하는 발광제어신호가 생성되어, 각 화소들로 출력될 수 있다.

발명의 내용

해결하려는 과제

- [0003] 본 발명의 실시예들은 n형 트랜지스터로 화소 회로가 구현된 발광표시장치용 주사신호 및 발광제어신호 뿐만 아니라, p형 트랜지스터로 화소 회로가 구현된 발광표시장치용 주사신호 및 발광제어신호도 생성할 수 있는 게이트 구동회로를 제공하기 위한 것이다.
- [0004] 또한, 본 발명의 실시예들은 하나의 게이트 구동회로에서 주사신호와 발광제어신호를 함께 생성하여 출력할 수 있는 게이트 구동회로를 제공하기 위한 것이다.
- [0005] 또한, 본 발명의 실시예들은 주사신호 및 발광제어신호와 같은 게이트 구동신호의 펄스폭을 조절하는 것이 가능한 게이트 구동회로를 제공하기 위한 것이다.
- [0006] 또한, 본 발명의 실시예들은 발광표시장치의 화소들을 동시에 발광시키는 발광제어신호를 생성할 수 있는 게이트 구동회로를 제공하기 위한 것이다.

과제의 해결 수단

- [0007] 본 발명의 일 실시예의 일 측면에 따른 발광표시장치를 구동하는 게이트 구동회로는, 제1 프레임 개시펄스에 응답하여 제1 쉬프트 레지스터 출력을 출력하는 제1 쉬프트 레지스터; 제2 프레임 개시펄스에 응답하여 제2 쉬프트 레지스터 출력을 출력하는 제2 쉬프트 레지스터; 제1 반전 제어신호에 따라, 상기 제1 쉬프트 레지스터 출력을 반전시켜 출력하거나, 그대로 출력하는 제1 인버터; 및 제2 반전 제어신호에 따라, 상기 제2 쉬프트 레지스터 출력을 반전시켜 출력하거나, 그대로 출력하는 제2 인버터를 포함하고, 상기 제1 쉬프트 레지스터 및 상기 제2 쉬프트 레지스터는 서로 독립적으로 동작하고, 상기 제1 인버터 및 상기 제2 인버터는 서로 독립적으로 동작하고, 상기 제1 쉬프트 레지스터 및 상기 제1 인버터를 통해 제1 그룹 게이트 구동신호가 출력되고, 상기 제2 쉬프트 레지스터 및 상기 제2 인버터를 통해 제2 그룹 게이트 구동신호가 출력된다.
- [0008] 상기 게이트 구동회로는 상기 제1 인버터의 출력 및 상기 제2 인버터의 출력의 전압 레벨을 조절하는 레벨 쉬프터; 및 상기 레벨 쉬프터의 출력을 임시 저장하여 상기 제1 내지 제2 그룹 게이트 구동신호로서 출력하는 출력 버퍼를 더 포함할 수 있다.
- [0009] 상기 제1 쉬프트 레지스터는 적어도 하나의 제1 쉬프트 레지스터 클럭신호에 응답하여 동작하고, 상기 제2 쉬프트 레지스터는 적어도 하나의 제2 쉬프트 레지스터 클럭신호에 응답하여 동작한다.
- [0010] 또한, 상기 제1 쉬프트 레지스터는 제1 펄스폭 제어신호에 응답하여, 상기 제1 그룹 게이트 구동신호의 펄스폭을 조절하고, 상기 제2 쉬프트 레지스터는 제2 펄스폭 제어신호에 응답하여, 상기 제2 그룹 게이트 구동신호의 펄스폭을 조절한다. 상세히 설명하면, 상기 제1 쉬프트 레지스터는 적어도 하나의 제1 쉬프트 레지스터 클럭신호에 응답하여 동작하고, 상기 제2 쉬프트 레지스터는 적어도 하나의 제2 쉬프트 레지스터 클럭신호에 응답하여 동작하며, 상기 제1 쉬프트 레지스터는 상기 제1 펄스폭 제어신호에 따라, 상기 제1 프레임 개시펄스가 활성화되는 동안, 상기 적어도 하나의 제1 쉬프트 레지스터 클럭신호의 레벨에 동기화되어 동작하거나, 상기 적어도 하나의 제1 쉬프트 레지스터 클럭신호의 상승 또는 하강 에지를 래치하도록 동작하고, 상기 제2 쉬프트 레지스터는 상기 제2 펄스폭 제어신호에 따라, 상기 제2 프레임 개시펄스가 활성화되는 동안, 상기 적어도 하나의 제2 쉬프트 레지스터 클럭신호의 레벨에 동기화되어 동작하거나, 상기 적어도 하나의 제2 쉬프트 레지스터 클럭신호의 상승 또는 하강 에지를 래치하도록 동작한다.
- [0011] 또한, 상기 제1 그룹 게이트 구동신호의 펄스폭을 조절하는 경우, 상기 제1 펄스폭 제어신호를 활성화시키고, 상기 제1 그룹 게이트 구동신호의 펄스폭에 대응되도록 상기 제1 프레임 개시펄스의 펄스폭으로 조절하며, 상기 제2 그룹 게이트 구동신호의 펄스폭을 조절하는 경우, 상기 제2 펄스폭 제어신호를 활성화시키고, 상기 제2 그룹 게이트 구동신호의 펄스폭에 대응되도록 상기 제2 프레임 개시펄스의 펄스폭으로 조절할 수 있다.
- [0012] 상기 게이트 구동회로는, 출력채널 선택신호에 따라, 상기 제1 내지 제2 그룹 게이트 구동신호의 출력채널들 중 활성화되는 출력채널 수 또는 출력채널 조합을 선택할 수 있다.
- [0013] 또한, 상기 게이트 구동회로는, 주사방향 제어신호에 따라, 상기 제1 내지 제2 그룹 게이트 구동신호 출력채널의 출력 순서를 제어할 수 있다.
- [0014] 상기 게이트 구동회로는, 동시발광 제어신호에 따라, 상기 제1 내지 제2 그룹 게이트 구동신호를 순차적으로 출력시키거나, 동시에 출력시킬 수 있다.
- [0015] 상기 제1 또는 제2 그룹 게이트 구동신호가 p형 트랜지스터로 구현된 화소회로에 공급되는 신호인 경우, 상기 제1 또는 제2 반전 제어신호가 활성화되어, 상기 제1 또는 제2 인버터에서 상기 제1 또는 제2 쉬프트 레지스터

출력이 반전되어 출력된다.

- [0016] 상기 제1 또는 제2 그룹 게이트 구동신호가 n형 트랜지스터로 구현된 화소회로에 공급되는 신호인 경우, 상기 제1 또는 제2 반전 제어신호가 비활성화되어, 상기 제1 또는 제2 인버터에서 상기 제1 또는 제2 쉬프트 레지스터 출력이 그대로 전달되어 출력된다.
- [0017] 또한, 상기 제1 그룹 게이트 구동신호는 주사신호 또는 발광제어신호일 수 있고, 상기 제2 그룹 게이트 구동신호는 주사신호 또는 발광제어신호일 수 있다. 즉, 본 발명의 실시예들에 따르면, 제1 그룹 게이트 구동신호와 제2 그룹 게이트 구동신호가 서로 다른 종류의 게이트 구동신호(예를 들면 제1 그룹 게이트 구동신호는 주사신호이고 제2 그룹 게이트 구동신호는 발광제어신호)일 수 있다.
- [0018] 상기 발광표시장치는 유기전계발광표시장치일 수 있다.
- [0019] 본 발명의 일 실시예를 다른 측면에 따른 유기전계발광표시장치를 구동하는 게이트 구동회로는, 복수의 그룹의 게이트 구동신호들을 출력하고, 각 그룹의 게이트 구동신호들을 독립 구동하며, p형 트랜지스터용 게이트 구동신호와 n형 트랜지스터용 게이트 구동신호를 생성할 수 있고, 게이트 구동신호들의 그룹들을 주사신호용 그룹과 발광제어신호용 그룹으로 할당하여, 주사신호와 발광제어신호를 서로 독립적으로 생성하여 출력할 수 있다.
- [0020] 각 그룹의 게이트 구동신호들을 생성하는 각각의 회로들은 서로 독립적으로 구성되고, 별개의 제어신호에 의해 구동된다.
- [0021] 또한, 펄스폭 제어신호 및 프레임 개시펄스를 이용하여, 게이트 구동신호 그룹들의 펄스폭을 조절한다.
- [0022] 동시발광 제어신호를 이용하여, 상기 복수의 그룹의 게이트 구동신호들을 동시에 출력시킨다.
- [0023] 본 발명의 일 실시예의 다른 측면으로서, 데이터 라인들 및 주사 라인들의 교차부에 배치되고, 자체발광 발광소자를 포함하는 복수의 화소들; 상기 복수의 화소들 각각에 상기 주사 라인들을 통해 주사신호들을 출력하고, 발광제어 라인들을 통해 발광제어신호를 출력하는 게이트 구동부; 및 입력 영상에 대응되는 데이터 신호를 생성하여 상기 데이터 라인들을 통해 상기 복수의 화소들 각각에 출력하는 데이터 구동부를 포함하고, 상기 게이트 구동부는, 앞서 설명된 게이트 구동회로를 포함하는 유기전계발광표시장치가 제공된다.

발명의 효과

- [0024] 본 발명의 실시예들에 따른 게이트 구동회로는 n형 트랜지스터로 화소 회로가 구현된 발광표시장치용 게이트 구동신호 뿐만 아니라, p형 트랜지스터로 화소 회로가 구현된 발광표시장치용 게이트 구동신호도 생성할 수 있는 효과가 있다.
- [0025] 또한, 본 발명의 실시예들에 따른 게이트 구동회로는, 제어신호들을 이용하여 제1 그룹 게이트 구동신호 및 제2 그룹 게이트 구동신호를 서로 독립적으로 구동함으로써, 주사신호와 발광제어신호를 단일 게이트 구동회로에서 생성하여 출력할 수 있는 효과가 있다.
- [0026] 또한, 본 발명의 실시예들에 따른 게이트 구동회로는, 게이트 구동신호의 펄스폭을 조절할 수 있는 효과가 있다.
- [0027] 또한, 본 발명의 실시예들에 따른 게이트 구동회로는, 동시발광 제어기능을 구비하여, 발광표시장치의 화소들을 동시에 발광시키도록 구동할 수 있는 효과가 있다.

도면의 간단한 설명

- [0028] 도 1은 본 발명의 일 실시예에 따른 발광표시장치(100)의 구조를 나타낸 도면이다.
- 도 2는 본 발명의 일 실시예에 따른 게이트 구동회로(200)의 구조를 나타낸 블록도이다.
- 도 3은 본 발명의 일 실시예에 따른 게이트 구동회로(200)가 배치된 게이트 구동부(130)의 구조를 나타낸 도면이다.
- 도 4는 본 발명의 일 실시예에 따른 게이트 구동회로(200)가 배치된 게이트 구동부(130)의 구조를 나타낸 도면이다.
- 도 5는 n형 트랜지스터를 구동하는 구동신호를 생성하기 위한 동작을 나타낸 타이밍도이다.

도 6은 p형 트랜지스터를 구동하는 구동신호를 생성하기 위한 동작을 나타낸 타이밍도이다.

도 7은 본 발명의 일 실시예에 따라, 주사신호와 발광제어신호를 독립적으로 생성하여 출력하는 동작을 나타낸 타이밍도이다.

도 8은 예지 래치 동작을 나타낸 타이밍도이다.

도 9는 레벨 래치 동작을 나타낸 타이밍도이다.

도 10은 본 발명의 일 실시예에 따른 동시발광 동작을 나타낸 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

- [0029] 하기의 설명 및 첨부된 도면은 본 발명에 따른 동작을 이해하기 위한 것이며, 본 기술 분야의 통상의 기술자가 용이하게 구현할 수 있는 부분은 생략될 수 있다.
- [0030] 또한 본 명세서 및 도면은 본 발명을 제한하기 위한 목적으로 제공된 것은 아니고, 본 발명의 범위는 청구의 범위에 의하여 정해져야 한다. 본 명세서에서 사용된 용어들은 본 발명을 가장 적절하게 표현할 수 있도록 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야 한다.
- [0031] 이하 첨부된 도면을 참조하여 본 발명의 실시예들을 설명한다.
- [0032] 도 1은 본 발명의 일 실시예에 따른 발광표시장치(100)의 구조를 나타낸 도면이다.
- [0033] 도 1을 참조하면, 본 발명의 일 실시예에 의한 발광표시장치(100)는 데이터 구동부(120) 및 게이트 구동부(130)를 제어하기 위한 타이밍 제어부(110), 입력 영상에 대응되는 데이터 신호를 데이터 라인들(D1 내지 Dm)을 통해 복수의 화소들(P₁₁ 내지 P_{nm}) 각각에 출력하는 데이터 구동부(120), 복수의 화소들(P₁₁ 내지 P_{nm}) 각각에 주사 라인들(S1 내지 Sn)을 통해 주사신호들을 출력하고, 발광제어 라인들(E1 내지 En)들을 통해 발광제어신호를 출력하는 게이트 구동부(130), 및 주사 라인들(S1 내지 Sn), 발광제어 라인들(E1 내지 En) 및 데이터 라인들(D1 내지 Dm)과 접속되는 화소들(P₁₁ 내지 P_{nm})을 포함하는 화소부(140)를 구비한다.
- [0034] 화소부(140)는 주사 라인들(S1 내지 Sn), 발광제어 라인들(E1 내지 En) 및 데이터 라인들(D1 내지 Dm)의 교차부에 위치되는 화소들(P₁₁ 내지 P_{nm})을 구비한다. 각 화소들(P₁₁ 내지 P_{nm})은 도 1에 도시된 바와 같이, m*n 행렬 형태로 배열될 수 있다. 각 화소들(P₁₁ 내지 P_{nm})은 발광 소자를 포함하며, 화소들(P₁₁ 내지 P_{nm})은 외부로부터 발광 소자를 발광시키기 위한 제1 전압(Vd) 및 제2 전압(Vs)을 공급받는다. 또한, 각 화소들(P₁₁ 내지 P_{nm})은 상기 발광 소자에 구동 전류 또는 전압을 공급하여 상기 발광 소자를 데이터 신호에 대응되는 휘도로 발광시킨다. 상기 발광 소자는 발광표시장치(100)의 종류에 따라 달라질 수 있으며, 본 발명의 실시예들에 따른 발광표시장치(100)는 유기전계발광표시장치(Organic Electro-luminescent Display Device)이며, 상기 발광 소자는 유기발광다이오드(organic light emitting device, OLED)일 수 있다.
- [0035] 각 화소들(P₁₁ 내지 P_{nm})은 데이터 라인들(D1 내지 Dm)을 통해 전달되는 데이터 신호에 대응하여 제1 전원전압(Vd)으로부터 유기발광다이오드(OLED)를 경유하여 제2 전원전압(Vs)으로 공급되는 전류량을 제어한다. 그리고 발광제어 라인들(E1 내지 En)을 통해 전달된 발광제어신호에 따라 상기 데이터 신호에 대응되는 휘도의 빛을 유기발광다이오드(OLED)가 발광한다.
- [0036] 타이밍 제어부(110)는 RGB 데이터(Data), 데이터 구동부 제어신호(DCS) 등을 생성하여 데이터 구동부(120)에 출력하고, 게이트 구동부 제어신호들(DI01~2, CPV1~4, EDC1~2, SEL, UD, ALL, INV1~2) 등을 생성하여 게이트 구동부(130)에 출력한다. 게이트 구동부 제어신호들(DI01~2, CPV1~4, EDC1~2, SEL, UD, ALL, INV1~2)은 본 발명의 실시예들에 따른 게이트 구동회로(200)를 제어하기 위한 신호들이고, 각각의 자세한 기능은 후술한다.
- [0037] 데이터 구동부(120)는 RGB 데이터(Data)로부터 데이터 신호를 생성하여, 데이터 라인들(D1 내지 Dm)을 통해 복수의 화소들(P₁₁ 내지 P_{nm})에 출력한다. 데이터 구동부(120)는 감마 필터, 디지털-아날로그 변환 회로 등을 이용하여 RGB 데이터(Data)로부터 데이터 신호를 생성할 수 있다. 데이터 신호는 한 수평주기 동안, 같은 행에 위치한 복수의 화소들에 각각 출력될 수 있다. 또한, 데이터 신호를 전달하는 복수의 데이터 라인들(D1 내지 Dm) 각각은 같은 열에 위치한 복수의 화소들에 연결될 수 있다.
- [0038] 게이트 구동부(130)는 게이트 구동부 제어신호들(DI01~2, CPV1~4, EDC1~2, SEL, UD, ALL, INV1~2)로부터 주사

신호 및 발광제어신호를 생성하여, 주사 라인들(S1 내지 Sn) 및 발광제어 라인들(E1 내지 Em)을 통해 각 화소들(P₁₁ 내지 P_{nm})로 출력한다. 주사 라인들(S1 내지 Sn) 각각은, 그리고 발광제어 라인들(E1 내지 En) 각각은 같은 행에 위치한 복수의 화소들에 연결될 수 있다. 주사 라인들(S1 내지 Sn)과 발광제어 라인들(E1 내지 En)은 행을 단위로 순차적으로 또는 동시적으로 각각 주사신호들과 발광제어신호들을 출력될 수 있다. 발광표시장치(100)의 구현 예에 따라, 게이트 구동부(130)는 추가적인 구동 신호를 생성하여 각 화소들(P₁₁ 내지 P_{nm})로 출력할 수 있다.

- [0039] 게이트 구동부(130)에 포함된 종래의 게이트 구동회로는 액정표시장치(LCD, Liquid Crystal Display)의 박막트랜지스터(Thin Film Transistor)를 구동하기 위해 개발되었기 때문에 게이트 구동부(130)의 출력이 액정표시장치의 NMOS 박막트랜지스터의 게이트 단자를 구동하는 것을 기본으로 하고 있다. 그리고 이러한 게이트 구동부(130)의 각 채널별 출력은 클럭 신호에 동기화되어 동일한 펄스폭을 유지하면서 위 채널에서 아래 채널로, 또는 아래 채널에서 위 채널로 순차적으로 출력된다.
- [0040] 그러나 유기전계발광표시장치에서는, 각 화소들(P₁₁ 내지 P_{nm})의 화소회로가 NMOS뿐만 아니라 PMOS로도 구현될 수 있기 때문에, 액정표시장치를 기본으로 한 게이트 구동부(130)로는 p형 트랜지스터로 구현된 화소회로를 포함하는 유기전계발광표시장치를 구동하는 것에 부적절하다.
- [0041] 또한 유기전계발광표시장치를 구동하기 위해서는 데이터 신호를 읽기 위한 주사 신호 이외에 유기발광다이오드(OLED)를 발광하는데 사용되는 발광제어신호도 필요하다. 아울러 발광제어신호의 펄스폭을 조절하여 유기발광다이오드의 발광시간을 조절하는 구동기술도 필요하다. 이는 유기발광다이오드의 수명을 연장하기 위한 구동기술이다.
- [0042] 나아가, 유기전계발광표시장치를 발광하는 방법에 따라, 게이트 구동부(130)의 모든 채널에서 발광제어신호를 출력하여 유기발광다이오드를 동시 발광시키는 기술이 필요하다.
- [0043] 그런데 액정표시장치에 사용된 게이트 구동회로는 위에 기술한 출력 구동기술을 구비하지 않기 때문에 유기전계발광표시장치를 구동하기 위한 새로운 구조의 게이트 구동회로가 필요하다.
- [0044] 본 발명의 실시예들은 자체발광소자를 구비한 발광표시장치, 예를 들면 유기전계발광표시장치의 구동에 필요한 기능을 수행하는 게이트 구동회로를 제안한다.
- [0045] 도 2는 본 발명의 일 실시예에 따른 게이트 구동회로(200)의 구조를 나타낸 블록도이다.
- [0046] 본 발명의 일 실시예에 따른 게이트 구동부(130)는 적어도 하나의 게이트 구동회로(200)를 포함한다. 본 실시예에 따른 게이트 구동회로(200)는 다음과 같은 기능들을 수행할 수 있다.
- [0047] - p형 트랜지스터를 구동하는 구동 신호와 n형 트랜지스터를 구동하는 구동신호를 각각 생성하는 기능
- [0048] - 주사신호와 발광제어신호를 선택적으로 출력하는 기능
- [0049] - 게이트 구동신호의 펄스폭을 조절(Emission Duty Control)하여 출력하는 기능
- [0050] - 게이트 구동회로의 모든 출력채널에서 게이트 구동신호를 동시에 출력하는 기능
- [0051] 본 실시예에 따른 게이트 구동회로(200)는 제1 쉬프트 레지스터(210), 제2 쉬프트 레지스터(220), 제1 인버터(230), 제2 인버터(240), 레벨 쉬프터(250), 및 출력 버퍼(260)를 포함한다.
- [0052] 본 실시예에 따른 게이트 구동회로(200)에는 타이밍 제어부(110)로부터 게이트 구동부 제어신호들(DI01~2, CPV1~4, EDC1~2, SEL, UD, ALL, INV1~2)를 입력받아 상기 기능들을 수행한다. 타이밍 제어부(110)는 게이트 구동회로(200)가 특정 기능을 수행하도록 게이트 구동부 제어신호들(DI01~2, CPV1~4, EDC1~2, SEL, UD, ALL, INV1~2)을 조절하여 게이트 구동회로(200)로 출력할 수 있다.
- [0053] 또한, 본 실시예에 따른 게이트 구동회로는, 복수의 그룹의 게이트 구동신호들을 출력할 수 있다. 예를 들면, 게이트 구동회로의 출력채널을 홀수 채널과 짝수 채널로 나누어, 독립적으로 구동할 수 있다. 이하, 게이트 구동회로가 제1 그룹 게이트 구동신호(G1, G3, ..., Gn-1)와 제2 그룹 게이트 구동신호(G2, G4, ..., Gn)를 서로 독립적으로 구동하는 경우를 예로들어 설명한다. 제1 그룹 게이트 구동신호(G1, G3, ..., Gn-1)는 제1 쉬프트 레지스터(210), 제1 인버터(230), 레벨 쉬프터(250), 및 출력 버퍼(260)를 통해 출력된다. 제2 그룹 게이트 구동신호(G2, G4, ..., Gn)는 제2 쉬프트 레지스터(220), 제2 인버터(240), 레벨 쉬프터(250), 및 출력 버퍼(260)를 통해 출력된다.

- [0054] 제1 쉬프트 레지스터(210) 및 제2 쉬프트 레지스터(220)는 제1 그룹 게이트 구동신호(G1, G3, ..., Gn-1) 및 제2 그룹 게이트 구동신호(G2, G4, ..., Gn)를 독립적으로 구동할 수 있도록, 서로 독립적으로 설계된다. 제1 쉬프트 레지스터(210)에는 제1 프레임 개시펄스 입력단자(DIO1)와 제1 프레임 개시펄스 출력단자(DOI1)가 구비된다. 제2 쉬프트 레지스터(220)에는 제2 프레임 개시펄스 입력단자(DIO2)와 제2 프레임 개시펄스 출력단자(DOI2)가 구비된다. 또한 제1 쉬프트 레지스터(210)에는 적어도 하나의 제1 쉬프트 레지스터 클럭단자가 구비되고, 제2 쉬프트 레지스터(220)에는 적어도 하나의 제2 쉬프트 레지스터 클럭단자가 구비된다. 이러한 구성으로 인해, 제1 내지 제2 쉬프트 레지스터(210, 220)는 별개의 프레임 개시펄스 및 클럭신호에 따라 독립적으로 동작한다. 본 명세서에서는 제1 쉬프트 레지스터(210)의 제1 쉬프트 레지스터 클럭단자에 제1 및 제2 클럭신호(CPV1, CPV2)가 입력되고, 제2 쉬프트 레지스터(220)의 제2 쉬프트 레지스터 클럭단자에 제3 및 제4 클럭신호(CPV3, CPV4)가 입력되는 경우를 예로들어 설명한다. 각 쉬프트 레지스터(210, 220)에 입력되는 클럭신호의 개수는 구현 예에 따라 달라질 수 있다.
- [0055] 본 실시예에 따르면, 프레임 개시펄스가 제1 내지 제2 쉬프트 레지스터(210, 220)에 각각 독립적으로 인가됨으로써, 제1 내지 제2 프레임 개시펄스(DIO1, DIO2)가 활성화되는 시점과 프레임 개시펄스의 펄스폭을 각각 독립적으로 제어할 수 있다.
- [0056] 또한 제1 내지 제2 쉬프트 레지스터(210, 220)에 클럭신호가 독립적으로 인가됨으로써, 제1 내지 제2 쉬프트 레지스터(210, 220)의 타이밍, 즉 클럭신호의 펄스폭과 위상을 독립적으로 제어할 수 있다. 이러한 구성으로 인해 제1 그룹 게이트 구동신호(G1, G3, ..., 및 Gn-1) 및 제2 그룹 게이트 구동신호(G2, G4, ..., 및 Gn)가 서로 오버랩을 갖도록 구동하거나, 서로 위상차를 갖도록 구동하는 것이 가능하다. 또한 제1 내지 제2 쉬프트 레지스터(210, 220)에는 각각 복수의 클럭신호가 인가될 수 있는데, 이러한 구성으로 인해, 한 그룹 내의 게이트 구동신호들(예를 들면, G1, G3, ..., 및 Gn-1)이 서로 오버랩을 갖도록 구동하거나, 서로 위상차를 갖도록 구동하는 것이 가능하다.
- [0057] 또한 제1 내지 제2 쉬프트 레지스터(210, 220)의 클럭신호와 프레임 개시펄스를 각각 독립적으로 제어하여, 각 쉬프트 레지스터가 서로 다른 종류의 게이트 구동신호, 예를 들면 각각 주사신호 및 발광제어신호를 생성하도록 구동할 수 있다.
- [0058] 제1 쉬프트 레지스터(210)는 제1 프레임 개시펄스(DIO1) 및 제1 내지 제2 클럭신호(CPV1, CPV2)에 따라, 제1 쉬프트 레지스터 출력들(SRodd[n/2:1])을 생성하여 제1 인버터(230)로 출력한다. 제2 쉬프트 레지스터(220)는 제2 프레임 개시펄스(DIO2) 및 제3 내지 제4 클럭신호(CPV3, CPV4)에 따라, 제2 쉬프트 레지스터 출력들(SReven[n/2:1])을 생성하여 제2 인버터(240)로 출력한다.
- [0059] 제1 인버터(230) 및 제2 인버터(240)는 제1 반전 제어신호(INV1) 및 제2 반전 제어신호(INV2)에 응답하여 서로 독립적으로 동작한다. 제1 인버터(230)는 제1 반전 제어신호(INV1)가 활성화되면, 제1 쉬프트 레지스터 출력들(SRodd[n/2:1])을 반전하여 레벨 쉬프터(250)로 출력하고, 제1 반전 제어신호(INV1)가 비활성화되면, 제1 쉬프트 레지스터 출력들(SRodd[n/2:1])을 그대로 레벨 쉬프터(250)로 전달한다. 제2 인버터(240)는 제2 반전 제어신호(INV2)가 활성화되면, 제2 쉬프트 레지스터 출력들(SReven[n/2:1])을 반전하여 레벨 쉬프터(250)로 출력하고, 제2 반전 제어신호(INV2)가 활성화되지 않으면, 제2 쉬프트 레지스터 출력들(SReven[n/2:1])을 그대로 레벨 쉬프터(250)로 전달한다.
- [0060] 레벨 쉬프터(250)는 제1 및 제2 인버터(230, 240)로부터 출력된 입력 신호들(IVodd[n/2:1] 및 INeven[n/2:1])의 전압 레벨을 게이트 온 전압(VGH) 및 게이트 오프 전압(VGL)에 따라 조절하여 출력 버퍼(260)로 전달한다.
- [0061] 출력 버퍼(260)는 레벨 쉬프터(250)로부터 출력된 입력 신호들(LS[n:1])을 임시 저장하고, 제1 내지 제2 그룹 게이트 구동신호들(G1 내지 Gn)로서 게이트 구동신호 출력채널을 통해 출력한다. 제1 내지 제2 그룹 게이트 구동신호들(G1 내지 Gn)은 구현 예에 따라, 화소부(140)에 연결된 주사 라인들(S1 내지 Sn) 또는 발광제어 라인들(E1 내지 En)로 출력된다.
- [0062] 출력채널 선택신호(SEL)는 게이트 구동회로(200)에서 활성화될 출력채널 수 또는 출력채널 조합을 결정한다. 도 3은 본 발명의 일 실시예에 따른 게이트 구동회로(200)가 배치된 게이트 구동부(130)의 구조를 나타낸 도면이다. 도 3에 도시된 바와 같이, 게이트 구동부(130)는 패널(310)의 일 측면에 배치된 복수의 게이트 구동회로들(200a 내지 200d)을 포함하고, 각 게이트 구동회로들(200a 내지 200d)은 복수의 주사 라인들(S1 내지 Sn) 및/또는 복수의 발광제어 라인들(E1 내지 En)을 구역별로 나누어 구동할 수 있다. 또한 복수의 게이트 구동회로들(200a 내지 200d)의 게이트 구동신호 출력채널의 개수는 발광표시장치(100)의 해상도에 따라 결정될 수 있다.

그런데 해상도에 따라 게이트 구동회로(200)를 게이트 구동부(130)에 배치하다 보면, 게이트 구동회로(200)의 게이트 구동신호 출력채널이 남는 경우가 있을 수 있는데, 이러한 경우, 일부 게이트 구동신호 출력채널들을 비활성화 시켜야 한다. 이를 위해 출력채널 선택신호(SEL)는 게이트 구동회로(200)에서 활성화될 출력채널 수 또는 출력채널 조합을 결정한다. 출력채널 선택신호(SEL)는 복수의 비트를 포함하여, 출력채널 수 또는 출력채널 조합을 다양하게 결정할 수 있다.

[0063] 주사방향 제어신호(UD)는 게이트 구동회로(200)의 게이트 구동신호 출력채널에서 게이트 구동신호가 출력되는 순서를 제어한다. 도 4는 본 발명의 일 실시예에 따른 게이트 구동회로(200)가 배치된 게이트 구동부(130)의 구조를 나타낸 도면이다. 도 4에 도시된 바와 같이, 게이트 구동회로(200)는 패널(310)의 일 측면에만 배치되는 것이 아니라, 양 측면에 배치될 수 있다. 대형 발광표시장치(100)를 구동하는 경우, 게이트 구동회로(200)가 구동하는 주사 라인들(S1 내지 Sn) 및 발광제어 라인들(E1 내지 En)의 길이가 길어져, 로드가 커지고 1 수평 주기가 길어진다. 이로 인해, 게이트 구동회로(200)와 멀리 떨어진 화소에서는 구동신호가 왜곡되어 화질이 저하될 수 있다. 이를 방지하기 위해, 도 4에 도시된 바와 같이, 게이트 구동회로들(200e, 200f)을 패널(310)의 양 측면에 배치하고, 양쪽의 게이트 구동회로들(200)을 동기화시켜 구동할 수 있다. 이때, 왼쪽에 배치된 게이트 구동부(130a)에 포함된 게이트 구동회로들(200e)은 제1 게이트 구동신호(G1) 출력채널로부터 제n 게이트 구동신호(Gn) 출력채널 방향으로 게이트 구동신호가 순차적으로 출력되는 반면에, 오른쪽에 배치된 게이트 구동부(130b)에 포함된 게이트 구동회로들(200f)은 제n 게이트 구동신호(Gn) 출력채널로부터 제1 게이트 구동신호(G1) 출력채널 방향으로 게이트 구동신호가 순차적으로 출력된다. 즉, 왼쪽에 배치된 게이트 구동회로들(200e)과 오른쪽에 배치된 게이트 구동회로들(200f)의 주사 방향이 달라진다. 이처럼 게이트 구동회로(200)의 주사방향을 제어하기 위하여, 주사방향 제어신호(UD)를 이용한다. 주사방향은 제어신호(UD) 레벨에 의하여 결정될 수 있다. 예를 들면, 주사방향 제어신호(UD)가 하이 레벨일 경우, 제1 게이트 구동신호(G1) 출력채널로부터 제n 게이트 구동신호(Gn) 출력채널 방향으로 게이트 구동신호가 순차적으로 출력되고, 주사방향 제어신호(UD)가 로우 레벨일 경우, 제n 게이트 구동신호(Gn) 출력채널로부터 제1 게이트 구동신호(G1) 출력채널 방향으로 게이트 구동신호가 순차적으로 출력될 수 있다.

[0064] 또한 게이트 구동회로(200)에 전원전압의 역할을 하는 제1 전원전압(Vdd) 및 제2 전원전압(Vss)이 공급된다.

[0065] 이하, 본 실시예에 따른 게이트 구동회로의 상기 기능들을 상세히 설명한다.

[0066] 첫 번째로, p형 트랜지스터를 구동하는 구동 신호와 n형 트랜지스터를 구동하는 구동신호를 각각 생성하는 기능에 대해 설명한다.

[0067] 도 5는 n형 트랜지스터를 구동하는 구동신호를 생성하기 위한 동작을 나타낸 타이밍도이다. 이하의 타이밍도들에서는 설명의 편의를 위해 두 개의 제1 그룹 구동신호(G1 및 G3) 및 두 개의 제2 그룹 구동신호(G2 및 G4)만을 도시하였다. 또한 각 구동신호들을 제1 게이트 구동신호(G1), 제2 게이트 구동신호(G2), 제3 게이트 구동신호(G3), 및 제4 게이트 구동신호(G4)라 칭한다.

[0068] 본 실시예에 따른 게이트 구동회로(200)는 n형 트랜지스터를 기본으로 하여 게이트 구동신호들(G1 내지 Gn)을 생성할 수 있다. 즉, 제1 내지 제2 인버터(230 및 240)에서, n형 트랜지스터용 구동신호를 생성하는 경우는, 제1 내지 제2 쉬프트 레지스터(210, 220)의 출력(SRodd[n/2:1] 및 SReven[n/2:1])을 반전하지 않고 그대로 전달하고, p형 트랜지스터용 구동신호를 생성하는 경우는, 제1 내지 제2 쉬프트 레지스터(210, 220)의 출력(SRodd[n/2:1] 및 SReven[n/2:1])을 반전하여 출력한다. 그러나 이는 본 발명의 일 실시예이고, 게이트 구동회로를 p형 트랜지스터를 기본으로 하여 구현하는 것도 가능하다. 이하, n형 트랜지스터를 기본으로 하여 게이트 구동신호들(G1 내지 Gn)을 생성하는 게이트 구동회로를 예로들어 설명한다.

[0069] 제1 내지 제2 그룹 게이트 구동신호들(G1 내지 Gn)이 n형 트랜지스터를 구동하는 게이트 구동신호들인 경우, 제1 반전 제어신호(INV1) 및 제2 반전 제어신호(INV2)를 비활성화시키고, 제1 쉬프트 레지스터(210) 및 제2 쉬프트 레지스터(220)의 출력(SRodd[n/2:1] 및 SReven[n/2:1])을 제1 인버터(230), 제2 인버터(240), 레벨 쉬프터(250), 및 출력 버퍼(260)를 통해 그대로 출력한다. 도 5에 도시된 바와 같이, n형 트랜지스터에 대한 구동신호를 생성하기 위해, 제1 내지 제2 반전 제어신호(INV1, INV2)는 로우 레벨로 비활성화 되고, 제1 내지 제4 게이트 구동신호(G1 내지 G4) 출력채널들을 통해 n형 트랜지스터를 위한 구동 신호들이 출력된다. 제1 내지 제4 구동신호들(G1 내지 G4)은 해당 주사 라인들(예를 들면 S1 내지 S4)로 출력된다.

[0070] 도 5를 이용하여 예시적인 구동 예를 설명한다. 제1 프레임 개시펄스(DI01)가 활성화되는 T1 구간동안, 제1 클럭신호(CPV1)의 펄스에 응답해서 제1 구동신호(G1)가 하이 레벨로 활성화되고(a1), 제2 클럭신호(CPV2)의 펄스

에 응답해서 제3 구동신호(G3)가 하이 레벨로 활성화된다(a2). 제2 프레임 개시펄스(DIO2)가 활성화되는 T2 구간동안, 제3 클럭신호(CPV3)의 펄스에 응답해서 제2 구동신호(G2)가 하이 레벨로 활성화되고(a3), 제4 클럭신호(CPV4)의 펄스에 응답해서 제4 구동신호(G4)가 하이 레벨로 활성화된다(a4). 또한, 출력채널 선택기능은 활성화되지 않아, 출력채널 선택신호들(SEL1 및 SEL2)은 로우 레벨로 비활성화되었고, 주사방향 제어신호(UD)는 제1 방향에 해당하는 하이 레벨로 설정되었으며, 동시발광 제어기능은 비활성화되어 동시발광 제어신호(ALL)가 하이 레벨로 비활성화되었다. 펄스폭 제어기능은 비활성화되어 제1 및 제2 펄스폭 제어신호(EDC1, EDC2)는 로우 레벨로 비활성화되었다.

[0071] 도 6은 p형 트랜지스터를 구동하는 구동신호를 생성하기 위한 동작을 나타낸 타이밍도이다.

[0072] 제1 내지 제2 그룹 게이트 구동신호들(G1 내지 Gn)이 p형 트랜지스터를 구동하는 구동신호들인 경우, 제1 반전 제어신호(INV1) 및 제2 반전 제어신호(INV2)를 활성화시켜, 제1 쉬프트 레지스터(210) 및 제2 쉬프트 레지스터(220)의 출력(SRodd[n/2:1] 및 SReven[n/2:1])을 제1 인버터(230) 및 제2 인버터(240)에서 반전하고, 레벨 쉬프터(250), 및 출력 버퍼(260)를 통해 출력한다. 도 6에 도시된 바와 같이, p형 트랜지스터에 대한 구동신호를 생성하기 위해, 제1 내지 제2 반전 제어신호(INV1, INV2)는 하이 레벨로 활성화 되고, 제1 내지 제4 게이트 구동신호(G1 내지 G4) 출력채널들을 통해 p형 트랜지스터를 위한 구동 신호들이 출력된다. 제1 내지 제4 구동신호들(G1 내지 G4)은 해당 주사 라인들(예를 들면 S1 내지 S4)로 출력된다.

[0073] 도 6을 이용하여 예시적인 구동예를 설명한다. 제1 프레임 개시펄스(DIO1)가 활성화되는 T1 구간동안, 제1 클럭신호(CPV1)의 펄스에 응답해서 제1 구동신호(G1)가 로우 레벨로 활성화되고(b1), 제2 클럭신호(CPV2)의 펄스에 응답해서 제3 구동신호(G3)가 로우 레벨로 활성화된다(b2). 제2 프레임 개시펄스(DIO2)가 활성화되는 T2 구간동안, 제3 클럭신호(CPV3)의 펄스에 응답해서 제2 구동신호(G2)가 로우 레벨로 활성화되고(b3), 제4 클럭신호(CPV4)의 펄스에 응답해서 제4 구동신호(G4)가 로우 레벨로 활성화된다(b4). 또한, 출력채널 선택기능은 활성화되지 않아, 출력채널 선택신호들(SEL1 및 SEL2)은 로우 레벨로 비활성화되었고, 주사방향 제어신호(UD)는 제1 방향에 해당하는 하이 레벨로 설정되었으며, 동시발광 제어기능은 비활성화되어 동시발광 제어신호(ALL)가 하이 레벨로 비활성화되었다. 펄스폭 제어기능은 비활성화되어 제1 및 제2 펄스폭 제어신호(EDC1, EDC2)는 로우 레벨로 비활성화되었다.

[0074] 두 번째로, 주사신호와 발광제어신호를 선택적으로 출력하는 기능과 게이트 구동신호의 펄스폭을 조절하여 출력하는 기능에 대해 설명한다.

[0075] 본 실시예에 따른 게이트 구동회로(200)는 제1 그룹 게이트 구동신호(G1, G3, ..., Gn-1)는 주사신호로 구동하고, 제2 그룹 게이트 구동회로(G2, G4, ..., Gn)는 발광제어신호로 구동할 수 있다. 제1 내지 제2 쉬프트 레지스터(210, 220)는 각각 독립적으로 동작하도록 설계되기 때문에, 제1 내지 제2 쉬프트 레지스터(210, 220)에 입력되는 클럭신호들(CPV1 내지 CPV4), 프레임 개시 펄스들(DIO1 및 DIO2), 및 펄스폭 제어신호들(EDC1 및 EDC2)을 각각 조절하여, 제1 내지 제2 쉬프트 레지스터(210, 220) 중 하나는 주사신호 구동용으로 이용하고, 다른 하나는 발광제어신호 구동용으로 이용할 수 있다. 또한 주사신호 또는 발광제어신호를 생성하기 위해 제1 내지 제2 인버터(230, 240)에 입력되는 제1 및 제2 반전 제어신호들(INV1, INV2)을 제어할 수 있다.

[0076] 도 7은 본 발명의 일 실시예에 따라, 주사신호와 발광제어신호를 독립적으로 생성하여 출력하는 동작을 나타낸 타이밍도이다. 도 7은 제1 그룹 게이트 구동신호들(G1 및 G3)은 p형 트랜지스터용 주사신호로 구동하고, 제2 그룹 게이트 구동신호들(G2 및 G4)은 p형 트랜지스터용 발광제어신호로 구동한 예를 나타낸다.

[0077] 제1 프레임 개시펄스(DIO1)가 활성화되는 T1 구간동안, 제1 클럭신호(CPV1)의 펄스에 응답해서 제1 구동신호(G1)가 로우 레벨로 활성화되고(c1), 제2 클럭신호(CPV2)의 펄스에 응답해서 제3 구동신호(G3)가 로우 레벨로 활성화된다(c2). 제1 그룹 주사신호들(G1 및 G3)은 p형 트랜지스터용 주사신호들로 구동되기 때문에, 제1 반전 제어신호(INV1)는 하이 레벨로 활성화된다. 또한, 본 실시예에서는 주사신호 구동 시에 펄스폭 조절 기능을 이용하지 않기 때문에, 제1 펄스폭 제어신호(EDC1)는 로우 레벨로 비활성화된다.

[0078] 제2 쉬프트 레지스터(220)는 활성화된 펄스폭 제어신호(EDC2)를 입력받아, 제3 및 제4 클럭신호들(CPV3 및 CPV4)의 상승 또는 하강 에지를 래치하는 에지 래치(edge latch)로 동작한다. 레벨 래치(level latch) 및 에지 래치에 대해서 도 8 및 도 9를 이용하여 설명한다.

[0079] 제1 및 제2 쉬프트 레지스터(210, 220)는 제1 또는 제2 펄스폭 제어신호(EDC1, EDC2)에 따라 에지 래치나 레벨 래치로 동작할 수 있다.

[0080] 도 8에 도시된 바와 같이, 제1 또는 제2 쉬프트 레지스터(210, 220)가 에지 래치로 동작하는 경우, 프레임 개시

펄스(DIO)가 활성화된 구간 동안, 상승 또는 하강 에지에 동기화되어 게이트 구동신호들(G1 내지 G4)이 출력된다. 도 8은 상승 에지에 동기되어 에지 래치되는 경우를 도시한다. 제1 또는 제2 쉬프트 레지스터(210, 220)가 상승 에지에 동기하여 에지 래치로 동작하는 경우, 각 게이트 구동신호들(G1 내지 G4)의 펄스폭은 프레임 개시펄스(DIO)의 폭 안에 들어오는 클럭신호(CPV)의 주기 개수만큼의 폭으로 출력된다.

[0081] 도 9에 도시된 바와 같이, 제1 또는 제2 쉬프트 레지스터(210, 220)가 레벨 래치로 동작하는 경우, 프레임 개시펄스(DIO)가 활성화된 구간 동안, 클럭신호(CPV)의 펄스폭과 같은 레벨에 동기화되어 게이트 구동신호들(G1 내지 G4)이 출력된다.

[0082] 본 발명의 실시예들에서는, 펄스폭 제어신호들(EDC1 및 EDC2)을 이용하여 에지 래치기능 및 레벨 래치기능을 선택적으로 활성화시킨다. 예를 들면, 펄스폭 제어신호들(EDC1 및 EDC2)을 비활성화시켜 쉬프트 레지스터들(210, 220)을 레벨 래치로 이용하고, 펄스폭 제어신호들(EDC1 및 EDC2)을 활성화시켜, 쉬프트 레지스터들(210, 220)을 에지 래치로 이용한다. 특히, 본 발명의 실시예들에서는, 쉬프트 레지스터들(210, 220)을 에지 래치로 이용하여, 게이트 구동신호들(G1 내지 Gn)의 펄스폭을 조절할 수 있다. 도 7로 다시 돌아가 발광제어신호 구동 및 펄스폭 제어에 대해 더욱 자세히 설명한다.

[0083] 도 7에 도시된 구현 예에서, 제2 그룹 게이트 구동신호들(G2 및 G4)은 발광제어신호로 구동되어, 제2 쉬프트 레지스터(220) 및 제2 인버터(240)는 발광제어신호 구동용으로 이용된다. 발광제어신호는 비활성화되는 구간, 즉 발광소자가 발광하지 않는 구간의 타이밍이 제어되기 때문에, 제2 반전 제어신호(INV2)를 비활성화시켜, 발광제어신호가 비활성화되는 구간, 즉 하이 레벨인 구간을 제어한다. 또한 제2 쉬프트 레지스터(220)를 에지 래치로 이용하기 위하여 제2 펄스폭 제어신호(EDC2)가 하이 레벨로 활성화된다. 펄스폭은 제2 프레임 개시펄스(DIO2)가 활성화되는 구간의 폭에 의해 결정된다. 도 7의 예에서, 제2 프레임 개시펄스(DIO2)는 T3 구간동안 활성화되고, 제2 프레임 개시펄스(DIO2)의 펄스폭에 의하여, 제2 게이트 구동신호(G2)의 펄스폭(T4) 및 제4 게이트 구동신호(G4)의 펄스폭(T5)이 결정된다. 즉, 제2 프레임 개시펄스(DIO2)가 활성화된 T3 구간동안, 제3 클럭신호(CPV3)의 상승 에지에 동기화되어 제2 게이트 구동신호(G2)가 하이 레벨로 활성화되고(c3), 제2 게이트 구동신호(G2)의 하이 레벨의 펄스폭은 제2 프레임 개시펄스(DIO2)가 활성화된 T3 구간안에 들어오는 제3 클럭신호(CPV3)의 주기 개수만큼의 폭(T4)이 된다.

[0084] 또한 제2 프레임 개시펄스(DIO2)가 활성화된 T3 구간동안, 제4 클럭신호(CPV4)의 상승 에지에 동기화되어 제4 게이트 구동신호(G4)가 하이 레벨로 활성화되고(c4), 제4 게이트 구동신호(G4)의 하이 레벨의 펄스폭은 제2 프레임 개시펄스(DIO2)가 활성화된 T3 구간안에 들어오는 제4 클럭신호(CPV4)의 주기 개수만큼의 폭(T5)이 된다.

[0085] 본 실시예에서는 발광제어신호의 펄스폭을 조절하는 구성에 대해서 설명하였지만, 주사신호의 펄스폭을 조절하는 구성도 물론 가능하다. 주사신호의 펄스폭은 오버랩 구동 등을 위하여 조절될 수 있고, 본 실시예들은 이러한 주사신호 펄스폭 조절기능을 제공한다.

[0086] 세 번째로, 게이트 구동회로의 모든 출력채널에서 게이트 구동신호를 동시에 출력하는 기능에 대해서 설명한다.

[0087] 액티브 매트릭스(active matrix) 방식 발광표시장치(100)에서는, 각 화소들(P11 내지 Pnm)에서 저장 커패시터를 구비하고, 저장 커패시터에 데이터 신호에 대응되는 전압을 저장하여, 각 화소들(P11 내지 Pnm)의 발광소자를 구동할 수 있다. 그런데, 다양한 표시 방식들이 요구되면서, 모든 화소들(P11 내지 Pnm)을 동시에 발광하는 표시 방식도 요구되고 있다. 이를 위해, 모든 화소들(P11 내지 Pnm)의 저장 커패시터에 각각의 데이터 신호에 해당하는 전압을 저장하고, 모든 화소들(P11 내지 Pnm)에 대한 발광제어신호를 동시에 활성화시켜, 모든 화소들(P11 내지 Pnm)을 동시에 발광할 수 있다. 본 실시예는 이러한 동시발광 표시 방식을 위한 동시발광 기능을 제공한다. 예를 들면, 동시발광 제어신호(ALL)가 비활성화되면, 게이트 구동신호들(G1 내지 Gn)을 순차적으로 출력하고, 동시발광 제어신호(ALL)가 활성화되면, 게이트 구동신호들(G1 내지 Gn)을 동시에 활성화시켜 출력할 수 있다. 또한, 동시발광 제어신호(ALL)는 펄스폭 제어신호(EDC1 및 EDC2)와 연동되어 표 1에 표현된 로직으로 동작할 수 있다.

표 1

[0088]	ALL	EDC1	EDC2	동작
	비활성화	X	X	순차적으로 출력

활성화	비활성화	비활성화	모든 게이트 구동신호들 동시 출력
	비활성화	활성화	제2 그룹 게이트 구동신호들 동시출력
	활성화	비활성화	제1 그룹 게이트 구동신호들 동시출력
	활성화	활성화	모든 게이트 구동신호들 동시출력

[0089] 이러한 로직은 소정의 논리회로를 이용하여 구현할 수 있다.

[0090] 도 10은 본 발명의 일 실시예에 따른 동시발광 동작을 나타낸 타이밍도이다.

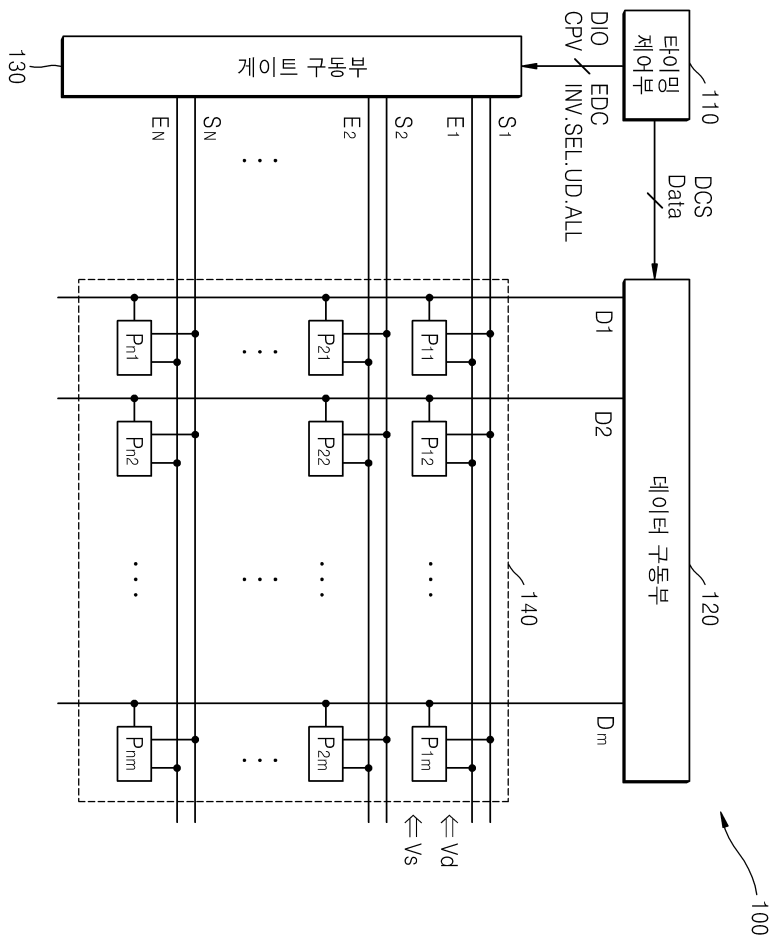
[0091] 동시발광을 위하여 동시발광 제어신호(ALL)가 로우 레벨로 활성화된다. 또한 제1 및 제2 펄스폭 제어신호들(EDC1 및 EDC2)이 모두 하이 레벨로 활성화되었으므로, [표 1]에 나타낸 바와 같이 모든 게이트 구동신호들이 동시발광 동작을 수행한다. 또한, 제1 쉬프트 레지스터(210)는 제1 및 제2 클럭신호들(CPV1, CPV2)에 응답하여 에지 래치로 동작하고, 제1 및 제3 게이트 구동신호(G1 및 G3)를 생성하여 출력한다(d1, d2). 제2 쉬프트 레지스터(220)는 제3 및 제4 클럭신호들(CPV3, CPV4)에 응답하여 에지 래치로 동작하고, 제2 및 제4 게이트 구동신호(G2 및 G4)를 생성하여 출력한다(d3, d4). 제1 및 제2 게이트 구동신호(G1, G2)의 펄스폭(T7), 제3 및 제4 게이트 구동신호(G3, G4)의 펄스폭(T8)은 제1 및 제2 프레임 개시펄스(DIO1, DIO2)의 폭(T6) 구간안에 들어오는 제1 및 제2 클럭신호들(CPV1, CPV2), 제3 및 제4 클럭신호들(CPV3, CPV4)의 주기 개수만큼의 폭에 의해 결정된다.

[0092] 앞서 설명된 실시예에서 SEL1, SEL2, INV1, INV2, EDC1, EDC2는 하이 레벨을 활성화된 레벨로 기술하고, 로우 레벨을 비활성화된 레벨로 기술하였으며, ALL은 하이 레벨을 비활성화된 레벨로 기술하고 로우 레벨을 활성화된 레벨로 기술하였지만, 이러한 신호들의 활성화 레벨과 비활성화 레벨은 설계자에 의해 임의로 결정될 수 있음은 물론이다.

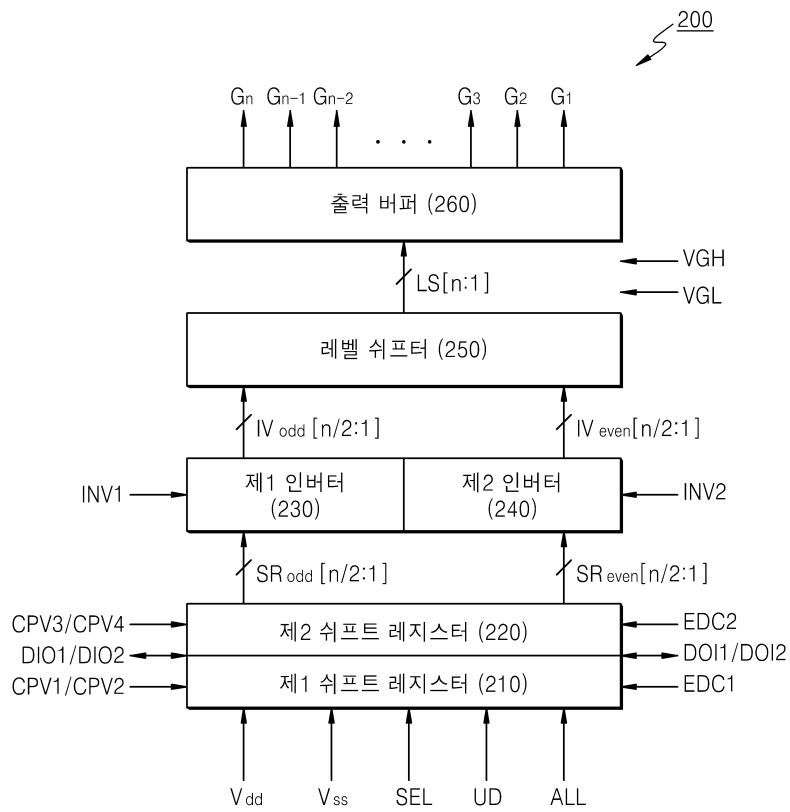
[0093] 이제까지 본 발명에 대하여 바람직한 실시예를 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 본 발명을 구현할 수 있음을 이해할 것이다. 그러므로 상기 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 특허청구범위에 의해 청구된 발명 및 청구된 발명과 균등한 발명들은 본 발명에 포함된 것으로 해석되어야 한다.

도면

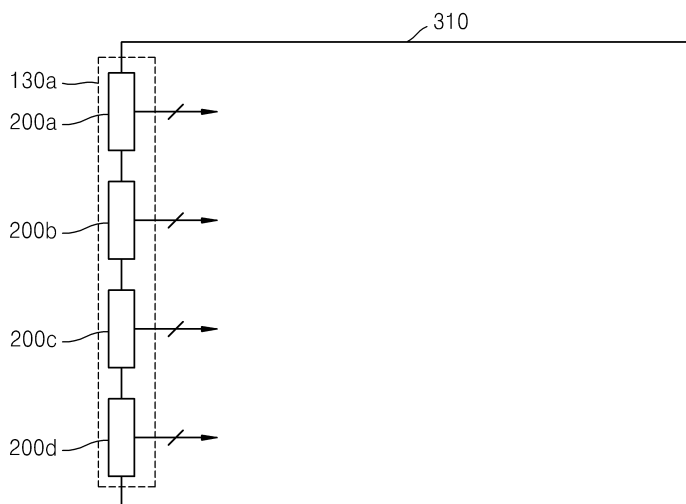
도면1



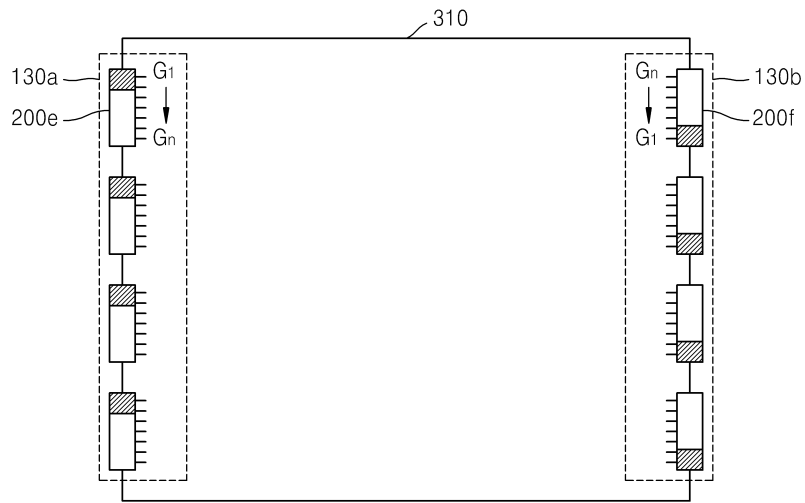
도면2



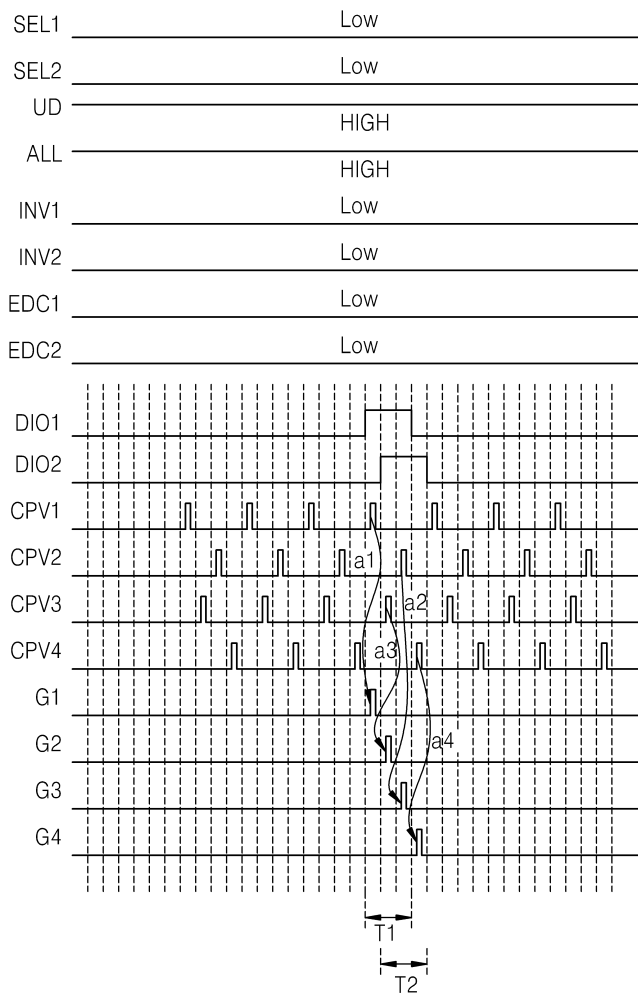
도면3



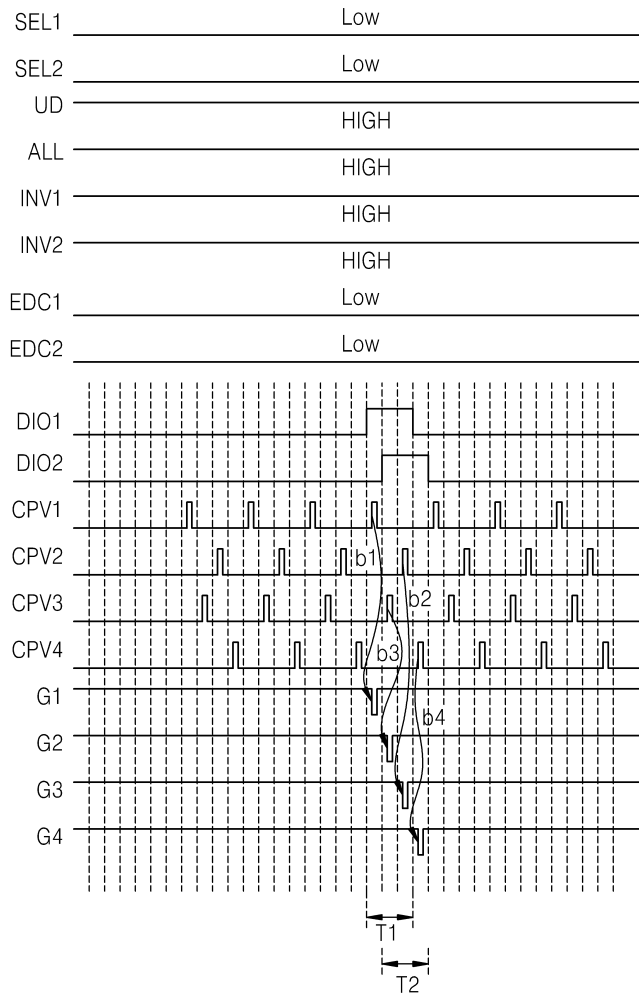
도면4



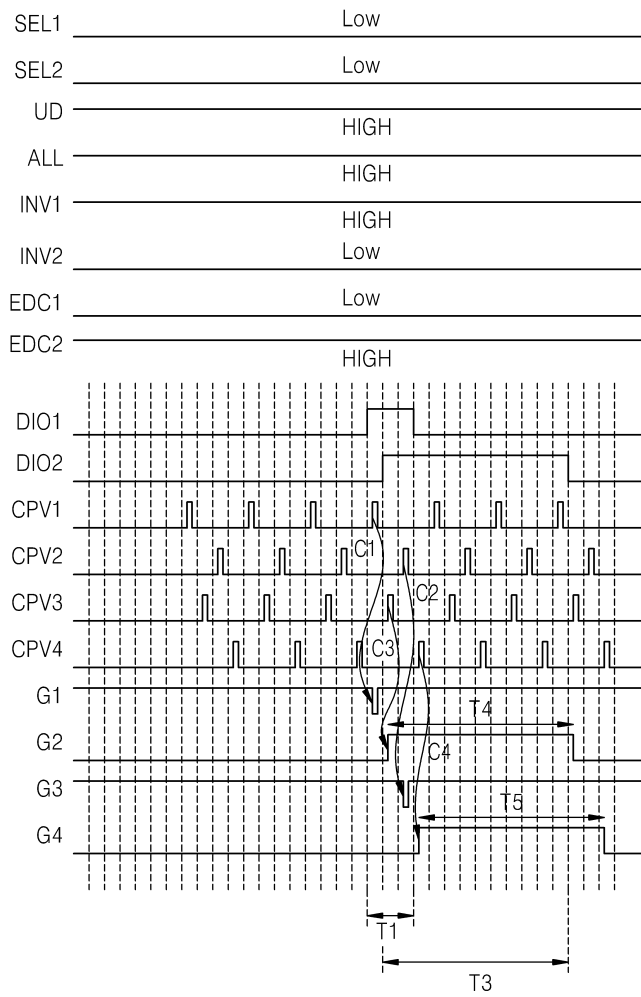
도면5



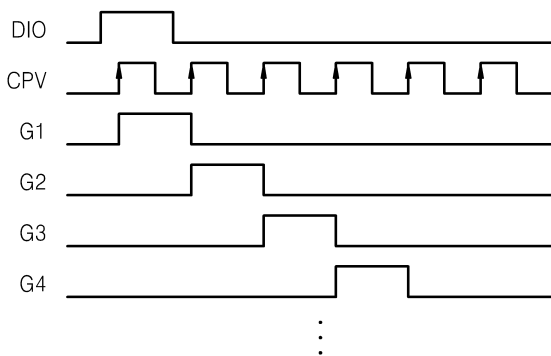
도면6



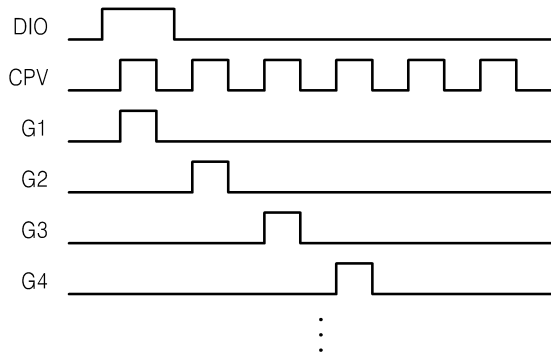
도면7



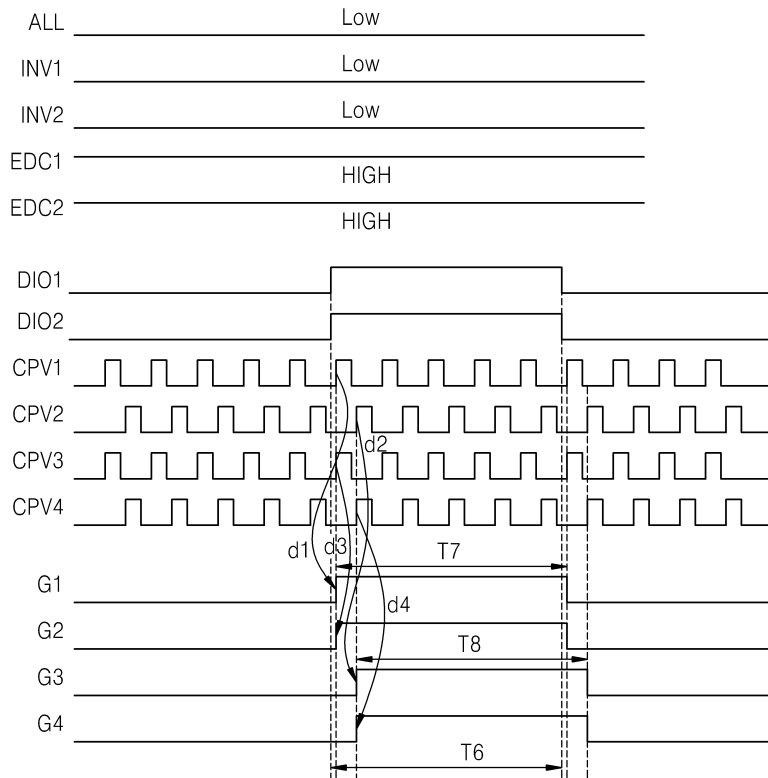
도면8



도면9



도면10



专利名称(译)	栅极驱动电路和使用其的有机发光显示器		
公开(公告)号	KR1020110123529A	公开(公告)日	2011-11-15
申请号	KR1020100043055	申请日	2010-05-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	RA DONG GYUN 나동균 KIM WOO CHUL 김우철		
发明人	나동균 김우철		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/0814 G09G2310/0286 G09G3/3266		
其他公开文献	KR101097353B1		
外部链接	Espacenet		

摘要(译)

的栅极驱动电路中根据本发明的实施例，有可能生成用于在p型晶体管的栅极驱动信号和所述n型晶体管的栅极驱动信号，所以可以产生扫描信号和发射控制信号，脉冲宽度控制和同时发光功能。

