



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0055323
(43) 공개일자 2009년06월02일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0122188

(22) 출원일자 2007년11월28일

심사청구일자 2007년11월28일

(71) 출원인

재단법인서울대학교산학협력재단
서울특별시 관악구 봉천7동 산4의 2번지

(72) 발명자

한민구
서울 강남구 압구정동 현대아파트 85동 201호
박현상

경기 성남시 분당구 구미동 무지개마을 청구아파트 511동 1402호

(74) 대리인

서만규, 서경민

전체 청구항 수 : 총 16 항

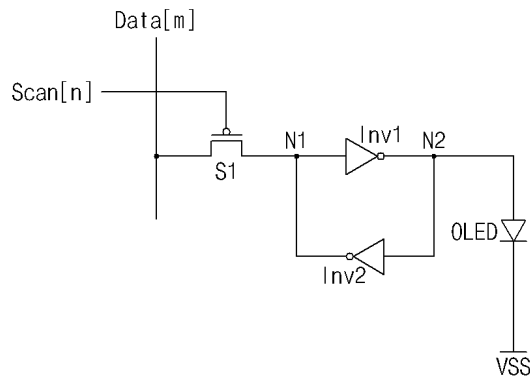
(54) 유기 전계 발광 표시 장치

(57) 요약

본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 해결하고자 하는 기술적 과제는 데이터선에서 인가되는 데이터 전압이 제1인버터와 제2인버터를 통해 순환하게 되므로, 종래에 스토리지 캐패시터에 데이터 전압을 저장하는 시간을 제거할 수 있으므로, 유기 전계 발광 표시 장치의 어드레싱 타임을 줄이는 데 있다.

이를 위해 본 발명은 주사선에 제어전극이 전기적으로 연결되고, 데이터선과 제1노드 사이에 전기적으로 연결된 제1스위칭 소자와, 제1노드에 입력단자가 전기적으로 연결되고, 제2노드에 출력단자가 전기적으로 연결된 제1인버터와, 제1인버터의 출력단자에 입력단자가 전기적으로 연결되고, 제1인버터의 입력단자에 출력단자가 전기적으로 연결된 제2인버터 및 제1인버터의 출력단자에 전기적으로 연결된 유기 전계 발광 소자를 포함하는 유기 전계 발광 표시 장치를 개시한다.

대표도 - 도2a



특허청구의 범위

청구항 1

주사선에 제어전극이 전기적으로 연결되고, 데이터선과 제1노드 사이에 전기적으로 연결된 제1스위칭 소자;

상기 제1노드에 입력단자가 전기적으로 연결되고, 제2노드에 출력단자가 전기적으로 연결된 제1인버터;

상기 제1인버터의 출력단자에 입력단자가 전기적으로 연결되고, 상기 제1인버터의 입력단자에 출력단자가 전기적으로 연결된 제2인버터; 및

상기 제1인버터의 출력단자에 전기적으로 연결된 유기 전계 발광 소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 제1스위칭 소자는 제1전극이 상기 데이터선에 전기적으로 연결되고, 제2전극이 상기 제1인버터의 입력단자와, 상기 제2인버터의 출력단자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3

제 1 항에 있어서,

상기 제1인버터는 입력단자가 제1스위칭 소자의 제2전극과 제2인버터의 출력단자 사이에 전기적으로 연결되고, 출력단자가 상기 유기 전계 발광 소자의 애노드 전극과 상기 제2인버터의 입력단자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 4

제 1 항에 있어서, 상기 제1인버터는

상기 제1스위칭 소자의 제2전극에 제어전극이 전기적으로 연결되고, 제1전원 전압선에 제1전극이 전기적으로 연결되며, 상기 유기 전계 발광 소자의 애노드 전극과 제2인버터의 입력단자 사이에 제2전극이 전기적으로 연결된 제1피모스 트랜지스터; 및

상기 제1스위칭 소자의 제2전극에 제어전극이 전기적으로 연결되고, 상기 제1피모스 트랜지스터의 제2전극과 상기 유기 전계 발광 소자의 애노드 전극 사이에 제1전극이 전기적으로 연결되며, 제2전원 전압선에 제2전극이 전기적으로 연결된 제1엔모스 트랜지스터를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5

제 1 항에 있어서,

상기 제2인버터는 입력단자가 상기 유기 전계 발광 소자의 애노드 전극과 상기 제1인버터의 출력단자 사이에 전기적으로 연결되고, 출력단자가 제1스위칭 소자의 제2전극과 제2인버터의 입력단자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6

제 1 항에 있어서, 상기 제2인버터는

상기 제1인버터의 출력단자에 제어전극이 전기적으로 연결되고, 제1전원 전압선에 제1전극이 전기적으로 연결되며, 상기 제1인버터의 입력단자에 제2전극이 전기적으로 연결된 제2피모스 트랜지스터; 및

상기 제1인버터의 출력단자에 제어전극이 전기적으로 연결되고, 상기 제1인버터의 입력단자에 제1전극이 전기적으로 연결되고, 제2전원 전압선에 제2전극이 전기적으로 연결된 제2엔모스 트랜지스터를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 7

제 4 항 또는 제6항에 있어서,

상기 유기 전계 발광 소자는 애노드 전극이 상기 제1인버터의 출력단자와 상기 제2인버터의 입력단자 사이에 전기적으로 연결되고, 캐소드 전극이 상기 제2전원 전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 8

제 4 항 또는 제6항에 있어서,

상기 유기 전계 발광 소자는 애노드 전극이 상기 제1인버터의 출력단자와 상기 제2인버터의 입력단자 사이에 전기적으로 연결되고, 캐소드 전극이 제3전원 전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 9

제 8항에 있어서,

상기 제2전원 전압선의 전압은 상기 제3전원 전압선의 전압에 비해 더 작은 값인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 10

제 1항에 있어서,

상기 주사선에 제어전극이 전기적으로 연결되고, 상기 제1노드에 제1전극이 전기적으로 연결되며, 상기 제2인버터의 출력단자에 제2전극이 전기적으로 연결된 제2스위칭 소자를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 11

제 10 항에 있어서, 상기 제1인버터는

상기 제1스위칭 소자의 제2전극에 제어전극이 전기적으로 연결되고, 제1전원 전압선에 제1전극이 전기적으로 연결되며, 상기 유기 전계 발광 소자의 애노드 전극과 제2인버터의 입력단자 사이에 제2전극이 전기적으로 연결된 제1피모스 트랜지스터; 및

상기 제1스위칭 소자의 제2전극에 제어전극이 전기적으로 연결되고, 상기 제1피모스 트랜지스터의 제2전극과 상기 유기 전계 발광 소자의 애노드 전극 사이에 제1전극이 전기적으로 연결되며, 제2전원 전압선에 제2전극이 전기적으로 연결된 제1엔모스 트랜지스터를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 12

제 10 항에 있어서, 상기 제2인버터는

상기 제1인버터의 출력단자에 제어전극이 전기적으로 연결되고, 제1전원 전압선에 제1전극이 전기적으로 연결되며, 상기 제1인버터의 입력단자에 제2전극이 전기적으로 연결된 제2피모스 트랜지스터; 및

상기 제1인버터의 출력단자에 제어전극이 전기적으로 연결되고, 상기 제1인버터의 입력단자에 제1전극이 전기적으로 연결되고, 제2전원 전압선에 제2전극이 전기적으로 연결된 제2엔모스 트랜지스터를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 13

제 11 항 또는 제12항에 있어서,

상기 유기 전계 발광 소자는 애노드 전극이 상기 제1인버터의 출력단자와 상기 제2인버터의 입력단자 사이에 전기적으로 연결되고, 캐소드 전극이 상기 제2전원 전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 14

제 11 항 또는 제12항에 있어서,

상기 유기 전계 발광 소자는 애노드 전극이 상기 제1인버터의 출력단자와 상기 제2인버터의 입력단자 사이에 전기적으로 연결되고, 캐소드 전극이 제3전원 전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 15

제 14항에 있어서,

상기 제2전원 전압선의 전압은 상기 제3전원 전압선의 전압에 비해 더 작은 값인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 16

제 1 항에 있어서,

상기 제2노드에 제어전극이 전기적으로 연결되고, 제1전원 전압선에 제1전극이 전기적으로 연결되며, 제2전원 전압선에 제2전극이 전기적으로 연결된 구동 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 유기 전계 발광 표시 장치에 관한 것으로서, 보다 자세하게는 데이터선에서 인가되는 데이터 전압이 제1인버터와 제2인버터를 통해 순환하게 되므로, 종래에 스토리지 캐패시터에 데이터 전압을 저장하는 시간을 제거할 수 있으므로, 유기 전계 발광 표시 장치의 어드레싱 타임을 줄일 수 있는 유기 전계 발광 표시 장치에 관한 것이다.

배경 기술

- <2> 종래의 유기 전계 발광 표시 장치는 형광 또는 인광 유기 화합물을 전기적으로 여기시켜 발광시키는 표시장치로서, N×M개의 유기전계발광소자들을 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기전계발광소자는 애노드(ITO), 유기박막, 캐소드(metal)의 구조로 되어 있다. 유기 박막은 전자와 정공의 결합을 통해 빛을 발광하는 발광층(emitting layer, EML), 전자를 수송하는 전자 수송 층(electron transport layer, ETL) 및 정공을 수송하는 정공수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자를 주입하는 전자 주입층(electron injecting layer, EIL)과 정공을 주입하는 정공주입층(hole injecting layer, HIL)층을 포함할 수 있다.
- <3> 이러한 유기 전계 발광 표시 장치는 유기 전계 발광 표시 패널에 데이터신호를 공급하는 방식에 따라 아날로그 구동방식과 디지털 구동 방식으로 구분된다. 아날로그 구동방식은 진폭변조(Pulse Amplitude Modulation, 이하 'PAM')방식으로 표시하고자 하는 화상에 비례하는 전류 또는 전압을 유기 전계 발광 소자(OLED)에 공급하고, 유기 전계 발광 소자(OLED)는 공급된 전류 또는 전압의 크기에 비례하는 밝기로 발광함으로써 유기 전계 발광 표시 패널에 화상을 구현하게 된다. 이때, 각각의 데이터 신호가 유기 전계 발광 소자(OLED)에 공급되는 시간은 동일하다. 디지털 구동방식은 펄스폭변조(Pulse Width Modulation, 이하 'PWM')방식으로 데이터신호의 전류 또는 전압의 진폭은 같으나 그 표시하고자 하는 화상에 비례하여, 유기 전계 발광 소자(OLED)에 데이터신호가 공급되는 시간을 조절한다. 그래서 유기 전계 발광 소자(OLED)가 공급된 데이터신호의 시간에 비례하는 밝기로 발광함으로써 유기 전계 발광 표시 패널에 화상을 구현하게 된다. 즉, 데이터 신호의 펄스폭을 변조하여 이에 대응하는 밝기로 유기 전계 발광 소자(OLED)를 점등시키는 방법이다.
- <4> 상기 PAM방식은 PWM 방식과 달리 어드레싱 구간 동안의 점멸이 반드시 필요하지 않고 프레임당 한번의 어드레싱으로 각 화소의 계조 표현이 가능하기 때문에, 고해상도 및 고 휘도 구현에 이점을 가지고 있다. 그러나 저계조의 화상 구현시 저계조의 화상에 대응하는 적은 양의 전류 또는 전압이 각각의 데이터라인을 통해 유기 전계 발광 소자(OLED)에 공급됨에 따라 저계조의 화상 구현이 자연스럽게 못하고, 구동 트랜지스터의 문턱전압이 동일

하지 않아서 동일 전류 또는 전압에 대해 각각의 유기 전계 발광 소자(OLED)의 휘도가 다르다는 문제점을 가진다.

<5> 반면, PWM방식에서 데이터 신호의 변화의 폭이 크기 때문에 서브프레임 구간이 길거나 스위칭 소자의 누설 전류가 클 경우 이로 인한 화상 신호 왜곡이 PAM보다 심화될 수 있다. 따라서 낮은 그레이 레벨이 입력되었음에도 유기 전계 발광 소자(OLED)가 높은 그레이 레벨이 입력되었을 때보다 더 밝게 출력되는 그레이 스케일 역전(Gray Scale Inversion) 현상이 발생하게 된다.

<6> 그리고 이러한 PAM방식과 PWM방식의 화소회로는 모두 화소 회로의 내부에 한프레임의 데이터를 저장하는 스토리지 캐패시터(storage capacitor)를 포함한다. 이러한 화소회로는 스토리지 캐패시터에 데이터를 저장하는 시간동안, 데이터를 화소회로에 인가하여야 하므로, 어드레싱 타임이 지연되는 현상이 발생하게 된다.

발명의 내용

해결 하고자하는 과제

<7> 본 발명은 상술한 종래의 문제점을 극복하기 위한 것으로서, 본 발명의 목적은 데이터선에서 인가되는 데이터 전압이 제1인버터와 제2인버터를 통해 순환하게 되므로, 종래에 스토리지 캐패시터에 데이터 전압을 저장하는 시간을 제거할 수 있고, 이에 따라서 유기 전계 발광 표시 장치의 어드레싱 타임(addressing time)을 줄일 수 있는 유기 전계 발광 표시 장치를 제공하는데 있다.

<8> 또한, 본 발명의 다른 목적은 디지털 데이터신호로 구동되므로 구동트랜지스터의 문턱전압에 영향을 받지 않고, 각 화소회로의 유기 전계 발광 소자에 동일한 데이터 신호가 인가되었을 때, 각각의 유기 전계 발광 소자는 구동 트랜지스터의 문턱전압에 영향을 받지 않으므로 동일한 휘도로 발광 할 수 있는 유기 전계 발광 표시 장치를 제공하는데 있다.

<9> 또한, 본 발명의 다른 목적은 인버터가 스위칭 소자와 유기 전계 발광 소자 사이에 전기적으로 연결되어 유기 전계 발광 소자에 인가되는 전압이 인버터의 제1전원 전압 또는 제2전원 전압을 인가받아 안정적으로 유지되므로, 스위칭 소자의 누설전류로 인해서, 낮은 그레이 레벨이 입력되었음에도 유기 전계 발광 소자가 높은 그레이 레벨이 입력되었을 때보다 더 밝게 출력되는 그레이 스케일 역전(Gray Scale Inversion) 현상 역시 방지할 수 있는 유기 전계 발광 표시 장치를 제공하는데 있다.

<10> 또한, 본 발명의 다른 목적은 종래의 구조와는 달리 풀 다운(pull-down) 동작을 가능하게 하는 인버터가 유기 전계 발광 소자에 전기적으로 연결되어 제어하므로, 소광(消光) 시 유기 전계 발광 소자의 기생 캐패시터에 충전된 전하를 빠르게 방전시키고 불필요한 발광을 방지함으로써, 유기 전계 발광 소자의 발광(發光)과 소광(消光) 시간을 더욱 정밀하게 조절할 수 있는 유기 전계 발광 장치를 제공하는 데 있다.

<11> 또한, 본 발명의 다른 목적은 유기 전계 발광 소자의 애노드 전극에 캐소드 전극보다 더 낮은 전압을 인가하여, 유기 전계 발광 소자에 역바이어스 전압을 인가하여 고정 캐리어들이 발광층으로 이동함에 따라 유기 전계 발광 소자의 평균휘도를 보상할 수 있는 유기 전계 발광 표시 장치를 제공하는데 있다.

과제 해결수단

<12> 상기한 목적을 달성하기 위해 본 발명에 의한 유기 전계 발광 표시 장치는 주사선에 제어전극이 전기적으로 연결되고, 데이터선과 제1노드 사이에 전기적으로 연결된 제1스위칭 소자와, 상기 제1노드에 입력단자가 전기적으로 연결되고, 제2노드에 출력단자가 전기적으로 연결된 제1인버터와, 상기 제1인버터의 출력단자에 입력단자가 전기적으로 연결되고, 상기 제1인버터의 입력단자에 출력단자가 전기적으로 연결된 제2인버터 및 상기 제1인버터의 출력단자에 전기적으로 연결된 유기 전계 발광 소자를 포함할 수 있다.

<13> 상기 제1스위칭 소자는 제1전극이 상기 데이터선에 전기적으로 연결되고, 제2전극이 상기 제1인버터의 입력단자와, 상기 제2인버터의 출력단자 사이에 전기적으로 연결될 수 있다.

<14> 상기 제1인버터는 입력단자가 제1스위칭 소자의 제2전극과 제2인버터의 출력단자 사이에 전기적으로 연결되고, 출력단자가 상기 유기 전계 발광 소자의 애노드 전극과 상기 제2인버터의 입력단자 사이에 전기적으로 연결될 수 있다.

<15> 상기 제1인버터는 상기 제1스위칭 소자의 제2전극에 제어전극이 전기적으로 연결되고, 제1전원 전압선에 제1전극이 전기적으로 연결되며, 상기 유기 전계 발광 소자의 애노드 전극과 제2인버터의 입력단자 사이에 제2전극이

전기적으로 연결된 제1피모스 트랜지스터 및, 상기 제1스위칭 소자의 제2전극에 제어전극이 전기적으로 연결되고, 상기 제1피모스 트랜지스터의 제2전극과 상기 유기 전계 발광 소자의 애노드 전극 사이에 제1전극이 전기적으로 연결되며, 제2전원 전압선에 제2전극이 전기적으로 연결된 제1엔모스 트랜지스터를 포함할 수 있다.

- <16> 상기 제2인버터는 입력단자가 상기 유기 전계 발광 소자의 애노드 전극과 상기 제1인버터의 출력단자 사이에 전기적으로 연결되고, 출력단자가 제1스위칭 소자의 제2전극과 제2인버터의 입력단자 사이에 전기적으로 연결될 수 있다.
- <17> 상기 제2인버터는 상기 제1인버터의 출력단자에 제어전극이 전기적으로 연결되고, 제1전원 전압선에 제1전극이 전기적으로 연결되며, 상기 제1인버터의 입력단자에 제2전극이 전기적으로 연결된 제2피모스 트랜지스터 및 상기 제1인버터의 출력단자에 제어전극이 전기적으로 연결되고, 상기 제1인버터의 입력단자에 제1전극이 전기적으로 연결되고, 제2전원 전압선에 제2전극이 전기적으로 연결된 제2엔모스 트랜지스터를 포함할 수 있다.
- <18> 상기 유기 전계 발광 소자는 애노드 전극이 상기 제1인버터의 출력단자와 상기 제2인버터의 입력단자 사이에 전기적으로 연결되고, 캐소드 전극이 상기 제2전원 전압선에 전기적으로 연결될 수 있다.
- <19> 상기 유기 전계 발광 소자는 애노드 전극이 상기 제1인버터의 출력단자와 상기 제2인버터의 입력단자 사이에 전기적으로 연결되고, 캐소드 전극이 제3전원 전압선에 전기적으로 연결될 수 있다.
- <20> 상기 제2전원 전압선의 전압은 상기 제3전원 전압선의 전압에 비해 더 작은 값일 수 있다.
- <21> 상기 주사선에 제어전극이 전기적으로 연결되고, 상기 제1노드에 제1전극이 전기적으로 연결되며, 상기 제2인버터의 출력단자에 제2전극이 전기적으로 연결된 제2스위칭 소자를 더 포함할 수 있다.
- <22> 상기 제2노드에 제어전극이 전기적으로 연결되고, 제1전원 전압선에 제1전극이 전기적으로 연결되며, 제2전원 전압선에 제2전극이 전기적으로 연결된 구동 트랜지스터를 더 포함할 수 있다.

효 과

- <23> 상술한 바와 같이, 본 발명에 의한 유기 전계 발광 표시 장치는 데이터선에서 인가되는 데이터 전압이 제1인버터와 제2인버터를 통해 순환하게 되므로, 종래에 스토리지 캐패시터에 데이터 전압을 저장하는 시간을 제거할 수 있고, 이에 따라 유기 전계 발광 표시 장치의 어드레싱 타임(addressing time)을 줄일 수 있게 된다.
- <24> 또한 상기와 같이 하여 본명에 의한 유기 전계 발광 표시 장치는 디지털 데이터신호로 구동되므로 구동트랜지스터의 문턱전압에 영향을 받지 않고, 각 화소회로의 유기 전계 발광 소자에 동일한 데이터 신호가 인가되었을 때, 각각의 유기 전계 발광 소자는 구동 트랜지스터의 문턱전압에 영향을 받지 않으므로 동일한 휘도로 발광할 수 있게 된다.
- <25> 또한 상기와 같이 하여 본명에 의한 유기 전계 발광 표시 장치는 인버터가 스위칭 소자와 유기 전계 발광 소자 사이에 전기적으로 연결되어 유기 전계 발광 소자에 인가되는 전압이 인버터의 제1전원 전압 또는 제2전원 전압을 인가 받아 안정적으로 유지되므로, 스위칭 소자의 누설전류로 인해서, 낮은 그레이 레벨이 입력되었음에도 유기 전계 발광 소자가 높은 그레이 레벨이 입력되었을 때보다 더 밝게 출력되는 그레이 스케일 역전(Gray Scale Inversion) 현상 역시 방지할 수 있다.
- <26> 또한, 상기와 같이 하여 본명에 의한 유기 전계 발광 표시 장치는 종래의 구조와는 달리 풀 다운(pull-down) 동작을 가능하게 하는 인버터가 유기 전계 발광 소자에 전기적으로 연결되어 제어하므로, 소광(消光) 시 유기 전계 발광 소자의 기생 캐패시터에 충전된 전하를 빠르게 방전시키고 불필요한 발광을 방지함으로써, 유기 전계 발광 소자의 발광(發光)과 소광(消光) 시간을 더욱 정밀하게 조절할 수 있다.
- <27> 또한 상기와 같이 하여 본명에 의한 유기 전계 발광 표시 장치는 유기 전계 발광 소자의 애노드 전극에 캐소드 전극보다 더 낮은 전압을 인가하여, 유기 전계 발광 소자에 역바이어스 전압을 인가하여 고정 캐리어들이 발광층으로 이동함에 따라 유기 전계 발광 소자의 평균휘도를 보상할 수 있다.

발명의 실시를 위한 구체적인 내용

- <28> 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명하면 다음과 같다.
- <29> 여기서, 명세서 전체를 통하여 유사한 구성 및 동작을 갖는 부분에 대해서는 동일한 도면 부호를 붙였다. 또한,

어떤 부분이 다른 부분과 전기적으로 연결(electrically coupled)되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐만 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다.

- <30> 도 1을 참조하면, 본 발명에 의한 유기 전계 발광 표시 장치의 구성을 나타내는 블록도가 도시되어 있다.
- <31> 도 1에서 도시된 바와 같이 유기 전계 발광 표시 장치(100)는 주사 구동부(110), 데이터 구동부(120) 및 유기 전계 발광 표시 패널(이하, 패널 (130))를 포함 할 수 있다.
- <32> 상기 주사 구동부(110)는 주사선(Scan[1], Scan[2], ..., Scan[n])을 통하여 상기 패널(130)에 주사신호를 순차적으로 공급할 수 있다.
- <33> 상기 데이터 구동부(120)는 데이터선 (Data[1], Data[2], ..., Data[m])을 통하여 상기 패널(130)에 데이터 전압을 공급할 수 있다.
- <34> 또한 상기 패널(130)은 행 방향으로 배열되어 있는 다수의 주사선(Scan[1], Scan[2], ..., Scan[n])과, 열 방향으로 배열되는 다수의 데이터선(Data[1], Data[2], ..., Data[m])과, 상기의 다수의 주사선(Scan[1], Scan[2], ..., Scan[n]) 및 데이터선 (Data[1], Data[2], ..., Data[m])에 의해 정의되는 화소 회로(131, Pixel)를 포함 할 수 있다.
- <35> 여기서 상기 화소 회로(Pixel)는 이웃하는 두 주사선과 이웃하는 두 데이터선에 의해 정의 되는 화소 영역에 형성될 수 있다. 물론, 상술한 바와 같이 상기 주사선(Scan[1], Scan[2], ..., Scan[n])에는 상기 주사 구동부(110)로부터 주사신호가 공급되고, 상기 데이터선 (Data[1], Data[2], ..., Data[m])에는 상기의 데이터 구동부(120)로부터 데이터 전압이 공급될 수 있다. 상기 패널(130)은 외부로부터 제1전원 전압(VDD), 제2전원 전압(VSS) 및 제3전원 전압(VR)을 공급받아 각각의 화소회로(131)로 공급할 수 있다. 상기 제1전원 전압(VDD), 제2전원 전압(VSS) 및 제3전원 전압(VR)을 공급받은 화소회로(131)는 각각의 데이터전압에 대응하여 패널에 영상을 표시한다.
- <36> 도 2a와 도2b를 참조하면, 본 발명의 일실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도가 도시되어 있다. 이하에서 설명하는 화소 회로는 모두 도 1에 개시된 유기 전계 발광 표시 장치(100)중 하나의 화소 회로(Pixel)를 의미한다. 이하에서, 설명의 편의상 각각의 전원 전압선과 전원 전압은 동일한 도면 부호를 이용하였다.
- <37> 도 2a와 도2b에서 도시된 바와 같이 유기 전계 발광 표시 장치의 화소 회로는 주사선(Scan[n]), 데이터선(Data[m]), 제1전원 전압선(VDD), 제2전원 전압선(VSS), 제1스위칭 소자(S1), 제1인버터(Inv1), 제2인버터(Inv2) 및 유기 전계 발광 소자(OLED)를 포함 한다.
- <38> 상기 주사선(Scan[n])은 발광 시키고자 하는 유기 전계 발광 소자(OLED)를 선택하는 주사신호를 상기 제1스위칭 소자(S1)의 제어 전극에 공급하는 역할을 한다. 물론, 이러한 주사선(Scan[n])은 주사신호를 생성하는 주사 구동부(110, 도 1 참조)에 전기적으로 연결될 수 있다.
- <39> 상기 데이터선(Data[m])은 발광 휘도에 비례하는 데이터 전압을 상기 제1인버터(Inv1)의 입력단자에 공급하는 역할을 한다. 물론, 이러한 데이터선(Data[m])은 데이터 전압을 생성하는 데이터 구동부(120, 도 1 참조)에 전기적으로 연결될 수 있다.
- <40> 상기 제1전원 전압선(VDD)은 제1전원 전압(VDD)이 제1인버터(Inv1)와 제2인버터(Inv2)를 통해서, 유기 전계 발광 소자(OLED)에 공급되도록 한다.
- <41> 상기 제2전원 전압선(VSS)은 제2전원 전압(VSS)이 제1인버터(Inv1)와 제2인버터(Inv2) 및 유기 전계 발광 소자(OLED)에 공급되도록 한다.
- <42> 상기 제1스위칭 소자(S1)는 제1전극(드레인 전극 또는 소스 전극)이 상기 데이터선(Data[m])에 전기적으로 연결되고, 제2전극(소스 전극 또는 드레인 전극)이 제1노드(N1)인 제1인버터(Inv1)의 입력단자와 제2인버터(Inv2)의 출력단자 사이에 전기적으로 연결되며, 제어 전극이 주사선(Scan[n])에 전기적으로 연결된다. 상기 제1스위칭 소자(S1)는 제어전극에 로우레벨의 주사신호가 인가되면 턴온되어 데이터 전압을 제1인버터(Inv1)로 인가하고, 제어전극에 하이레벨의 주사신호가 인가되면 턴오프되어 데이터 전압이 제1인버터(Inv1)로 전달되는 것을 차단한다.
- <43> 상기 제1인버터(Inv1)는 입력단자가 제1노드(N1)에 전기적으로 연결되고, 출력단자가 제2노드(N2)에 전기적으로 연결된다. 이때, 제1노드(N1)에는 제1스위칭 소자(S1)의 제2전극과 제2인버터(Inv2)의 출력단자가 전기적으로

연결되고, 제2노드(N2)에는 제2인버터(Inv2)의 입력단자와 유기 전계 발광 소자(OLED)의 애노드 전극이 전기적으로 연결된다. 상기 제1인버터(Inv1)는 제1피모스 트랜지스터(PM1)와 제1엔모스 트랜지스터(NM1)를 포함한다. 상기 제1피모스 트랜지스터(PM1)와 제1엔모스 트랜지스터(NM1)는 제1전원 전압선(VDD)과 제2전원 전압선(VSS) 사이에 직렬로 연결된다.

<44> 우선 제1피모스 트랜지스터(PM1)는 제어전극이 제1노드(N1)에 전기적으로 연결되고, 제1전극이 제1전원 전압선(VDD)에 전기적으로 연결되며, 제2전극이 제2노드(N2)에 전기적으로 연결된다.

<45> 다음 제1엔모스 트랜지스터(NM1)는 제어전극이 제1노드(N1)에 전기적으로 연결되고, 제1전극이 제2노드(N2)에 전기적으로 연결되며, 제2전극이 제2전원 전압선(VSS)에 전기적으로 연결된다. 즉, 제1노드(N1)에는 제1인버터(Inv1)의 제1피모스 트랜지스터(PM1)의 제어전극과 제1엔모스 트랜지스터(NM1)의 제어전극이 전기적으로 연결되고, 제2노드(N2)에는 제1인버터(Inv1)의 제1피모스 트랜지스터(PM1)의 제2전극과 제1엔모스 트랜지스터(NM1)의 제1전극이 전기적으로 연결된다.

<46> 이러한 제1인버터(Inv1)는 제1노드(N1)인 입력단자로 인가되는 데이터 전압과 반대되는 전압을 제2노드(N2)인 출력단자로 출력해서 제2인버터(Inv2)의 입력단자와 유기 전계 발광 소자(OLED)의 애노드 전극으로 전달한다. 즉, 제1인버터(Inv1)는 하이레벨의 데이터 전압이 입력단자로 인가되면 로우레벨의 전압을 출력단자로 출력하고, 로우레벨의 데이터 전압이 입력단자로 인가되면 하이레벨의 전압을 출력단자로 출력해서 제2인버터(Inv2)의 입력단자와 유기 전계 발광 소자(OLED)의 애노드 전극으로 전달한다.

<47> 상기 제2인버터(Inv2)는 입력단자가 제2노드(N2)에 전기적으로 연결되고, 출력단자가 제1노드(N1)에 전기적으로 연결된다. 이때, 제2노드(N2)는 유기 전계 발광 소자(OLED)의 애노드 전극과 제1인버터(Inv1)의 출력단자가 전기적으로 연결되고, 제1노드(N1)에는 제1인버터(Inv1)의 입력단자와 제1스위칭 소자(S1)의 제2전극이 전기적으로 연결된다. 상기 제2인버터(Inv2)는 제2피모스 트랜지스터(PM2)와 제2엔모스 트랜지스터(NM2)를 포함한다. 상기 제2피모스 트랜지스터(PM2)와 제2엔모스 트랜지스터(NM2)는 제1전원 전압선(VDD)과 제2전원 전압선(VSS) 사이에 직렬로 연결된다.

<48> 우선 제2피모스 트랜지스터(PM2)는 제어전극이 제2노드(N2)에 전기적으로 연결되고, 제1전극이 제1전원 전압선(VDD)에 전기적으로 연결되며, 제2전극이 제1노드(N1)에 전기적으로 연결된다.

<49> 다음 제2엔모스 트랜지스터(NM2)는 제어전극이 제2노드(N2)에 전기적으로 연결되고, 제1전극이 제1노드(N1)에 전기적으로 연결되며, 제2전극이 제2전원 전압선(VSS)에 전기적으로 연결된다. 즉, 제1노드(N1)에는 제2인버터(Inv2)의 제2피모스 트랜지스터(PM2)의 제2전극과 제2엔모스 트랜지스터(NM2)의 제1전극이 전기적으로 연결되고, 제2노드(N2)에는 제2인버터(Inv2)의 제2피모스 트랜지스터(PM2)의 제어전극과 제2엔모스 트랜지스터(NM2)의 제어전극이 전기적으로 연결된다.

<50> 이러한 제2인버터(Inv2)는 제2노드(N2)인 입력단자로 인가되는 제1인버터(Inv1)의 출력단자에서 전달되는 전압과 반대되는 전압을 제1노드(N1)인 출력단자로 출력해서 제1인버터(Inv1)의 입력단자로 전달한다. 즉, 제1인버터(Inv1)는 하이레벨의 전압이 입력단자로 인가되면 로우레벨의 전압을 출력단자로 출력하고, 로우레벨의 전압이 입력단자로 인가되면 하이레벨의 전압을 출력단자로 출력해서 제2인버터(Inv2)의 입력단자로 전달한다.

<51> 상기 제1인버터(Inv1)와 제2인버터(Inv2)는 입력받은 전압과 반대되는 전압을 출력하므로, 전압은 인버터를 통과할 때 마다 하이레벨에서 로우레벨로 변환되고, 로우레벨에서 하이레벨로 변환되면서 순환하게 된다. 예를 들면, 하이레벨의 전압이 제1인버터(Inv1)의 입력단자로 인가되면 로우레벨의 전압을 출력하여 제2인버터(Inv2)의 입력단자로 인가하게 되고, 제2인버터(Inv2)는 출력단자로 하이레벨의 전압을 출력하여 제1인버터(Inv1)로 인가하므로, 전압은 순환하게 된다.

<52> 상기 유기 전계 발광 소자(OLED)는 애노드가 제2노드(N2)인 제1인버터(Inv1)의 출력단자와 제2인버터(Inv2)의 입력단자 사이에 전기적으로 연결되고, 캐소드가 제2전원 전압선(VSS)에 전기적으로 연결된다. 이러한 유기 전계 발광 소자(OLED)는 상기 제1인버터(Inv1)의 출력단자에서 인가되는 구동전압에 의해 소정 밝기로 발광하는 역할을 한다.

<53> 상기 화소회로는 데이터선(Data[m])에서 인가되는 디지털 데이터전압으로 구동되므로 종래의 아날로그 구동방식으로 동작하는 화소회로에서 발생하는 구동트랜지스터의 문턱전압에 영향을 받지 않고, 각 화소회로의 유기 전계 발광 소자에 동일한 데이터 전압이 인가되었을 때, 각각의 유기 전계 발광 소자(OLED)는 구동 트랜지스터의 문턱전압에 영향을 받지 않으므로 동일한 휘도로 발광 할 수 있다.

- <54> 그리고 화소회로의 데이터 전압을 제1인버터(Inv1)와 제2인버터(Inv2)를 통해 순환하게 되므로 종래의 스토리지 캐패시터를 사용하여 데이터 전압을 저장하는 시간을 줄일 수 있으므로, 어드레싱 타임(addressing time)을 줄일 수 있다.
- <55> 그리고 상기 제1스위칭 소자(S1)의 제어전극에 하이레벨의 전압이 인가되면, 제1스위칭 소자는 턴오프 되는데, 제1스위칭 소자(S1)의 제1전극과 제2전극의 전위차로 누설 전류가 발생하게 될 수 있다. 그러나, 유기 전계 발광 소자(OLED)에 인가되는 전류는 제1인버터(Inv1)의 트랜지스터(PM1, NM1)를 통해 인가되는 제1전원 전압(VDD) 또는 제2전원 전압(VSS)에 의해 결정되므로, 제1노드(N1)의 전압이 제1스위칭 소자(S1)에서 발생하는 누설전류로 인해서 변동되어도, 제2노드(N2)의 전압은 제1전원 전압(VDD) 또는 제2전원 전압(VSS)으로 안정적이게 유지될 수 있다. 따라서, 낮은 그레이 레벨이 입력되었음에도 유기 전계 발광 소자(OLED)가 높은 그레이 레벨이 입력되었을 때보다 더 밝게 출력되는 그레이 스케일 역전(Gray Scale Inversion) 현상 역시 방지할 수 있다.
- <56> 그리고, 상기 제1인버터(Inv1)의 제1엔모스 트랜지스터(NM1)는 유기 발광 소자가 턴오프될 때 풀 다운(pull-down) 동작을 하므로 유기 발광 소자(OLED)의 애노드 및 캐소드에 충전되어 있던 전하를 제1엔모스 트랜지스터(NM1)를 통하여 신속하게 방전함으로써 유기 발광 소자를 통해 방전하게 될 때 발생하는 원치 않는 발광을 효과적으로 억제할 수 있다. 따라서, 유기 전계 발광 소자의 발광(發光)과 소광(消光) 시간을 보다 정밀하게 조절할 수 있다.
- <57> 도 3a와 도3b를 참조하면, 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도가 도시되어 있다. 이하에서 설명하는 화소 회로는 모두 도 1에 개시된 유기 전계 발광 표시 장치(100)중 하나의 화소 회로(Pixel)를 의미한다.
- <58> 도 3a와 도3b에서 도시된 바와 같이 유기 전계 발광 표시 장치의 화소 회로는 도 2a와 도2b의 화소 회로에서 제2스위칭 소자(S2)를 제외하고는 동일한 구조로 이루어져 있다. 도 2a와 도2b와 다른점을 위주로 상세하게 설명하면, 상기 제2스위칭 소자(S2)는 제어전극이 상기 주사선(Scan[n])에 전기적으로 연결되고, 제1전극이 제1노드(N1)인 제1스위칭 소자(S1)의 제2전극과 제1인버터(Inv1)의 입력단자 사이에 전기적으로 연결되며, 제2전극이 제2인버터(Inv2)의 출력단자 사이에 전기적으로 연결된다. 이러한 제2스위칭 소자(S2)는 데이터선(Data[m])에서 인가되는 전압 레벨이 변경될 경우에, 제1인버터(Inv1)와 제2인버터(Inv2) 사이를 순환하던 전압과 개방하기 위해서 연결된다. 예를 들어 데이터선(Data[m])에서 인가되는 전압이 로우레벨일 때, 제1노드(N1)는 로우레벨의 전압에서 제1인버터(Inv1)를 통해 제2노드(N2)는 하이레벨의 전압으로 변경되면서, 상기 제1인버터(Inv1)와 상기 제2인버터(Inv2)를 통해서 전압은 순환하게 된다. 그러나 이때, 데이터선(Data[m])에 하이레벨의 전압이 인가되면, 제2인버터(Inv2)에서 순환해서 제1노드(N1)로 인가되던 로우레벨의 전압과 제1인버터(Inv1)에 중복되게 인가되게 된다. 이를 방지하기 위하여, 제2인버터(Inv2)의 출력단자와 제1노드(N1)사이에 제2스위칭 소자(S2)를 전기적으로 연결한다. 이때, 상기 제1스위칭 소자(S1)는 제2스위칭 소자(S2)는 제어전극에 동일한 주사선(Scan[n])에서 전압을 인가 받지만, 제1스위칭 소자(S1)와 제2스위칭 소자(S2)는 반대로 동작하는 소자로, 제1스위칭 소자(S1)가 턴온되면, 제2스위칭 소자는 턴 오프된다. 즉 제1스위칭 소자(S1)와 제2스위칭 소자(S2)의 제어전극에 로우레벨의 주사전압이 인가되면, 제1스위칭 소자(S1)는 턴온되고, 제2스위칭 소자(S2)는 턴오프되며, 제어전극에 하이레벨의 주사전압이 인가되면, 제1스위칭 소자(S1)는 턴오프되고, 제2스위칭 소자(S2)는 턴온된다.
- <59> 다시 말해서, 제1스위칭 소자(S1)가 턴온되어 데이터 전압을 제1노드(N1)에 인가될 경우에는, 제2스위칭 소자(S2)가 턴오프되어 제1노드(N1)와 제2인버터(Inv2)의 출력단자 사이를 개방하게 된다. 그래서 제1스위칭 소자(S1)를 통해 인가되는 데이터 전압과 제2인버터(Inv2)를 통해서 인가되는 전압이 제1노드(N1)에 중복되게 인가되는 것을 방지할 수 있다.
- <60> 도 4a와 도4b를 참조하면, 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도가 도시되어 있다. 이하에서 설명하는 화소 회로는 모두 도 1에 개시된 유기 전계 발광 표시 장치(100)중 하나의 화소 회로(Pixel)를 의미한다. 이하에서, 설명의 편의상 각각의 전원 전압선과 전원 전압은 동일한 도면 부호를 이용하였다.
- <61> 도 4a와 도4b에서 도시된 바와 같이 유기 전계 발광 표시 장치의 화소 회로는 도 2a와 도2b의 화소 회로에서 제3전원 전압선(VR)을 제외하고는 동일한 구조로 이루어져 있다. 도 2a와 도2b와 다른 점을 위주로 상세하게 설명하면, 상기 제3전원 전압선(VR)은 제3전원 전압(VR)을 유기 전계 발광 소자(OLED)에 공급되도록 한다. 여기서, 제3전원 전압(VR)은 제2전원 전압선(VSS)에서 인가되는 제2전원 전압(VSS)보다 더 높은 전압이다. 그러므로 유기 전계 발광 소자(OLED)에는 역 바이어스 전압(Negative voltage)이 인가된다. 일반적으로 발광 시 유기 전계

발광 소자(OLED)는 애노드에 높은 전압을 캐소드에 낮은 전압을 주면, 애노드에 부극성(-)캐리어들이, 캐소드에 정극성(+)캐리어들이 위치하게 되는데, 이러한 부극성(-)캐리어와 정극성(+)캐리어들이 발광층으로 이동하지 않고 한곳에 머물러 있게 되는데, 이러한 고정 캐리어로 인해 유기 전계 발광 소자(OLED)의 평균휘도가 저하된다. 이를 보상하기 위해 유기 전계 발광 소자(OLED)에 전류가 역으로 흐르게 한다. 이때 고정되어 있던 부극성(-)캐리어와 정극성(+)캐리어의 수가 줄어들고, 발광층으로 이동하는 캐리어들이 증가하게 된다. 유기 전계 발광 소자(OLED)의 발광은 고정되어 있던 캐리어들이 발광층으로 이동하였기 때문에 발광이 더 활발히 일어나게 된다. 위와 같은 역전압 인가는 유기 전계 발광 소자(OLED)가 발광 하는 시간 이외의 시간을 활용한다. 이로 인해서 유기 전계 발광 소자(OLED)의 평균휘도가 보상된다.

<62> 도 5a와 도5b를 참조하면, 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도가 도시되어 있다. 이하에서 설명하는 화소 회로는 모두 도 1에 개시된 유기 전계 발광 표시 장치(100)중 하나의 화소 회로(Pixel)를 의미한다. 이하에서, 설명의 편의상 각각의 전원 전압선과 전원 전압은 동일한 도면 부호를 이용하였다.

<63> 도 5a와 도5b에서 도시된 바와 같이 유기 전계 발광 표시 장치의 화소 회로는 도 3a와 도3b의 화소 회로에서 제3전원 전압선(VR)을 제외하고는 동일한 구조로 이루어져 있다. 도 3a와 도3b와 다른 점을 위주로 상세하게 설명하면, 상기 제3전원 전압선(VR)은 제3전원 전압(VR)을 유기 전계 발광 소자(OLED)에 공급되도록 한다. 여기서, 제3전원 전압(VR)은 제2전원 전압선(VSS)에서 인가되는 제2전원 전압(VSS)보다 더 높은 전압이다. 그러므로 유기 전계 발광 소자(OLED)에는 역 바이어스 전압(Negative voltage)이 인가된다. 일반적으로 발광 시 유기 전계 발광 소자(OLED)는 애노드에 높은 전압을, 캐소드에 낮은 전압을 주면, 애노드에 부극성(-)캐리어들이, 캐소드에 정극성(+)캐리어들이 위치하게 되는데, 이러한 부극성(-)캐리어와 정극성(+)캐리어들이 발광층으로 이동하지 않고 한곳에 머물러 있게 되는데, 이러한 고정 캐리어로 인해 유기 전계 발광 소자(OLED)의 평균휘도가 저하된다. 이를 보상하기 위해 유기 전계 발광 소자(OLED)에 전류가 역으로 흐르게 한다. 이때 고정되어 있던 부극성(-)캐리어와 정극성(+)캐리어의 수가 줄어들고, 발광층으로 이동하는 캐리어들이 증가하게 된다. 유기 전계 발광 소자(OLED)의 발광은 고정되어 있던 캐리어들이 발광층으로 이동하였기 때문에 발광이 더 활발히 일어나게 된다. 위와 같은 역전압 인가는 유기 전계 발광 소자(OLED)가 발광 하는 시간 이외의 시간을 활용한다. 이로 인해서 유기 전계 발광 소자(OLED)의 평균휘도가 보상된다.

<64> 도 6a와 도6b를 참조하면, 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도가 도시되어 있다. 이하에서 설명하는 화소 회로는 모두 도 1에 개시된 유기 전계 발광 표시 장치(100)중 하나의 화소 회로(Pixel)를 의미한다.

<65> 도 6a와 도6b에서 도시된 바와 같이 유기 전계 발광 표시 장치의 화소 회로는 구동 트랜지스터(MDR)를 제외하고는 동일한 구조로 이루어져 있다. 도 2a와 도2b와 다른점을 위주로 상세하게 설명하면, 상기 구동 트랜지스터(MDR)는 제어전극이 제1인버터(Inv1)의 출력단자에 전기적으로 연결되고, 제1전극이 제1전원 전압선(VDD)에 전기적으로 연결되며, 제2전극이 유기 전계 발광 소자(OLED)의 애노드 전극에 전기적으로 연결된다. 이러한 구동 트랜지스터(MDR)는 제1전원전압선(VDD)으로부터 일정량의 전압을 유기 전계 발광 소자(OLED) 쪽으로 공급하는 역할을 한다.

<66> 도 6a와 도6b에서 구동 트랜지스터(MDR)를 P형 트랜지스터로 도시하였지만, N형 트랜지스터를 이용하여도 무방하며 본 발명에서 트랜지스터의 채널 도핑이 N형으로 되었는지 P형으로 되었는지에 관하여 한정하는 것은 아니다.

<67> 상기 화소회로는 구동 트랜지스터(MDR)를 포함하지만, 데이터선(Data[m])의 데이터 전압이 화소회로에 인가되는 시간에 따라서, 휘도가 결정되므로, 휘도는 구동 트랜지스터(MDR)의 문턱전압에 영향을 받지 않게 된다. 종래의 아날로그 구동방식의 화소회로에서 구동 트랜지스터(MDR)는 제어전극에 인가되는 전압이 유기 전계 발광 소자(OLED)에 인가되는 전류량을 조절하여 유기 전계 발광 소자(OLED)의 휘도를 조절했다. 그러나 본발명의 구동 트랜지스터(MDR)는 제어전극에 인가되는 전압은 종래와 다르게 구동 트랜지스터(MDR)의 턴온/턴오프를 조절하므로, 유기 전계 발광 소자(OLED)의 휘도는 구동 트랜지스터(MDR)의 문턱전압은 영향을 받지 않는다.

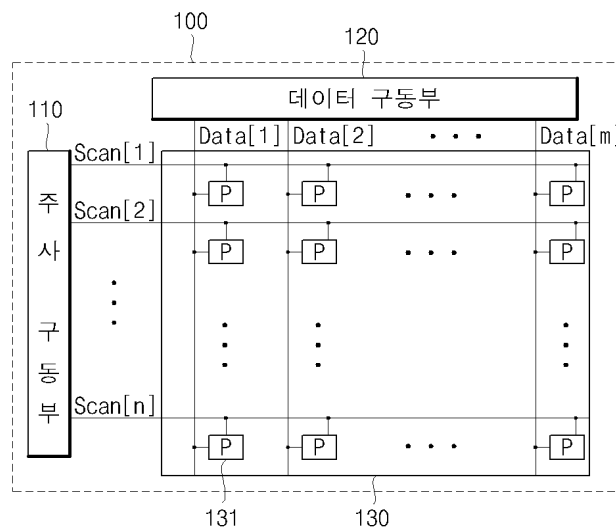
<68> 이상에서 설명한 것은 본 발명에 의한 유기 전계 발광 표시 장치를 실시하기 위한 하나의 실시예에 불과한 것으로서, 본 발명은 상기한 실시예에 한정되지 않고, 이하의 특허청구범위에서 청구하는 바와 같이 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능한 범위까지 본 발명의 기술적 정신이 있다고 할 것이다.

도면의 간단한 설명

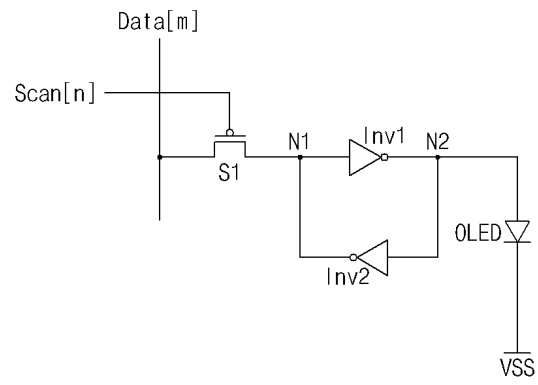
- <69> 도 1은 본 발명에 따른 유기 전계 발광 표시 장치의 구성을 나타내는 블록도이다.
- <70> 도 2a와 도2b는 본 발명의 일실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <71> 도 3a와 도3b는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <72> 도 4a와 도4b는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <73> 도 5a와 도5b는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <74> 도 6a와 도6b는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <75> < 도면의 주요 부분에 대한 부호의 설명 >
- <76> 100; 유기 전계 발광 표시 장치 110; 주사 구동부
- <77> 120; 데이터 구동부 130; 유기 전계 발광 표시 패널
- <78> 131; 화소회로 Data[m]; 데이터선
- <79> Scan[n]; 주사선 VDD; 제1전원 전압선
- <80> VSS; 제2전원 전압선 VR; 제3전원 전압선
- <81> S1; 제1스위칭 소자 S2; 제2스위칭 소자
- <82> MDR; 구동 트랜지스터 Inv1; 제1인버터
- <83> Inv2; 제2인버터 PM1; 제1피모스 트랜지스터
- <84> NM1; 제1엔모스 트랜지스터 PM2; 제2피모스 트랜지스터
- <85> NM2; 제2엔모스 트랜지스터

도면

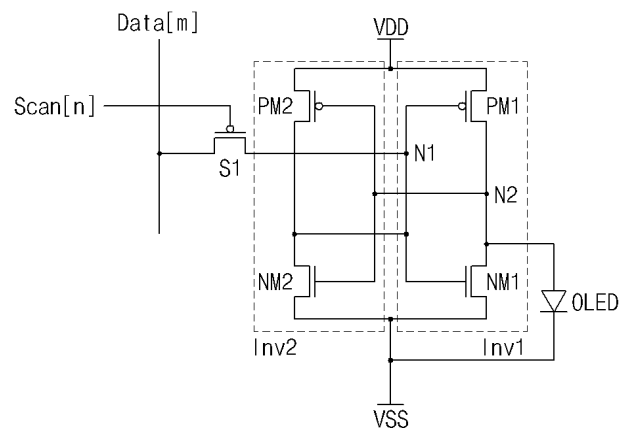
도면1



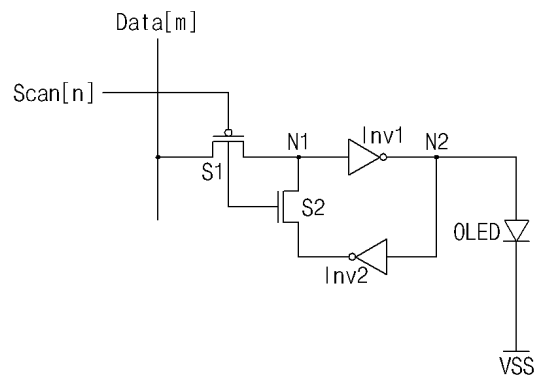
도면2a



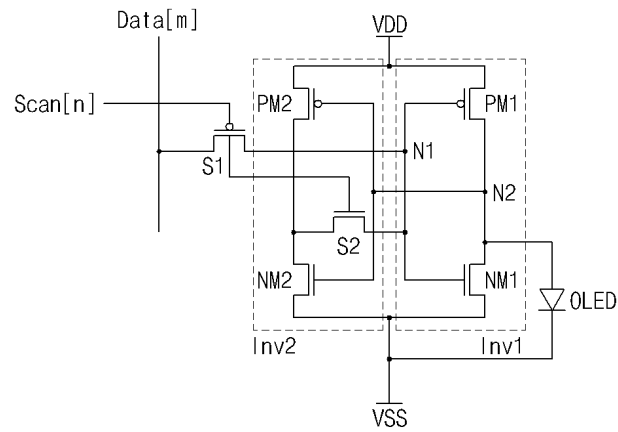
도면2b



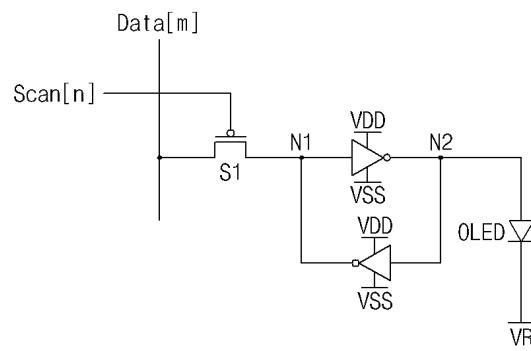
도면3a



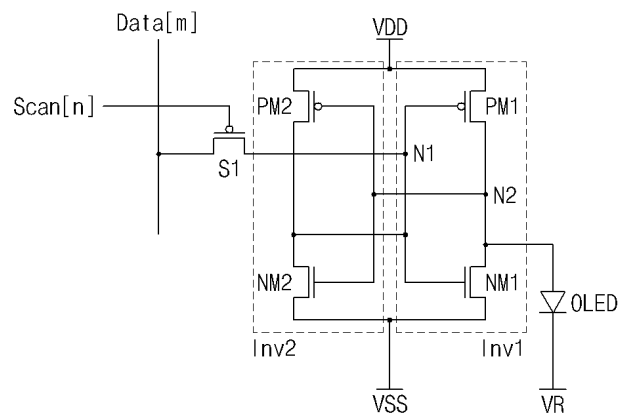
도면3b



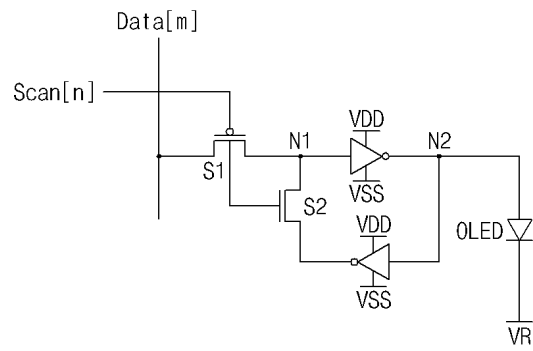
도면4a



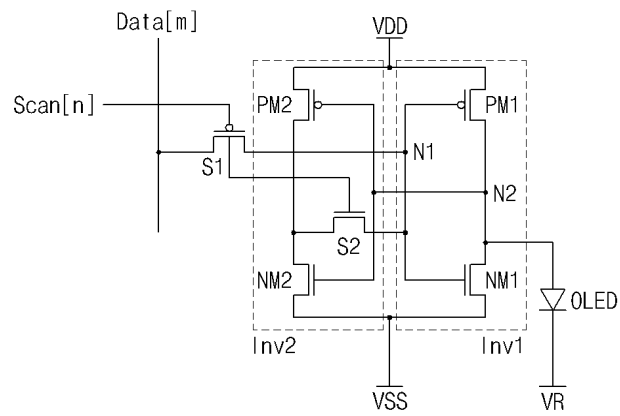
도면4b



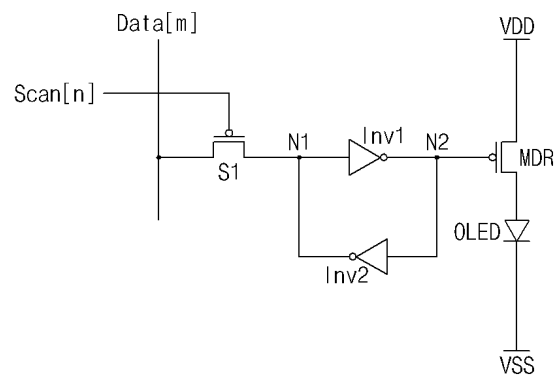
도면5a



도면5b



도면6a



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020090055323A	公开(公告)日	2009-06-02
申请号	KR1020070122188	申请日	2007-11-28
[标]申请(专利权)人(译)	首尔大学校产学协力团		
申请(专利权)人(译)	首尔国立大学产学合作基金会基金会		
当前申请(专利权)人(译)	首尔国立大学产学合作基金会基金会		
[标]发明人	HAN MIN KOO 한민구 PARK HYUN SANG 박현상		
发明人	한민구 박현상		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
外部链接	Espacenet		

摘要(译)

因此，本发明使得所要解决的技术问题涉及一种有机发光显示装置中，从数据线施加的数据电压通过所述第一逆变器第二逆变器中循环，用于存储数据电压施加到电容洛奇电容器现有从而减少了有机发光显示装置的寻址时间。用于此目的的本发明是控制电极电耦合到所述扫描线，第一开关元件与所述输入端子以电连接在第一节点与数据线之间的第一节点电连接到电耦合到第二节点的输出端子第一反相器，第二，和电连接到所述输入端连接到第一反相器的输出端子，有机光电连接到所述第二逆变器与所述第一反相器的自输出端子到所述第一反相器的输入端子的输出端子电连接到连接到公开了一种包括发光元件的有机电致发光显示装置。

