



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0086130
(43) 공개일자 2008년09월25일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/26 (2006.01)

(21) 출원번호 10-2007-0027868

(22) 출원일자 2007년03월21일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

배한진

경기 의왕시 내손동 827-6 103호

(74) 대리인

특허법인로얄

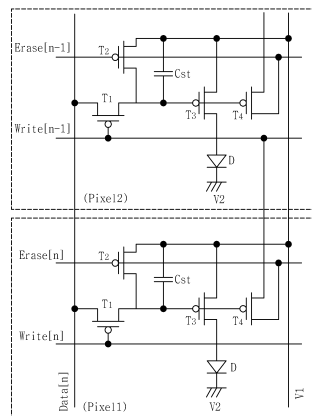
전체 청구항 수 : 총 26 항

(54) 전계발광표시장치 및 이의 구동방법

(57) 요약

본 발명은, 복수의 데이터 배선, 제1선택 배선, 제2선택 배선, 제1전원 배선 및 제2전원 배선을 포함하는 신호배선들; 제1선택 배선에 게이트가 연결되고 데이터 배선에 제1전극이 연결된 제1트랜지스터와, 제2선택 배선에 게이트가 연결되고 제1트랜지스터의 제2전극에 제2전극이 연결되며 제1전원 배선에 제1전극이 연결된 제2트랜지스터와, 제1트랜지스터의 제2전극에 게이트가 연결되고 제2트랜지스터의 제1전극에 제1전극이 연결된 제3트랜지스터와, 제3트랜지스터의 게이트와 제1전극 사이에 연결된 커패시터와, 제3트랜지스터의 제2전극에 애노드가 연결되고 제2전원 배선에 캐소드가 연결된 발광다이오드와, 제3트랜지스터의 게이트에 게이트가 연결되고 n-1번째에 위치한 제1선택 배선에 제1전극이 연결되며 제2선택 배선에 제2전극이 연결된 제4트랜지스터를 포함하는 복수의 서브 픽셀들; 및 신호배선들을 통해 서브 픽셀들에 구동신호를 공급하는 구동장치를 포함하는 전계발광표시장치를 제공한다.

대표도 - 도2



특허청구의 범위

청구항 1

복수의 데이터 배선, 제1선택 배선, 제2선택 배선, 제1전원 배선 및 제2전원 배선을 포함하는 신호배선들;

상기 제1선택 배선에 게이트가 연결되고 상기 데이터 배선에 제1전극이 연결된 제1트랜지스터와, 상기 제2선택 배선에 게이트가 연결되고 상기 제1트랜지스터의 제2전극에 제2전극이 연결되며 상기 제1전원 배선에 제1전극이 연결된 제2트랜지스터와, 상기 제1트랜지스터의 제2전극에 게이트가 연결되고 상기 제2트랜지스터의 제1전극에 제1전극이 연결된 제3트랜지스터와, 상기 제3트랜지스터의 게이트와 제1전극 사이에 연결된 커패시터와, 상기 제3트랜지스터의 제2전극에 애노드가 연결되고 상기 제2전원 배선에 캐소드가 연결된 발광다이오드와, 상기 제3트랜지스터의 게이트에 게이트가 연결되고 n-1번째에 위치한 상기 제1선택 배선에 제1전극이 연결되며 상기 제2선택 배선에 제2전극이 연결된 제4트랜지스터를 포함하는 복수의 서브 픽셀들; 및

상기 신호배선들을 통해 상기 서브 픽셀들에 구동신호를 공급하는 구동장치를 포함하는 전계발광표시장치.

청구항 2

제1항에 있어서, 상기 구동장치는,

상기 제4트랜지스터를 통해 상기 제3트랜지스터의 전류 또는 전압을 검출하고, 검출된 상기 제3트랜지스터의 전류 또는 전압을 이용하여 상기 구동신호 중 데이터 신호를 보상하는 보상부를 포함하는 전계발광표시장치.

청구항 3

제1항에 있어서, 상기 구동장치는,

상기 데이터 배선에 데이터 신호를 공급하는 데이터 구동부;

상기 제1선택 배선 및 제2선택 배선에 제1선택 신호 및 제2선택 신호를 공급하는 선택 구동부;

상기 제1전원 배선 및 제2전원 배선에 제1전원 및 제2전원을 공급하는 전원 공급부;

상기 데이터 구동부에 공급할 원시 데이터 신호를 외부로부터 공급받아 저장하는 데이터 저장부;

상기 데이터 저장부에 저장된 상기 원시 데이터 신호를 보상하는 보상부; 및

상기 데이터 구동부, 상기 선택 구동부, 상기 전원 공급부, 상기 데이터 저장부 또는 상기 보상부 중 어느 하나 이상에 제어신호를 공급하여 구동을 제어하는 제어부를 포함하는 전계발광표시장치.

청구항 4

제3항에 있어서, 상기 보상부는,

상기 제3트랜지스터의 전류 또는 전압을 검출하는 검출부;

상기 검출부를 통해 전달받은 상기 제3트랜지스터의 전류 또는 전압을 디지털 신호로 변환하는 변환부;

상기 변환부를 통해 변환된 상기 디지털 신호와 상기 데이터 저장부에 저장된 원시 데이터 신호를 비교하는 비교부; 및

상기 비교부를 통해 비교된 상기 디지털 신호와 상기 원시 데이터 신호를 데이터 프로세싱하여 보상된 원시 데이터 신호를 생성하는 처리부를 포함하는 전계발광표시장치.

청구항 5

제4항에 있어서, 상기 검출부는,

상기 제1선택 배선에 연결된 하나 이상의 멀티플렉서를 포함하며,

상기 멀티플렉서는, 상기 제3트랜지스터의 게이트가 턴온되고, n-1번째에 위치한 상기 제1선택 배선에 제1선택 신호가 공급되면, 상기 제4트랜지스터를 통해 상기 제3트랜지스터의 게이트 전류 또는 전압을 검출하도록 스위칭하는 전계발광표시장치.

청구항 6

제5항에 있어서, 상기 멀티플렉서는,
상기 제어부로부터 공급된 제어신호에 의해 시분할 스위칭하는 전계발광표시장치.

청구항 7

제1항에 있어서,
상기 발광다이오드는 유기 발광다이오드인 전계발광표시장치.

청구항 8

제1항에 있어서,
상기 제1, 제2, 제3 및 제4트랜지스터는 N타입, P타입 또는 C타입 모스 트랜지스터 중 하나로 선택되는 전계발광표시장치.

청구항 9

복수의 데이터 배선, 제1선택 배선, 제2선택 배선, 제1전원 배선 및 제2전원 배선을 포함하는 신호배선들;

상기 제1선택 배선에 게이트가 연결되고 상기 데이터 배선에 제1전극이 연결된 제1트랜지스터와, 상기 제1트랜지스터의 제2전극에 게이트가 연결되고 상기 제1전원 배선에 제1전극이 연결된 제2트랜지스터와, 상기 제2트랜지스터의 게이트와 제1전극 사이에 연결된 커패시터와, 상기 제2트랜지스터의 제2전극에 애노드가 연결되고 상기 제2전원 배선에 캐소드가 연결된 발광다이오드와, 상기 제2트랜지스터의 게이트에 게이트가 연결되고 상기 제2선택 배선에 제1전극이 연결되며 상기 제1선택 배선에 제2전극이 연결된 제3트랜지스터를 포함하는 복수의 서브 픽셀들; 및

상기 신호배선들을 통해 상기 서브 픽셀들에 구동신호를 공급하는 구동장치를 포함하는 전계발광표시장치.

청구항 10

제9항에 있어서, 상기 구동장치는,

상기 제3트랜지스터를 통해 상기 제2트랜지스터의 전류 또는 전압을 검출하고, 검출된 상기 제2트랜지스터의 전류 또는 전압을 이용하여 상기 구동신호 중 데이터 신호를 보상하는 보상부를 포함하는 전계발광표시장치.

청구항 11

제9항에 있어서, 상기 구동장치는,

상기 데이터 배선에 데이터 신호를 공급하는 데이터 구동부;

상기 제1선택 배선 및 제2선택 배선에 제1선택 신호 및 제2선택 신호를 공급하는 선택 구동부;

상기 제1전원 배선 및 제2전원 배선에 제1전원 및 제2전원을 공급하는 전원 공급부;

상기 데이터 구동부에 공급할 원시 데이터 신호를 외부로부터 공급받아 저장하는 데이터 저장부;

상기 데이터 저장부에 저장된 상기 원시 데이터 신호를 보상하는 보상부; 및

상기 데이터 구동부, 상기 선택 구동부, 상기 전원 공급부, 상기 데이터 저장부 또는 상기 보상부 중 어느 하나 이상에 제어신호를 공급하여 구동을 제어하는 제어부를 포함하는 전계발광표시장치.

청구항 12

제11항에 있어서, 상기 보상부는,

상기 제2트랜지스터의 전류 또는 전압을 검출하는 검출부;

상기 검출부를 통해 전달받은 상기 제2트랜지스터의 전류 또는 전압을 디지털 신호로 변환하는 변환부;

상기 변환부를 통해 변환된 상기 디지털 신호와 상기 데이터 저장부에 저장된 원시 데이터 신호를 비교하는 비

교부; 및

상기 비교부를 통해 비교된 상기 디지털 신호와 상기 원시 데이터 신호를 데이터 프로세싱하여 보상된 원시 데이터 신호를 생성하는 처리부를 포함하는 전계발광표시장치.

청구항 13

제12항에 있어서, 상기 검출부는,

상기 제2선택 배선에 연결된 하나 이상의 멀티플렉서를 포함하며,

상기 멀티플렉서는, 상기 제2트랜지스터의 게이트가 턴온되고, 상기 제2선택 배선에 제2선택신호가 공급되면, 상기 제3트랜지스터를 통해 상기 제2트랜지스터의 게이트 전류 또는 전압을 검출하도록 스위칭하는 전계발광표시장치.

청구항 14

제13항에 있어서, 상기 멀티플렉서는,

상기 제어부로부터 공급된 제어신호에 의해 시분할 스위칭하는 전계발광표시장치.

청구항 15

제9항에 있어서,

상기 발광다이오드는 유기 발광다이오드인 전계발광표시장치.

청구항 16

제9항에 있어서,

상기 제1, 제2 및 제3트랜지스터는 N타입, P타입 또는 C타입 모스 트랜지스터 중 어느 하나로 선택되는 전계발광표시장치.

청구항 17

제1선택 배선에 제1선택신호를 공급하고 제1트랜지스터를 구동하여 데이터 배선에 데이터 신호를 공급하고 커패시터에 데이터를 저장하는 쓰기 단계;

상기 커패시터에 저장된 상기 데이터 신호를 이용하여 제3트랜지스터를 구동하고 발광다이오드를 발광시키는 발광 단계;

n-1번째에 위치한 제1선택 배선에 제1선택신호를 공급하고 제4트랜지스터를 구동하여 상기 제3트랜지스터의 게이트를 읽는 검출 단계; 및

제2선택 배선에 제2선택신호를 공급하고 제2트랜지스터를 구동하여 상기 커패시터에 저장된 상기 데이터 신호를 지우는 소거 단계를 포함하는 전계발광표시장치의 구동방법.

청구항 18

제17항에 있어서, 상기 검출 단계에서는,

상기 제3트랜지스터의 게이트 전류 또는 전압을 검출하는 전계발광표시장치의 구동방법.

청구항 19

제18항에 있어서, 상기 검출 단계 이후,

검출한 상기 제3트랜지스터의 게이트 전류 또는 전압과 상기 데이터 배선에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 더 포함하는 전계발광표시장치의 구동방법.

청구항 20

제17항에 있어서,

상기 제1, 제2, 제3 및 제4트랜지스터는, 선형영역에서 구동하는 전계발광표시장치의 구동방법.

청구항 21

제1선택 배선에 제1선택신호를 공급하고 제1트랜지스터를 구동하여 데이터 배선에 데이터 신호를 공급하고 커패시터에 데이터를 저장하는 쓰기 단계;

상기 커패시터에 저장된 상기 데이터 신호를 이용하여 제2트랜지스터를 구동하고 발광다이오드를 발광시키는 발광 단계; 및

제2선택 배선에 제2선택신호를 공급하고 제3트랜지스터를 구동하여 상기 제2트랜지스터의 게이트를 읽는 검출 단계를 포함하는 전계발광표시장치의 구동방법.

청구항 22

제21항에 있어서, 상기 검출 단계에서는,

상기 제2트랜지스터의 게이트 전류 또는 전압을 검출하는 전계발광표시장치의 구동방법.

청구항 23

제22항에 있어서, 상기 검출 단계 이후,

검출한 상기 제2트랜지스터의 게이트 전류 또는 전압과 상기 데이터 배선에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 더 포함하는 전계발광표시장치의 구동방법.

청구항 24

제21항에 있어서,

상기 제1, 제2 및 제3트랜지스터는, 포화영역에서 구동하는 전계발광표시장치의 구동방법.

청구항 25

복수의 데이터 배선, 제1선택 배선, 제1전원 배선 및 제2전원 배선을 포함하는 신호배선들에 각기 전기적으로 연결된 2개 이상의 트랜지스터, 커패시터 및 발광다이오드를 포함하는 복수의 서브 픽셀들을 갖는 전계발광표시장치의 구동방법에 있어서,

상기 복수의 서브 픽셀들에 위치하여 상기 발광다이오드를 구동하는 구동 트랜지스터의 게이트에 게이트가 연결된 더미 트랜지스터를 구비하고, 상기 더미 트랜지스터를 통해 상기 구동 트랜지스터의 전류 또는 전압을 검출하는 단계와,

검출된 상기 구동 트랜지스터의 게이트 전류 또는 전압과 상기 데이터 배선에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 포함하는 전계발광표시장치의 구동방법.

청구항 26

제25항에 있어서,

상기 발광다이오드는 유기 발광다이오드인 전계발광표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 전계발광표시장치 및 이의 구동방법에 관한 것이다.
- <16> 전계발광표시장치에 사용되는 전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다. 전계발광소자는 발광층의 재료에 따라 무기전계발광소자와 유기전계발광소자로 나눌 수 있었다.
- <17> 또한, 전계발광소자는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식과 배면발광(Bottom-Emission) 방식이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix)으로 나누어져 있다.
- <18> 이러한 전계발광소자 중 능동 매트릭스형을 이용한 전계발광표시장치는 표시부에 매트릭스 형태로 배치된 복수의 서브 픽셀에 신호가 공급되면, 서브 픽셀 내부에 위치하는 트랜지스터, 커패시터 및 유기 발광다이오드가 구동하게 되어 영상을 표시할 수 있게 된다.
- <19> 이와 같은 능동 매트릭스형 전계발광표시장치는 각 서브 픽셀 내부에 형성된 박막 소자들에 열화 현상이 나타남으로써 구동성능은 물론 표시품질을 저하하는 문제를 유발하게 되었다.
- <20> 이러한 문제는 크게 유기 발광다이오드와 트랜지스터에 의한 문제로 구분할 수 있는데, 유기 발광다이오드의 경우 내부 또는 외부 환경조건 등에 의해 열화가 발생하며, 트랜지스터의 경우 유기 발광다이오드를 구동하는 구동 시간의 지속 등에 의해 열화가 발생하는 것으로 설명할 수 있다.
- <21> 따라서, 종래 사용되고 있는 유기 발광다이오드의 재료 개선이나 개발 또는 트랜지스터의 열화 특성을 감지하여 이를 보상할 수 있는 안들이 마련되어야 할 필요가 있다.

발명이 이루고자 하는 기술적 과제

- <22> 상술한 문제점을 해결하기 위한 본 발명의 목적은, 신뢰성 있고 안정감 있는 디스플레이 표시품질을 구현할 수 있는 전계발광표시장치와 이의 구동방법을 제공하는 것이다.

발명의 구성 및 작용

- <23> 상술한 과제를 해결하기 위한 본 발명은, 복수의 데이터 배선, 제1선택 배선, 제2선택 배선, 제1전원 배선 및 제2전원 배선을 포함하는 신호배선들; 제1선택 배선에 게이트가 연결되고 데이터 배선에 제1전극이 연결된 제1 트랜지스터와, 제2선택 배선에 게이트가 연결되고 제1트랜지스터의 제2전극에 제2전극이 연결되며 제1전원 배선에 제1전극이 연결된 제2트랜지스터와, 제1트랜지스터의 제2전극에 게이트가 연결되고 제2트랜지스터의 제1전극에 제1전극이 연결된 제3트랜지스터와, 제3트랜지스터의 게이트와 제1전극 사이에 연결된 커패시터와, 제3트랜지스터의 제2전극에 애노드가 연결되고 제2전원 배선에 캐소드가 연결된 발광다이오드와, 제3트랜지스터의 게이트에 게이트가 연결되고 n-1번째에 위치한 제1선택 배선에 제1전극이 연결되며 제2선택 배선에 제2전극이 연결된 제4트랜지스터를 포함하는 복수의 서브 픽셀들; 및 신호배선들을 통해 서브 픽셀들에 구동신호를 공급하는 구동장치를 포함하는 전계발광표시장치를 제공한다.
- <24> 구동장치는, 제4트랜지스터를 통해 제3트랜지스터의 전류 또는 전압을 검출하고, 검출된 제3트랜지스터의 전류 또는 전압을 이용하여 구동신호 중 데이터 신호를 보상하는 보상부를 포함할 수 있다.
- <25> 구동장치는, 데이터 배선에 데이터 신호를 공급하는 데이터 구동부; 제1선택 배선 및 제2선택 배선에 제1선택 신호 및 제2선택 신호를 공급하는 선택 구동부; 제1전원 배선 및 제2전원 배선에 제1전원 및 제2전원을 공급하는 전원 공급부; 데이터 구동부에 공급할 원시 데이터 신호를 외부로부터 공급받아 저장하는 데이터 저장부; 데이터 저장부에 저장된 원시 데이터 신호를 보상하는 보상부; 및 데이터 구동부, 선택 구동부, 전원 공급부, 데이터 저장부 또는 보상부 중 어느 하나 이상에 제어신호를 공급하여 구동을 제어하는 제어부를 포함할 수 있다.
- <26> 보상부는, 제3트랜지스터의 전류 또는 전압을 검출하는 검출부; 검출부를 통해 전달받은 제3트랜지스터의 전류 또는 전압을 디지털 신호로 변환하는 변환부; 변환부를 통해 변환된 디지털 신호와 데이터 저장부에 저장된 원시 데이터 신호를 비교하는 비교부; 및 비교부를 통해 비교된 디지털 신호와 원시 데이터 신호를 데이터 프로세싱하여 보상된 원시 데이터 신호를 생성하는 처리부를 포함할 수 있다.
- <27> 검출부는, 제1선택 배선에 연결된 하나 이상의 멀티플렉서를 포함하며, 멀티플렉서는, 제3트랜지스터의 게이트가 턴온되고, n-1번째에 위치한 제1선택 배선에 제1선택신호가 공급되면, 제4트랜지스터를 통해 제3트랜지스터의 게이트 전류 또는 전압을 검출하도록 스위칭할 수 있다.

- <28> 멀티플렉서는, 제어부로부터 공급된 제어신호에 의해 시분할 스위칭할 수 있다.
- <29> 발광다이오드는 유기 발광다이오드일 수 있다.
- <30> 제1, 제2, 제3 및 제4트랜지스터는 N타입, P타입 또는 C타입 모스 트랜지스터 중 하나로 선택될 수 있다.
- <31> 한편, 다른 측면에서 본 발명은, 복수의 데이터 배선, 제1선택 배선, 제2선택 배선, 제1전원 배선 및 제2전원 배선을 포함하는 신호배선들; 제1선택 배선에 게이트가 연결되고 데이터 배선에 제1전극이 연결된 제1트랜지스터와, 제1트랜지스터의 제2전극에 게이트가 연결되고 제1전원 배선에 제1전극이 연결된 제2트랜지스터와, 제2트랜지스터의 게이트와 제1전극 사이에 연결된 커패시터와, 제2트랜지스터의 제2전극에 애노드가 연결되고 제2전원 배선에 캐소드가 연결된 발광다이오드와, 제2트랜지스터의 게이트에 게이트가 연결되고 제2선택 배선에 제1전극이 연결되며 제1선택 배선에 제2전극이 연결된 제3트랜지스터를 포함하는 복수의 서브 픽셀들; 및 신호배선들을 통해 서브 픽셀들에 구동신호를 공급하는 구동장치를 포함하는 전계발광표시장치를 제공한다.
- <32> 구동장치는, 제3트랜지스터를 통해 제2트랜지스터의 전류 또는 전압을 검출하고, 검출된 제2트랜지스터의 전류 또는 전압을 이용하여 구동신호 중 데이터 신호를 보상하는 보상부를 포함할 수 있다.
- <33> 구동장치는, 데이터 배선에 데이터 신호를 공급하는 데이터 구동부; 제1선택 배선 및 제2선택 배선에 제1선택 신호 및 제2선택 신호를 공급하는 선택 구동부; 제1전원 배선 및 제2전원 배선에 제1전원 및 제2전원을 공급하는 전원 공급부; 데이터 구동부에 공급할 원시 데이터 신호를 외부로부터 공급받아 저장하는 데이터 저장부; 데이터 저장부에 저장된 원시 데이터 신호를 보상하는 보상부; 및 데이터 구동부, 선택 구동부, 전원 공급부, 데이터 저장부 또는 보상부 중 어느 하나 이상에 제어신호를 공급하여 구동을 제어하는 제어부를 포함할 수 있다.
- <34> 보상부는, 제2트랜지스터의 전류 또는 전압을 검출하는 검출부; 검출부를 통해 전달받은 제2트랜지스터의 전류 또는 전압을 디지털 신호로 변환하는 변환부; 변환부를 통해 변환된 디지털 신호와 데이터 저장부에 저장된 원시 데이터 신호를 비교하는 비교부; 및 비교부를 통해 비교된 디지털 신호와 원시 데이터 신호를 데이터 프로세싱하여 보상된 원시 데이터 신호를 생성하는 처리부를 포함할 수 있다.
- <35> 검출부는, 제2선택 배선에 연결된 하나 이상의 멀티플렉서를 포함하며, 멀티플렉서는, 제2트랜지스터의 게이트가 턴온되고, 제2선택 배선에 제2선택신호가 공급되면, 제3트랜지스터를 통해 제2트랜지스터의 게이트 전류 또는 전압을 검출하도록 스위칭할 수 있다.
- <36> 멀티플렉서는, 제어부로부터 공급된 제어신호에 의해 시분할 스위칭할 수 있다.
- <37> 발광다이오드는 유기 발광다이오드일 수 있다.
- <38> 제1, 제2 및 제3트랜지스터는 N타입, P타입 또는 C타입 모스 트랜지스터 중 하나로 선택될 수 있다.
- <39> 한편, 다른 측면에서 본 발명은, 제1선택 배선에 제1선택신호를 공급하고 제1트랜지스터를 구동하여 데이터 배선에 데이터 신호를 공급하고 커패시터에 데이터를 저장하는 쓰기 단계; 커패시터에 저장된 데이터 신호를 이용하여 제3트랜지스터를 구동하고 발광다이오드를 발광시키는 발광 단계; n-1번째에 위치한 제1선택 배선에 제1선택신호를 공급하고 제4트랜지스터를 구동하여 제3트랜지스터의 게이트를 읽는 검출 단계; 및 제2선택 배선에 제2선택신호를 공급하고 제2트랜지스터를 구동하여 커패시터에 저장된 데이터 신호를 지우는 소거 단계를 포함하는 전계발광표시장치의 구동방법을 제공한다.
- <40> 검출 단계에서는, 제3트랜지스터의 게이트 전류 또는 전압을 검출할 수 있다.
- <41> 검출 단계 이후, 검출한 제3트랜지스터의 게이트 전류 또는 전압과 데이터 배선에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 더 포함할 수 있다.
- <42> 제1, 제2, 제3 및 제4트랜지스터는, 선형영역에서 구동할 수 있다.
- <43> 한편, 다른 측면에서 본 발명은, 제1선택 배선에 제1선택신호를 공급하고 제1트랜지스터를 구동하여 데이터 배선에 데이터 신호를 공급하고 커패시터에 데이터를 저장하는 쓰기 단계; 커패시터에 저장된 데이터 신호를 이용하여 제2트랜지스터를 구동하고 발광다이오드를 발광시키는 발광 단계; 및 제2선택 배선에 제2선택신호를 공급하고 제3트랜지스터를 구동하여 제2트랜지스터의 게이트를 읽는 검출 단계를 포함하는 전계발광표시장치의 구동방법을 제공한다.
- <44> 검출 단계에서는, 제2트랜지스터의 게이트 전류 또는 전압을 검출할 수 있다.

- <45> 검출 단계 이후, 검출한 제2트랜지스터의 게이트 전류 또는 전압과 데이터 배선에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 더 포함할 수 있다.
- <46> 제1, 제2 및 제3트랜지스터는, 포화영역에서 구동할 수 있다.
- <47> 한편, 다른 측면에서 본 발명은, 복수의 데이터 배선, 제1선택 배선, 제1전원 배선 및 제2전원 배선을 포함하는 신호배선들에 각기 전기적으로 연결된 2개 이상의 트랜지스터, 커패시터 및 발광다이오드를 포함하는 복수의 서브 픽셀들을 갖는 전계발광표시장치의 구동방법에 있어서, 복수의 서브 픽셀들에 위치하여 발광다이오드를 구동하는 구동 트랜지스터의 게이트에 게이트가 연결된 더미 트랜지스터를 구비하고, 더미 트랜지스터를 통해 구동 트랜지스터의 전류 또는 전압을 검출하는 단계와, 검출된 구동 트랜지스터의 게이트 전류 또는 전압과 데이터 배선에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 포함하는 전계발광표시장치의 구동방법을 제공한다.
- <48> 발광다이오드는 유기 발광다이오드일 수 있다.
- <49> <제1실시예>
- <50> 도 1은 본 발명의 제1실시예에 따른 전계발광표시장치의 개략적인 평면도이다.
- <51> 도 1을 참조하면, 본 발명의 제1실시예에 따른 전계발광표시장치는 기판(110) 상에 서브 픽셀들(120)이 매트릭스 형태로 배치된 표시부(130)가 형성된다.
- <52> 서브 픽셀들(120)은 적색, 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)이 도시되어 있지만, 서브 픽셀들(120)은 이 밖에 백색, 오렌지색 등 목적에 따라 다른 색을 발광할 수도 있다.
- <53> 이러한 서브 픽셀들(120)은 구동장치로부터 구동신호를 공급받는다.
- <54> 구동장치는 서브 픽셀들(120)에 데이터 신호를 공급하는 데이터 구동부(150a)를 포함한다. 또한, 제1선택 신호 및 제2선택 신호를 공급하는 선택 구동부(150b)를 포함한다. 또한, 제1전원 및 제2전원을 공급하는 전원 공급부(150c)를 포함한다. 또한, 데이터 구동부(150a)에 공급할 원시 데이터 신호를 외부로부터 공급받아 저장하는 데이터 저장부(150d)를 포함한다. 또한, 데이터 저장부(150d)에 저장된 원시 데이터 신호를 보상하는 보상부(150e)를 포함한다. 또한, 데이터 구동부(150a), 선택 구동부(150b), 전원 공급부(150c), 데이터 저장부(150d) 또는 보상부(150e) 중 어느 하나 이상에 제어신호를 공급하여 구동을 제어하는 제어부(150f)를 포함한다.
- <55> 구동장치 중 데이터 구동부(150a)와 선택 구동부(150b)는 도시된 바와 같이 표시부(130)의 외측 기판(110) 상에 구분되어 배치될 수 있음은 물론, 외부장치에 데이터 구동부(150a)와 선택 구동부(150b)를 배치하고 기판(110)과 전기적으로 연결할 수도 있다. 그러나 이는 어디까지 일례를 설명한 것일 뿐, 데이터 구동부(150a)와 선택 구동부(150b)는 설계 방식에 따라 유연하게 배치될 수 있다.
- <56> 이 밖에 전원 공급부(150c), 데이터 저장부(150d), 보상부(150e) 및 제어부(150f)는 도시된 바와 같이 외부에 마련되어 있는 회로기판(170)과 같은 PCB(Printed Circuit Board)에 위치할 수 있다.
- <57> 한편, 기판(110)과 회로기판(170)의 전기적인 연결은 플렉서블한 케이블(예: FPC)(165) 등에 의해 전기적으로 연결될 수 있는데, 플렉서블한 케이블(165)은 기판(110) 상에 위치한 패드부(155)에 접속되어 기판(110) 상에 배치된 데이터 구동부(150a)와 선택 구동부(150b)를 통해 서브 픽셀들(120)에 구동신호를 공급한다.
- <58> 이하, 도 2를 참조하여 서브 픽셀 회로 구성도를 설명한다.
- <59> 도 2는 본 발명의 제1실시예에 따른 전계발광표시장치의 표시부에 배치된 서브 픽셀의 회로 구성도이다.
- <60> 도 2에 도시된 바와 같이 제1실시예에 따른 서브 픽셀의 회로 구성은, 복수의 데이터 배선(Data[n]), 제1선택 배선(Write[n]), 제2선택 배선(Erase[n]), 제1전원 배선(V1) 및 제2전원(V2) 배선을 포함하는 신호배선들이 배선된다.
- <61> 신호배선들에 각기 전기적으로 연결된 복수의 서브 픽셀들은 각각 제1선택 배선(Write[n])에 게이트가 연결되고 데이터 배선(Data[n])에 제1전극이 연결된 제1트랜지스터(T1)를 포함한다. 또한, 제2선택 배선(Erase[n])에 게이트가 연결되고 제1트랜지스터(T1)의 제2전극에 제2전극이 연결되며 제1전원 배선(V1)에 제1전극이 연결된 제2트랜지스터(T2)를 포함한다. 또한, 제1트랜지스터(T1)의 제2전극에 게이트가 연결되고 제2트랜지스터(T2)의 제1전극에 제1전극이 연결된 제3트랜지스터(T3)를 포함한다. 또한, 제3트랜지스터(T3)의 게이트와 제1전극 사이에

연결된 커패시터(C)를 포함한다. 또한, 제3트랜지스터(T3)의 제2전극에 애노드가 연결되고 제2전원 배선(V2)에 캐소드가 연결된 발광다이오드(D)를 포함한다. 또한, 제3트랜지스터(T3)의 게이트에 게이트가 연결되고 n-1번째에 위치한 제1선택 배선(Write[n-1])에 제1전극이 연결되며 제2선택 배선(Erase[n])에 제2전극이 연결된 제4트랜지스터(T4)를 포함한다.

- <62> 여기서, 발광다이오드(D)는 발광층이 유기물로 형성된 유기 발광다이오드일 수 있으나 무기물로 형성된 무기 발광다이오드로도 형성 가능함은 물론이다.
- <63> 본 발명에서는 발광다이오드(D)의 발광층이 유기물로 형성된 유기 발광다이오드를 일례로 설명하며 이는 애노드와 캐소드 사이에 정공주입층(HIL), 정공수송층(HTL), 전자수송층(ETL) 또는 전자주입층(EIL) 등과 같은 층 중 하나 이상이 존재할 수 있고 이 밖에 전자 또는 전공의 균형을 조절하기 위한 버퍼층(BL)이 더 추가될 수도 있다.
- <64> 그리고 제1, 제2, 제3 및 제4트랜지스터(T1,T2,T3,T4)는 N타입, P타입 또는 C타입 모스 트랜지스터(MOS TRANSISTOR) 중 하나로 선택될 수 있다. 참고로, 트랜지스터의 타입에 따라 각 서브 픽셀들의 회로 구성 즉, 연결관계와 구동 파형은 달라질 수도 있게 된다.
- <65> 이하, 도 3을 참조하여 본 발명의 제1실시예에 따른 전계발광표시장치를 더욱 자세히 설명한다.
- <66> 도 3은 본 발명의 제1실시예에 따른 전계발광표시장치의 개략적인 블록도 이다. 여기서, 설명의 이해를 돕기 위해 도 1 또는 도 2를 함께 참조한다.
- <67> 도 3을 참조하면, 표시부에 배치된 각 서브 픽셀들(P1..Pn)에 포함된 제4트랜지스터(T4)를 통해 제3트랜지스터(T3)의 전류 또는 전압을 검출하고, 검출된 제3트랜지스터(T3)의 전류 또는 전압을 이용하여 구동신호 중 데이터 신호를 보상한다.
- <68> 이를 위해 구동장치는 도 1과 같이 보상부(150e)를 구비한다.
- <69> 여기서, 보상부(150e)는 제3트랜지스터(T3)의 전류 또는 전압을 검출하는 검출부를 포함한다. 또한, 검출부를 통해 전달받은 제3트랜지스터(T3)의 전류 또는 전압을 디지털 신호로 변환하는 변환부를 포함한다. 또한, 변환부를 통해 변환된 디지털 신호와 데이터 저장부에 저장된 원시 데이터 신호를 비교하는 비교부를 포함한다. 또한, 비교부를 통해 비교된 디지털 신호와 원시 데이터 신호를 데이터 프로세싱하여 보상된 원시 데이터 신호를 생성하는 처리부를 포함한다.
- <70> 변환부는 아날로그 신호 값인 제3트랜지스터(T3)의 전류 또는 전압을 디지털 신호 값으로 변환하는 ADC(Analog to Digital Converter)를 일례로 할 수 있다.
- <71> 비교부는 변환된 디지털 신호와 원시 데이터 신호를 비교하기 위하여 순람표(Look-up Table) 등에 명시된 값을 참조하여 제3트랜지스터의 열화 정도를 가늠할 수 있다.
- <72> 여기서, 순람표 등에 명시된 값은 제4트랜지스터(T4)의 게이트가 구동하면서, 제3트랜지스터(T3)로부터 검출되는 전류 또는 전압 값, 더욱 자세하게는, 제4트랜지스터(T4)의 소스와 드레인 간에 흐르는 신호의 값을 데이터 화한 값이 될 수 있다.
- <73> 비교부에 전달된 원시 데이터 신호는 도 1에 도시된 바와 같이 데이터 저장부(150d)에 저장된 원시 데이터 신호로써, 이는 다양한 인터페이스를 통해 외부로부터 공급된다.
- <74> 처리부는 앞서 비교부에서 비교된 값을 토대로 원시 데이터 신호를 보상된 원시 데이터 신호로 재생성(recreation)할 수 있다.
- <75> 한편, 검출부는 제1선택 배선(Write[n])에 연결된 하나 이상의 멀티플렉서(Multiplexor; MUX)를 포함하여 복수의 서브 픽셀들로부터 복수의 신호를 검출할 수 있게 된다.
- <76> 이와 같은 멀티플렉서는, 제3트랜지스터(T3)의 게이트가 턴온되고, n-1번째에 위치한 제1선택 배선(Write[n-1])에 제1선택신호가 공급되면, 제4트랜지스터(T4)를 통해 제3트랜지스터(T3)의 게이트 전류 또는 전압을 검출하도록 스위칭할 수 있다.
- <77> 즉, 멀티플렉서는, 도 1의 제어부(150f)로부터 공급된 제어신호에 의해 시분할 스위칭하면서, 각 서브 픽셀들 내에 포함된 제3트랜지스터(T3)의 게이트 열화에 따른 정보를 효과적으로 검출할 수 있도록 한다.
- <78> 따라서, 본 발명은 표시부의 각 서브 픽셀 내에 포함된 제4트랜지스터(T4)를 통해 제3트랜지스터(T3)의 열화 정

보를 검출 및 디지털 신호로 변환한다. 그리고 변환된 디지털 신호와 원시 데이터 신호의 비교 과정을 거쳐 다음 차순에 공급할 원시 데이터 신호를 보상하도록 데이터 프로세싱을 한 후, 도 1에 도시된 데이터 구동부(150a)를 통해 표시부의 각 서브 픽셀에 공급되는 절차를 갖게 된다.

- <79> 이하, 도 4의 구동 과정을 참조하여 본 발명의 제1실시예에 따른 전계발광표시장치의 구동방법을 설명한다.
- <80> 도 4는 본 발명의 제1실시예에 따른 전계발광표시장치의 구동 과정도 이다. 여기서, 설명의 이해를 돕기 위해 도 1 또는 도 2를 함께 참조한다.
- <81> 도 4를 참조하면, 제1선택 배선(Write[n])에 제1선택신호를 공급하고 제1트랜지스터(T1)를 구동하여 데이터 배선(Data[n])에 데이터 신호를 공급하고 커패시터(Cst)에 데이터를 저장하는 쓰기 단계를 한다.
- <82> 여기서, 쓰기 단계의 제1선택신호는 로직 로우(low) 상태에 일어난다. 이는 도 2에 도시된 제1트랜지스터(T1)가 P타입 트랜지스터로 선택되어있기 때문이다.
- <83> 이후, 커패시터(Cst)에 저장된 데이터 신호를 이용하여 제3트랜지스터(T3)를 구동하고 발광다이오드(D)를 발광시키는 발광 단계를 한다.
- <84> 여기서, 쓰기 단계를 함에 따라 제1트랜지스터(T1)가 턴온 함과 동시에 제3트랜지스터(T3)가 턴온 하게 되어 발광다이오드(D)는 발광을 하게 되는데, 커패시터(Cst)는 발광다이오드(D)의 발광 시간을 유지시켜 주는 역할을 한다.
- <85> 이후, n-1번째에 위치한 제1선택 배선(Write[n-1])에 제1선택신호를 공급하고 제4트랜지스터(T4)를 구동하여 제3트랜지스터(T3)의 게이트를 읽는 검출 단계를 한다.
- <86> 여기서, 검출 단계에서는 제3트랜지스터(T3)의 게이트 전류 또는 전압(Vg[n])을 검출할 수 있다. 제3트랜지스터(T3)의 게이트를 검출하는 구간은 도 4에 도시된 바와 같이 "S1" 영역과 같은 구간이 될 수 있다. 이때, "S1"은 도 2에 도시된 첫 번째 서브 픽셀(Pixel1)이라고 가정한 것이다.
- <87> 검출 단계 이후, 검출한 제3트랜지스터(T3)의 게이트 전류 또는 전압(Vg[n])과 데이터 배선(Data[n])에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 한다.
- <88> 이후, 제2선택 배선(Erase[n])에 제2선택신호를 공급하고 제2트랜지스터(T2)를 구동하여 커패시터(Cst)에 저장된 데이터 신호를 지우는 소거 단계를 한다.
- <89> 여기서, 소거 단계는 데이터 신호의 서브 필드가 작은 단위(LSB)에 속하는 경우 실시하는 것으로서 데이터 신호의 서브 필드가 큰 단위(MSB)에 속하는 경우 소거 단계는 실시하지 않을 수도 있다.
- <90> 한편, 서브 픽셀들(120)에 포함된 제1, 제2, 제3 및 제4트랜지스터(T1,T2,T3,T4)는 데이터 구동부(150a)로부터 공급된 구동신호에 의해 선형(Linear)영역 또는 포화(Saturation)영역에서 구동할 수 있다.
- <91> 그러나, 본 발명의 제1실시예에 따른 전계발광표시장치는 서브 픽셀들(120)에 포함된 제1, 제2, 제3 및 제4트랜지스터(T1,T2,T3,T4)를 선형영역에서 구동하는 디지털 구동방식을 채택하는 것이 유리하다. 여기서, 디지털 구동방식이란, 트랜지스터를 단순히 턴온 또는 턴오프하여 발광 다이오드(D)를 구동하는 방식을 말한다.
- <92> <제2실시예>
- <93> 도 5는 본 발명의 제2실시예에 따른 전계발광표시장치의 개략적인 평면도이다.
- <94> 도 5를 참조하면, 본 발명의 제2실시예에 따른 전계발광표시장치는 기관(210) 상에 서브 픽셀들(220)이 매트릭스 형태로 배치된 표시부(230)가 형성된다.
- <95> 서브 픽셀들(220)은 적색, 녹색 및 청색 서브 픽셀들(220R,220G,220B)이 도시되어 있지만, 서브 픽셀들(220)은 이 밖에 백색, 오렌지색 등 목적에 따라 다른 색을 발광할 수도 있다.
- <96> 이러한 서브 픽셀들(220)은 구동장치로부터 구동신호를 공급받는다.
- <97> 구동장치는 서브 픽셀들(220)에 데이터 신호를 공급하는 데이터 구동부(250a)를 포함한다. 또한, 제1선택 신호 및 제2선택 신호를 공급하는 선택 구동부(250b)를 포함한다. 또한, 제1전원 및 제2전원을 공급하는 전원 공급부(250c)를 포함한다. 또한, 데이터 구동부(250a)에 공급할 원시 데이터 신호를 외부로부터 공급받아 저장하는 데이터 저장부(250d)를 포함한다. 또한, 데이터 저장부(250d)에 저장된 원시 데이터 신호를 보상하는 보상부

(250e)를 포함한다. 또한, 데이터 구동부(250a), 선택 구동부(250b), 전원 공급부(250c), 데이터 저장부(250d) 또는 보상부(250e) 중 어느 하나 이상에 제어신호를 공급하여 구동을 제어하는 제어부(250f)를 포함한다.

- <98> 구동장치 중 데이터 구동부(250a)와 선택 구동부(250b)는 도시된 바와 같이 표시부(230)의 외측 기판(210) 상에 구분되어 배치될 수 있음은 물론, 외부장치에 데이터 구동부(250a)와 선택 구동부(250b)를 배치하고 기판(210)과 전기적으로 연결할 수도 있다. 그러나 이는 어디까지 일례를 설명한 것일 뿐, 데이터 구동부(250a)와 선택 구동부(250b)는 설계 방식에 따라 유연하게 배치될 수 있다.
- <99> 이 밖에 전원 공급부(250c), 데이터 저장부(250d), 보상부(250e) 및 제어부(250f)는 도시된 바와 같이 외부에 마련되어 있는 회로기판(270)과 같은 PCB(Printed Circuit Board)에 위치할 수 있다.
- <100> 한편, 기판(210)과 회로기판(270)의 전기적인 연결은 플렉서블한 케이블(예: FPC)(265) 등에 의해 전기적으로 연결될 수 있는데, 플렉서블한 케이블(265)은 기판(210) 상에 위치한 패드부(255)에 접속되어 기판(210) 상에 배치된 데이터 구동부(250a)와 선택 구동부(250b)를 통해 서브 픽셀들(220)에 구동신호를 공급한다.
- <101> 이하, 도 6을 참조하여 서브 픽셀 회로 구성도를 설명한다.
- <102> 도 6은 본 발명의 제2실시예에 따른 전계발광표시장치의 표시부에 배치된 서브 픽셀의 회로 구성도이다.
- <103> 도 6에 도시된 바와 같이 제2실시예에 따른 서브 픽셀의 회로 구성은, 복수의 데이터 배선(Data[n]), 제1선택 배선(Scan1[n]), 제2선택 배선(Scan2[n]), 제1전원 배선(V1) 및 제2전원(V2) 배선을 포함하는 신호배선들이 배선된다.
- <104> 신호배선들에 각기 전기적으로 연결된 복수의 서브 픽셀들은 각각 제1선택 배선(Scan1[n])에 게이트가 연결되고 데이터 배선(Data[n])에 제1전극이 연결된 제1트랜지스터(T1)를 포함한다. 또한, 제1트랜지스터(T1)의 제2전극에 게이트가 연결되고 제1전원 배선(V1)에 제1전극이 연결된 제2트랜지스터(T2)를 포함한다. 또한, 제2트랜지스터(T2)의 게이트와 제1전극 사이에 연결된 커패시터(Cst)를 포함한다. 또한, 제2트랜지스터(T2)의 제2전극에 애노드가 연결되고 제2전원 배선(V2)에 캐소드가 연결된 발광다이오드(D)를 포함한다. 또한, 제2트랜지스터(T2)의 게이트에 게이트가 연결되고 제2선택 배선(Scan2[n])에 제1전극이 연결되며 제1선택 배선(Scan[n])에 제2전극이 연결된 제3트랜지스터(T3)를 포함한다.
- <105> 여기서, 발광다이오드(D)는 발광층이 유기물로 형성된 유기 발광다이오드일 수 있으나 무기물로 형성된 무기 발광다이오드로도 형성 가능함은 물론이다.
- <106> 본 발명에서는 발광다이오드(D)의 발광층이 유기물로 형성된 유기 발광다이오드를 일례로 설명하며 이는 애노드와 캐소드 사이에 정공주입층(HIL), 정공수송층(HTL), 전자수송층(ETL) 또는 전자주입층(EIL) 등과 같은 층 중 하나 이상이 존재할 수 있고 이 밖에 전자 또는 전공의 균형을 조절하기 위한 버퍼층(BL)이 더 추가될 수도 있다.
- <107> 그리고 제1, 제2 및 제3트랜지스터(T1,T2,T3)는 N타입, P타입 또는 C타입 MOS 트랜지스터(MOS TRANSISTOR) 중 어느 하나로 선택될 수 있다. 참고로, 트랜지스터의 타입에 따라 각 서브 픽셀들의 회로 구성 즉, 연결관계와 구동 파형은 달라질 수도 있게 된다.
- <108> 이하, 도 7을 참조하여 본 발명의 제2실시예에 따른 전계발광표시장치를 더욱 자세히 설명한다.
- <109> 도 7은 본 발명의 제2실시예에 따른 전계발광표시장치의 개략적인 블록도 이다. 여기서, 설명의 이해를 돕기 위해 도 5 또는 도 6을 함께 참조한다.
- <110> 도 7을 참조하면, 표시부에 배치된 각 서브 픽셀들(P1..Pn)에 포함된 제3트랜지스터(T3)를 통해 제3트랜지스터(T2)의 전류 또는 전압을 검출하고, 검출된 제2트랜지스터(T2)의 전류 또는 전압을 이용하여 구동신호 중 데이터 신호를 보상한다.
- <111> 이를 위해 구동장치는 도 5와 같이 보상부(250e)를 구비한다.
- <112> 여기서, 보상부(250e)는 제2트랜지스터(T2)의 전류 또는 전압을 검출하는 검출부를 포함한다. 또한, 검출부를 통해 전달받은 제2트랜지스터(T2)의 전류 또는 전압을 디지털 신호로 변환하는 변환부를 포함한다. 또한, 변환부를 통해 변환된 디지털 신호와 데이터 저장부에 저장된 원시 데이터 신호를 비교하는 비교부를 포함한다. 또한, 비교부를 통해 비교된 디지털 신호와 원시 데이터 신호를 데이터 프로세싱하여 보상된 원시 데이터 신호를 생성하는 처리부를 포함한다.

- <113> 변환부는 아날로그 신호 값인 제2트랜지스터(T2)의 전류 또는 전압을 디지털 신호 값으로 변환하는 ADC(Analog to Digital Converter)를 일례로 할 수 있다.
- <114> 비교부는 변환된 디지털 신호와 원시 데이터 신호를 비교하기 위하여 순람표(Look-up Table) 등에 명시된 값을 참조하여 제2트랜지스터의 열화 정도를 가늠할 수 있다.
- <115> 여기서, 순람표 등에 명시된 값은 제3트랜지스터(T3)의 게이트가 구동하면서, 제2트랜지스터(T2)로부터 검출되는 전류 또는 전압 값, 더욱 자세하게는, 제3트랜지스터(T3)의 소스와 드레인 간에 흐르는 신호의 값을 데이터 화한 값이 될 수 있다.
- <116> 비교부에 전달된 원시 데이터 신호는 도 5에 도시된 바와 같이 데이터 저장부(250d)에 저장된 원시 데이터 신호로써, 이는 다양한 인터페이스를 통해 외부로부터 공급된다.
- <117> 처리부는 앞서 비교부에서 비교된 값을 토대로 원시 데이터 신호를 보상된 원시 데이터 신호로 재생성(recreation)할 수 있다.
- <118> 한편, 검출부는 제2선택 배선(Scan2[n])에 연결된 하나 이상의 멀티플렉서(Multiplexor; MUX)를 포함하여 복수의 서브 픽셀들로부터 복수의 신호를 검출할 수 있게 된다.
- <119> 이와 같은 멀티플렉서는, 제2트랜지스터(T2)의 게이트가 턴온되고, 제2선택 배선(Scan2[n])에 제2선택신호가 공급되면, 제3트랜지스터(T3)를 통해 제2트랜지스터(T2)의 게이트 전류 또는 전압을 검출하도록 스위칭할 수 있다.
- <120> 즉, 멀티플렉서는, 도 5의 제어부(250f)로부터 공급된 제어신호에 의해 시분할 스위칭하면서, 각 서브 픽셀들 내에 포함된 제2트랜지스터(T2)의 게이트 열화에 따른 정보를 효과적으로 검출할 수 있도록 한다.
- <121> 따라서, 본 발명은 표시부의 각 서브 픽셀 내에 포함된 제3트랜지스터(T3)를 통해 제2트랜지스터(T2)의 열화 정보를 검출 및 디지털 신호로 변환하고, 변환된 디지털 신호와 원시 데이터 신호의 비교 과정을 거쳐 다음 차순에 공급할 원시 데이터 신호를 보상하도록 데이터 프로세싱을 한 후, 도 5에 도시된 데이터 구동부(250a)를 통해 표시부의 각 서브 픽셀에 공급되는 절차를 갖게 된다.
- <122> 이하, 도 8의 구동 과정을 참조하여 본 발명의 제2실시예에 따른 전계발광표시장치의 구동방법을 설명한다.
- <123> 도 8은 본 발명의 제2실시예에 따른 전계발광표시장치의 구동 과정도 이다. 여기서, 설명의 이해를 돕기 위해 도 5 또는 도 6을 함께 참조한다.
- <124> 도 8을 참조하면, 제1선택 배선(Scan1[n])에 제1선택신호를 공급하고 제1트랜지스터(T1)를 구동하여 데이터 배선(Data[n])에 데이터 신호를 공급하고 커패시터(Cst)에 데이터를 저장하는 쓰기 단계를 한다.
- <125> 여기서, 쓰기 단계의 제1선택신호는 로직 로우(low) 상태에 일어난다. 이는 도 6에 도시된 제1트랜지스터(T1)가 P타입 트랜지스터로 선택되어있기 때문이다.
- <126> 이후, 커패시터(Cst)에 저장된 데이터 신호를 이용하여 제2트랜지스터(T2)를 구동하고 발광다이오드(D)를 발광시키는 발광 단계를 한다.
- <127> 여기서, 쓰기 단계를 함에 따라 제1트랜지스터(T1)가 턴온 되고, 이후 커패시터(Cst)에 차징된 데이터 전압에 따라 제2트랜지스터(T2)가 턴온 하게 되어 발광다이오드(D)는 발광을 하게 된다.
- <128> 이후, 제2선택 배선(Scan2[n])에 제2선택신호를 공급하고 제3트랜지스터(T3)를 구동하여 제2트랜지스터(T2)의 게이트를 읽는 검출 단계를 한다.
- <129> 여기서, 검출 단계에서는 제2트랜지스터(T2)의 게이트 전류 또는 전압(Vg[n])을 검출할 수 있다. 제2트랜지스터(T2)의 게이트를 검출하는 구간은 도 8에 도시된 바와 같이 "S1 또는 S2" 영역과 같은 구간이 될 수 있다. 이때, "S1"은 도 6에 도시된 첫 번째 서브 픽셀(Pixel1)이라고 가정한 것이고, "S2"는 두 번째 서브 픽셀(Pixel2)이라고 가정한 것이다.
- <130> 검출 단계 이후, 검출한 제2트랜지스터(T2)의 게이트 전류 또는 전압(Vg[n])과 데이터 배선(Data[n])에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 한다.
- <131> 한편, 서브 픽셀들(220)에 포함된 제1, 제2 및 제3트랜지스터(T1,T2,T3)는 데이터 구동부(250a)로부터 공급된

구동신호에 의해 선형(Linear)영역 또는 포화(Saturation)영역에서 구동할 수 있다.

<I32> 그러나, 본 발명의 제2실시예에 따른 전계발광표시장치는 서브 픽셀들(220)에 포함된 제1, 제2, 및 제3트랜지스터(T1,T2,T3)를 포화영역에서 구동하는 방식을 채택하는 것이 유리하다.

<133> 이상, 본 발명의 제1 또는 제2실시예를 참조하여 보면, 복수의 데이터 배선, 제1선택 배선, 제1전원 배선 및 제2전원 배선을 포함하는 신호배선들에 각기 전기적으로 연결된 2개 이상의 트랜지스터, 커패시터 및 발광다이오드를 포함하는 복수의 서브 픽셀들을 갖는 전계발광표시장치에 본 발명의 구동방법을 적용할 수 있다.

<134> 여기서, 서브 픽셀들의 화소 회로 구성에 발광다이오드를 구동하는 구동 트랜지스터의 게이트에 게이트가 연결된 더미 트랜지스터를 구비한다.

<135> 이렇게 되면, 더미 트랜지스터를 통해 구동 트랜지스터의 전류 또는 전압을 검출하는 단계를 실시하고, 검출된 구동 트랜지스터의 게이트 전류 또는 전압과 데이터 배선에 공급한 원시 데이터 신호를 비교한 후, 비교 결과에 따라 다음 차순에 공급할 원시 데이터 신호를 보상하는 보상 단계를 실시할 수 있을 것이다.

<136> 이에 따라, 전계발광표시장치는 신뢰성 있고 안정감 있는 디스플레이 표시품질을 구현할 수 있게 될 것이다.

<137> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

<138> 상술한 바와 같이 본 발명은, 신뢰성 있고 안정감 있는 디스플레이 표시품질을 구현할 수 있는 전계발광표시장치와 이의 구동방법을 제공하는 효과가 있다.

도면의 간단한 설명

<1> 도 1은 본 발명의 제1실시예에 따른 전계발광표시장치의 개략적인 평면도.

<2> 도 2는 본 발명의 제1실시예에 따른 전계발광표시장치의 표시부에 배치된 서브 픽셀의 회로 구성도.

<3> 도 3은 본 발명의 제1실시예에 따른 전계발광표시장치의 개략적인 블록도.

<4> 도 4는 본 발명의 제1실시예에 따른 전계발광표시장치의 구동 파형도.

<5> 도 5는 본 발명의 제2실시예에 따른 전계발광표시장치의 개략적인 평면도.

<6> 도 6은 본 발명의 제2실시예에 따른 전계발광표시장치의 표시부에 배치된 서브 픽셀의 회로 구성도.

<7> 도 7은 본 발명의 제2실시예에 따른 전계발광표시장치의 개략적인 블록도.

<8> 도 8은 본 발명의 제2실시예에 따른 전계발광표시장치의 구동 파형도.

<9> <도면의 주요 부분에 관한 부호의 설명>

<10> 110: 기관 120: 서브 픽셀들

<11> 130: 표시부 140: 신호 배선들

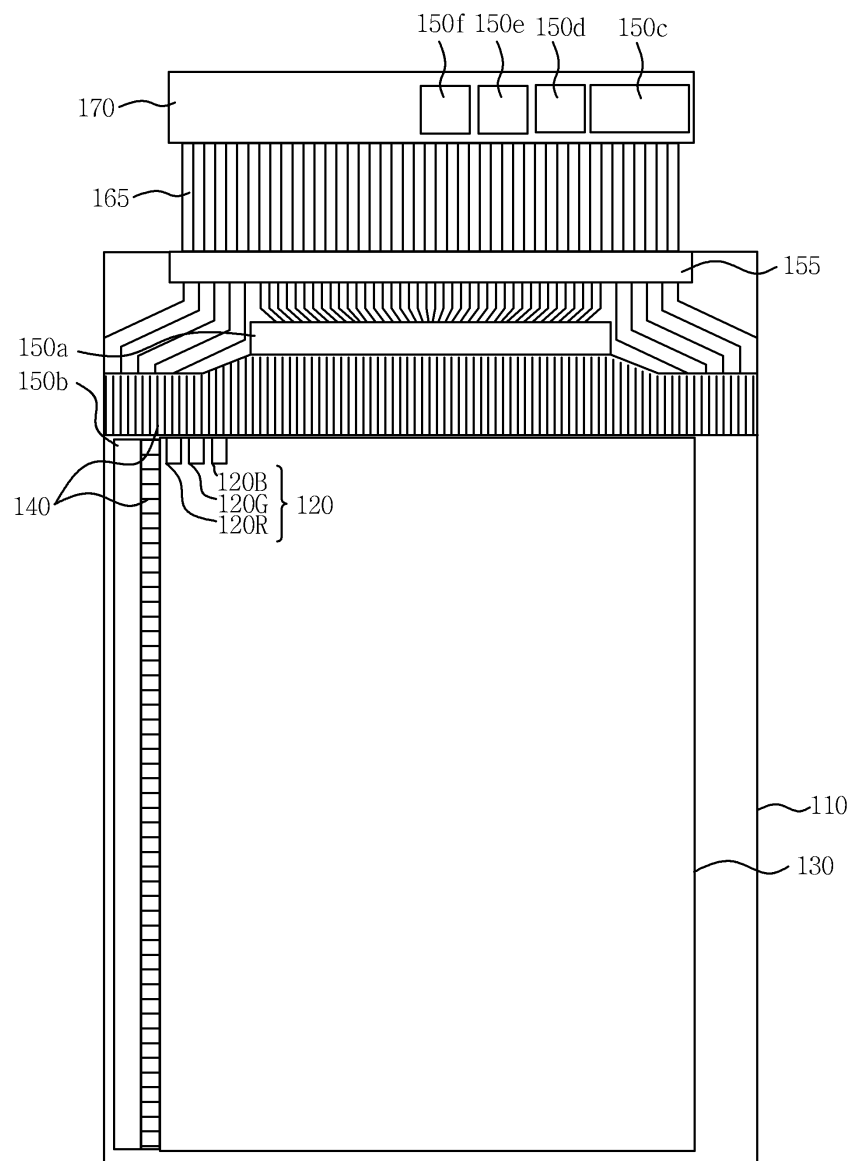
<12> 150a: 데이터 구동부 150b: 선택 구동부

<13> 150c: 전원 공급부 150d: 보상부

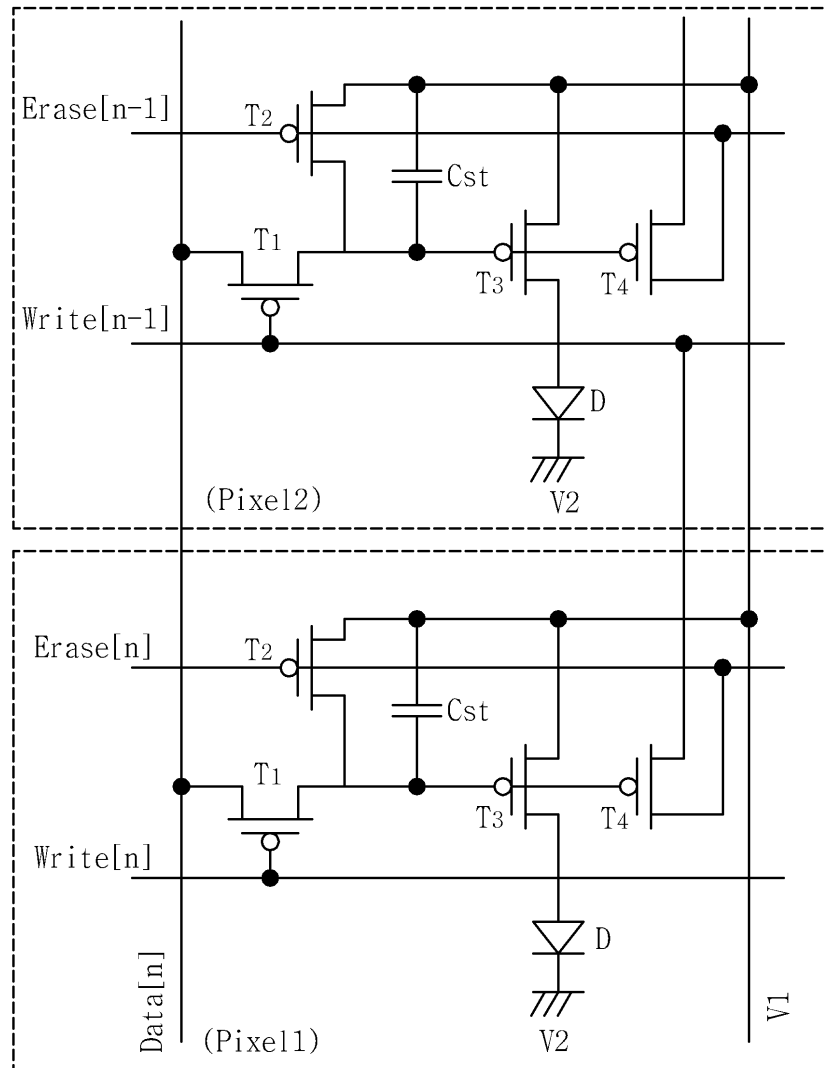
<14> 150e: 저장부 150f: 제어부

도면

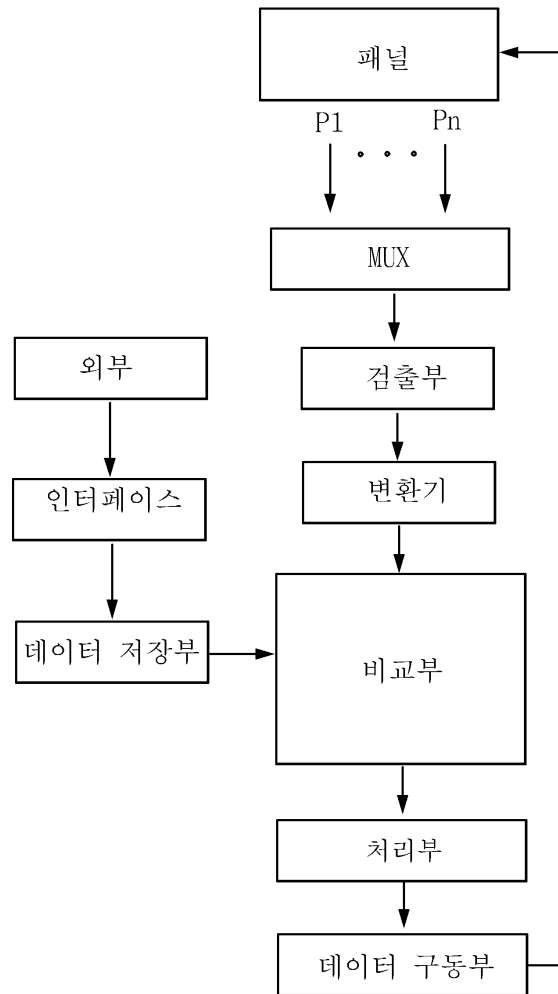
도면1



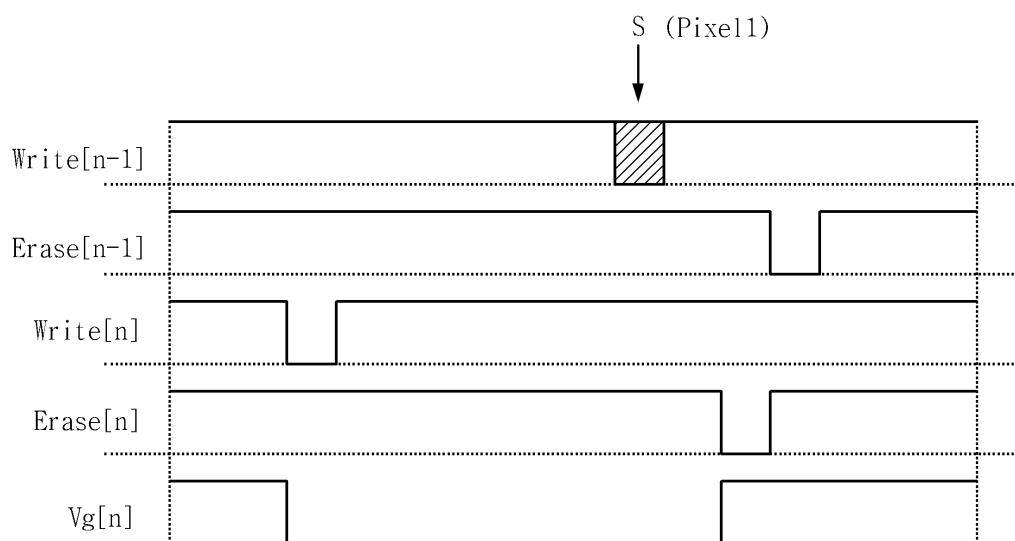
도면2



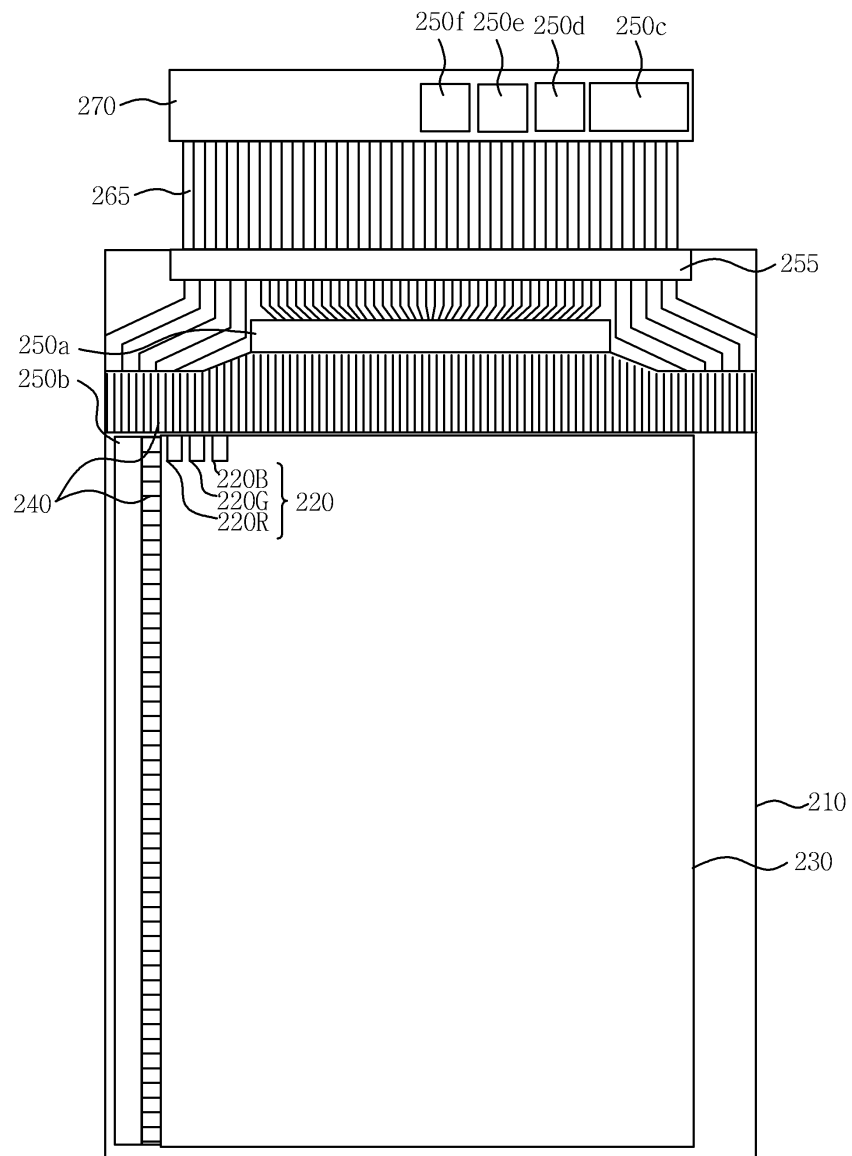
도면3



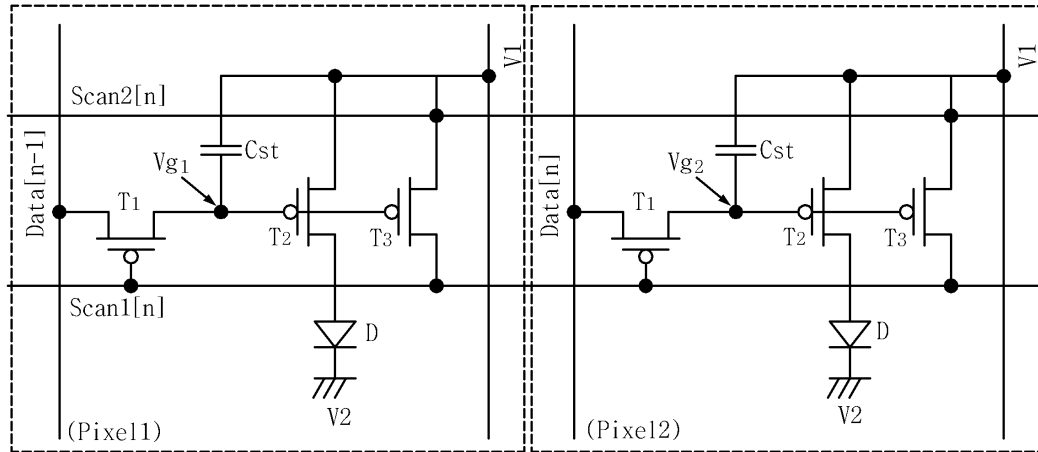
도면4



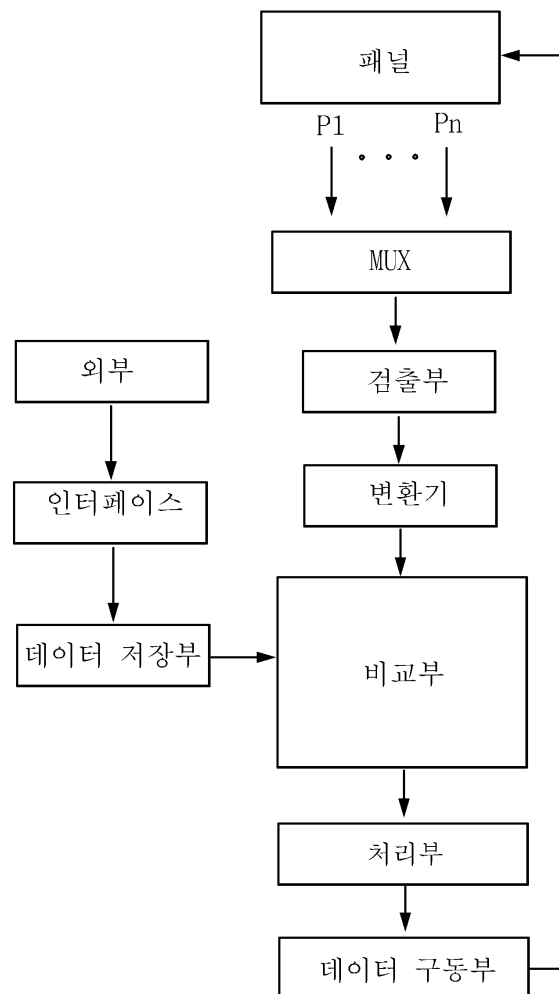
도면5



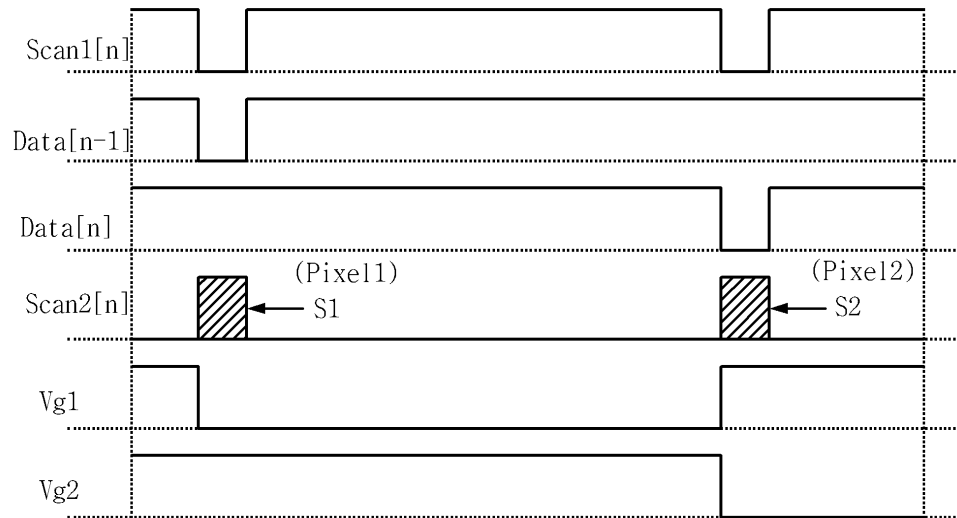
도면6



도면7



도면8



专利名称(译)	电致发光显示器及其驱动方法		
公开(公告)号	KR1020080086130A	公开(公告)日	2008-09-25
申请号	KR1020070027868	申请日	2007-03-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BAE HAN JIN		
发明人	BAE, HAN JIN		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/26		
其他公开文献	KR101361876B1		
外部链接	Espacenet		

摘要(译)

本发明提供了包括多个子像素的电致发光显示器，以及用于通过包括多个子像素的信号布线向子像素提供驱动信号的驱动装置，以及用于通过所述子像素向所述子像素提供驱动信号的驱动装置。信号布线包括多条数据线，第一线标签布线，第二选择性互连，第一电源布线和第二电源线。关于第一晶体管，栅极连接到第一线标签布线，第一电极连接到数据线。关于第二晶体管，第一电极连接到第一电源布线，而栅极连接到第二电阻器互连和第二电极连接到第一晶体管的第二电极。关于第三晶体管，栅极连接到第一晶体管的第二电极，第一电极连接到第二晶体管的第一电极。关于光，阳极连接到第三晶体管的第二电极，阴极连接到第二电源线。关于第四晶体管，第二电极连接到第二选择性互连，而第一电极连接到第一线标签布线，其中栅极连接到第三晶体管的栅极并且位于n-1中。电致发光显示器，劣化和驱动方法。

