



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0066341
(43) 공개일자 2008년07월16일

(51) Int. Cl.

H05B 33/10 (2006.01)

(21) 출원번호 10-2007-0003656

(22) 출원일자 2007년01월12일

심사청구일자 없음

(71) 출원인

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

이희철

경기 안양시 동안구 비산2동 롯데낙천대아파트
108동 1304호

정진원

서울 성북구 보문동2가 69번지

이병기

서울 서대문구 냉천동 184-1

(74) 대리인

특허법인로얄

전체 청구항 수 : 총 20 항

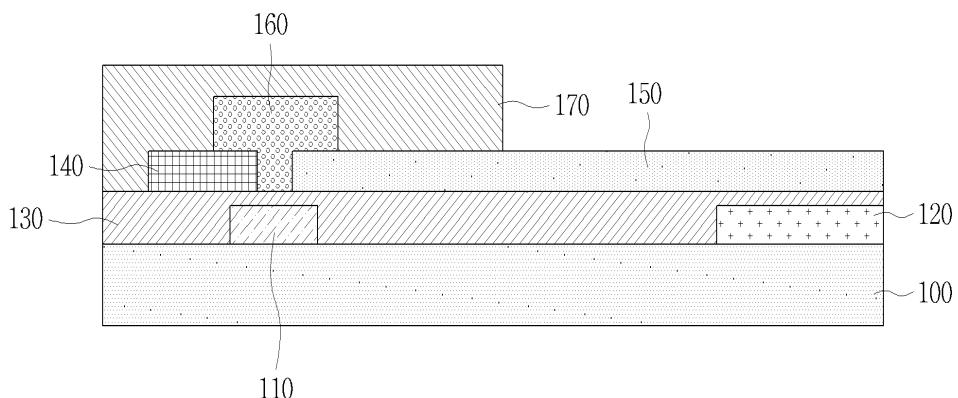
(54) 전계 발광 표시 소자 및 그의 제조방법

(57) 요 약

본 발명은 전계 발광 표시 소자 및 그의 제조방법에 관한 것이다.

본 발명의 일 실시예에 따른 전계 발광 표시 소자는 기판; 상기 기판상에 위치하며, 전도성 고분자 수지를 포함하는 게이트 전극; 상기 기판상에 위치하는 저장 전극; 상기 게이트 전극 및 상기 저장 전극을 덮도록 평탄하게 형성되는 절연층; 상기 절연층 상에 형성되고 전도성 고분자 수지를 포함하는 소오스 전극 및 드레인/화소 전극; 상기 소오스 전극 및 상기 드레인/화소 전극과 일정 영역이 대응되도록 상기 소오스 전극, 상기 드레인/화소 전극 및 상기 절연층 상에 위치하는 반도체층; 및 상기 소오스 전극 및 상기 반도체층을 덮고 상기 드레인/화소 전극의 일정 영역을 덮도록 형성되는 보호층을 포함하고, 상기 보호층, 게이트 전극, 상기 저장 전극, 상기 소오스 전극 또는 상기 드레인/화소 전극 중 하나 이상은 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 한다.

대표도 - 도1



특허청구의 범위

청구항 1

기판;

상기 기판상에 위치하며, 전도성 고분자 수지를 포함하는 게이트 전극;

상기 기판상에 위치하는 저장 전극;

상기 게이트 전극 및 상기 저장 전극을 덮도록 평탄하게 형성되는 절연층;

상기 절연층 상에 형성되고 전도성 고분자 수지를 포함하는 소오스 전극 및 드레인/화소 전극;

상기 소오스 전극 및 상기 드레인/화소 전극과 일정 영역이 대응되도록 상기 소오스 전극, 상기 드레인/화소 전극 및 상기 절연층 상에 위치하는 반도체층; 및

상기 소오스 전극 및 상기 반도체층을 덮고 상기 드레인/화소 전극의 일정 영역을 덮도록 형성되는 보호층;을 포함하고

상기 보호층, 게이트 전극, 상기 저장 전극, 상기 소오스 전극 또는 상기 드레인/화소 전극 중 하나 이상은 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 2

제 1 항에 있어서,

상기 반도체층은 유기 물질을 포함하는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 3

제 1 항에 있어서,

상기 기판은 플라스틱(Plastic), 메탈 포일(Metal foil) 또는 마이크로 글래스(Micro glass) 중 하나 이상을 포함하는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 4

제 1 항에 있어서,

상기 절연층은 절연성 고분자 수지를 포함하는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 5

제 4 항에 있어서,

상기 절연층은 폴리이미드(Polyimide) 계열의 고분자 수지를 포함하는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 6

제 4 항에 있어서,

상기 절연층은 단위 박막 트랜지스터 소자 간의 신호를 격리하는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 7

제 1 항에 있어서,

상기 드레인/화소 전극, 상기 절연층 및 상기 저장 전극은 저장 커패시터를 형성하는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 8

제 1 항에 있어서,

상기 보호층은 고분자 수지를 포함하는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 9

제 1 항에 있어서,

상기 나노 임프린트(Imprint) 및 상기 역 나노 임프린트(Reversal Imprint) 공정은 흡착 방지막 처리(anti-sticking)를 포함하는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 10

제 1 항에 있어서,

상기 보호층, 게이트 전극, 상기 저장 전극, 상기 소오스 전극 또는 상기 드레인/화소 전극 중 하나 이상은 자외선 경화 나노 임프린트(Imprint) 또는 자외선 경화 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 하는 전계 발광 표시 소자.

청구항 11

기판상에 전도성 고분자 수지를 포함하는 게이트 전극을 형성하는 단계;

상기 기판상에 저장 전극을 형성하는 단계;

상기 게이트 전극 및 상기 저장 전극을 덮도록 절연층을 평탄하게 형성하는 단계;

상기 절연층 상에 전도성 고분자 수지를 포함하는 소오스 전극 및 드레인/화소 전극을 형성하는 단계;

상기 소오스 전극 및 상기 드레인/화소 전극과 일정 영역이 대응되도록 상기 소오스 전극, 상기 드레인/화소 전극 및 상기 절연층 상에 반도체층을 형성하는 단계; 및

상기 소오스 전극 및 상기 반도체층을 덮고 상기 드레인/화소 전극의 일정 영역을 덮도록 보호층을 형성하는 단계;를 포함하고

상기 보호층, 게이트 전극, 상기 저장 전극, 상기 소오스 전극 또는 상기 드레인/화소 전극 중 하나 이상은 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 12

제 11 항에 있어서,

상기 나노 임프린트(Imprint) 및 상기 역 나노 임프린트(Reversal Imprint) 공정은 흡착 방지막 처리(anti-sticking)를 포함하는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 13

제 11 항에 있어서,

상기 게이트 전극, 상기 저장 전극, 상기 소오스 전극, 상기 드레인/화소 전극 및 상기 보호층 중 하나 이상은 자외선 경화 나노 임프린트(Imprint) 또는 자외선 경화 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 14

제 11 항에 있어서,

상기 절연층은 절연성 고분자 수지를 포함하는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 15

제 14 항에 있어서,

상기 절연층은 스판 코팅 방법으로 형성되는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 16

제 14 항에 있어서,

상기 절연층은 산소 플라즈마를 포함하는 식각 공정을 이용하여 두께를 조절하는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 17

제 14 항에 있어서,

상기 절연층은 단위 박막 트랜지스터 소자 간의 신호를 격리하는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 18

제 14 항에 있어서,

상기 반도체층은 유기 물질을 포함하는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 19

제 11 항에 있어서,

상기 드레인/화소 전극, 상기 절연층 및 상기 저장 전극은 저장 커패시터를 형성하는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

청구항 20

제 11 항에 있어서,

상기 보호층은 고분자 수지를 포함하는 것을 특징으로 하는 전계 발광 표시 소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<11> 본 발명은 전계 발광 표시 소자 및 그의 제조방법에 관한 것이다.

<12> 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정표시장치(Liquid Crystal Display : LCD), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP), 전계방출표시장치(Field Emission Display: FED), 전계 발광 소자(Light Emitting Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.

<13> 소정의 영상 이미지를 구현하기 위한 평판표시장치의 구동 방식에는 수동 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor)를 이용한 능동 매트릭스(active matrix) 방식이 있다. 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 박막 트랜지스터를 각 화소 전극에 연결하고 박막 트랜지스터의 게이트 전극에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동하는 방식이다.

<14> 능동 매트릭스 방식에서 사용되는 박막 트랜지스터는 게이트 전극, 게이트 절연막, 반도체층, 소오스 전극 및 드레인 전극을 포함한다. 따라서, 이를 형성하기 위하여는 일반적으로 복수개의 마스크를 사용하여 포토 리쏘그래피 공정을 수행하여야 하므로 공정 비용이 증가하며, 공정 시간이 많이 소요된다.

<15> 또한, 최근 차세대 디스플레이로 각광받고 있는 플렉시블 디스플레이를 구현하기 위하여 플라스틱으로 이루어진 기판상에 박막 트랜지스터를 형성하는 경우, 플라스틱 기판이 열 및 화학 용액에 반복적으로 노출되어 손상될 우

려가 높으므로 소자의 제조 수율 및 신뢰성을 확보하기 어려운 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <16> 본 발명은 공정 수를 단축하고 공정 방법을 개선하는 전계 발광 소자 및 그의 제조방법을 제공하는데 그 목적이 있다.
- <17> 본 발명은 공정 시간 및 공정 비용을 감소시키는 전계 발광 소자 및 그의 제조방법을 제공하는데 그 목적이 있다.
- <18> 본 발명은 소자의 제조 수율 및 신뢰성을 향상시키는 전계 발광 소자 및 그의 제조방법을 제공하는데 그 목적이 있다.
- <19> 본 발명은 유연성을 향상시키는 전계 발광 소자 및 그의 제조방법을 제공하는데 그 목적이 있다.
- <20> 본 발명의 기술적 과제는 이상에서 언급한 것에 제한되지 않으며, 본 발명이 이루고자 하는 또 다른 기술적 과제들은 이하 발명의 구성에서 나타나는 효과에 의해 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

- <21> 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 전계 발광 소자는 기판; 상기 기판상에 위치하며, 전도성 고분자 수지를 포함하는 게이트 전극; 상기 기판상에 위치하는 저장 전극; 상기 게이트 전극 및 상기 저장 전극을 덮도록 평탄하게 형성되는 절연층; 상기 절연층 상에 형성되고 전도성 고분자 수지를 포함하는 소오스 전극 및 드레인/화소 전극; 상기 소오스 전극 및 상기 드레인/화소 전극과 일정 영역이 대응되도록 상기 소오스 전극, 상기 드레인/화소 전극 및 상기 절연층 상에 위치하는 반도체층; 및 상기 소오스 전극 및 상기 반도체층을 덮고 상기 드레인/화소 전극의 일정 영역을 덮도록 형성되는 보호층을 포함하고, 상기 보호층, 게이트 전극, 상기 저장 전극, 상기 소오스 전극 또는 상기 드레인/화소 전극 중 하나 이상은 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 한다.
- <22> 상기 반도체층은 유기 물질을 포함하는 것을 특징으로 한다.
- <23> 상기 기판은 플라스틱(Plastic), 메탈 포일(Metal foil) 또는 마이크로 글래스(Micro glass) 중 하나 이상을 포함하는 것을 특징으로 한다.
- <24> 상기 절연층은 절연성 고분자 수지를 포함하는 것을 특징으로 한다.
- <25> 상기 절연층은 폴리이미드(Polyimide) 계열의 고분자 수지를 포함하는 것을 특징으로 한다.
- <26> 상기 절연층은 단위 박막 트랜지스터 소자 간의 신호를 격리하는 것을 특징으로 한다.
- <27> 상기 드레인/화소 전극, 상기 절연층 및 상기 저장 전극은 저장 커패시터를 형성하는 것을 특징으로 한다.
- <28> 상기 보호층은 고분자 수지를 포함하는 것을 특징으로 한다.
- <29> 상기 나노 임프린트(Imprint) 및 상기 역 나노 임프린트(Reversal Imprint) 공정은 흡착 방지막 처리(anti-sticking)를 포함하는 것을 특징으로 한다.
- <30> 상기 보호층, 게이트 전극, 상기 저장 전극, 상기 소오스 전극 또는 상기 드레인/화소 전극 중 하나 이상은 자외선 경화 나노 임프린트(Imprint) 또는 자외선 경화 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 한다.
- <31> 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 전계 발광 소자의 제조방법은 기판상에 전도성 고분자 수지를 포함하는 게이트 전극을 형성하는 단계; 상기 기판상에 저장 전극을 형성하는 단계; 상기 게이트 전극 및 상기 저장 전극을 덮도록 절연층을 평탄하게 형성하는 단계; 상기 절연층 상에 전도성 고분자 수지를 포함하는 소오스 전극 및 드레인/화소 전극을 형성하는 단계; 상기 소오스 전극 및 상기 드레인/화소 전극과 일정 영역이 대응되도록 상기 소오스 전극, 상기 드레인/화소 전극 및 상기 절연층 상에 반도체층을 형성하는 단계; 및 상기 소오스 전극 및 상기 반도체층을 덮고 상기 드레인/화소 전극의 일정 영역을 덮도록 보호층을 형성하는 단계를 포함하고, 상기 보호층, 게이트 전극, 상기 저장 전극, 상기 소오스 전극 또는 상기 드레인/화소 전극 중 하나 이상은 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 한다.

- <32> 상기 나노 임프린트(Imprint) 및 상기 역 나노 임프린트(Reversal Imprint) 공정은 흡착 방지막 처리(anti-sticking)를 포함하는 것을 특징으로 한다.
- <33> 상기 게이트 전극, 상기 저장 전극, 상기 소오스 전극, 상기 드레인/화소 전극 및 상기 보호층 중 하나 이상은 자외선 경화 나노 임프린트(Imprint) 또는 자외선 경화 역 나노 임프린트(Reversal Imprint) 공정으로 형성되는 것을 특징으로 한다.
- <34> 상기 절연층은 절연성 고분자 수지를 포함하는 것을 특징으로 한다.
- <35> 상기 절연층은 스판 코팅 방법으로 형성되는 것을 특징으로 한다.
- <36> 상기 절연층은 산소 플라즈마를 포함하는 식각 공정을 이용하여 두께를 조절하는 것을 특징으로 한다.
- <37> 상기 절연층은 단위 박막 트랜지스터 소자 간의 신호를 격리하는 것을 특징으로 한다.
- <38> 상기 반도체층은 유기 물질을 포함하는 것을 특징으로 한다.
- <39> 상기 드레인/화소 전극, 상기 절연층 및 상기 저장 전극은 저장 커패시터를 형성하는 것을 특징으로 한다.
- <40> 상기 보호층은 고분자 수지를 포함하는 것을 특징으로 한다.
- <41> 이하, 첨부한 도면을 참조하여 본 발명의 일 실시예를 상세하게 설명하도록 한다.
- <42> 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 구조를 도시한 단면도이다.
- <43> 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 전계 발광 표시 소자는 기판(100), 게이트 전극(110), 저장 전극(120), 절연층(130), 소오스 전극(140), 드레인/화소 전극(150) 반도체층(160) 및 보호층(170)을 포함한다.
- <44> 기판(100)상에 고분자 수지를 포함하는 게이트 전극(110)이 형성되고, 저장 전극(120)이 형성된다. 기판(100)은 유연한 기판 예컨대, 플라스틱을 포함할 수 있다.
- <45> 저장 전극(120)은 절연층(130)과 드레인/화소 전극(150)과 함께 저장 커패시터를 형성하여 공정을 간소화 할 수 있다.
- <46> 절연층(130)은 게이트 전극(110) 및 저장 전극(120)을 덮도록 기판(100) 상에 형성된다. 이러한 절연층(130)은 평탄하게 형성될 수 있다. 절연층(130)은 절연성 고분자 수지 예컨대 폴리이미드(Polyimide) 계열의 고분자 수지를 포함하여 폴리며 평탄화 공정을 통하여 유니포머티가 향상될 수 있다. 이에 따라 제조 시 마스크의 얼라인을 용이하게 하여 전체 소자 공정의 신뢰성을 향상시킬 수 있다. 또한, 이러한 절연층(130)을 형성함으로써 게이트 절연층 뿐만 아니라 단위 트랜지스터간의 신호 간섭을 방지할 수 있는 신호 격리층을 한번에 형성할 수 있다.
- <47> 소오스 전극(140) 및 드레인/화소 전극(150)은 절연층(130) 상에 위치하고 전도성 고분자 수지를 포함한다. 또한, 본 발명의 일 실시예에 따른 전계 발광 표시 소자는 드레인 전극과 화소 전극을 한번에 형성하여 공정을 간소화 할 수 있는데, 이러한 제조방법은 도 2에서 후술하기로 한다.
- <48> 반도체층(160)은 소오스 전극(140) 및 드레인/화소 전극(150)의 일정 영역이 대응되도록 소오스 전극(140), 드레인/화소 전극(150) 및 절연층(130) 상에 위치한다. 반도체층(160)은 유기 물질을 포함할 수 있다.
- <49> 보호층(170)은 소오스 전극(140) 및 반도체층(160)을 덮고 드레인/화소 전극(150)의 일정 영역을 덮도록 형성된다. 보호층(170)은 고분자 수지를 포함하여 소자의 신뢰성을 향상시킬 수 있다.
- <50> 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 게이트 전극(110), 저장 전극(120), 소오스 전극(140), 드레인/화소 전극(150) 또는 보호층(170) 중 하나 이상을 나노 임프린트(Imprint) 공정 또는 역나노 임프린트(Reversal Imprint) 공정으로 형성하여 공정 수를 줄이고 화학 공정을 없앨 수 있을 뿐만 아니라 저온에서 제조함으로써 화학 공정 및 고온 공정에 의한 소자의 변형을 방지할 수 있다.
- <51> 이하에서는 본 발명의 일 실시예에 따른 박막 트랜지스터의 제조방법을 자세히 설명하기로 한다.
- <52> 도 2는 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 제조방법을 설명하기 위한 공정별 단면도이다.
- <53> 먼저 도 2의 (a)와 같이 기판(100)상에 고분자 수지를 포함하는 게이트 전극(110)을 형성하고, 기판(100) 상에 저장 전극(120)을 형성한다. 기판(100)은 유연한 기판으로 하여 플렉시블 디스플레이(Flexible Display)의 신뢰

성을 향상시킬 수 있다. 예컨대, 기판(100)은 플라스틱을 포함할 수 있다.

- <54> 게이트 전극(110) 및 저장 전극(120)은 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정을 통하여 저온에서 형성할 수 있다. 또한, 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정을 이용할 경우 자외선 경화 방식을 사용하여 고온에 의한 소자의 손상을 최소화할 수 있다. 이에 따라 소자의 신뢰성을 향상시킬 수 있다. 이러한 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정의 자세한 설명은 도 3 내지 도 4에서 하기로 한다.
- <55> 게이트 전극(110) 또는 저장 전극(120)은 전도성 고분자 수지를 포함할 수 있는데, 예컨대 폴리아세틸렌(polyacetylene), 폴리아닐린(polyaniline), 폴리[3-메틸티오펜][poly(3-methylthiophene)] 또는 폴리[3,4-(에틸렌-1,2-디옥시)티오펜] [poly[3,4-(ethylene-1,2-dioxy)thiophene]]과 같은 폴리티오펜, 폴리피롤(polypyrrole), 폴리페닐렌 및 폴리페닐렌비닐렌 등으로 이루어진 레진을 이용하여 형성할 수 있다.
- <56> 이후, 도 2의 (b)와 같이 기판(100) 상에 게이트 전극(110) 및 저장 전극(120)을 덮도록 절연층(130)을 형성한다. 이러한 절연층(130)은 절연성 고분자 수지 예컨대 폴리이미드(Polyimide) 계열의 고분자 수지, 일례로 폴리이미드, 폴리(2-비닐피리딘), 폴리(4-비닐페놀) 또는 폴리메틸 메타크릴레이트와 같은 폴리아크릴계 수지 등을 포함하여 폴리머 평탄화 공정을 통하여 형성될 수 있다. 이에 따라 게이트 절연층, 단위 트랜지스터 소자간의 신호 격리층 및 저장 전극(120)에 대한 커파시터의 역할을 한번에 수행할 수 있다. 즉, 절연층(130)의 두께를 조절하여 신호 격리를 하도록 할 수 있고 드레인/화소 전극(150) 절연층(130) 및 저장 전극(120)으로 저장 커파시터를 형성할 수 있다.
- <57> 절연층(130)은 충분한 두께로 평탄화 고분자 층을 일례로 스판 코팅 방법으로 형성할 수 있다. 이후 목적하는 동작 전압을 얻기 위하여 산소 플라즈마를 포함하는 식각 공정을 이용하여 게이트 절연층의 두께를 조절할 수 있다.
- <58> 이에 따라 절연층(130)의 평탄화도가 향상될 수 있다. 또한, 제조 시 마스크의 열라인을 용이하게 하여 전체 소자 공정의 신뢰성을 향상시킬 수 있다.
- <59> 이후, 도 2의 (c)와 같이 절연층(130) 상에 소오스 전극(140) 및 드레인/화소 전극(150)을 형성한다. 소오스 전극(140) 및 드레인/화소 전극(150)은 전도성 고분자 수지를 포함할 수 있다. 전도성 고분자 수지는 상술한 바와 같이 예컨대 폴리아세틸렌(polyacetylene), 폴리아닐린(polyaniline), 폴리[3-메틸티오펜][poly(3-methylthiophene)] 또는 폴리[3,4-(에틸렌-1,2-디옥시)티오펜] [poly[3,4-(ethylene-1,2-dioxy)thiophene]]과 같은 폴리티오펜, 폴리피롤(polypyrrole), 폴리페닐렌 및 폴리페닐렌비닐렌 등으로 이루어진 레진을 이용하여 형성할 수 있다.
- <60> 소오스 전극(140) 및 드레인/화소 전극(150)은 상술한 게이트 전극(110) 및 저장 전극(120)과 같이 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정을 통하여 저온에서 형성할 수 있다. 또한, 절연층(130)을 평탄하게 형성함으로써 소오스 전극(140) 및 드레인 전극과 화소 전극을 하나의 드레인/화소 전극(150)으로 형성하는데 있어 마스크의 열라인을 용이하게 하여 공정의 간소화 및 신뢰성을 향상시킬 수 있다.
- <61> 이후, 도 2의 (d)와 같이 소오스 전극(140) 및 드레인/화소 전극(150)의 일정 영역이 대응되도록 소오스 전극(140), 드레인/화소 전극(150) 및 절연층(130) 상에 반도체층(160)을 형성한다. 반도체층(160)은 세도우 마스크 공정 등을 이용하여 형성할 수 있다. 이러한 반도체층(160)은 유기 물질을 포함할 수 있는데, 예컨대 전자 이동도(mobility) 특성이 비교적 우수한 펜타센(pentacene), 폴리티오펜 유도체(P3HT) 및 폴리 플루오린 유도체(F8T2) 등을 포함할 수 있다.
- <62> 이후, 도 2의 (e)와 같이 소오스 전극(140) 및 반도체층(160)을 덮고 드레인/화소 전극(150)의 일정 영역을 덮도록 보호층(170)을 형성하여 트랜지스터 부분의 회로를 보호할 수 있다. 보호층(170) 전면 발광 회로 부와 연결되는 화소 전극 부분을 제외한 전 부분을 덮도록 형성하는데, 이때 보호층(170) 또한 나노 임프린트(Imprint) 또는 역 나노 임프린트(Reversal Imprint) 공정을 통하여 저온에서 형성하여 하부의 고분자 및 플라스틱 물질 등으로 이루어진 소자를 열로부터 보호할 수 있다. 보호층(170)은 고분자 수지를 포함하여 저온 공정을 가능하게 하고, 소자의 신뢰성을 향상시킬 수 있다.
- <63> 도 3은 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 제조방법 중 나노 임프린트 및 역 나노 임프린트 공정을 설명하기 위한 도이다.
- <64> 도 3에 도시한 바와 같이, 나노 임프린트 공정(Nano Imprint Lithography, A)은 본 발명의 게이트 전극(110),

저장 전극(120), 소오스 전극(140), 드레인/화소 전극(150) 또는 보호층(170)의 재료인 고분자의 단위체로 이루어진 단량체 레진(monomer resin, 300a)을 기재(substrate) 위에 형성한 후 이를 스템프(stamp)를 이용하여 눌러서 경화시킨 후 스템프(stamp)를 떼어내어 완성하는 공정이다.

<65> 이와는 반대로 역 나노 임프린트 공정(Reversal Imprint Lithography, B)은 본 발명의 게이트 전극(110), 저장 전극(120), 소오스 전극(140), 드레인/화소 전극(150) 또는 보호층(170)의 재료인 고분자를 고분자 그 상태의 레진(300b)을 스템프(stamp)의 빈 공간에 채워 넣은 후 이를 기재(substrate) 위에 얹혀 놓아 완성하는 공정이다.

<66> 나노 임프린트 공정(A) 및 역 나노 임프린트 공정(B)은 흡착 방지막 처리(anti-sticking)를 포함하여 스템프(stamp)와 고분자(300b) 간의 결합력을 줄임으로써 공정의 신뢰성을 향상시킬 수 있다.

<67> 도 4는 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 제조방법 중 자외선 경화 나노 임프린트 공정을 설명하기 위한 도이다.

<68> 도 4에 도시한 바와 같이, 나노 임프린트 공정(Nano Imprint Lithography) 중 자외선 경화 나노 임프린트 공정(UV Hardening Nano Imprint Lithography)은 자외선을 이용하여 단량체를 경화시키는 공정이다. 즉, 기재(substrate)에 자외선 레진(400)을 도포한 후 몰드(mold)로 자외선 레진(400)을 눌러서 몰드(mold)의 빈공간에 충분히 채워 넣는다. 이후 자외선을 비추어 경화시킨 다음에 몰드(mold)를 분리하여 완성할 수 있다.

<69> 이러한 자외선 경화 나노 임프린트 공정에 사용되는 자외선 레진(400)은 본 발명의 게이트 전극(110), 저장 전극(120), 소오스 전극(140), 드레인/화소 전극(150) 또는 보호층(170)의 재료인 고분자의 단위체로 이루어진 단량체, 자외선 반응 경화제(UV hardening) 및 점성 조절제 등을 포함할 수 있다.

<70> 이러한 자외선 경화 나노 임프린트 공정은 열 경화 나노 임프린트 공정에 비해 낮은 온도에서 공정이 가능하므로 플라스틱 등의 낮은 용점을 갖는 기판에 적용하여 소자 제조의 신뢰성을 향상시킬 수 있다.

<71> 도 5는 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 단위 픽셀 구조를 설명하기 위한 도이다.

<72> 도 5의 (1)은 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 단위 픽셀 구조를 도시하였고, 도 5의 (2)는 (1)의 A-A'의 점선을 따른 단면도를 도시하였다.

<73> 도 5의 (2)에서 게이트 전극(110), 저장 전극(120), 소오스 전극(140), 드레인/화소 전극(150)에 대응하여 도 5의 (1)에서도 게이트 전극(110), 저장 전극(120), 소오스 전극(140), 드레인/화소 전극(150)이 도시되어 있고, P의 점선으로 표시된 내부를 제외한 외부 부분은 보호층(170)에 의해 보호되는 영역을 나타낸다.

<74> 이와 같이 본 발명에 따른 전계 발광 표시 소자는 공정 방법을 개선하고, 고분자 계열의 유기 물질을 사용하여 형성함으로써 소자의 신뢰성을 향상시키고 공정을 단축할 수 있다. 또한, 마스크 공정을 필요하지 않게 되어 공정 시간 및 공정 비용을 감소시키고 저온 형성을 가능하게 하여 소자를 보호하고, 신뢰성이 향상된 플렉시블 디스플레이를 제조할 수 있다.

발명의 효과

<75> 이상에서 상세히 설명한 바와 같이, 본 발명의 전계 발광 표시 소자 및 그의 제조방법은 공정 수를 단축하고 공정 방법을 개선하여 공정 시간 및 제조 비용을 감소시키는 효과가 있다.

<76> 또한, 본 발명의 전계 발광 표시 소자 및 그의 제조방법은 소자의 제조 수율 및 신뢰성을 향상시키는 효과가 있다.

<77> 또한, 본 발명의 전계 발광 표시 소자 및 그의 제조방법은 신뢰성 있는 플렉시블 표시 소자를 제조할 수 있는 효과가 있다.

도면의 간단한 설명

<1> 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 구조를 도시한 단면도이다.

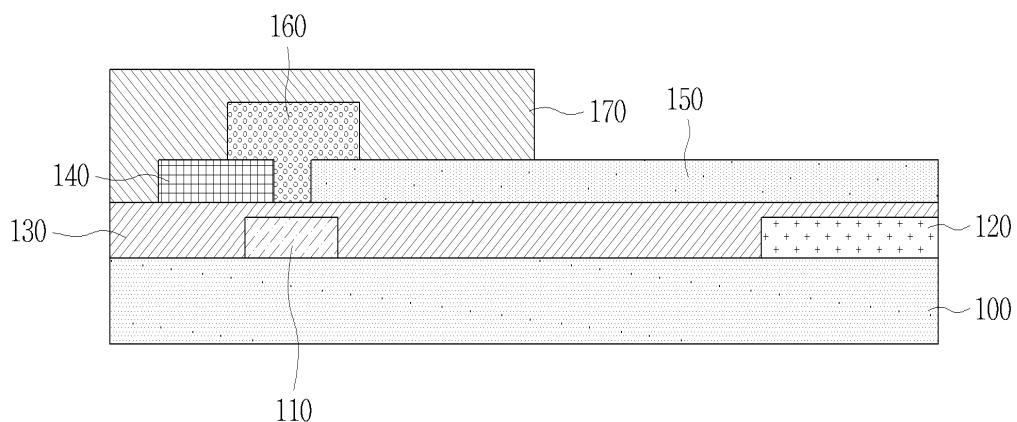
<2> 도 2는 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 제조방법을 설명하기 위한 공정별 단면도이다.

<3> 도 3은 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 제조방법 중 나노 임프린트 및 역 나노 임프린트 공정을 설명하기 위한 도이다.

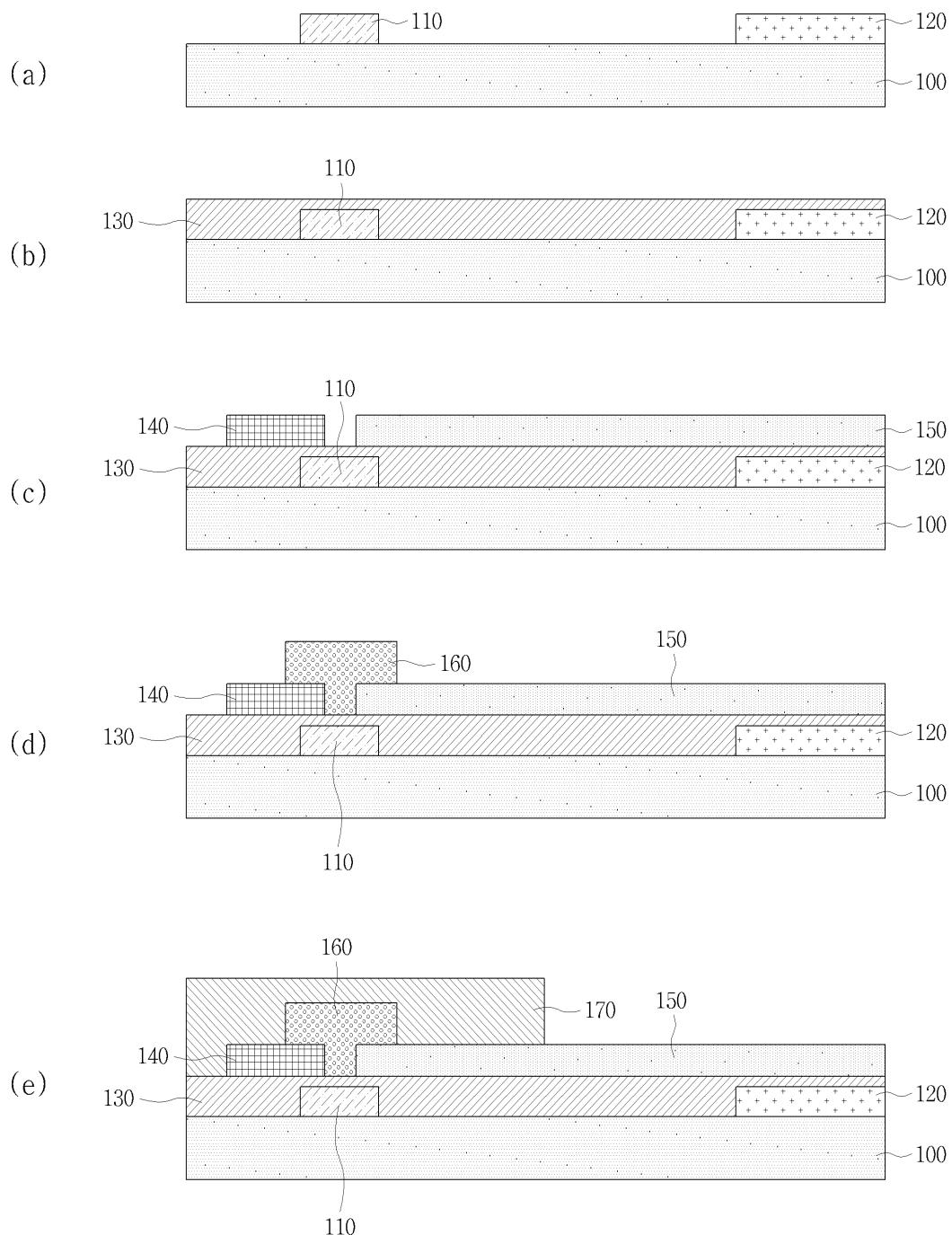
- <4> 도 4는 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 제조방법 중 자외선 경화 나노 임프린트 공정을 설명하기 위한 도이다.
- <5> 도 5는 본 발명의 일 실시예에 따른 전계 발광 표시 소자의 단위 픽셀 구조를 설명하기 위한 도이다.
- <6> * 도면의 주요부분에 대한 부호의 설명 *
- | | |
|-----------------|----------------|
| <7> 100: 기판 | 110: 게이트 전극 |
| <8> 120: 저장 전극 | 130: 절연층 |
| <9> 140: 소오스 전극 | 150: 드레인/화소 전극 |
| <10> 160: 반도체층 | 170: 보호층 |

도면

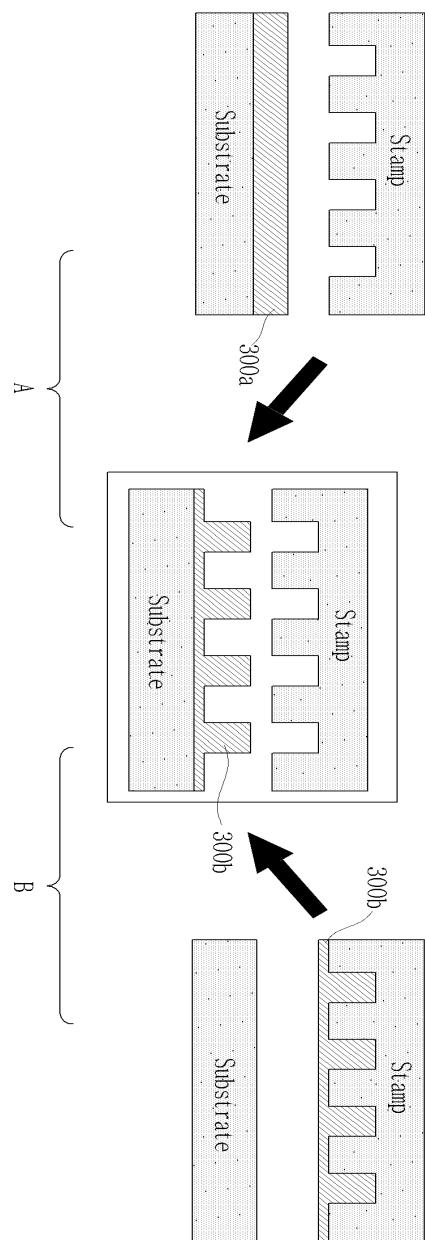
도면1



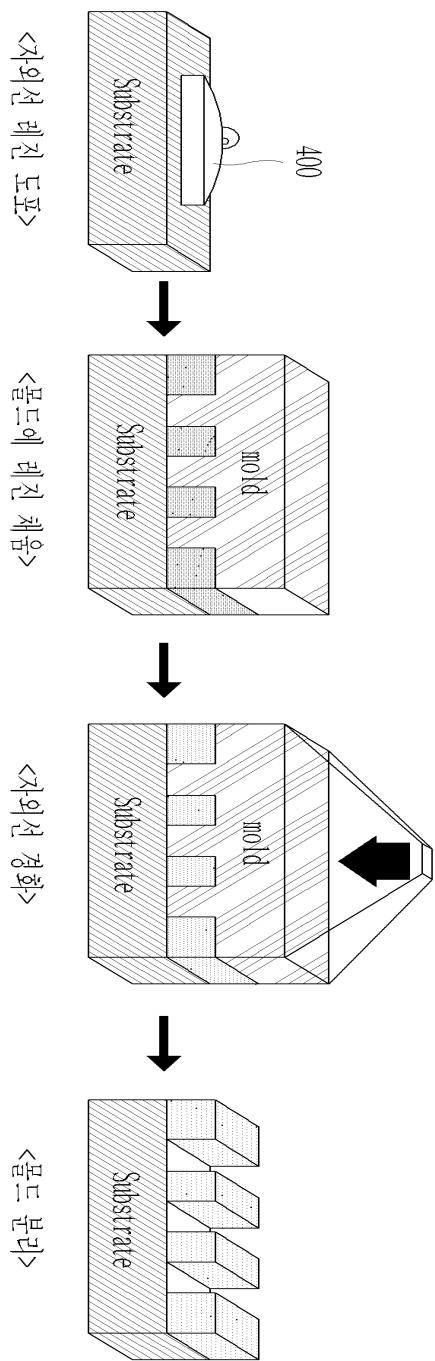
도면2



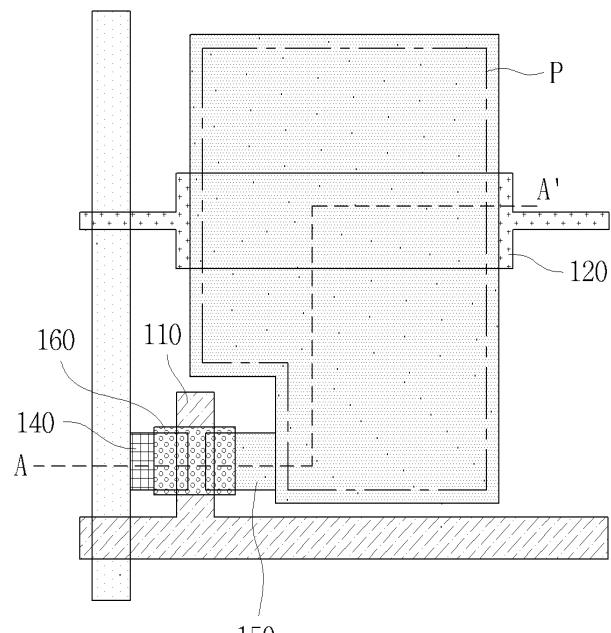
도면3



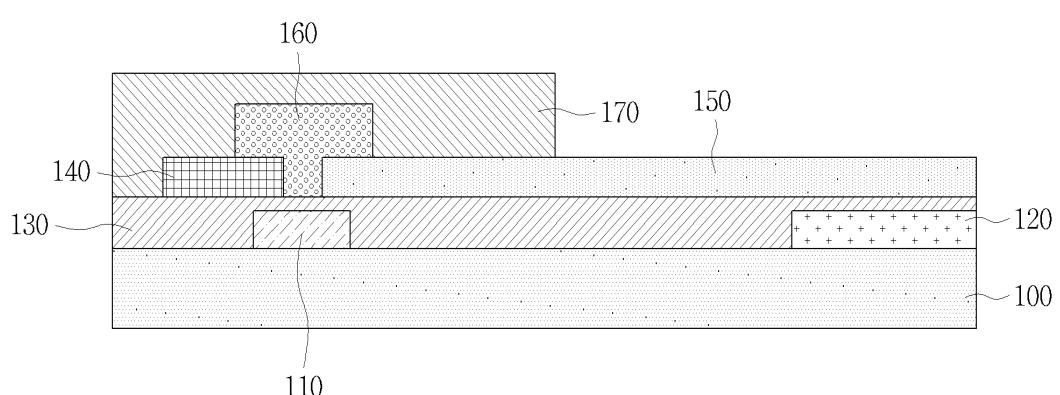
도면4



도면5



(1)



(2)

专利名称(译) 电致发光显示装置及其制造方法

公开(公告)号	KR1020080066341A	公开(公告)日	2008-07-16
申请号	KR1020070003656	申请日	2007-01-12
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	LEE HEE CHUL 이희철 CHUNG JIN WON 정진원 LEE BYUNG KEE 이병기		
发明人	이희철 정진원 이병기		
IPC分类号	H05B33/10		
CPC分类号	H01L51/0512 H01L27/1222 H01L27/3274 H01L51/102 H01L51/107		
外部链接	Espacenet		

摘要(译)

本发明涉及电致发光显示器及其制造方法。源电极和漏/像素电极，半导体层和保护层包括栅电极，位于基板上的存储电极，绝缘层和导电聚合物树脂，它形成在电极的绝缘层上根据本发明优选实施例的发光显示器包括基板，并且包括位于基板上的导电聚合物树脂。它在保护层，栅电极，存储电极，源电极或漏/像素电极中形成有一个Lee Sang-Eun纳米压印或反向纳米压印(反转压印)工艺。形成绝缘层均匀以覆盖栅电极和存储电极。半导体层位于源电极和漏极/像素电极和绝缘层的表面上，使得源电极，漏极/像素电极和恒定区域相对应。形成保护层以覆盖源电极和半导体层上方，并且它覆盖漏极/像素电极的恒定区域。

