



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.

H05B 33/00 (2006.01)

H05B 33/10 (2006.01)

(45) 공고일자

2007년01월16일

(11) 등록번호

10-0669474

(24) 등록일자

2007년01월09일

(21) 출원번호

10-2005-0115589

(65) 공개번호

(22) 출원일자

2005년11월30일

(43) 공개일자

심사청구일자

2005년11월30일

(73) 특허권자

삼성에스디아이 주식회사
 경기 수원시 영통구 신동 575

(72) 발명자

신현수
 경기 용인시 기흥읍 공세리 428-5

모연곤
 경기 수원시 영통구 영통동 966-2 건영아파트 667동 504호

정재경
 경기 용인시 기흥읍 공세리 428-5

권세열
 경기 용인시 기흥읍 공세리 428-5

(74) 대리인

유미특허법인

심사관 : 나광표

전체 청구항 수 : 총 17 항

(54) 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 버퍼층의 두께 및 증착 회수를 증가시키지 않으면서 도전성 기판과 소자 사이의 단락 발생 가능성을 최소화할 수 있는 유기 발광 표시 장치 및 그 제조 방법을 제공한다.

본 발명에 따른 유기 발광 표시 장치는, 도전성 기판, 기판 위에 형성되는 버퍼층, 및 게이트 절연막을 사이에 두고 버퍼층 위에 형성되는 보조 전극과, 층간 절연막을 사이에 두고 보조 전극 위에 형성되는 하부 전극과, 평탄화막을 사이에 두고 하부 전극 위에 형성되면서 보조 전극과 전기적으로 연결되는 캐패시터를 포함한다.

대표도

도 3

특허청구의 범위

청구항 1.

도전성 기판;

상기 기판 위에 형성되는 벼파층; 및

케이트 절연막을 사이에 두고 상기 벼파층 위에 형성되는 보조 전극과,

층간 절연막을 사이에 두고 상기 보조 전극 위에 형성되는 하부 전극과,

평탄화막을 사이에 두고 상기 하부 전극 위에 형성되면서 상기 보조 전극과 전기적으로 연결되는 상부 전극으로 이루어지는 캐패시터

를 포함하는 유기 발광 표시 장치.

청구항 2.

제1 항에 있어서,

상기 보조 전극이 상기 하부 전극보다 작은 면적을 가지는 유기 발광 표시 장치.

청구항 3.

제1 항에 있어서,

상기 도전성 기판이 금속 포일을 포함하는 유기 발광 표시 장치.

청구항 4.

제1 항에 있어서,

상기 케이트 절연막 위에 형성되는 케이트 전극과 상기 층간 절연막 위에 형성되는 드레인 전극 및 소오스 전극을 포함하는 박막 트랜지스터; 및

상기 평탄화막 위에 형성되고 제1 전극, 유기 발광층, 및 제2 전극을 포함하며 상기 제1 전극이 상기 박막 트랜지스터와 전기적으로 연결되는 발광 소자

를 더욱 포함하는 유기 발광 표시 장치.

청구항 5.

제4 항에 있어서,

상기 캐패시터의 보조 전극이 상기 박막 트랜지스터의 케이트 전극과 동일한 물질로 이루어지는 유기 발광 표시 장치.

청구항 6.

제4 항에 있어서,

상기 캐패시터의 하부 전극이 상기 박막 트랜지스터의 드레인 전극 및 소오스 전극과 동일한 물질로 이루어지는 유기 발광 표시 장치.

청구항 7.

제4 항에 있어서,

상기 캐패시터의 상부 전극이 상기 발광 소자의 제1 전극과 동일한 물질로 이루어지는 유기 발광 표시 장치.

청구항 8.

제1 항에 있어서,

상기 베퍼층이 실리콘 산화물, 실리콘 질화물 등의 무기 절연 물질을 포함하는 유기 발광 표시 장치.

청구항 9.

제4 항에 있어서,

상기 제1 전극이 ITO/Ag/ITO, ITO/Ag 합금/ITO 또는 AlNd/ITO를 포함하는 유기 발광 표시 장치.

청구항 10.

제9 항에 있어서,

상기 제2 전극이 MgAg와 같은 투명 물질을 포함하는 유기 발광 표시 장치.

청구항 11.

도전성 기판 상에 베퍼층을 형성하는 단계;

상기 베퍼층 위에 반도체층을 형성하는 단계;

상기 기판의 전면 위에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 위에 게이트 전극을 형성함과 동시에 보조 전극을 형성하는 단계;

상기 기판의 전면 위에 층간 절연막을 형성하는 단계;

상기 층간 절연막 위에 드레인 전극 및 소오스 전극을 형성함과 동시에 하부 전극을 형성하는 단계;

상기 기판의 전면 위에 평탄화막을 형성하는 단계;

상기 드레인 전극 위의 상기 평탄화막을 패터닝하여 제1 비아홀을 형성함과 동시에 상기 보조 전극 위의 상기 층간 절연막과 상기 평탄화막을 패터닝하여 제2 비아홀을 형성하는 단계; 및

상기 제1 비아홀을 통하여 상기 드레인 전극과 전기적으로 연결되는 제1 전극을 형성함과 동시에 상기 제2 비아홀을 통하여 상기 보조 전극과 전기적으로 연결되는 상부 전극을 각각 형성하여 캐패시터를 형성하는 단계

를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 12.

제11 항에 있어서,

상기 보조 전극이 상기 하부 전극보다 작은 면적을 가지는 유기 발광 표시 장치의 제조 방법.

청구항 13.

제11 항에 있어서,

상기 도전성 기판이 금속 포일을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 14.

제11 항에 있어서,

상기 벼페총이 실리콘 산화물, 실리콘 질화물 등의 무기 절연 물질을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 15.

제11 항에 있어서,

상기 제1 전극 위로 유기 발광층과 제2 전극을 순차적으로 형성하여 발광 소자를 형성하는 단계를 더욱 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 16.

제15 항에 있어서,

상기 제1 전극이 ITO/Ag/ITO, ITO/Ag 합금/ITO 또는 AlNd/ITO를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 17.

제16 항에 있어서,

상기 제2 전극이 MgAg와 같은 투명 물질을 포함하는 유기 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 표시 장치에 관한 것으로, 보다 상세하게는 도전성 기판과 소자 사이의 단락 발생을 최소화할 수 있는 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

유기 발광 표시 장치는 유기물질에 양극(anode)과 음극(cathode)을 통하여 주입된 전자와 정공이 재결합(recombination)하여 여기자(exciton)을 형성하고, 형성된 여기자로부터의 에너지에 의해 특정한 파장의 빛이 발생하는 현상을 이용한 자체 발광형 표시 장치이다. 따라서, 유기 발광 표시 장치는 백라이트와 같은 별도의 광원이 요구되지 않아 액정 표시 장치에 비해 소비 전력이 낮을 뿐만 아니라 광시야각 및 빠른 응답속도 확보가 용이하다는 장점이 있어 차세대 표시 장치로서 주목받고 있다.

상기 유기 발광 표시 장치의 발광 소자는 정공 주입 전극인 양극의 제1 전극, 발광층, 및 전자 주입 전극인 음극의 제2 전극으로 이루어지고, 발광층이 적(Red; R), 녹(G; Green), 청(Blue; B)을 내는 각각의 유기 물질로 이루어져 풀 칼라(full color)를 구현한다. 또한, 발광층은 전자와 정공의 균형을 좋게 하여 발광 효율을 높이도록 발광층(emitting layer; EML)에 전자 수송층(electron transport layer; ETL), 정공 수송층(hole transport layer; HTL)을 포함한 다층 구조로 이루어질 수 있으며, 경우에 따라서는 별도의 전자 주입층(electron injection layer; EIL)과 홀 주입층(hole injection layer; HIL)을 더 포함할 수 있다.

상기 유기 발광 표시 장치는 구동 방식에 따라 수동 구동형(passive matrix type)과 능동 구동형(active matrix type)으로 구분된다.

여기서, 수동 구동형 유기 발광 표시 장치는 제조 공정이 단순하고 제조 비용이 저렴하지만 소비 전력이 크고 대면적화에 부적합하다. 반면, 능동 구동형 유기 발광 표시 장치는 구동 소자로 박막 트랜지스터(Thin Film Transistor; TFT, 이하 TFT 라 칭함)를 구비함에 따라 수동 구동형 유기 발광 표시 장치에 비해 공정이 복잡하고 제조 비용이 높지만, R, G, B 독립 구동 방식으로 낮은 소비 전력, 고정세, 빠른 응답 속도, 광시야각 및 박형화 구현이 가능하다는 장점이 있어, 최근에는 주로 능동 구동형 유기 발광 표시 장치가 적용되고 있다.

한편, 상기 유기 발광 표시 장치를 플렉서블(flexible) 표시 장치로 구현하기 위해 기판의 재질로 플라스틱과 같은 절연 재질 또는 스테인리스 강(stainless steel; SUS) 등의 도전성 재질, 일례로 금속 포일(foil)을 사용하고 있으며, 특히금속 포일 등의 도전성 재질을 적용할 경우 기판에 벼파층을 적용한다. 이러한 벼파층은 도전성 기판과 이 도전성 기판 위에 형성되는 소자 사이를 절연하면서 동시에 TFT의 반도체층 형성 시 발생될 수 있는 기판 표면의 불순물 확산을 방지하며, 그 재질로는 실리콘 질화물(SiN_x), 실리콘 산화물(SiO_2)과 같은 무기 절연 물질을 사용한다.

그런데, 상술한 재질로 이루어지는 벼파층은 박막으로 형성할 경우 도전성 기판으로부터 뜯겨지는 문제가 있고(도 6의 "B" 참조), 특히 기판이 금속 포일 등의 도전성 기판으로 이루어질 경우 도전성 기판과 소자 사이에 단락(도 7의 "C" 참조)을 유발할 수 있다.

또한, 도전성 기판과 소자 사이의 단락은 벼파층에 접하는 소자의 면적이 넓을수록 발생할 가능성이 높기 때문에, 능동 구동형 유기 발광 표시 장치의 경우 캐패시터의 하부 전극과 도전성 기판 사이에서 주로 단락이 발생하게 되며, 이러한 단락 발생 가능성은 캐패시터의 용량이 증가할수록 하부 전극의 면적이 넓어져 더욱 더 높아지게 된다.

따라서, 상술한 문제를 해결하기 위해서는 벼파층의 두께를 증가시키거나 벼파층 증착 공정을 수회 반복하여 벼파층을 다층으로 형성하여야 하나, 전자의 경우 표시 장치의 두께를 증가시키고 후자의 경우 공정 상의 또 다른 문제가 발생하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 상술한 바와 같은 종래 기술의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 벼파층의 두께 및 증착 회수를 증가시키지 않으면서 도전성 기판과 소자 사이의 단락 발생 가능성을 최소화할 수 있는 유기 발광 표시 장치를 제공하는데 있다.

또한, 본 발명의 다른 목적은 상기 유기 발광 표시 장치의 제조 방법을 제공하는데 있다.

발명의 구성

상기의 목적을 달성하기 위하여 본 발명은, 도전성 기판, 기판 위에 형성되는 버퍼층, 및 게이트 절연막을 사이에 두고 버퍼층 위에 형성되는 보조 전극과, 층간 절연막을 사이에 두고 보조 전극 위에 형성되는 하부 전극과, 평탄화막을 사이에 두고 하부 전극 위에 형성되면서 보조 전극과 전기적으로 연결되는 캐패시터를 포함하는 유기 발광 표시 장치를 제공한다.

상기의 목적을 달성하기 위하여 본 발명은, 도전성 기판 상에 버퍼층을 형성하고, 기판의 전면 위에 게이트 절연막을 형성하고, 게이트 절연막 위에 게이트 전극을 형성함과 동시에 보조 전극을 형성하고, 기판의 전면 위에 층간 절연막을 형성하고, 층간 절연막 위에 드레인 전극 및 소오스 전극을 형성함과 동시에 하부 전극을 형성하고, 기판의 전면 위에 평탄화막을 형성하고, 드레인 전극 위의 평탄화막을 패터닝하여 제1 비아홀을 형성함과 동시에 보조 전극 위의 층간 절연막과 평탄화막을 패터닝하여 제2 비아홀을 형성하고, 제1 비아홀을 통하여 드레인 전극과 전기적으로 연결되는 제1 전극을 형성함과 동시에 제2 비아홀을 통하여 보조 전극과 전기적으로 연결되는 상부 전극을 각각 형성하여 캐패시터를 형성하는 단계들을 포함하는 유기 발광 표시 장치의 제조 방법을 제공한다.

여기서, 보조 전극이 상기 하부 전극보다 작은 면적을 가질 수 있다.

또한, 도전성 기판이 금속 포일을 포함할 수 있고, 버퍼층이 실리콘 산화물, 실리콘 질화물 등의 무기 절연 물질을 포함할 수 있다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명한다.

도 1은 본 발명의 실시예에 따른 유기 발광 표시 장치를 나타낸 사시도이고, 도 2는 도 1의 화소(P)를 나타낸 평면도이고, 도 3은 도 2의 III-III 선 및 III'-III' 선에 따른 단면도이다.

도 1을 참조하면, 유기 발광 표시 장치(100)는 도전성 기판(110)에 실제 발광 및 표시가 이루어지는 표시 영역(A1)과 표시 영역(A1) 주변의 비표시 영역(A2)이 형성되고, 표시 영역(A1)에 화소(P)가 매트릭스 형태로 배열되고 비표시 영역(A2)에 패드(120)가 형성되는 구성을 갖는다.

여기서, 도전성 기판(110)은 플렉서블(flexible) 표시 장치 구현이 가능하도록 스테인리스 강(stainless steel; SUS) 등의 금속 포일(foil)로 이루어질 수 있다.

또한, 도전성 기판(110) 상부에 실리콘 질화물(SiN_x), 실리콘 산화물(SiO_2)과 같은 무기 절연 물질의 버퍼층(112, 도 3 참조)이 형성될 수 있다. 이러한 버퍼층(112)은 제조 공정 과정에서 도전성 기판(110)의 물질이 화소(P)로 확산하는 것을 방지하는 확산 방지층으로 작용하고, 특히 도전성 기판(110)이 금속 포일로 이루어지는 경우 기판(110)과 화소(P) 사이를 절연하는 절연층으로서 작용한다.

도 2를 참조하면, 화소(P)는 기판(110)의 일 방향을 따라 스캔 라인(SL)이 배치되고, 스캔 라인(SL)에 교차하면서 서로 이격되어 데이터 라인(DL)과 전원 라인(VDD)이 각각 배치되며, 스캔 라인(SL), 데이터 라인(DL) 및 전원 라인(VDD)에 의해 정의되는 영역에 제1 및 제2 TFT(T1, T2)로 이루어지는 구동 소자, 캐패시터(Cst)로 이루어지는 저장 소자 및 오엘리디(organic light-emitting diode; OLED)로 이루어지는 발광 소자(L)가 각각 형성되는 구성을 갖는다.

본 실시예에서는 구동 소자가 2개의 TFT(T1, T2)로 구성되고 저장 소자가 1개의 캐패시터(Cst)로 구성되는 경우를 나타내었지만, 이러한 구동 소자 및 저장 소자의 구성은 이에 한정되지 않는다.

도 3을 참조하면, 먼저 화소(P)의 제1 및 제2 TFT(T1, T2)는 각각 도전성 기판(110)의 버퍼층(112) 위에 게이트 절연막(220)을 사이에 두고 반도체층(210)과 게이트 전극(230)이 순차적으로 형성되고, 층간 절연막(240)을 사이에 두고 게이트 전극(230) 위로 드레인 전극(251)과 소오스 전극(252)이 형성되는 구성을 가지며, 이러한 반도체층(210), 게이트 전극(230), 드레인 및 소오스 전극(251, 252)의 배치 구조는 이에 한정되지 않는다.

제1 및 제2 TFT(T1, T2)의 반도체층(210)은 불순물이 도핑된 소오스 및 드레인 영역(미도시)과 이들 사이의 채널 영역(미도시)으로 이루어지고, 게이트 전극(230)은 채널 영역에 대응하여 형성되며, 드레인 전극(251)과 소오스 전극(252)은 게이트 절연막(220)과 충간 절연막(240)에 구비된 각각의 제1 콘택홀(221, 241) 및 제2 콘택홀(222, 242)을 통하여 반도체층(210)의 드레인 및 소오스 영역과 전기적으로 연결된다(도 2의 C1, C2, C4, C5 참조)

다음으로, 화소(P)의 발광 소자(L)는 평탄화막(260)을 사이에 두고 제2 TFT(T2) 위로 형성되고, 제1 전극(310), 유기 발광층(330) 및 제2 전극(340)이 순차적으로 적층된 구성을 가지며, 제1 전극(310) 및 유기 발광층(330)이 화소 정의막(320)에 의해 인접 화소(미도시)와 분리된다. 또한, 제1 전극(310)은 평탄화막(260)에 구비된 제1 비아홀(261)을 통하여 제2 TFT(T2)의 드레인 전극(251)에 전기적으로 연결되고(도 2의 C8 참조), 화소 정의막(320)에 구비된 개구부(321)를 통하여 유기 발광층(330)과 접촉한다.

평탄화막(260)은 아크릴(acryl), 벤조사이클로부텐(benzocyclobutene; BCB)과 같은 유기 절연 물질로 이루어질 수 있다.

제1 전극(310)은 반사율이 높은 금속을 포함하는 물질, 일례로 ITO/Ag/ITO, ITO/Ag 합금/ITO 또는 AlNd/ITO로 이루어지고 제2 전극은 MgAg와 같은 투명 물질을 포함할 수 있다.

유기 발광층(330)은 코퍼 프탈로시아닌(copper phthalocyanine; CuPc), N,N'-디(나프탈렌-1-일)-N,N'-디페틸-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine; NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등과 같은 저분자 유기물로 이루어지거나 고분자 유기물로 이루어질 수 있다.

예컨대, 유기 발광층(330)이 저분자 유기물로 이루어지는 경우, 홀 주입층(Hole Injection layer; HIL), 홀 수송층(Hole Transport Layer; HTL), 발광층(Emitting Layer; EML) 및 전자 수송층(Electron Transport Layer; ETL)을 포함한 다층 구조로 이루어질 수 있다.

또한, 유기 발광층(330)이 고분자 유기물로 이루어지는 경우, 홀 수송층(Hole Transport Layer; HTL) 및 발광층(Emitting Layer; EML)으로 이루어질 수 있으며, 이때 HTL은 PEDOT 물질로 이루어지고 EML은 폴리-페닐렌비닐렌(Poly-Phenylenevinylene; PPV)계 또는 폴리플루오렌(Polyfluorene)계 물질로 이루어 질 수 있다.

다음으로, 화소(P)의 캐패시터(Cst)는 게이트 절연막(220) 위에 게이트 전극(230)과 동일한 물질로 보조 전극(232)이 형성되고, 충간 절연막(240) 위에 드레인 및 소오스 전극(251, 252)과 동일한 물질로 하부 전극(255)이 형성되며, 평탄화막(260) 위에 하부 전극(255)에 대응하여 발광 소자(L)의 제1 전극(310)과 동일한 물질로 상부 전극(312)이 형성되는 구성을 갖는다.

여기서, 캐패시터(Cst)의 상부 전극(312)은 충간 절연막(240)과 평탄화막(260)에 구비된 제2 비아홀(245, 262)을 통하여 보조 전극(232)과 전기적으로 연결되며(도 2의 C6 참조), 보조 전극(232)이 하부 전극(255) 보다 작은 면적을 갖는다.

이와 같이 본 실시예에 따른 유기 발광 표시 장치에서는, 베퍼층(112)과 넓은 면적으로 인접하는 하부 전극(255)은 드레인 및 소오스 전극(251, 252)과 동일 평면상에 형성하여 충간 절연막(240)에 의해 베퍼층(112)과 절연되고, 게이트 전극(230)과 동일 평면상에는 다른 전극들에 비해 작은 면적을 가지는 보조 전극(232)이 형성되고, 이 보조 전극(232)이 상부 전극(312)과 전기적으로 연결되어 캐패시터(Cst)를 구성하게 된다. 이로써, 베퍼층(112)의 뜯겨짐이 발생하더라도 도전성 기판(110) 위에 형성되는 소자, 특히 캐패시터(Cst)의 하부 전극(255)과 기판(110)과의 단락 발생 가능성이 줄어들게 된다.

상술한 유기 발광 표시 장치의 제조 방법을 도 4a 내지 도 4d와 도 5a 내지 도 5c를 참조하여 설명한다.

도 4a를 참조하면, 금속 포일 등으로 이루어지는 도전성 기판(110)의 전면 상에 실리콘 질화물(SiN_x), 실리콘 산화물(SiO₂)과 같은 무기 절연 물질을 증착하여 베퍼층(112)을 형성한다. 그 다음, 베퍼층(112) 위에 비정질 실리콘막을 증착하고 이를 엑시머 레이저로 조사하여 결정화시켜 폴리실리콘막을 형성한 후 이를 패터닝하여 반도체층(210, 211)을 형성한다. 이때, 베퍼층(112)에 의해 기판(110) 표면에 존재하는 불순물들이 국부적으로 용출되어 비정질 실리콘막으로 확산하는 것이 방지된다.

도 4b 및 도 5a를 참조하면, 반도체층(210, 211)을 덮도록 기판(110) 전면 상에 게이트 절연막(220)을 형성한다. 그 다음, 게이트 절연막(220) 상에 게이트 전극 물질층을 증착하고 이를 패터닝하여 반도체층(210, 211)의 중앙 부분을 가로지르는 게이트 전극(230, 231)과 스캔 라인(SL)을 형성함과 동시에 캐페시터(Cst, 도 2 참조)의 보조 전극(232)을 형성한다. 이때, 보조 전극(232)과 버퍼층(112)이 마주하는 면적이 작으므로 버퍼층(112)에 뜯겨짐이 발생하더라도 도전성 기판(110)과 보조 전극(232) 사이의 단락 발생 가능성이 감소될 수 있다. 그 다음, 반도체층(210, 211)으로 n형 또는 p형의 불순물을 도핑하여 게이트 전극(230, 231) 양측의 반도체층(210, 211)에 드레인 및 소오스 영역(미도시)을 각각 형성한다. 이때, 게이트 전극(230, 231) 하부의 반도체층(210, 211)은 실질적으로 채널 영역으로 작용한다.

도 4c 및 도 5b를 참조하면, 기판(110)의 전면 위에 층간 절연막(240)을 형성하고 층간 절연막(240)과 게이트 절연막(22)을 패터닝하여 반도체층(210, 211)의 드레인 및 소오스 영역을 노출시키는 제1 콘택홀(221, 241)과 제2 콘택홀(222, 242)을 각각 형성한다.

그 다음, 기판(110)의 전면 위에 드레인 및 소오스 전극 물질층을 증착하고 이를 패터닝하여 드레인 및 소오스 영역과 전기적으로 연결되는(C1, C2, C3, C5 참조) 드레인 전극(251, 253) 및 소오스 전극(252, 254)과 데이터 라인(DL) 및 전원 라인(VDD)을 형성함과 동시에 캐페시터(Cst)의 하부 전극(255)을 형성한다.

도 4d 및 도 5c를 참조하면, 기판(110)의 전면 상에 아크릴(acryl), 벤조사이클로부텐(benzocyclobutene; BCB)과 같은 유기 절연 물질로 평탄화막(260)을 형성하고, 드레인 전극(251) 위의 평탄화막(260)을 패터닝하여 드레인 전극(251)을 노출시키는 제1 비아홀(261)을 형성함과 동시에 보조 전극(232) 위의 층간 절연막(245)과 평탄화막(260)을 패터닝하여 보조 전극(232)을 노출시키는 제2 비아홀(245, 262)을 형성한다.

그 다음, 기판(110)의 전면 상에 Ag 또는 Ag 합금을 포함하는 물질, 바람직하게 ITO/Ag/ITO 또는 ITO/Ag 합금/ITO의 제1 전극 물질층을 형성하고 이를 패터닝하여, 제1 비아홀(261)을 통하여 드레인 전극(251)과 전기적으로 연결되는(C8 참조) 발광 소자(L)의 제1 전극(310)을 형성함과 동시에 제2 비아홀(245, 262)을 통하여 보조 전극(232)과 전기적으로 연결되는(C6 참조) 캐페시터(Cst)의 상부 전극(312)을 형성한다.

그 다음, 기판(110)의 전면 위에 화소 정의막(320)을 형성하고 이를 패터닝하여 제1 전극(310)을 노출시키는 개구부(321)를 형성하고, 개구부(321) 내로 제1 전극(310)과 접촉하는 유기 발광층(330)을 형성하고, 화소 정의막(320)과 유기 발광층(330) 위로 제2 전극(340)을 형성하여 발광 소자(L)를 형성한다(도 2 및 도 3 참조). 이때, 제2 전극(340)은 MgAg와 같은 투명 도전 물질을 포함할 수 있다.

상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

발명의 효과

상술한 바와 같이 본 발명에 따른 유기 발광 표시 장치는 버퍼층에 뜯겨짐이 발생하더라도 금속 포일 등의 도전성 기판과 이 도전성 기판 위에 형성되는 소자 사이의 단락 발생 가능성을 최소화할 수 있다.

따라서, 본 발명에 따른 유기 발광 표시 장치는 단락에 의한 작동 불량 등을 방지할 수 있어 신뢰성을 개선할 수 있다.

또한, 본 발명에 따른 유기 발광 표시 장치의 제조 방법은 버퍼층의 두께 및 증착 회수를 증가시킬 필요가 없으므로 표시 장치의 두께 증가 및 반복 증착에 의한 공정 상의 문제 등을 야기하지 않는다.

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 유기 발광 표시 장치를 나타낸 사시도이다.

도 2는 본 발명의 실시예에 따른 유기 발광 표시 장치의 화소를 나타낸 평면도이다.

도 3은 본 발명의 실시예에 따른 유기 발광 표시 장치의 화소를 나타낸 부분 단면도로서, 도 2의 III-III 선 및 III'-III' 선에 따른 단면도이다.

도 4a 내지 도 4d는 본 발명의 실시예에 따른 유기 발광 표시 장치의 제조 방법을 설명하기 위한 평면도들이다.

도 5a 내지 도 5c는 본 발명의 실시예에 따른 유기 발광 표시 장치의 제조 방법을 설명하기 위한 단면도들로서,

도 5a는 도 4b의 VA - VA 선 및 VA'-VA' 선에 따른 단면도이고,

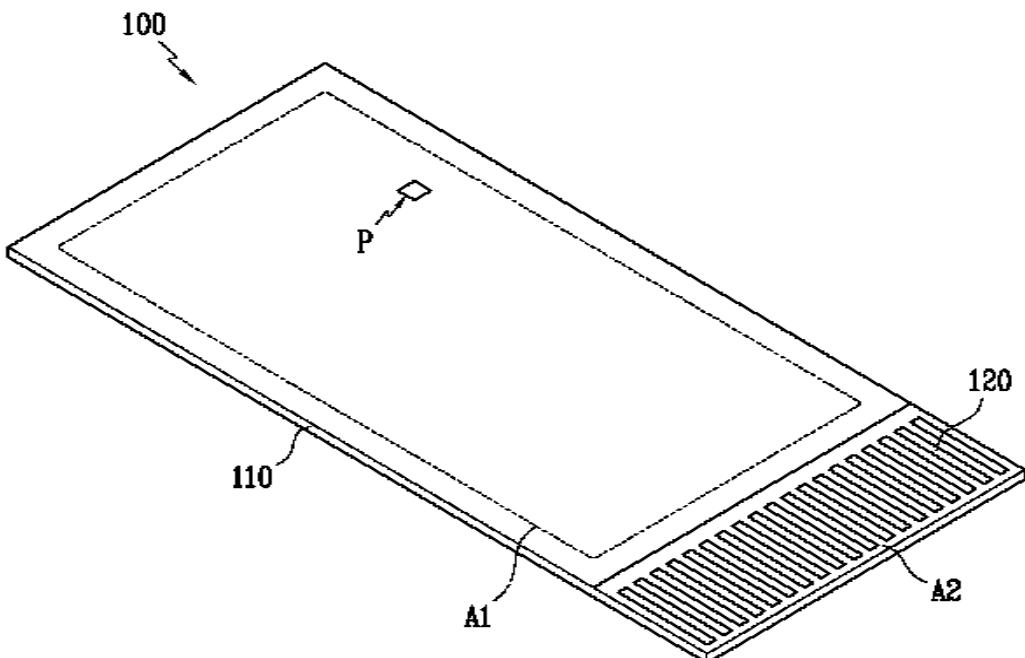
도 5b는 도 4c의 VB - VB 선 및 VB'-VB' 선에 따른 단면도이고,

도 5c는 도 4d의 VC - VC 선 및 VC'-VC' 선에 따른 단면도이다.

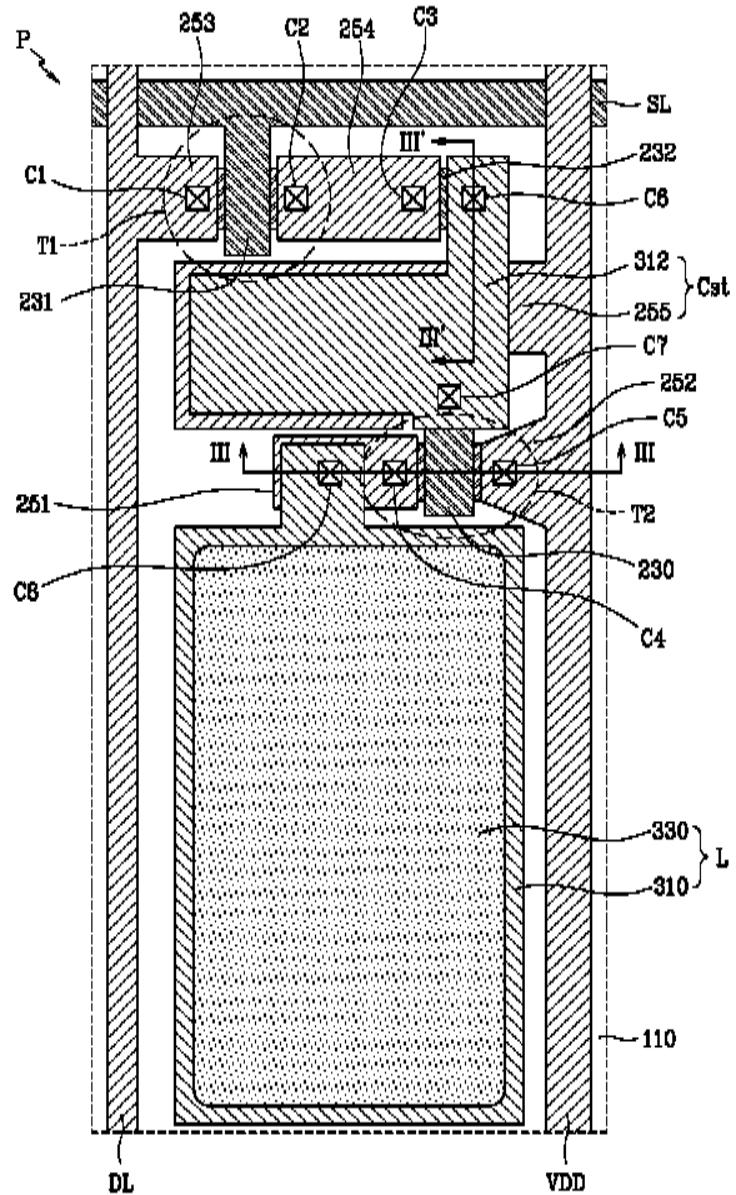
도 6 및 도 7은 종래 유기 발광 표시 장치에서 발생되는 문제를 나타낸 도면들이다.

도면

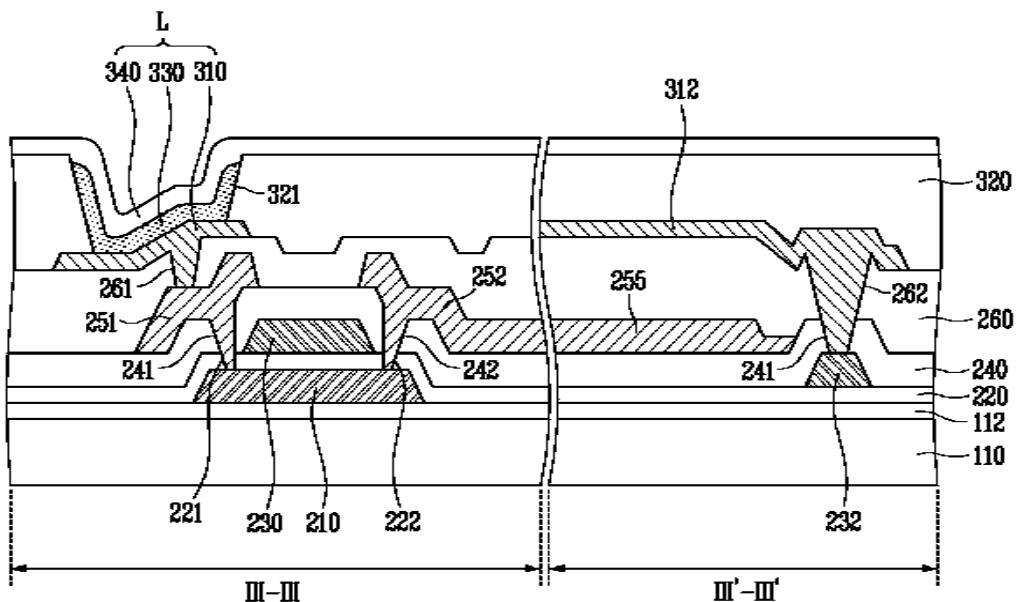
도면1



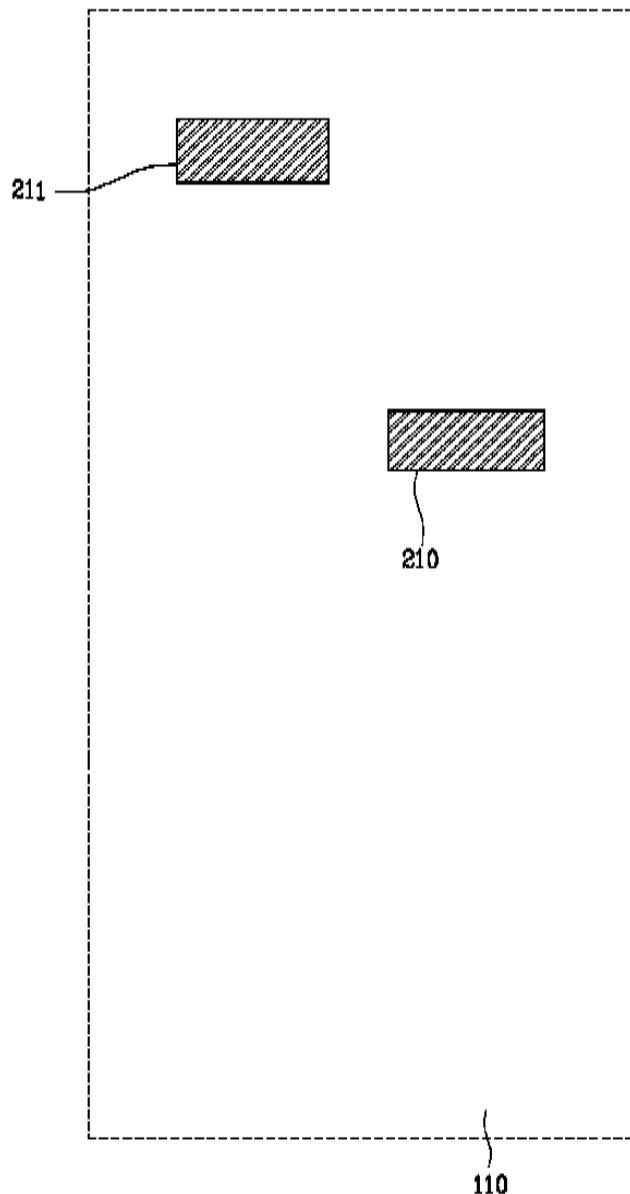
도면2



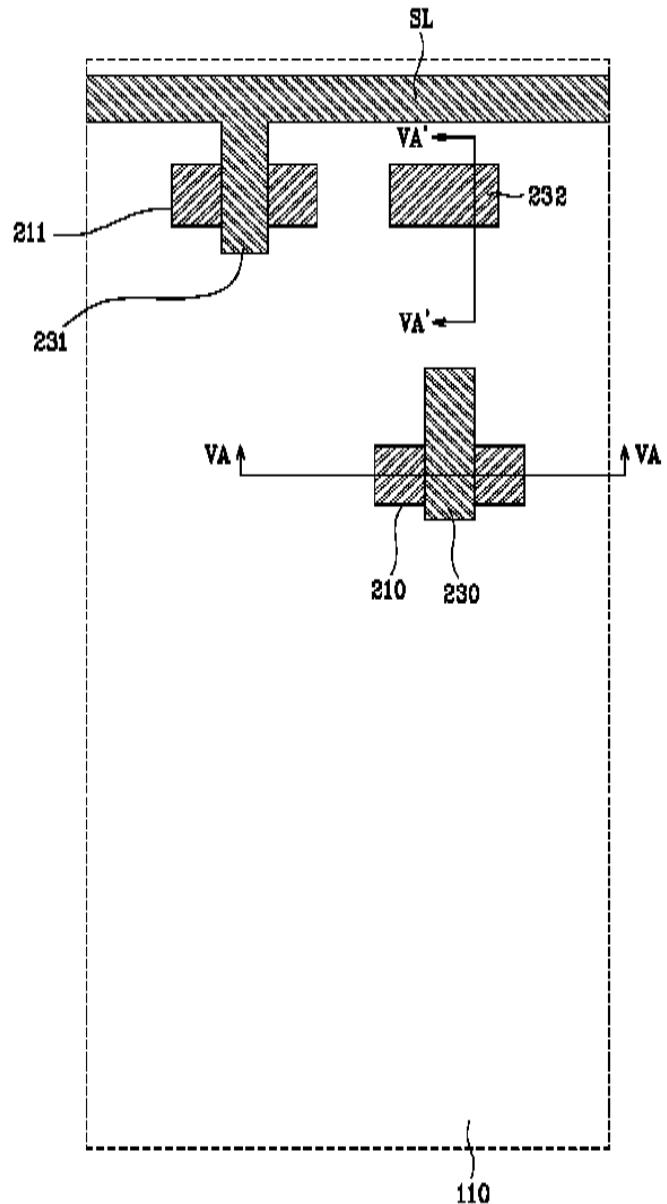
도면3



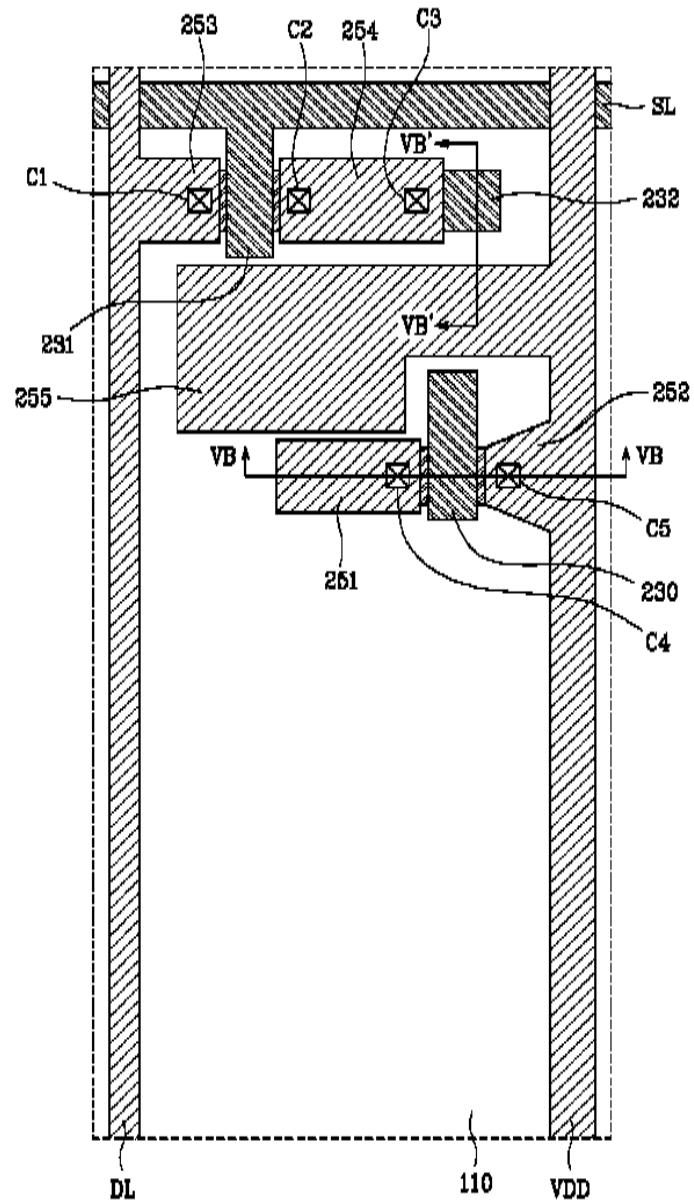
도면4a



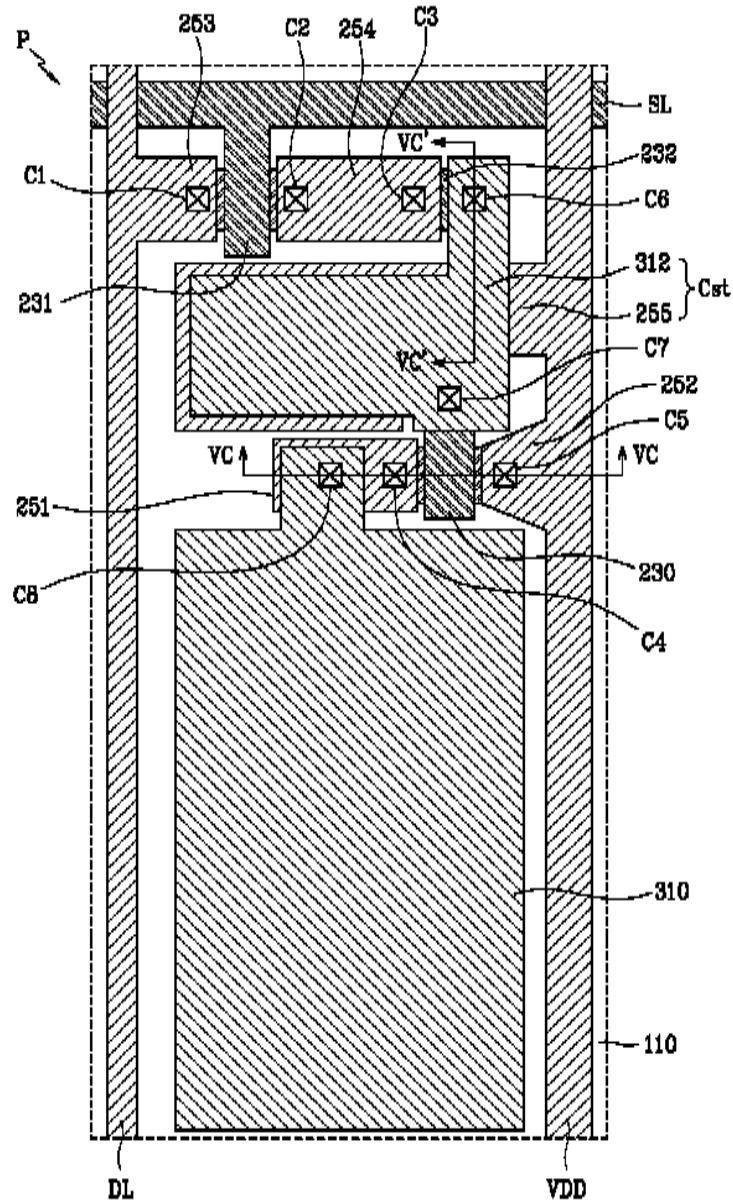
도면4b



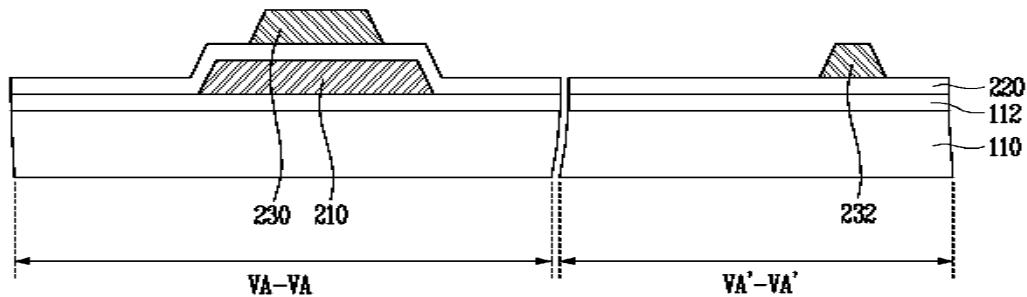
도면4c



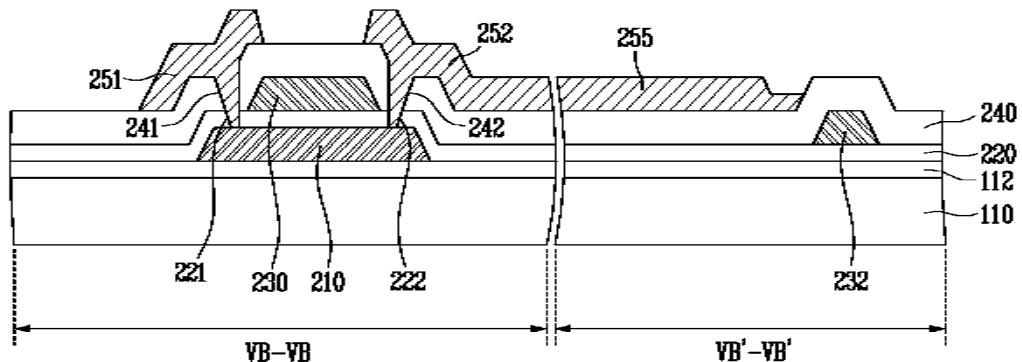
도면4d



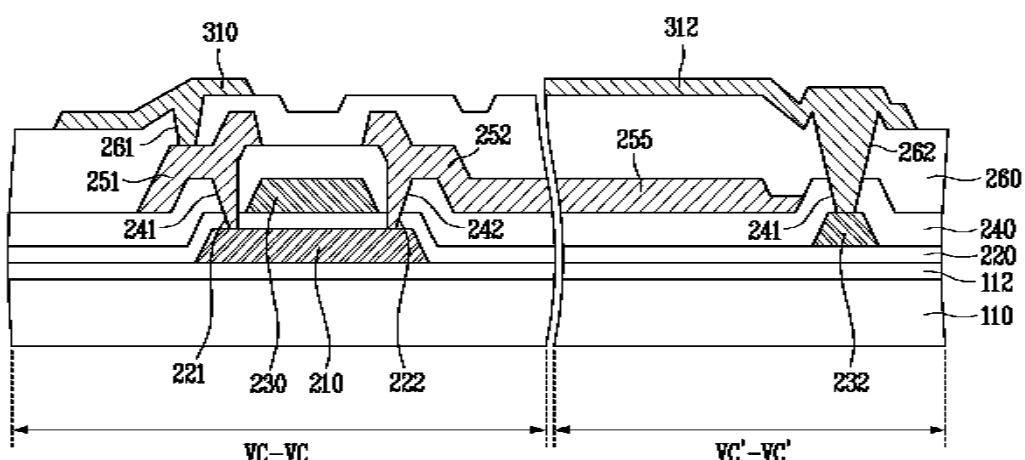
도면5a



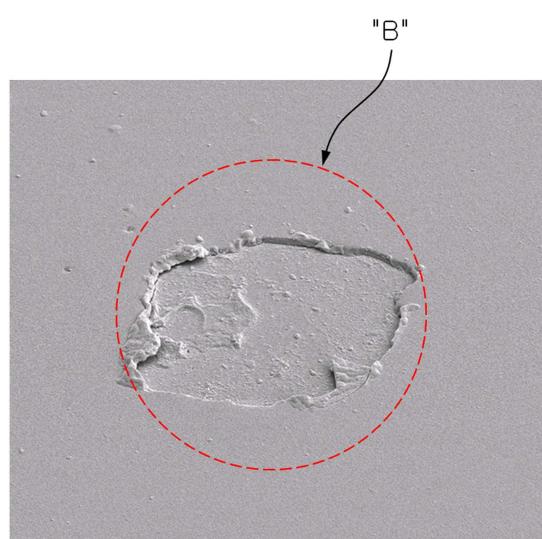
도면5b



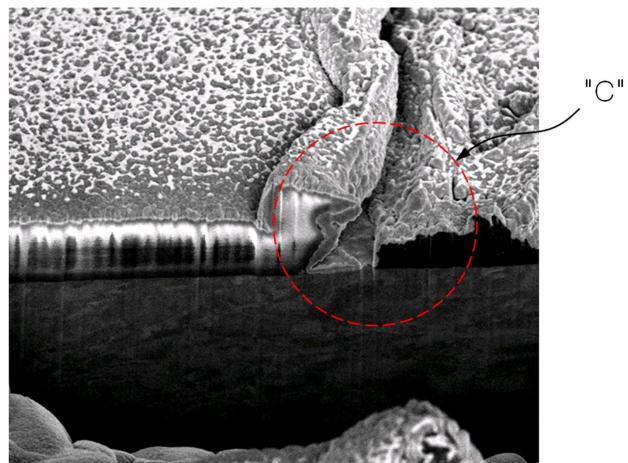
도면5c



도면6



도면7



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR100669474B1	公开(公告)日	2007-01-16
申请号	KR1020050115589	申请日	2005-11-30
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SHIN HYUN SOO 신현수 MO YEON GON 모연곤 JEONG JAE KYEONG 정재경 KWON SE YEOUL 권세열		
发明人	신현수 모연곤 정재경 권세열		
IPC分类号	H05B33/00 H05B33/10		
CPC分类号	H01L27/1222 H01L27/1237 H01L27/1255 H01L27/3258 H01L27/3276 H01L51/5212 H01L51/56		
代理人(译)	您是我的专利和法律公司		
外部链接	Espacenet		

摘要(译)

提供有机发光显示器及其制造方法，以最小化导电基板和器件之间的短路，而不增加缓冲层的厚度和沉积数量。有机发光显示器包括导电基板(110)。在衬底上形成缓冲层(112)。通过插入栅极绝缘膜(220)在缓冲层上形成辅助电极(232)。通过插入层间绝缘膜(240)在辅助电极上形成底部电极。通过插入平坦化膜(260)在底部电极上形成电容器，并且电容器包括电连接到辅助电极的顶部电极(312)。

