



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0013773
(43) 공개일자 2010년02월10일

(51) Int. Cl.

H05B 33/04 (2006.01) *H01L 51/50* (2006.01)

(21) 출원번호 10-2008-0075445

(22) 출원일자 2008년08월01일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

이준호

경기도 여주군 가남면 신태리 620-8 현진에버빌2
단지 205동 804호

박재용

경기도 안양시 동안구 평촌동 933-7 꿈마을아파트
305동 701호

김동환

대구광역시 달서구 용산1동 롯데캐슬아파트 107동
805호

(74) 대리인

김용인, 박영복

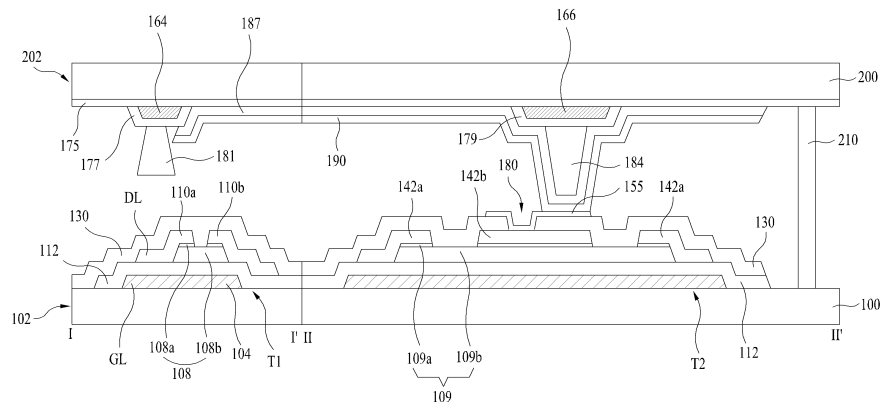
전체 청구항 수 : 총 8 항

(54) 유기발광 표시장치 및 그 제조방법

(57) 요약

본 발명은 유기발광 표시장치 및 그 제조방법에 관한 것으로, 상부 기판과, 상기 상부 기판 상에 형성된 제 1 전극과, 상기 제 1 전극과 접촉되며, 칼슘으로 형성된 게터 패턴과, 상기 제 1 전극과 전계를 이루는 제 2 전극과, 상기 제 1 및 제 2 전극 사이에 형성된 유기 발광층을 포함하는 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

상부 기관과,
상기 상부 기관 상에 형성된 제 1 전극과,
상기 제 1 전극과 접속되며, 칼슘으로 형성된 게터 패턴과,
상기 제 1 전극과 전계를 이루는 제 2 전극과,
상기 제 1 및 제 2 전극 사이에 형성된 유기 발광층을 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,
상기 상부 기관과 마주보는 하부 기관과,
상기 하부 기관 상에 형성된 박막 트랜지스터와,
상기 박막 트랜지스터와 상기 상부 기관의 상기 제 2 전극을 접속시키기 위한 스페이서와,
상기 서브 화소 단위로 상기 유기 발광층 및 상기 제 2 전극의 분리를 위한 격벽을 추가로 구비하는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,
상기 게터 패턴은
상기 제 1 전극 상에 형성되거나 상기 상부 기관과 상기 제 1 전극 사이에 형성되며, 상기 격벽과 중첩되도록 형성되는 제 1 게터 패턴과,
상기 제 1 전극 상에 형성되거나 상기 상부 기관과 상기 제 1 전극 사이에 형성되며, 상기 스페이서와 중첩되도록 형성되는 제 2 게터 패턴을 포함하며,
상기 제 1 및 제 2 게터 패턴은 $100\text{\AA} \sim 2000\text{\AA}$ 의 두께로 형성되는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제 2 항에 있어서,
상기 게터 패턴은 상기 상부 기관과 상기 제 1 전극 사이에서 상기 격벽, 상기 스페이서 및 상기 유기 발광층과 중첩되도록 일체화되어 형성되며, $100\text{\AA}$ 이하의 두께로 형성되는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

상부 기관을 마련하는 단계와,
상기 상부 기관 상에 제 1 전극을 형성하는 단계와,
상기 제 1 전극과 접속되도록 칼슘으로 게터 패턴을 형성하는 단계와,
상기 제 1 전극과 전계를 이루는 제 2 전극을 형성하는 단계와,
상기 제 1 및 제 2 전극 사이에 유기 발광층을 형성하는 단계를 포함하는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

청구항 6

제 5 항에 있어서,
상기 상부 기관과 마주보는 박막 트랜지스터를 구비한 하부 기관을 마련하는 단계와,

상기 박막 트랜지스터와 상기 상부 기관의 제 2 전극을 접속시키기 위한 스페이서를 형성하는 단계와,

상기 서브 화소 단위로 상기 유기 발광층 및 제 2 전극의 분리를 위한 격벽을 형성하는 단계를 추가로 구비하는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

청구항 7

제 6 항에 있어서,

상기 게터 패턴은

상기 제 1 전극 상에 형성되거나 상기 상부 기관과 상기 제 1 전극 사이에 형성되며, 상기 격벽과 중첩되도록 형성되는 제 1 게터 패턴과,

상기 제 1 전극 상에 형성되거나 상기 상부 기관과 상기 제 1 전극 사이에 형성되며, 상기 스페이서와 중첩되도록 형성되는 제 2 게터 패턴을 포함하며,

상기 제 1 및 제 2 게터 패턴은 100Å~2000Å의 두께로 형성되는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

청구항 8

제 6 항에 있어서,

상기 게터 패턴은 상기 상부 기관과 상기 제 1 전극 사이에서 상기 격벽, 상기 스페이서 및 상기 유기 발광층과 중첩되도록 일체화되어 형성되며, 100Å이하의 두께로 형성되는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 특히 보조 전극 역할 및 게터 능력을 향상시킬 수 있는 유기발광 표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 최근 다양한 정보를 화면으로 구현해 주는 다양한 표시 장치들 중 종이와 같이 박막화가 가능한 유기 전계발광(Electro-Luminescence) 표시장치가 주목받고 있다. 유기 전계발광 표시장치는 전극 사이의 얇은 유기 발광층을 이용한 자발광 소자로 유기 EL 또는 OLED(Organic Light Emitting Diode) 표시장치라고 부르며 이하에서는 OLED 표시장치를 사용한다. OLED 표시장치는 액정 표시장치와 비교하여 저소비전력, 박형, 자발광 등의 장점을 갖지만, 수명이 짧은 단점을 갖는다.

[0003] OLED 표시장치는 한 화소를 구성하는 3색(R, G, B) 서브 화소 각각을 독립적으로 구동하여 동영상 표시하기에 적합한 액티브 매트릭스 타입을 중심으로 발전되고 있다. 액티브 매트릭스 OLED(이하, AMOLED) 표시장치의 각 서브 화소는 양극 및 음극 사이의 유기 발광층으로 구성된 OLED와, OLED를 독립적으로 구동하는 서브 화소 구동부를 구비한다. 서브 화소 구동부는 적어도 2개의 박막 트랜지스터와 스토리지 커패시터를 포함하여 데이터 신호에 따라 OLED로 공급되는 전류량을 제어하여 OLED의 밝기를 제어한다. OLED는 양극과 음극 사이에 유기물로 적층된 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층을 포함한다. 양극과 음극 사이에 순방향 전압이 인가되면 음극으로부터의 전자가 전자 주입층 및 전자 수송층을 통해 발광층으로 이동하고, 양극으로부터의 정공이 정공 주입층 및 정공 수송층을 통해 발광층으로 이동한다. 발광층은 전자 수송층으로부터의 전자와 정공 수송층으로부터의 정공의 재결합으로 빛을 방출하고, 밝기는 양극과 음극 사이에 흐르는 전류량에 비례한다.

[0004] AMOLED 표시장치는 서브화소 구동부 어레이와 OLED 어레이가 형성된 기관에 패키징판이 합착된 인캡슐레이션(Encapsulation) 구조로 그 기관을 통해 빛을 방출한다. 그러나, 종래의 AMOLED 표시장치는 서브화소 구동부의 공정이 완료된 다음 OLED 어레이의 공정에서 불량이 발생하면 기관 전체를 모두 불량 처리해야 하므로 전체 공

정 수율이 낮은 문제점이 있다. 또한, 패키징판은 개구율을 제한하고 고해상도 표시장치에 적용되기 어려운 문제점이 있다.

[0005] 이러한 문제점들을 해결하기 위한 방안으로 최근에는 서브 화소 구동부 어레이와 OLED 어레이가 서로 다른 기판에 분리 형성되어 합착된 듀얼 플레이트 타입(Dual Plate Type)의 AMOLED가 제안되었다. 듀얼 플레이트 타입의 AMOLED 표시장치는 상하판 합착시 스페이서에 의해 각 서브 화소의 서브 화소 구동부와 OLED가 단순하게 접촉되면서 전기적으로 연결된다.

[0006] 그러나, 이와 같은 듀얼 플레이트 타입의 유기발광 표시장치는 게터 형성이 어려워 수분 및 가스에 의한 유기발광층의 열화를 방지할 수 없으며 이에 따른 고온고습 후 급격한 휘도 저하가 발생하는 즉, Pixe Shrinkage 등의 불량 발생한다.

[0007] 또한, OLED는 발광층을 포함한 여러 층들이 유기 물질로 형성되는데 이러한 유기 물질들은 외부에서 유입되거나 내부의 여러 층에서 아웃-개싱(Out-gassing)되어 배출된 수분에 의해 발광 특성 및 수명이 감소하는 문제점을 구비한다.

발명의 내용

해결 하고자하는 과제

[0008] 상기와 같은 문제점을 해결하기 위한 것으로, 본 발명은 유기발광 표시장치에 있어서 특히 보조 전극 역할 및 게터 능력을 향상시킬 수 있는 유기발광 표시장치 및 그 제조방법을 제공하는데 목적이 있다.

과제 해결수단

[0009] 상기 기술적 과제를 달성하기 위하여, 본 발명의 특징에 따른 유기발광 표시장치는 상부 기판과, 상기 상부 기판 상에 형성된 제 1 전극과, 상기 제 1 전극과 접속되며, 칼슘으로 형성된 게터 패턴과, 상기 제 1 전극과 전계를 이루는 제 2 전극과, 상기 제 1 및 제 2 전극 사이에 형성된 유기 발광층을 포함하는 것을 특징으로 한다.

[0010] 본 발명의 다른 특징에 따른 유기발광 표시장치의 제조방법은 상부 기판을 마련하는 단계와, 상기 상부 기판 상에 제 1 전극을 형성하는 단계와, 상기 제 1 전극과 접속되도록 칼슘으로 게터 패턴을 형성하는 단계와, 상기 제 1 전극과 전계를 이루는 제 2 전극을 형성하는 단계와, 상기 제 1 및 제 2 전극 사이에 유기 발광층을 형성하는 단계를 포함하는 것을 특징으로 한다.

효과

[0011] 본 발명에 따른 유기발광 표시장치 및 그 제조방법은 다음과 같은 효과가 있다.

[0012] 제 1 및 제 2 게터 패턴을 추가로 구비함으로써, 게터(getter) 능력을 향상시켜 유기 발광 표시장치 내부로 침투되는 수분 및 내부 유기물의 아웃-개싱(Out-gassing)에 의한 픽셀 쉬링크지(Pixel Shrinkage) 등의 불량을 방지하여 발광 특성 및 수명을 향상시킬 수 있다.

[0013] 또한, 투명 도전층인 제 1 전극의 저항 성분을 보상하기 위한 보조 전극 역할을 대신할 수 있다.

발명의 실시를 위한 구체적인 내용

[0014] 도 1은 본 발명에 따른 유기발광 표시장치의 기본 화소에 대한 등가 회로도이다.

[0015] 도 1에 도시된 유기발광 표시장치 한 화소는 게이트 라인(GL)과 수직하게 교차하는 데이터 라인(DL)과, 게이트 라인(GL) 및 데이터 라인(DL)과 접속된 스위칭 박막 트랜지스터(T1), 스위칭 박막 트랜지스터(T1)와 전원 라인(PL) 사이에서 유기발광 다이오드(E)와 접속된 구동 박막 트랜지스터(T2)와, 구동 박막 트랜지스터(T2)의 게이트 전극과 전원 라인(PL) 사이에 접속된 스토리지 캐패시터(C)를 구비한다.

[0016] 스위칭 박막 트랜지스터(T1)는 게이트 라인(GL)의 스캔 신호에 응답하여 데이터 라인(DL)의 데이터 신호를 구동 박막 트랜지스터(T2)의 게이트 전극(30) 및 스토리지 캐패시터(C)에 공급한다. 구동 박막 트랜지스터(T2)는 스위칭 박막 트랜지스터(T1)로부터 데이터 신호에 응답하여 전원 라인(PL)으로부터 유기발광 다이오드(E)로 공급되는 전류를 조절하여 유기발광 다이오드(E)의 밝기를 제어한다. 스토리지 캐패시터(C)는 스위칭 박막 트랜지스터(T1)로부터의 데이터 신호를 충전하고, 충전된 전압을 구동 박막 트랜지스터(T2)에 공급하여 스위칭 박막 트랜지스터(T1)가 오프(OFF)되더라도 구동 박막 트랜지스터(T2)가 일정한 전류를 공급할 수 있다.

- [0017] 이와 같은 유기발광 표시장치는 한 화소를 구성하는 3색(R, G, B) 서브 화소 각각을 독립적으로 구동하여 동영상을 표시하기에 적합한 액티브 매트릭스 타입을 중심으로 발전되고 있다. 액티브 매트릭스 OLED(이하, AMOLED) 표시장치의 각 서브 화소는 양극(anode) 및 음극(cathode) 사이의 유기 발광층으로 구성된 OLED와, OLED를 독립적으로 구동하는 서브 화소 구동부를 구비한다. 서브 화소 구동부는 적어도 2개의 박막 트랜지스터와 스토리지 캐패시터를 포함하여 데이터 신호에 따라 OLED로 공급되는 전류량을 제어하여 OLED의 밝기를 제어한다. OLED는 양극과 음극 사이에 유기물로 적층된 정공 주입층(hole injection layer : HIL), 정공 수송층(hole transporting layer : HTL), 발광층(emission layer : EML), 전자 수송층(electron transporting layer : ETL), 전자 주입층(electron injection layer : EIL)을 포함한다. 양극과 음극 사이에 순방향 전압이 인가되면 음극으로부터의 전자가 전자 주입층 및 전자 수송층을 통해 발광층으로 이동하고, 양극으로부터의 정공이 정공 주입층 및 정공 수송층을 통해 발광층으로 이동한다. 발광층은 전자 수송층으로부터의 전자와 정공 수송층으로부터의 정공의 재결합으로 빛을 방출하고, 밝기는 양극과 음극 사이에 흐르는 전류량에 비례한다.
- [0018] 도 2은 본 발명의 제 1 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치를 나타내는 단면도이다.
- [0019] 도 2에 도시된 유기발광 표시장치는 서브 화소 구동부 어레이가 형성된 하부 기판(102)과, OLED 어레이가 형성된 상부 기판(202)이 실링재(210)에 의해 합착된 구조를 갖는다.
- [0020] 상부 기판(202)은 하부 기판(102)의 서브 화소 구동부와 접촉된 제 2 전극(190)과, 제 2 전극(190)과 유기 발광층(187)을 사이에 두고 형성된 제 1 전극(175)을 포함하는 OLED 어레이가 제 2 절연 기판(200)에 형성된 구조를 구비한다.
- [0021] OLED의 제 1 전극(175)은 제 2 절연 기판(200) 상에 형성되고, 유기 발광층(187)으로부터의 빛을 투과시키기 위하여 투명 도전층으로 형성된다. 제 1 전극(175)의 하부로 화상을 표시하는 액티브 영역에 각 서브 화소 단위로 분리시키는 격벽(181)과, 제 2 전극(190)을 하부 기판(102)과 접촉시키기 위한 스페이서(184)가 형성된다. 투명 도전층으로는 인듐주석산화물(Indium Tin Oxide : ITO), 주석산화물(Tin Oxide : TO), 인듐아연산화물(Indium Zinc Oxide : IZO), 인듐주석아연산화물(Indium Tin Zinc Oxide : ITZO) 또는 이들의 조합으로 형성된다.
- [0022] 제 2 전극(190)은 칼슘(Ca), 알루미늄(Al), 마그네슘(Mg), 은(Ag), 리튬(Li) 등의 금속과 이들의 합금이 어느 하나의 물질로 단층으로 형성되거나 복수층 구조로 형성된다. 바람직하게는 알루미늄(Al)/은(Ag)/칼슘(Ca)의 복수층으로 형성한다.
- [0023] 격벽(181)은 각 서브 화소를 감싸도록 형성되며, 격벽(181)으로 둘러싸인 내부에는 각 서브 화소별로 적색(R), 녹색(G), 청색(B)을 발광하는 유기 발광층(187)이 형성되어 있다.
- [0024] 유기 발광층(187) 및 제 2 전극(190)은 스페이서(184)를 감싸도록 유기 발광층(187) 전면에서 형성된다.
- [0025] 여기서, 격벽(181) 및 스페이서(184) 하부에는 격벽(181) 및 스페이서(184) 각각의 면적보다 큰 면적의 제 1 및 제 2 절연막 패턴(177, 179)을 형성하게 되는데, 이는 제 2 전극(190)을 증착하는 공정 중 제 1 전극(175)과 제 2 전극(190)의 접촉 불량을 방지하기 위한 목적으로 형성한다.
- [0026] 각각의 제 1 및 제 2 절연막 패턴(177, 179) 하부에는 격벽(181) 및 스페이서(184)와 중첩되도록 즉, 제 1 전극(175) 상에서 제 1 및 제 2 절연막 패턴(177, 179)과 직접 접촉되는 제 1 및 제 2 게터 패턴(164, 166)이 형성되는데, 이는 게터(getter) 능력을 향상시켜 유기 발광 표시장치 내부로 침투되는 수분 및 내부 유기물의 아웃-개싱(Out-gassing)에 의한 픽셀 쉬rinkage(Pixel Shrinkage) 등의 불량을 방지하여 발광 특성 및 수명을 향상시킬 수 있다. 또한, 투명 도전층인 제 1 전극(175)의 저항 성분을 보상하기 위한 보조 전극 역할을 대신한다.
- [0027] 제 1 및 제 2 게터 패턴(164, 166)은 칼슘(Ca)으로 형성되며, 100Å~2000Å의 두께로 형성된다. 여기서, 제 1 및 제 2 게터 패턴(164, 166)은 도 3과 같이, 제 1 전극(175) 하부에서 제 1 전극(175)을 사이에 두고 제 1 및 제 2 절연막 패턴(177, 179)과 중첩되도록 형성하거나 도 4와 같이, 제 1 전극(175) 하부에서 제 1 및 제 2 게터 패턴(164, 166)을 일체화하여 하나의 게터층(163)으로 유기 발광층(187)과 중첩되도록 형성할 수도 있다. 제 1 및 제 2 게터 패턴(164, 166)이 일체화되어 하나의 층으로 형성할 경우 빛이 투과될 수 있도록 100Å 이하의 박막의 두께로 형성한다.
- [0028] 스페이서(184)는 상부 및 하부 기판(202, 102)의 셀갭 높이로 격벽(181)보다 상대적으로 높게 형성되며 상부 및 하부 기판(202, 102)에서 전기적인 접속이 필요한 부분, 즉 각 서브 화소 구동부와 OLED의 접속 부분에만 정렬되어 기둥형태로 형성된다. 또한, 격벽(181)의 측면은 유기 발광층(187)과 제 2 전극(190)의 분리를 위하여 역

테이퍼 형상을 갖는다. 다시 말하여, 스페이서(184)는 제 2 절연막 패턴(179)과 접촉하는 밑면으로부터 위로 갈수록 폭이 점진적으로 감소하여 순방향의 경사면을 갖지만, 격벽(181)은 제 1 절연막 패턴(177)과 접촉하는 밑면으로부터 위로 갈수록 폭이 점진적으로 증가하여 역방향의 경사면을 갖는다. 따라서, 격벽(181)의 측면 및 상부에는 유기 발광층(187) 및 제 2 전극(190)이 증착되지 않고 제 1 전극(175)의 상부와, 스페이서(184)를 둘러싸도록 형성되게 된다.

- [0029] 그리고, 유기 발광층(187)은 정공 주입층(hole injection layer : HIL), 정공 수송층(hole transporting layer : HTL), 발광층(emission layer : EML), 전자 수송층(electron transporting layer : ETL), 전자 주입층(electron injection layer : EIL)을 포함한다.
- [0030] 여기서, OLED의 제 1 전극(175)은 양극 및 음극 중 어느 하나의 전극으로 이용되고, 제 2 전극(190)은 나머지 전극으로 이용된다.
- [0031] 하부 기관(102)은 제 1 절연 기관(100)에 형성된 다수의 신호 라인과 박막 트랜지스터를 포함하는 서브 화소 구동부 어레이를 포함한다.
- [0032] 각 서브 화소에 형성된 서브 화소 구동부는 주로 2개의 박막 트랜지스터와 하나의 커패시터를 포함한다. 예를 들면, 게이트 라인(GL)의 스캔 신호에 응답하여 데이터 라인(DL)으로부터의 데이터 신호를 공급하는 스위칭 박막 트랜지스터(T1)와, 스위칭 박막 트랜지스터(T1)로부터의 데이터 신호에 응답하여 OLED를 흐르는 전류량을 제어하는 구동 박막 트랜지스터(T2)와, 스위칭 박막 트랜지스터(T1)가 턴-오프되더라도 구동 박막 트랜지스터(T2)를 통해 일정한 전류가 흐르게 하는 스토리지 커패시터를 포함한다.
- [0033] 스위칭 박막 트랜지스터(T1)는 게이트 라인(GL)과 접속된 제 1 게이트 전극(104), 제 1 게이트 전극(104)이 형성된 제 1 절연 기관(100) 전면에 형성된 게이트 절연막(112)과, 게이트 절연막(112) 상에 제 1 게이트 전극(104)과 중첩되게 형성된 제 1 반도체층(108)과, 데이터 라인(DL)에서 분기되어 제 1 반도체층(108) 상에 형성되는 제 1 소스 전극(110a), 제 1 소스 전극(110a)과 채널을 사이에 두고 마주하며 구동 박막 트랜지스터(T2)의 제 2 게이트 전극(140)과 접속된 제 1 드레인 전극(110b)으로 구성된다. 제 1 드레인 전극(110b)은 게이트 절연막(112)을 사이에 두고 수평 전원 라인(148)과 중첩되어 스토리지 캐패시터를 형성한다.
- [0034] 제 1 반도체층(108)은 제 1 오믹 콘택층(108a) 및 제 1 활성층(108b)로 구성된다.
- [0035] 이러한 스위칭 박막 트랜지스터(T1)는 게이트 라인(GL)의 스캔 신호에 응답하여 데이터 라인(DL)의 데이터 신호를 구동 박막 트랜지스터(T2)의 제 2 게이트 전극(140) 및 스토리지 캐패시터에 공급한다.
- [0036] 구동 박막 트랜지스터(T2)는 스위칭 박막 트랜지스터(T1)의 제 1 드레인 전극(110b)과 전기적으로 접속된 제 2 게이트 전극(140), 제 2 게이트 전극(140)과 중첩되게 형성된 제 2 반도체층(109)과, 제 2 반도체층(109) 상에 형성된 제 2 소스 전극(142a), 제 2 소스 전극(142a)과 채널을 사이에 두고 마주하며 제 1 콘택홀(180)을 통해 화소 전극(155)과 접속된 제 2 드레인 전극(142b)으로 구성된다. 제 2 소스 전극(142a)은 제 2 드레인 전극(142b)을 감싸도록 형성된다.
- [0037] 제 2 반도체층(109)은 제 2 오믹 콘택층(109a) 및 제 2 활성층(109b)로 구성된다.
- [0038] 이러한 구동 박막 트랜지스터(T2)는 스위칭 박막 트랜지스터(T1)로부터 데이터 신호에 응답하여 전원 라인으로부터 유기발광 다이오드(OLED)로 공급되는 전류를 조절한다.
- [0039] 스토리지 캐패시터는 스위칭 박막 트랜지스터(T1)로부터의 데이터 신호를 충전하고, 충전된 전압을 구동 박막 트랜지스터(T2)에 공급하여 스위칭 박막 트랜지스터(T1)가 오프(OFF)되더라도 구동 박막 트랜지스터(T2)가 일정한 전류를 공급할 수 있도록 한다.
- [0040] 도 5a 내지 도 5e는 도 2에 도시된 제 1 실시예에 따른 유기발광 표시장치의 상부 기관의 제조공정을 나타낸 단면도들이다.
- [0041] 도 5a를 참조하면, 제 2 절연 기관(200) 상에 제 1 전극(175)이 형성된다.
- [0042] 구체적으로, 제 2 절연 기관(200) 상에 스퍼터링 등의 증착 방법을 통해 투명 도전층을 증착한 후 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 제 1 전극(175)을 형성한다.
- [0043] 제 1 전극(175)은 투명 도전층으로 인듐주석산화물(Indium Tin Oxide : ITO), 주석산화물(Tin Oxide : TO), 인듐아연산화물(Indium Zinc Oxide : IZO), 인듐주석아연산화물(Indium Tin Zinc Oxide : ITZO) 또는 이들의 조

합으로 형성된다.

- [0044] 이어서, 제 1 전극(175) 상에 스퍼터링, 열증착 등의 증착 방법을 통해 칼슘(Ca)층을 증착한 후 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 제 1 및 제 2 게터 패턴(164, 166)을 형성한다.
- [0045] 제 1 및 제 2 게터 패턴(164, 166)은 100Å~2000Å의 두께로 형성되며 게터(getter) 능력을 향상시켜 유기 발광 표시장치 내부로 침투되는 수분 및 내부 유기물의 아웃-개싱(Out-gassing)에 의한 픽셀 쉬링크지(Pixel Shrinkage) 등의 불량을 방지하여 발광 특성 및 수명을 향상시킬 수 있다. 또한, 투명 도전층인 제 1 전극(175)의 저항 성분을 보상하기 위한 보조 전극 역할을 대신한다.
- [0046] 여기서, 제 1 및 제 2 게터 패턴(164, 166)은 제 1 전극(175) 하부에서 제 1 전극(175)을 사이에 두고 제 1 및 제 2 절연막 패턴(177, 179)과 중첩되도록 형성하거나, 제 1 전극(175) 하부에서 제 1 및 제 2 게터 패턴(164, 166)을 일체화하여 하나의 게터층(도 4의 163)으로 유기 발광층(187)과 중첩되도록 형성할 수도 있다. 제 1 및 제 2 게터 패턴(164, 166)이 일체화되어 하나의 층으로 형성할 경우 빛이 투과될 수 있도록 100Å이하의 박막의 두께로 형성한다.
- [0047] 도 5b를 참조하면, 제 1 및 제 2 게터 패턴(164, 166) 상에 제 1 및 제 2 게터 패턴(164, 166)을 덮도록 각각의 제 1 및 제 2 절연막 패턴(177, 179)을 형성한 후, 제 2 게터 패턴(166) 상에 제 2 절연막 패턴(179)을 사이에 두고 중첩되도록 스페이서(184)를 형성한다.
- [0048] 구체적으로, 제 1 및 제 2 게터 패턴(164, 166)을 포함하는 제 2 절연 기판(200) 전면에 PECVD(Plasma Enhanced Chemical Vapor Deposition)등의 증착 방법으로 제 1 절연층(도시하지 않음)이 형성된다. 이어서, 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 제 1 및 제 2 게터 패턴(164, 166)과 중첩되도록 각각의 제 1 및 제 2 절연막 패턴(177, 179)이 형성된다.
- [0049] 제 1 및 제 2 절연막 패턴(177, 179)은 산화 실리콘(SiO_x) 또는 질화 실리콘(SiN_x) 등의 무기 절연물질로 형성되며, 제 2 전극(190)을 증착하는 공정 중 제 1 전극(175)과 제 2 전극(190)의 접촉 불량을 방지하기 위한 목적으로 형성한다.
- [0050] 이어서, 제 1 및 제 2 절연막 패턴(177, 179) 상에 스핀 코팅(Spin Coating) 또는 스핀리스 코팅(Spinless Coating) 등의 코팅 방법으로 제 2 절연층(도시하지 않음)이 형성된다. 제 2 절연층(도시하지 않음)은 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 패터닝됨으로써 제 2 절연막 패턴(179)의 면적보다 작은 면적으로 기둥 형상의 스페이서(184)가 형성된다. 스페이서(184)는 포토 아크릴(Photoacryl), 폴리이미드(Polyimide) 등의 유기 절연 물질로 형성되며, 상부 및 하부 기판(102, 202)의 셀갭 높이로 형성된다.
- [0051] 도 5c를 참조하면, 제 1 게터 패턴(164) 상에 제 1 절연막 패턴(177)을 사이에 두고 중첩되도록 격벽(181)을 형성한다.
- [0052] 구체적으로, 제 1 절연막 패턴(177) 상에 스핀 코팅(Spin Coating) 또는 스핀리스 코팅(Spinless Coating) 등의 코팅 방법으로 제 3 절연층(도시하지 않음)이 형성된다. 제 3 절연층(도시하지 않음)은 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 패터닝됨으로써 격벽(181)이 형성된다.
- [0053] 격벽(181)은 포토 아크릴(Photoacryl), 폴리이미드(Polyimide) 등의 유기 절연 물질로 형성되며 추후 형성될 유기 발광층(187)과 제 2 전극(190)의 분리를 위한 에테이퍼 형상으로 형성된다. 또한, 제 1 절연막 패턴(177)의 면적보다 작은 면적으로 형성되며 스페이서(184)보다 낮은 높이를 갖는다.
- [0054] 여기서, 격벽(181)은 스페이서(184)보다 먼저 형성할 수도 있다.
- [0055] 도 5d를 참조하면, 격벽(181) 및 스페이서(184)가 형성된 제 2 절연 기판(200) 상에 유기 발광층(187) 및 제 2 전극(190)이 형성된다.
- [0056] 구체적으로, 격벽(181) 및 스페이서(184)가 형성된 제 2 절연 기판(200) 상에 열증착 등의 증착 방법을 통해 유기물로 적층된 정공 주입층(hole injection layer : HIL), 정공 수송층(hole transporting layer : HTL), 발광층(emission layer : EML), 전자 수송층(electron transporting layer : ETL), 전자 주입층(electron injection layer : EIL)을 포함하는 유기 발광층(187)이 형성된다.
- [0057] 이어서, 유기 발광층(187)이 형성된 제 2 절연 기판(200) 상에 제 2 전극(190)이 형성된다.
- [0058] 제 2 전극(190)은 칼슘(Ca), 알루미늄(Al), 마그네슘(Mg), 은(Ag), 리튬(Li) 등의 금속과 이들의 합금이 어느

하나의 물질로 단층으로 형성되거나 복수층 구조로 형성된다. 바람직하게는 알루미늄(Al)/은(Ag)/칼슘(Ca)의 복수층으로 형성한다.

[0059] 이와 같이 형성된 상부 기관(202)은 도 5e와 같이, 서브 화소 구동부 어레이가 형성된 하부 기관(102)과 실패턴(210)을 통해 합착되도록 인캡슐레이션(Encapsulation)을 이룬다. 이에 따라 상부 기관(202)의 스페이서(184)상의 제 2 전극(190)이 하부 기관(102)의 화소 전극(155)과 접속되어 전기적으로 연결된다.

[0060] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

[0061] 도 1은 본 발명에 따른 유기발광 표시장치의 기본 화소에 대한 등가 회로도이다.

[0062] 도 2는 본 발명의 제 1 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치를 나타내는 단면도이다.

[0063] 도 3은 본 발명의 제 2 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치를 나타내는 단면도이다.

[0064] 도 4는 본 발명의 제 3 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치를 나타내는 단면도이다.

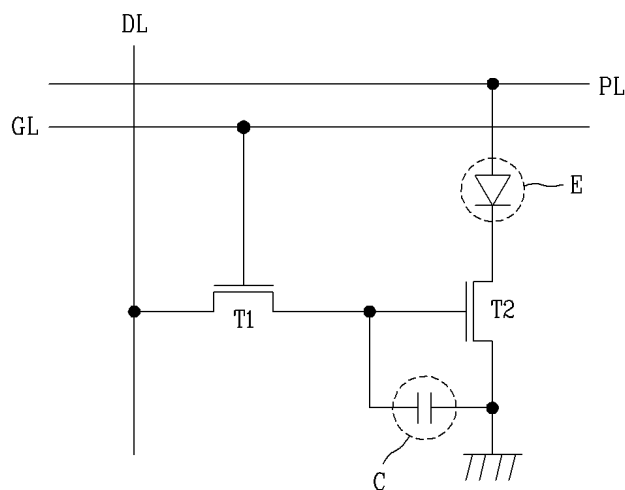
[0065] 도 5a 내지 도 5e는 도 2에 도시된 제 1 실시예에 따른 유기발광 표시장치의 상부 기관의 제조공정을 나타낸 단면도들이다.

[0066] < 도면의 주요 부분에 대한 부호의 설명 >

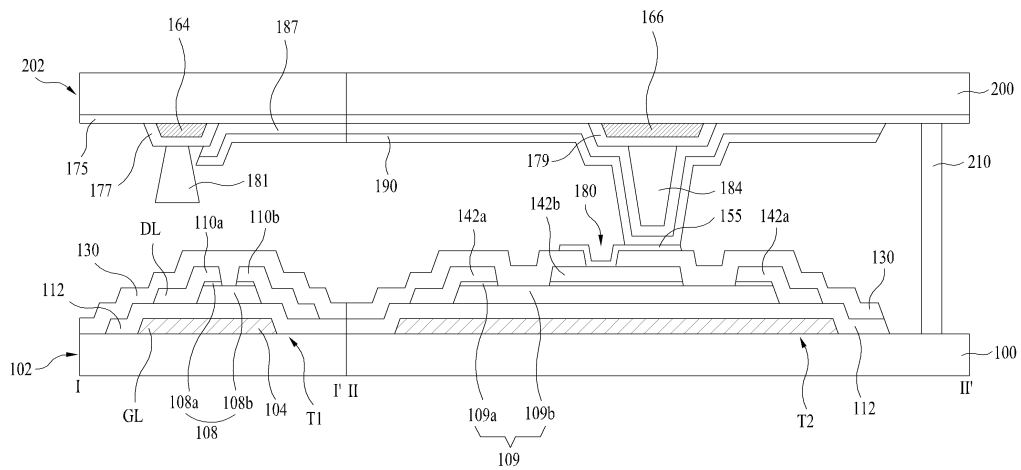
[0067] 100, 200 : 절연 기관	104 : 제 1 게이트 전극
[0068] 108, 109 : 반도체층	110a, 110b : 제 1 소스 및 드레인 전극
[0069] 112 : 게이트 절연막	130 : 보호막
[0070] 140 : 제 2 게이트 전극	142a, 142b : 제 2 소스 및 드레인 전극
[0071] 163, 164, 166 : 게터 패턴	155 : 화소 전극

도면

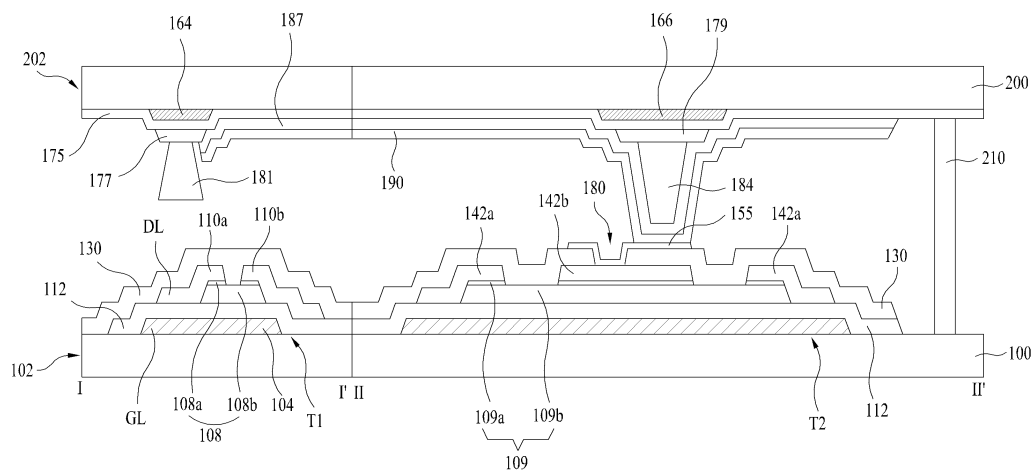
도면1



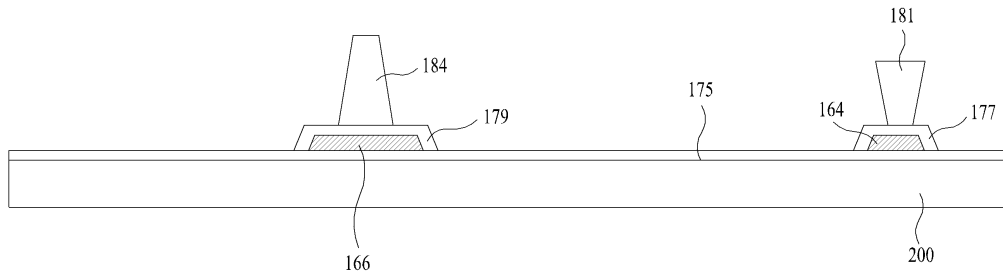
도면2



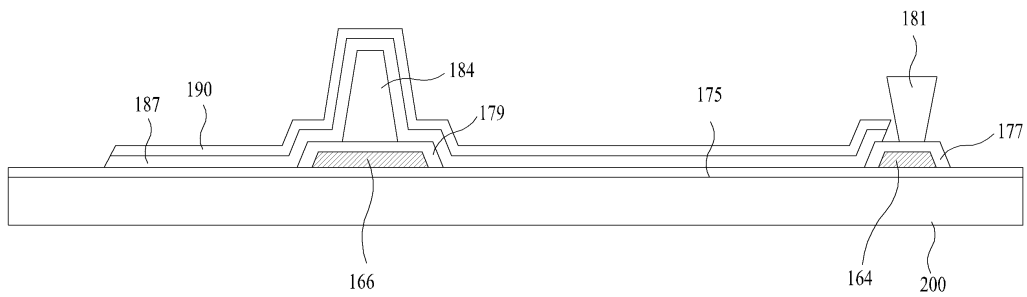
도면3



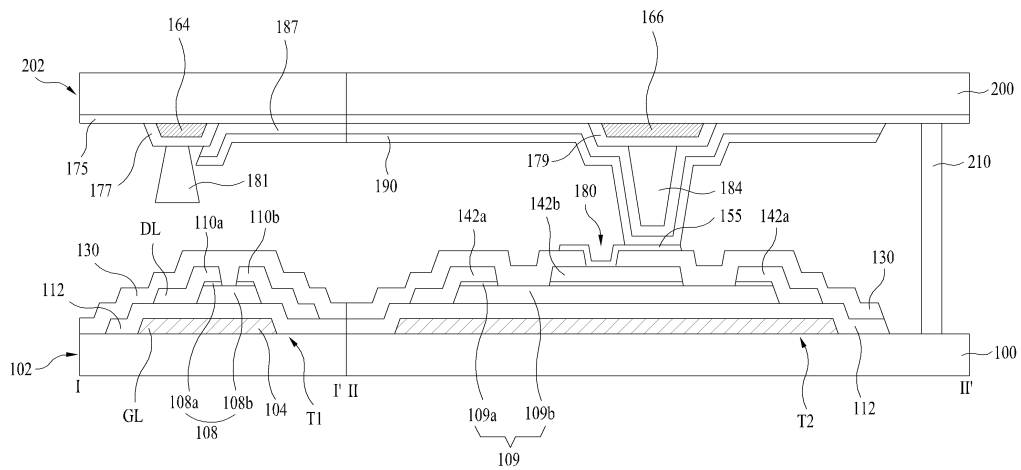
도면5c



도면5d



도면5e



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR1020100013773A	公开(公告)日	2010-02-10
申请号	KR1020080075445	申请日	2008-08-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JUN HO 이준호 PARK JAE YONG 박재용 KIM DONG HWAN 김동환		
发明人	이준호 박재용 김동환		
IPC分类号	H05B33/04 H01L51/50		
CPC分类号	H01L51/0096 H01L31/022475 H01L51/5259 H01L2251/558 H01L2924/13069		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光显示装置及其制造方法。并且它包括在吸气剂图案上形成的有机发光层，其形成在钙，形成在上板上，第一电极连接到第一电极，第一电极连接到上板，第一电极和第二电极包括第一电极和电场以及电极之间的第一和第二电极。有机发光显示装置，DOD和吸气剂。

