



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0052101
(43) 공개일자 2008년06월11일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2006-0124159

(22) 출원일자 2006년12월07일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

현창호

경기 용인시 처인구 포곡읍 둔전리 319번지 인정
멜로디아파트104동 203호

(74) 대리인

특허법인로알

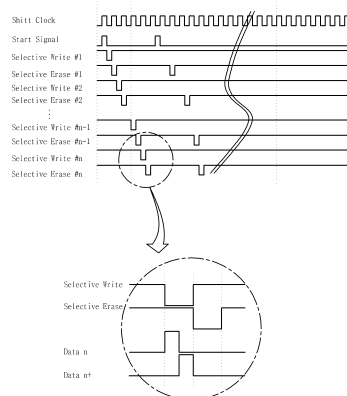
전체 청구항 수 : 총 12 항

(54) 전계발광표시장치 및 그 구동방법

(57) 요약

본 발명은, 데이터 배선, 제1스캔 배선 및 제2스캔 배선에 전기적으로 연결된 서브 픽셀을 포함하는 표시부; 제1스캔 배선에 연결되어 표시부에 제1스캔 신호를 공급하는 제1스캔 구동부; 제2스캔 배선에 연결되어 표시부에 제2스캔 신호를 공급하는 제2스캔 구동부; 및 데이터 배선에 연결되어 표시부에 데이터 신호를 공급하는 데이터 구동부를 포함하며, 데이터 구동부는 제1스캔 신호가 공급되면 표시부에 n번째 서브필드의 데이터 신호를 공급하고, 제1스캔 신호가 공급되는 구간 내에 표시부에 n+1번째 서브필드의 데이터 신호를 공급하는 전계발광표시장치를 제공한다.

대표도 - 도7



특허청구의 범위

청구항 1

데이터 배선, 제1스캔 배선 및 제2스캔 배선에 전기적으로 연결된 서브 픽셀을 포함하는 표시부;
 상기 제1스캔 배선에 연결되어 상기 표시부에 제1스캔 신호를 공급하는 제1스캔 구동부;
 상기 제2스캔 배선에 연결되어 상기 표시부에 제2스캔 신호를 공급하는 제2스캔 구동부; 및
 상기 데이터 배선에 연결되어 상기 표시부에 데이터 신호를 공급하는 데이터 구동부를 포함하며,
 상기 데이터 구동부는 상기 제1스캔 신호가 공급되면 상기 표시부에 n번째 서브필드의 데이터 신호를 공급하고,
 상기 제1스캔 신호가 공급되는 구간 내에 상기 표시부에 n+1번째 서브필드의 데이터 신호를 공급하는 전계발광 표시장치.

청구항 2

제1항에 있어서, 상기 데이터 구동부는,
 상기 n번째 서브필드의 데이터 신호를 저장하고 있는 제1저장부와,
 상기 n+번째 서브필드의 데이터 신호를 저장하고 있는 제2저장부와,
 상기 제1저장부와 상기 제2저장부에 저장된 데이터 신호를 선택적으로 출력하는 선택부를 포함하는 전계발광 표시장치.

청구항 3

제2항에 있어서,
 상기 제1스캔 구동부, 제2스캔 구동부 및 데이터 구동부에 시프트 클럭 신호와, 스타트 신호를 포함하는 제어신호를 공급하는 제어부를 더 포함하며,
 상기 제어부는, 상기 스타트 신호를 상기 시프트 클럭 신호에 동기하여 상기 제1스캔 구동부, 제2스캔 구동부 및 데이터 구동부에 공급하고,
 상기 제1스캔 구동부는 상기 스타트 신호에 따라 상기 표시부에 데이터 신호를 쓰기 위한 제1스캔 신호를 공급하며,
 상기 제2스캔 구동부는 상기 제1스캔 신호가 공급된 후 상기 서브 픽셀에 기입된 상기 데이터 신호를 지우기 위한 제2스캔 신호를 공급하며,
 상기 데이터 구동부는 상기 제1스캔 신호가 공급되면, 상기 제1저장부에 저장된 상기 n번째 서브필드의 데이터 신호를 상기 표시부에 공급하고, 상기 제1스캔 신호 구간 내에 상기 제2저장부에 저장된 n+1번째 서브필드의 데이터 신호를 상기 표시부에 공급하는 것을 포함하는 전계발광 표시장치.

청구항 4

제3항에 있어서, 상기 선택부는,
 상기 제1스캔 신호가 공급되는 임의의 구간 내에 상기 제1저장부에 저장된 상기 n번째 서브필드의 데이터 신호와 상기 제2저장부에 저장된 상기 n+1번째 서브필드의 데이터 신호가 상호 중첩되지 않도록 데이터 신호의 출력을 선택하는 것을 특징으로 하는 전계발광 표시장치.

청구항 5

제4항에 있어서, 상기 제어부는,
 상기 제1스캔 신호 구간을 제1영역과 제2영역으로 분할하여 상기 제1저장부와 상기 제2저장부로부터 출력되는 데이터 신호가 상호 중첩되지 않도록 선택적으로 블로킹할 수 있는 선택신호를 상기 선택부에 공급하는 것을 포함하는 전계발광 표시장치.

청구항 6

제1항에 있어서,
 상기 데이터 구동부는,
 서브필드 단위로 데이터 신호를 저장하는 메모리부와,
 상기 메모리부에 저장된 데이터 신호를 감마 처리하는 감마부와,
 상기 감마 처리된 데이터 신호를 하프토닝 하는 하프토닝부와,
 상기 하프토닝된 데이터 신호를 아날로그로 변환하는 변환부와,
 상기 아날로그로 변환된 데이터 신호를 n번째와 n+1번째 서브필드 단위로 저장하는 제1 및 제2저장부를 포함하는 전계발광표시장치.

청구항 7

제1항에 있어서,
 상기 서브 픽셀은,
 제1 및 제2전원 배선을 더 포함하며,
 상기 제1스캔 배선에 게이트가 연결되며, 제2전극이 상기 데이터 배선에 연결된 제1트랜지스터와,
 상기 제2스캔 배선에 게이트가 연결되고 상기 제1트랜지스터의 제1전극에 제2전극이 연결되며 상기 제1전원 배선에 제1전극이 연결된 제2트랜지스터와,
 상기 제2트랜지스터의 제2전극에 게이트가 연결되며 상기 제1전원 배선에 제1전극이 연결된 제3트랜지스터와,
 상기 제3트랜지스터의 게이트와 상기 제1전원 배선 사이에 연결된 커패시터와,
 상기 제3트랜지스터의 제2전극과 상기 제2전원 배선 사이에 연결된 유기 다이오드를 포함하는 전계발광표시장치.

청구항 8

데이터 배선, 제1스캔 배선 및 제2스캔 배선에 전기적으로 연결된 서브 픽셀을 포함하는 표시부의 상기 제1스캔 배선에 제1스캔 신호를 공급하는 단계;
 상기 제2스캔 배선에 제2스캔 신호를 공급하는 단계; 및
 상기 제1스캔 신호가 공급되면 상기 데이터 배선에 n번째 서브필드의 데이터 신호를 공급하고, 상기 제1스캔 신호가 공급되는 구간 내에 n+1번째 서브필드의 데이터 신호를 공급하는 단계를 포함하는 전계발광표시장치의 구동방법.

청구항 9

제8항에 있어서,
 상기 데이터 신호 공급단계에서는,
 상기 제1스캔 신호가 공급되는 임의의 구간 내에 상기 n번째 서브필드의 데이터 신호와 상기 n+1번째 서브필드의 데이터 신호가 상호 중첩되지 않도록 데이터 신호의 출력을 선택하는 것을 포함하는 전계발광표시장치의 구동방법.

청구항 10

제9항에 있어서,
 상기 데이터 신호 공급단계에서는,
 상기 표시부에 상기 n번째 서브필드의 데이터 신호가 공급될 때, 상기 n+1번째 서브필드의 데이터 신호가 블로

킹 되며,

상기 표시부에 상기 n+1번째 서브필드의 데이터 신호가 공급될 때, 상기 n번째 서브필드의 데이터 신호가 블로킹 되는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 11

제10항에 있어서,

상기 데이터 신호의 블로킹은,

상기 제1스캔 신호가 공급되는 구간을 제1영역과 제2영역으로 분할하여 블로킹 되는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 12

제8항에 있어서,

상기 서브 픽셀은,

제1 및 제2전원 배선을 더 포함하며,

상기 제1스캔 배선에 게이트가 연결되며, 제2전극이 상기 데이터 배선에 연결된 제1트랜지스터와,

상기 제2스캔 배선에 게이트가 연결되고 상기 제1트랜지스터의 제1전극에 제2전극이 연결되며 상기 제1전원 배선에 제1전극이 연결된 제2트랜지스터와,

상기 제2트랜지스터의 제2전극에 게이트가 연결되며 상기 제1전원 배선에 제1전극이 연결된 제3트랜지스터와,

상기 제3트랜지스터의 게이트와 상기 제1전원 배선 사이에 연결된 커패시터와,

상기 제3트랜지스터의 제2전극과 상기 제2전원 배선 사이에 연결된 유기 다이오드를 포함하는 전계발광표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 전계발광표시장치 및 그 구동방법에 관한 것이다.
- <16> 전계발광표시장치는 두 개의 전극 사이에 발광층이 형성된 전계발광소자를 이용한 표시장치이다. 전계발광소자는 자발광소자로서, 행렬 형태로 배열된 N×M개의 발광다이오드들을 전압 구동(Voltage Programming), 전류 구동(Current Programming) 또는 디지털 구동(Digital Programming)하여 영상을 표현할 수 있다.
- <17> 전계발광표시장치는 수동 매트릭스(Passive Matrix) 방식과 박막 트랜지스터(Thin Film Transistor)를 이용한 능동 매트릭스(Active Matrix) 방식이 있다. 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 박막 트랜지스터를 각 화소 전극(Indium Tin Oxide; ITO)에 연결하고 박막 트랜지스터의 게이트 전극에 연결된 커패시터에 유지된 전압에 따라 구동한다.
- <18> 도 1은 종래 전계발광표시장치의 서브 픽셀 구조도 이다.
- <19> 도 1을 참조하면, 종래 디지털 구동방식은 데이터를 쓰기(Writing)위한 제1스위칭 트랜지스터(Tr1), 데이터를 지우기(Erasing)위한 제2스위칭 트랜지스터(Tr2), 발광다이오드(D)를 구동(Driving)하기 위한 구동 트랜지스터(Tr3) 및 커패시터(C)가 하나의 서브 픽셀(Sub-Pixel)에 구비되어 있었다.
- <20> 도 2는 도 1의 전계발광표시장치를 디지털 구동하기 위한 타이밍도 이다.
- <21> 도 2를 참조하면, 종래 디지털 구동방식은 일반적으로 6개의 서브 필드를 사용하고 있다. 이 구동방식은 시프트 신호(Shift Clock)에 스타트 신호(Start Signal)를 동기하여 데이터 신호를 기입하는 쓰기 과정(Selective

Write)과 기입된 데이터 신호를 지우는 지우기 과정(Selective Erase)을 각각의 서브 필드(subfield)마다 반복하였다.

- <22> 이와 같은 방식은 하나의 스캔이 시작된 이후 하나의 서브 필드가 끝날 때까지 데이터신호의 재입력이 불가능하였다. 즉, 지우기 과정 이후 버려지는 비발광시간에 의해 실질적으로 디스플레이를 할 수 있는 시간적 제약이 있었다.

발명이 이루고자 하는 기술적 과제

- <23> 상술한 문제점을 해결하기 위한 본 발명의 목적은, 디지털 구동방식을 사용하는 전계발광표시장치의 디스플레이 시간을 효율적으로 사용할 수 있도록 한다.

발명의 구성 및 작용

- <24> 상술한 과제를 해결하기 위한 본 발명은, 데이터 배선, 제1스캔 배선 및 제2스캔 배선에 전기적으로 연결된 서브 픽셀을 포함하는 표시부; 제1스캔 배선에 연결되어 표시부에 제1스캔 신호를 공급하는 제1스캔 구동부; 제2스캔 배선에 연결되어 표시부에 제2스캔 신호를 공급하는 제2스캔 구동부; 및 데이터 배선에 연결되어 표시부에 데이터 신호를 공급하는 데이터 구동부를 포함하며, 데이터 구동부는 제1스캔 신호가 공급되면 표시부에 n번째 서브필드의 데이터 신호를 공급하고, 제1스캔 신호가 공급되는 구간 내에 표시부에 n+1번째 서브필드의 데이터 신호를 공급하는 전계발광표시장치를 제공한다.
- <25> 데이터 구동부는, n번째 서브필드의 데이터 신호를 저장하고 있는 제1저장부와, n+번째 서브필드의 데이터 신호를 저장하고 있는 제2저장부와, 제1저장부와 제2저장부에 저장된 데이터 신호를 선택적으로 출력하는 선택부를 포함할 수 있다.
- <26> 제1스캔 구동부, 제2스캔 구동부 및 데이터 구동부에 시프트 클럭 신호와, 스타트 신호를 포함하는 제어신호를 공급하는 제어부를 더 포함하며, 제어부는, 스타트 신호를 시프트 클럭 신호에 동기하여 제1스캔 구동부, 제2스캔 구동부 및 데이터 구동부에 공급하고, 제1스캔 구동부는 스타트 신호에 따라 표시부에 데이터 신호를 쓰기 위한 제1스캔 신호를 공급하며, 제2스캔 구동부는 제1스캔 신호가 공급된 후 서브 픽셀에 기입된 데이터 신호를 지우기 위한 제2스캔 신호를 공급하며, 데이터 구동부는 제1스캔 신호가 공급되면, 제1저장부에 저장된 n번째 서브필드의 데이터 신호를 표시부에 공급하고, 제1스캔 신호 구간 내에 제2저장부에 저장된 n+1번째 서브필드의 데이터 신호를 표시부에 공급할 수 있다.
- <27> 선택부는, 제1스캔 신호가 공급되는 임의의 구간 내에 제1저장부에 저장된 n번째 서브필드의 데이터 신호와 제2저장부에 저장된 n+1번째 서브필드의 데이터 신호가 상호 중첩되지 않도록 데이터 신호의 출력을 선택할 수 있다.
- <28> 제어부는, 제1스캔 신호 구간을 제1영역과 제2영역으로 분할하여 제1저장부와 제2저장부로부터 출력되는 데이터 신호가 상호 중첩되지 않도록 선택적으로 블로킹할 수 있는 선택신호를 선택부에 공급할 수 있다.
- <29> 데이터 구동부는, 서브필드 단위로 데이터 신호를 저장하는 메모리부와, 메모리부에 저장된 데이터 신호를 감마 처리하는 감마부와, 감마 처리된 데이터 신호를 하프토닝 하는 하프토닝부와, 하프토닝된 데이터 신호를 아날로그로 변환하는 변환부와, 아날로그로 변환된 데이터 신호를 n번째와 n+1번째 서브필드 단위로 저장하는 제1 및 제2저장부를 포함할 수 있다.
- <30> 서브 픽셀은, 제1 및 제2전원 배선을 더 포함하며, 제1스캔 배선에 게이트가 연결되며, 제2전극이 데이터 배선에 연결된 제1트랜지스터와, 제2스캔 배선에 게이트가 연결되고 제1트랜지스터의 제1전극에 제2전극이 연결되며 제1전원 배선에 제1전극이 연결된 제2트랜지스터와, 제2트랜지스터의 제2전극에 게이트가 연결되며 제1전원 배선에 제1전극이 연결된 제3트랜지스터와, 제3트랜지스터의 게이트와 제1전원 배선 사이에 연결된 커패시터와, 제3트랜지스터의 제2전극과 제2전원 배선 사이에 연결된 유기 다이오드를 포함할 수 있다.
- <31> 한편, 또 다른 측면에서 본 발명은, 데이터 배선, 제1스캔 배선 및 제2스캔 배선에 전기적으로 연결된 서브 픽셀을 포함하는 표시부의 제1스캔 배선에 제1스캔 신호를 공급하는 단계; 제2스캔 배선에 제2스캔 신호를 공급하는 단계; 및 제1스캔 신호가 공급되면 데이터 배선에 n번째 서브필드의 데이터 신호를 공급하고, 제1스캔 신호가 공급되는 구간 내에 n+1번째 서브필드의 데이터 신호를 공급하는 단계를 포함하는 전계발광표시장치의 구동 방법을 제공한다.
- <32> 데이터 신호 공급단계에서는, 제1스캔 신호가 공급되는 임의의 구간 내에 n번째 서브필드의 데이터 신호와 n+1

번째 서브필드의 데이터 신호가 상호 중첩되지 않도록 데이터 신호의 출력을 선택하는 것을 포함할 수 있다.

- <33> 데이터 신호 공급단계에서는, 표시부에 n번째 서브필드의 데이터 신호가 공급될 때, n+1번째 서브필드의 데이터 신호가 블로킹되며, 표시부에 상기 n+1번째 서브필드의 데이터 신호가 공급될 때, n번째 서브필드의 데이터 신호가 블로킹될 수 있다.
- <34> 데이터 신호의 블로킹은, 제1스캔 신호가 공급되는 구간을 제1영역과 제2영역으로 분할하여 블로킹될 수 있다.
- <35> 서브 픽셀은, 제1 및 제2전원 배선을 더 포함하며, 제1스캔 배선에 게이트가 연결되며, 제2전극이 데이터 배선에 연결된 제1트랜지스터와, 제2스캔 배선에 게이트가 연결되고 제1트랜지스터의 제1전극에 제2전극이 연결되며 제1전원 배선에 제1전극이 연결된 제2트랜지스터와, 제2트랜지스터의 제2전극에 게이트가 연결되며 제1전원 배선에 제1전극이 연결된 제3트랜지스터와, 제3트랜지스터의 게이트와 제1전원 배선 사이에 연결된 커패시터와, 제3트랜지스터의 제2전극과 제2전원 배선 사이에 연결된 유기 다이오드를 포함할 수 있다.
- <36> < 일 실시예 >
- <37> 도 3은 본 발명의 일 실시예에 따른 전계발광표시장치를 도시한 평면도이다.
- <38> 도 3을 참조하면, 본 발명의 일 실시예에 따른 전계발광표시장치는 제1스캔 구동부(1Scan Driver), 제2스캔 구동부(2Scan Driver), 데이터 구동부(Data Driver) 및 표시부(Display)를 포함한다.
- <39> 제어부(미도시)는 제1스캔 구동부(1Scan Driver), 제2스캔 구동부(2Scan Driver) 및 데이터 구동부(Data Driver)에 제어 신호를 출력한다. 제1스캔 구동부(1Scan Driver), 제2스캔 구동부(2Scan Driver)는 제어부(미도시)의 제어신호에 따라 제1스캔 신호와 제2스캔 신호를 표시부(Display)에 공급한다.
- <40> 데이터 구동부(Data Driver)는 제어부(미도시)의 제어 신호에 따라 데이터 신호를 서브필드 단위로 공급한다. 이때, 데이터 구동부(Data Driver)는 제1스캔 신호가 공급되면 표시부(Display)에 n번째 서브필드의 데이터 신호를 공급하고, 제1스캔 신호가 공급되는 구간 내에 표시부(Display)에 n+1번째 서브필드의 데이터 신호를 공급한다.
- <41> 한편, 표시부(Display)는 복수개의 서브 픽셀들을 포함하는데, 서브 픽셀들은 데이터 배선(미도시)들과 제1 및 제2스캔 배선(미도시)들의 교차 영역에 위치하며, 서브 픽셀들은 적어도 하나 이상의 트랜지스터와, 커패시터 및 유기 발광다이오드를 포함한다.
- <42> 이하, 도 4를 참조하여 서브 픽셀들의 회로 구성을 설명한다.
- <43> 설명에 앞서 서브 픽셀에 포함된 제1, 제2 및 제3트랜지스터들(Tr1, Tr2, Tr3)의 구조를 개략적으로 설명하면, 이는 일반적으로 기판 상에, 반도체층, 게이트 절연막인 제1절연막, 게이트 전극, 층간 절연막인 제2절연막, 소오스 전극 및 드레인 전극을 포함한다. 제1, 제2 및 제3트랜지스터들(Tr1, Tr2, Tr3)은 저온 폴리 실리콘 또는 아몰포스 실리콘 등으로 형성될 수 있음을 참고한다. 덧붙여, 제1, 제2 및 제3트랜지스터들(Tr1, Tr2, Tr3)의 소오스 전극과 드레인 전극 중 어느 하나는 콘택홀을 통하여 화소전극과 전기적으로 연결되어 있고, 화소전극 상에 유기 발광다이오드(D)가 위치함을 참고한다.
- <44> 이어서, 유기 발광다이오드(D)의 구조를 개략적으로 설명하면, 이는 정공주입층(HIL), 정공수송층(HTL), 전자수송층(ETL) 및 전자주입층(EIL)과 같은 공통막 사이에 유기 발광층(EML)이 개재된 것을 포함한다. 일반적으로, 공통막은 애노드 전극이 되는 구동 트랜지스터(TFT2)의 화소전극과 캐소드 전극 사이에 선택적으로 형성된다.
- <45> 한편, 하나의 서브 픽셀(Sub-Pixel)은 하나의 유기 발광다이오드(D)를 포함한다. 하나의 서브 픽셀 각각은 적색(R), 녹색(G), 청색(B)을 발광하는데, 이와 같이 적색, 녹색, 청색을 발광하는 서브 픽셀들은 하나의 픽셀로 정의된다.
- <46> 도 4는 도 3의 표시부에 포함된 서브 픽셀 회로의 구성 일례를 나타낸다.
- <47> 도 4를 참조하면, 서브 픽셀은 제1 및 제2전원 배선(VDD, VSS), 제1 및 제2스캔 배선들(Write Scan, Erase Scan), 제1, 제2 및 제3트랜지스터들(Tr1, Tr2, Tr3), 커패시터(C) 및 유기 발광다이오드(D)를 포함한다.
- <48> 여기서, 제1트랜지스터(Tr1)는 제1스캔 배선에 게이트가 연결되며 제2전극이 데이터 배선(Data)에 연결된다. 그리고 제2트랜지스터(Tr2)는 제2스캔 배선(Erase Scan)에 게이트가 연결되고 제1트랜지스터(Tr1)의 제1전극에 제2전극이 연결되며 제1전원 배선(VDD)에 제1전극이 연결된다. 그리고 제3트랜지스터(Tr3)는 제2트랜지스터(Tr2)의 제2전극에 게이트가 연결되며 제1전원 배선(VDD)에 제1전극이 연결된다. 그리고 커패시터(C)는 제3트랜지스

터(Tr3)의 게이트와 제1전원 배선(VDD) 사이에 연결된다. 그리고 유기 다이오드(D)는 제3트랜지스터(Tr3)의 제2 전극과 제2전원 배선(VSS) 사이에 연결된다. 그러나, 본 발명에 따른 전계발광표시장치의 표시부에 포함된 서브 픽셀은 앞서 설명한 구조에 한정되지 않는다.

- <49> 이하, 도 5a 및 도 5b를 참조하여 도 4의 서브 픽셀구조의 동작을 설명한다.
- <50> 도 5a 및 도 5b는 도 4의 서브 픽셀구조의 동작 설명을 위한 회로 구성도이다.
- <51> 여기서, 도 5a는 서브 픽셀에 데이터 신호를 기입하는 쓰기 과정을 나타낸다. 쓰기 과정은, 제1스캔 배선(Write Scan)을 통해 제1스캔 신호가 공급되면 제1트랜지스터(Tr1)가 턴 온 되고, 데이터 배선(Data)을 통해 공급된 데이터 신호는 기입 된다. 이때, 제2트랜지스터(Tr2)는 턴 오프된 상태이고, 제3트랜지스터(Tr3)는 턴 온되어 유기 발광다이오드(D)는 발광할 수 있게 된다.
- <52> 여기서, 도 5b는 서브 픽셀에 기입된 데이터 신호를 지우는 과정을 나타낸다. 지우기 과정은, 제2스캔 배선(Erase Scan)을 통해 제2스캔 신호가 공급되면 제2트랜지스터(Tr2)가 턴 온 되어 기입된 데이터 신호는 지워진다. 이때, 제1트랜지스터(Tr1)는 턴 오프된 상태이고, 제3트랜지스터(Tr3)는 턴 오프되어 유기 발광다이오드(D)는 발광을 멈춘다.
- <53> 한편, 쓰기 과정에서 데이터 구동부(Data Driver)는 제1스캔 신호가 공급되면 표시부에 n번째 서브필드의 데이터 신호를 공급하고, 제1스캔 신호가 공급되는 구간 내에 n+1번째 서브필드의 데이터 신호를 공급한다.
- <54> 도 6은 데이터 구동부의 일부를 나타낸 블록도 이다.
- <55> 도 6에 도시된 바와 같이, 데이터 구동부는 n번째 서브필드의 데이터 신호를 저장하고 있는 제1저장부(Line A)와, n+1번째 서브필드의 데이터 신호를 저장하고 있는 제2저장부(Line B)와, 제1저장부(Line A)와 제2저장부(Line B)에 저장된 데이터 신호를 선택적으로 출력하는 선택부(M_{1..M_n})를 포함한다.
- <56> 그리고 도시되어 있진 않지만, 서브필드 단위로 데이터 신호를 저장하는 메모리부와, 메모리부에 저장된 데이터 신호를 감마 처리하는 감마부와, 감마 처리된 데이터 신호를 하프토닝 하는 하프토닝부와, 하프토닝된 데이터 신호를 아날로그로 변환하는 변환부를 더 포함한다.
- <57> 여기서, 앞서 설명한 제1저장부(Line A)와 제2저장부(Line B)는 아날로그로 변환된 데이터 신호를 n번째와 n+1번째 서브필드 단위로 저장하게 된다.
- <58> 그리고 선택부(M_{1..M_n})는 제1스캔 신호가 공급되는 임의의 구간 내에 제1저장부(Line A)에 저장된 n번째 서브 필드의 데이터 신호와 제2저장부(Line B)에 저장된 n+1번째 서브필드의 데이터 신호가 상호 중첩되지 않도록 데이터 신호의 출력을 선택한다.
- <59> 이를 위해서 제어부(미도시)는 제1스캔 신호 구간을 제1영역과 제2영역으로 분할하여 제1저장부(Line A)와 제2 저장부(Line B)로부터 출력되는 데이터 신호가 상호 중첩되지 않도록 선택적으로 블로킹할 수 있는 선택신호(SS)를 선택부(M_{1..M_n})에 공급한다.
- <60> 덧붙여, 제어부는 제1스캔 구동부, 제2스캔 구동부 및 데이터 구동부에 시프트 클럭 신호와, 스타트 신호를 포함하는 제어신호를 공급한다.
- <61> 여기서, 스타트 신호는 시프트 클럭 신호에 동기되어 제1스캔 구동부, 제2스캔 구동부 및 데이터 구동부에 공급 되고, 제1스캔 구동부는 스타트 신호에 따라 표시부에 데이터 신호를 쓰기 위한 제1스캔 신호를 공급하며, 제2 스캔 구동부는 제1스캔 신호가 공급된 후 서브 픽셀에 기입된 데이터 신호를 지우기 위한 제2스캔 신호를 공급 하게 된다.
- <62> 이와 같은 설명에 의하면 본 발명에 따른 전계발광표시장치는 도 7과 같은 구동 타이밍도를 가질 수 있다.
- <63> 도 7은 본 발명의 일 실시예에 따른 전계발광표시장치의 구동 타이밍도 이다. 도 7에 도시된 바와 같이 제어부로부터 출력된 시프트 클럭 신호(Shift Clock)에 스타트 신호(Start Signal)에 동기 된다.
- <64> 제1스캔 신호(Selective Write #1..#n)는 스타트 신호(Start Signal)에 맞춰 제1스캔 배선을 통해 각 서브 픽 셀에 공급된다. 도면에는, 제1스캔 신호(Selective Write #1..#n)가 스타트 신호(Start Signal)의 폴링 다운(falling down) 시점에 동기되어 있으나 이에 한정되진 않는다.
- <65> 제1스캔 신호(Selective Write #1..#n)가 공급되고 데이터 구동부에서 출력된 데이터 신호가 각 서브 픽셀에 공

급되고 나면, 기입된 데이터 신호를 지우기 위해 제2스캔 신호(Selective Erase #1..#n)가 공급된다.

- <66> 이와 같이 데이터 신호를 쓰기 위한 제1스캔 신호(Selective Write #1..#n)와 제2스캔 신호(Selective Erase #1..#n)는 일정한 주기를 가지고 반복된다.
- <67> 한편, 도 7의 확대된 도면을 참조하면, 제1스캔 신호(Selective Write)가 공급될 때, 데이터 구동부에 저장된 서브필드 단위 데이터 신호가 제1스캔 신호(Selective Write) 구간 내에 두번 기입됨을 알 수 있다.
- <68> 설명의 편의를 위해 두번 기입되는 데이터 신호를 데이터 구동부의 제1저장부와 제2저장부에 저장된 n번째 서브필드의 데이터 신호와 n+1번째 서브필드의 데이터 신호라고 가정한다.
- <69> 여기서, n번째 서브필드의 데이터 신호와 n+1번째 서브필드의 데이터 신호는 앞서 설명하였듯이, 제1스캔 신호가 공급되는 임의의 구간 내에 제1저장부에 저장된 n번째 서브필드의 데이터 신호와 제2저장부에 저장된 n+1번째 서브필드의 데이터 신호가 상호 중첩되지 않도록 데이터 신호를 공급한다.
- <70> 이때, 제어부는 제1스캔 신호 구간을 제1영역과 제2영역으로 분할하여 제1저장부와 제2저장부로부터 출력되는 데이터 신호가 상호 중첩되지 않도록 선택적으로 블로킹할 수 있는 선택신호를 선택부에 공급하여 제어한다.
- <71> 도 8은 본 발명의 구동방법에 따른 데이터 신호의 서브필드 예시도 이다.
- <72> 도 8에 도시된 바와 같이, 본 발명은 쓰기 시간(Write time) 내에 표시 시간(display time)이 있고, 표시 시간(display time) 이후, n번째 서브필드의 데이터 신호와 n+1번째 서브필드의 데이터 신호가 기입 되도록 서브필드를 구성할 수 있게 된다. 설명되지 않은 비표시 시간(non-display time)은 유기 발광다이오드가 발광하지 않는 구간이다.
- <73> < 구동 방법 >
- <74> 본 발명의 일 실시예에 따른 전계발광표시장치의 구동방법은 다음과 같다.
- <75> 데이터 배선, 제1스캔 배선 및 제2스캔 배선에 전기적으로 연결된 서브 픽셀을 포함하는 표시부의 제1스캔 배선에 제1스캔 신호를 공급한다.
- <76> 제2스캔 배선에 제2스캔 신호를 공급한다.
- <77> 제1스캔 신호가 공급되면 데이터 배선에 n번째 서브필드의 데이터 신호를 공급하고, 제1스캔 신호가 공급되는 구간 내에 n+1번째 서브필드의 데이터 신호를 공급한다.
- <78> 데이터 신호 공급단계에서는, 제1스캔 신호가 공급되는 임의의 구간 내에 n번째 서브필드의 데이터 신호와 n+1번째 서브필드의 데이터 신호가 상호 중첩되지 않도록 데이터 신호의 출력을 선택한다.
- <79> 표시부에 n번째 서브필드의 데이터 신호가 공급될 때, n+1번째 서브필드의 데이터 신호가 블로킹 되며, 표시부에 상기 n+1번째 서브필드의 데이터 신호가 공급될 때, n번째 서브필드의 데이터 신호는 블로킹 된다.
- <80> 데이터 신호의 블로킹은 제1스캔 신호가 공급되는 구간을 제1영역과 제2영역으로 분할하여 블로킹한다.
- <81> 한편, 앞서 설명한 바와 같은 전계발광표시장치의 구동방법은 하기와 같이 쓰기를 목적으로 하는 스캔 배선과 지우기를 목적으로 하는 스캔 배선이 구비되어야 하나, 하기의 서브 픽셀 회로 구성은 일례일 뿐 이에 한정되진 않는다.
- <82> 도 4를 참조하여 설명하면, 서브 픽셀은 제1 및 제2전원 배선(VDD,VSS), 제1 및 제2스캔 배선들(Write Scan, Erase Scan), 제1, 제2 및 제3트랜지스터들(Tr1,Tr2,Tr3), 커패시터(C) 및 유기 발광다이오드(D)를 포함한다.
- <83> 여기서, 제1트랜지스터(Tr1)는 제1스캔 배선에 게이트가 연결되며 제2전극이 데이터 배선(Data)에 연결된다. 그리고 제2트랜지스터(Tr2)는 제2스캔 배선(Erase Scan)에 게이트가 연결되고 제1트랜지스터(Tr1)의 제1전극에 제2전극이 연결되며 제1전원 배선(VDD)에 제1전극이 연결된다. 그리고 제3트랜지스터(Tr3)는 제2트랜지스터(Tr2)의 제2전극에 게이트가 연결되며 제1전원 배선(VDD)에 제1전극이 연결된다. 그리고 커패시터(C)는 제3트랜지스터(Tr3)의 게이트와 제1전원 배선(VDD) 사이에 연결된다. 그리고 유기 다이오드(D)는 제3트랜지스터(Tr3)의 제2전극과 제2전원 배선(VSS) 사이에 연결된다.
- <84> 또한, 앞서 설명한 바와 같은 전계발광표시장치의 구동방법은 하기와 같은 데이터 구동부가 구비되어야 하나, 하기의 데이터 구동부의 구성은 일례일 뿐 이에 한정되진 않는다.

- <85> 도 6을 참조하여 설명하면, 데이터 구동부는 n번째 서브필드의 데이터 신호를 저장하고 있는 제1저장부(Line A)와, n+번째 서브필드의 데이터 신호를 저장하고 있는 제2저장부(Line B)와, 제1저장부(Line A)와 제2저장부(Line B)에 저장된 데이터 신호를 선택하는 선택부(M₁..M_n)를 포함한다.
- <86> 그리고 도시되어 있진 않지만, 서브필드 단위로 데이터 신호를 저장하는 메모리부와, 메모리부에 저장된 데이터 신호를 감마 처리하는 감마부와, 감마 처리된 데이터 신호를 하프토닝 하는 하프토닝부와, 하프토닝된 데이터 신호를 아날로그로 변환하는 변환부를 더 포함한다.
- <87> 여기서, 앞서 설명한 제1저장부(Line A)와 제2저장부(Line B)는 아날로그로 변환된 데이터 신호를 n번째와 n+1번째 서브필드 단위로 저장하게 된다.
- <88> 그리고 선택부(M₁..M_n)는 제1스캔 신호가 공급되는 임의의 구간 내에 제1저장부(Line A)에 저장된 n번째 서브필드의 데이터 신호와 제2저장부(Line B)에 저장된 n+1번째 서브필드의 데이터 신호가 상호 중첩되지 않도록 데이터 신호의 출력을 선택한다.
- <89> 이를 위해서 제어부(미도시)는 제1스캔 신호 구간을 제1영역과 제2영역으로 분할하여 제1저장부(Line A)와 제2저장부(Line B)로부터 출력되는 데이터 신호가 상호 중첩되지 않도록 선택적으로 블로킹할 수 있는 선택신호(SS)를 선택부(M₁..M_n)에 공급한다.
- <90> 이상과 같이 본 발명에 따른 전계발광표시장치 및 그 구동방법은, 하나의 스캔 신호가 입력되는 구간 동안 두 개의 데이터 신호를 표시부에 공급할 수 있게 되어 디스플레이 시간에 대한 넓은 마진을 확보할 수 있게 된다. 이렇게 확보된 마진은 서브필드를 더욱 세밀하게 분할하여 데이터 신호를 추가함으로써 화질적인 열화 문제를 해결할 수 있는 부가적인 효과도 있게 된다.
- <91> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

- <92>** 상술한 바와 같이 본 발명은, 디지털 구동방식을 사용하는 전계발광표시장치의 디스플레이 시간을 효율적으로 사용할 수 있는 효과가 있다.

도면의 간단한 설명

- | | | |
|------|--|--------------|
| <1> | 도 1은 종래 전계발광표시장치의 서브 픽셀 구조도. | |
| <2> | 도 2는 도 1의 전계발광표시장치를 디지털 구동하기 위한 타이밍도. | |
| <3> | 도 3은 본 발명의 일 실시예에 따른 전계발광표시장치를 도시한 평면도. | |
| <4> | 도 4는 도 3의 표시부에 포함된 서브 픽셀 회로의 구성 일례. | |
| <5> | 도 5a 및 도 5b는 도 4의 서브 픽셀구조의 동작 설명을 위한 회로 구성도. | |
| <6> | 도 6은 데이터 구동부의 일부를 나타낸 블록도. | |
| <7> | 도 7은 본 발명의 일 실시예에 따른 전계발광표시장치의 구동 타이밍도. | |
| <8> | 도 8은 본 발명의 구동방법에 따른 데이터 신호의 서브필드 예시도. | |
| <9> | <도면의 주요 부분에 관한 부호의 설명> | |
| <10> | Tr1: 제1트랜지스터 | Tr2: 제2트랜지스터 |
| <11> | Tr3: 제3트랜지스터 | C: 커패시터 |
| <12> | D: 유기 발광다이오드 | Data: 데이터 배선 |

<13> Write Scan: 제1스캔 배선

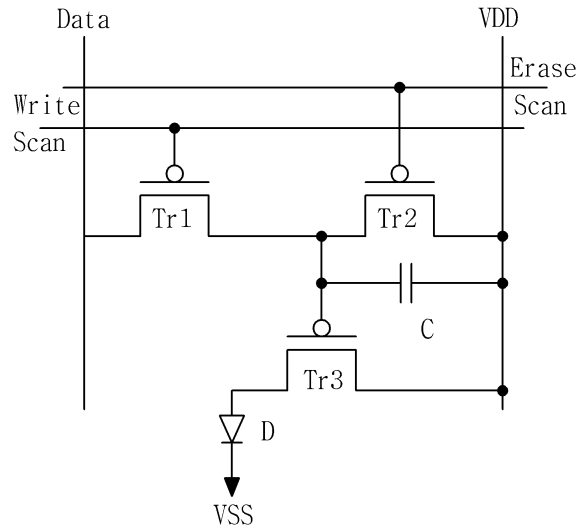
Erase Scan: 제2스캔 배선

<14> VDD: 제1전원 배선

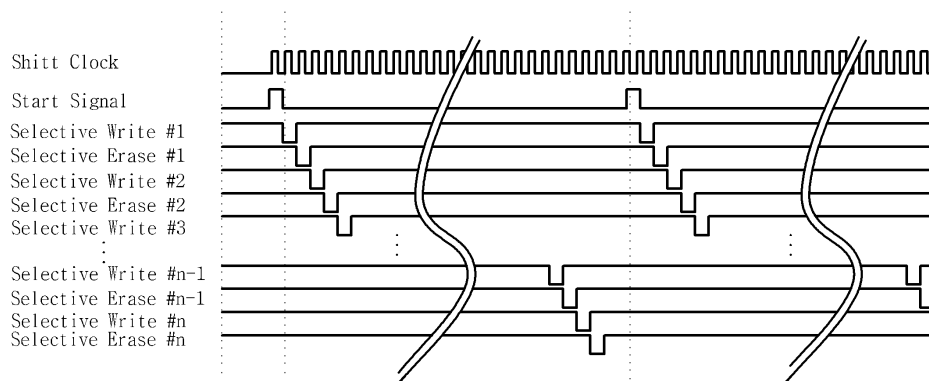
VSS: 제2전원 배선

도면

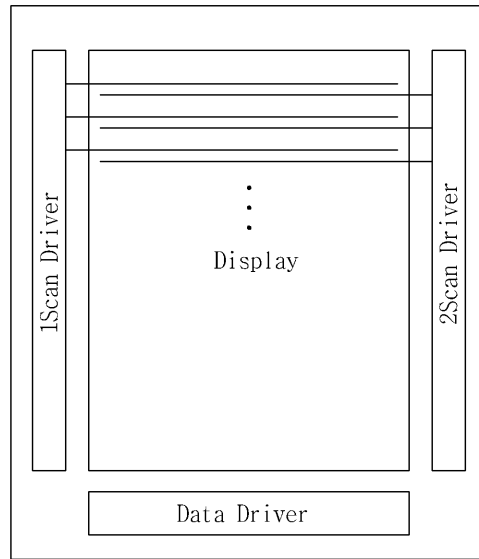
도면1



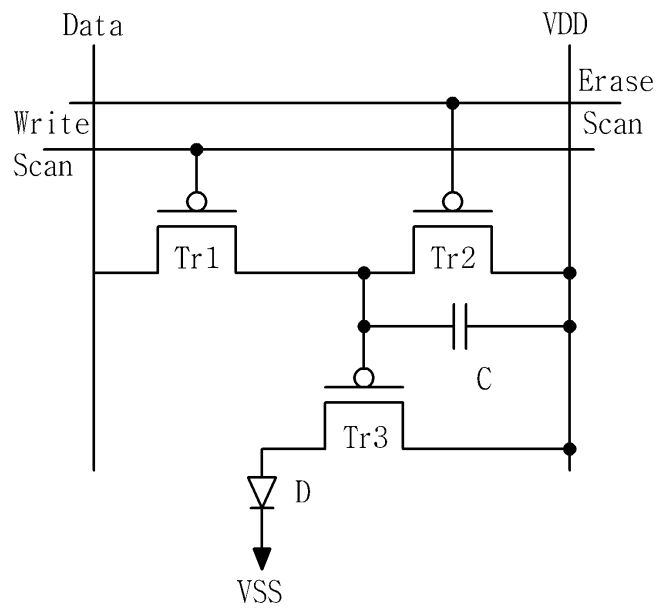
도면2



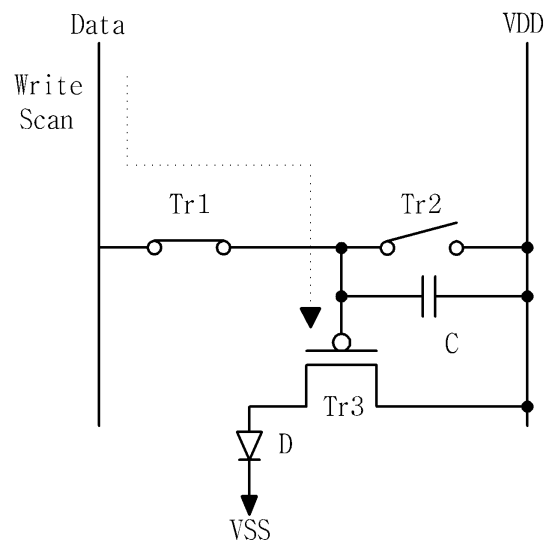
도면3



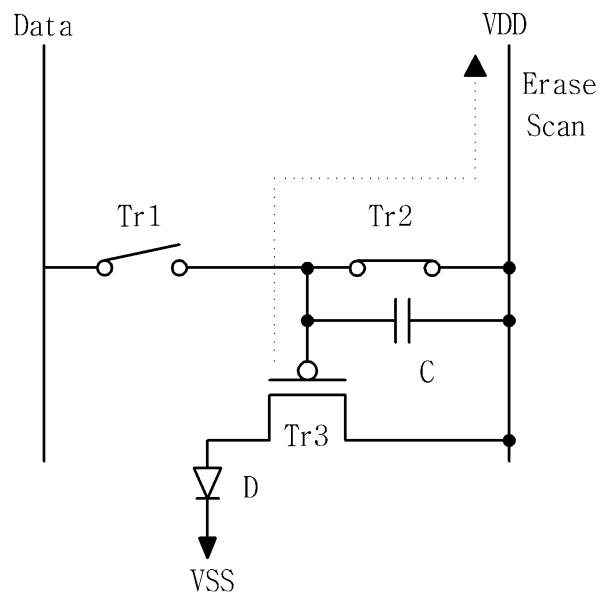
도면4



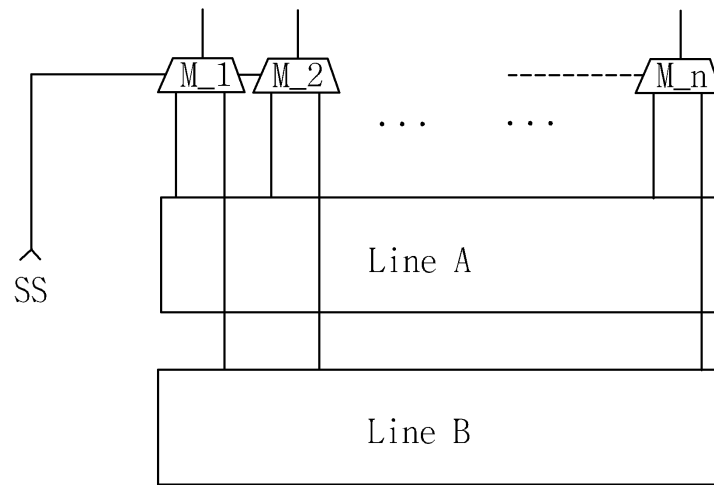
도면5a



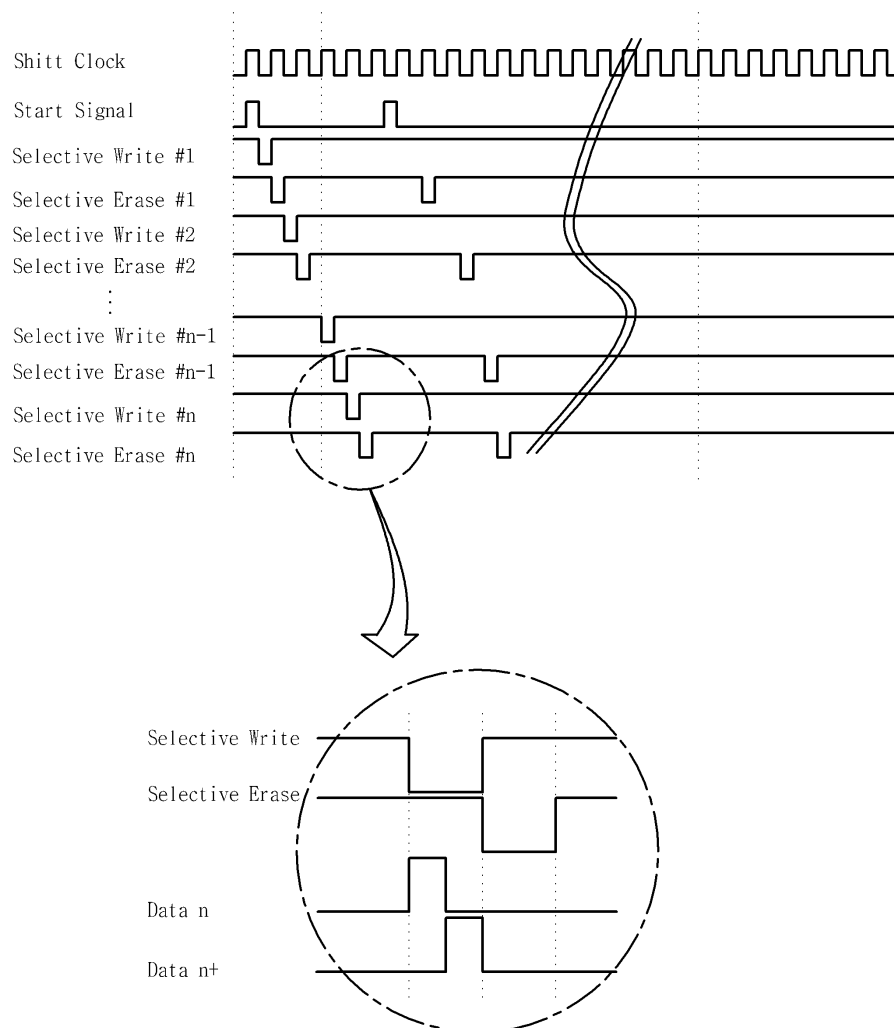
도면5b



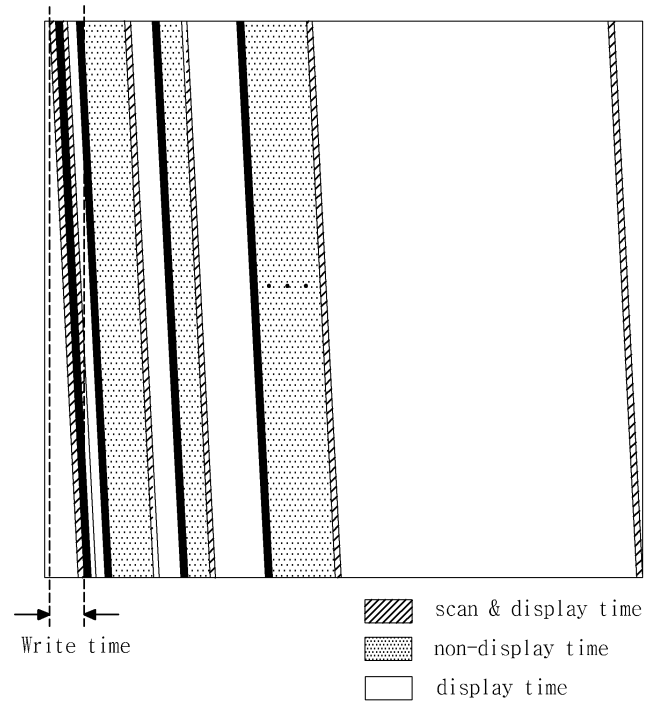
도면6



도면7



도면8



专利名称(译)	电致发光显示器及其驱动方法		
公开(公告)号	KR1020080052101A	公开(公告)日	2008-06-11
申请号	KR1020060124159	申请日	2006-12-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HYEON CHANG HO		
发明人	HYEON, CHANG HO		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
外部链接	Espacenet		

摘要(译)

本发明提供一种显示装置，包括：显示单元，包括电连接到数据线的子像素，第一扫描线和第二扫描线；第一扫描驱动器，连接到第一扫描线，用于向显示单元提供第一扫描信号；第二扫描驱动器，连接到第二扫描线，用于向显示单元提供第二扫描信号；数据驱动器连接到数据线并向显示单元提供数据信号。当提供第一扫描信号时，数据驱动器将第n个子场的数据信号提供给显示单元，并且第(n+1)个子场的数据信号被提供给子场内的显示单元。

