

## (19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl. <i>G09G 3/30</i> (2006.01)	(45) 공고일자 2006년04월12일 (11) 등록번호 10-0570759 (24) 등록일자 2006년04월06일
---	--

(21) 출원번호	10-2004-0029964	(65) 공개번호	10-2005-0104621
(22) 출원일자	2004년04월29일	(43) 공개일자	2005년11월03일

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	박용성 서울특별시송파구신천동 한신코아아파트1425호
(74) 대리인	유미특허법인

심사관 : 천대식

### (54) 발광 표시 장치 및 그 표시 패널

#### 요약

본 발명은 발광 표시 장치 및 그 표시 패널에 관한 것이다. 본 발명에 따른 표시 패널은 매트릭스 모양으로 형성된 복수의 화소 회로를 포함하는 표시 영역, 직렬로 입력되는 화상 신호를 제1 화상 신호 및 제2 화상 신호로 분리하여 출력하는 직렬/병렬 변환부, 제1 화상 신호에 대응하는 데이터 신호를 화소 회로 중 제1 그룹의 화소 회로에 인가하는 제1 구동부, 및 제2 화상 신호에 대응하는 데이터 신호를 화소 회로 중 제2 그룹의 화소 회로에 인가하는 제2 구동부를 포함한다.

#### 대표도

도 3

#### 색인어

유기 EL, 표시 패널, S/P 회로, 듀얼, 데이터 구동부

#### 명세서

#### 도면의 간단한 설명

도 1은 유기 전계발광 소자의 개념도이다.

도 2는 종래의 유기 EL 표시 장치를 도시한 것이다.

도 3은 본 발명의 일실시예에 따른 발광 표시 장치를 도시한 것이다.

도 4는 도 3에 도시된 발광 표시 장치를 보다 구체적으로 도시한 것이다.

도 5는 본 발명의 일실시예에 따른 직렬/병렬 변환 회로를 도시한 것이다.

도 6은 도 5에 도시된 플립플롭의 내부 회로를 도시한 것이다.

도 7은 도 5에 도시된 직렬/병렬 변환 회로의 구동 파형도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 장치에 관한 것으로, 더욱 상세하게는 유기 전계발광(electroluminescent, 이하 EL이라 함) 표시 장치 및 그 표시 패널에 관한 것이다.

일반적으로 유기 EL 표시 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시 장치로서, NXM 개의 유기 발광셀들을 전압 구동 혹은 전류 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기 발광셀은 도 1에 나타낸 바와 같이 애노드(ITO), 유기 박막, 캐소드 레이어(metal)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다.

이와 같이 이루어지는 유기 발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor, TFT) 또는 MOSFET를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터와 커패시터를 각 ITO(indium tin oxide) 화소 전극에 접속하여 커패시터 용량에 의해 전압을 유지하도록 하는 구동 방식이다. 이때, 커패시터에 전압을 유지시키기 위해 인가되는 신호의 형태에 따라 능동 구동 방식은 전압 기입(voltage programming) 방식과 전류 기입(current programming) 방식으로 나누어진다.

도 2는 종래의 유기 EL 표시 장치를 도시한 것이다.

도 2에 도시된 바와 같이, 종래의 유기 EL 표시 장치는 표시 패널(10)과 표시 패널(10)에 화상 신호를 제공하는 화상 신호원(20)으로 구성되고, 표시 패널(10)은 표시 영역(11), 주사 구동부(12), 및 제1 및 제2 데이터 구동부(13, 14)로 구성된다.

표시 영역(11)은 실제 화상이 표시되는 영역이다. 주사 구동부(12)는 표시 영역(11)에 선택 신호를 순차적으로 인가하고, 데이터 구동부(13, 14)는 표시 영역(11)에 데이터 신호를 인가한다.

도 2와 같이, 표시 영역(10)의 상단과 하단에 두 개의 데이터 구동부(13, 14)를 형성하는 경우, 화상 신호원(20)은 각 데이터 구동부(13, 14)에 각각 화상 신호를 공급하게 되고, 이로 인하여 표시 패널(10) 상에 형성되는 배선이 복잡해지는 문제가 있었다. 특히, 표시 패널(10)의 해상도가 높아질수록 표시 패널(10)에 형성되는 배선수가 증가하고, 인터페이스 라인이 증가하는 문제가 있었다.

#### 발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 상기 문제를 해결하기 위한 것으로서, 두 개의 데이터 구동부를 사용하는 발광 표시 장치에 있어서, 표시 패널에 형성되는 신호선을 줄이기 위한 것이다.

### 발명의 구성 및 작용

상기 과제를 달성하기 위하여, 본 발명의 하나의 특징에 따른 표시 패널은 매트릭스 모양으로 형성된 복수의 화소 회로를 포함하는 표시 영역; 직렬로 입력되는 화상 신호를 제1 화상 신호 및 제2 화상 신호로 분리하여 출력하는 직렬/병렬 변환부; 상기 제1 화상 신호에 대응하는 데이터 신호를 상기 화소 회로 중 제1 그룹의 화소 회로에 인가하는 제1 구동부; 및 상기 제2 화상 신호에 대응하는 데이터 신호를 상기 화소 회로 중 제2 그룹의 화소 회로에 인가하는 제2 구동부를 포함한다.

본 발명의 하나의 특징에 따른 표시 패널에 있어서, 상기 표시 영역에는 제1 방향으로 형성되어 상기 화소 회로에 상기 제1 및 제2 화상 신호를 전달하는 복수의 데이터선을 포함하고, 상기 제1 그룹의 화소 회로는 상기 복수의 데이터선 중 홀수 번째 데이터선에 연결된 화소 회로이고, 상기 제2 그룹의 화소 회로는 상기 복수의 데이터선 중 짝수 번째 데이터선에 연결된 화소 회로이다.

본 발명의 하나의 특징에 따른 표시 패널에 있어서, 상기 직렬/병렬 변환 회로는, 상기 화상 신호를 순차적으로 래치하여 출력하는 제1 및 제2 래치 회로, 및 상기 제1 래치 회로의 출력 신호를 래치하여 출력하는 제3 래치 회로를 포함하며, 상기 제2 래치 회로와 상기 제3 래치 회로의 래치 타이밍이 실질적으로 동일하다.

본 발명의 하나의 특징에 따른 표시 패널에 있어서, 상기 제1 내지 제3 래치 회로는 제1 인버터, 상기 제1 인버터의 출력 신호를 반전하여 출력하는 제2 인버터, 및 상기 제2 인버터의 출력 신호를 반전하여 상기 제2 인버터의 입력단으로 출력하는 제3 인버터를 포함한다.

본 발명의 하나의 특징에 따른 표시 장치는 데이터 신호를 전달하는 복수의 데이터선, 상기 데이터선과 교차하도록 형성되고 선택 신호를 전달하는 복수의 주사선, 및 상기 데이터선과 상기 주사선에 전기적으로 연결된 복수의 화소 회로를 포함하는 표시 패널; 상기 복수의 주사선에 상기 선택 신호를 인가하는 주사 구동부; 직렬로 입력되는 화상 신호를 제1 화상 신호 및 제2 화상 신호로 분리하여 출력하는 직렬/병렬 변환부; 상기 제1 화상 신호에 대응하는 데이터 신호를 상기 화소 회로 중 제1 그룹의 화소 회로에 인가하는 제1 데이터 구동부; 및 상기 제2 화상 신호에 대응하는 데이터 신호를 상기 화소 회로 중 제2 그룹의 화소 회로에 인가하는 제2 데이터 구동부를 포함한다.

이하, 본 발명의 실시예를 도면을 참조하여 상세히 설명한다.

이하의 설명에서, 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 도면에서 본 발명과 관계없는 부분은 본 발명의 설명을 명확하게 하기 위하여 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.

도 3은 본 발명의 일 실시예에 따른 발광 표시 장치를 도시한 것이다.

도 3에 도시된 바와 같이, 본 발명의 일 실시예에 따른 발광 표시 장치는 표시 패널(100)과 화상 신호원(200)을 포함하고, 표시 패널(100)은 화상이 표시되는 표시 영역(110), 주사 구동부(120), 데이터 구동부(130, 140), 및 직렬/병렬 변환 회로(S/P 회로, 150)를 포함한다.

표시 영역(110)에는 열 방향으로 뻗어 있는 복수의 데이터선(D1-Dm), 행 방향으로 뻗어 있는 복수의 주사선(S1-Sn), 및 복수의 화소 회로(111)를 포함한다. 데이터선(D1-Dm)은 화상 신호를 나타내는 데이터 신호를 화소 회로(111)로 전달하며, 주사선(S1-Sn)은 선택 신호를 화소 회로(111)로 전달한다. 화소 회로(111)는 이웃한 두 데이터선(D1-Dm)과 이웃한 두 주사선(S1-Sn)에 의해 정의되는 화소 영역에 형성되어 있다.

주사 구동부(120)는 주사선(S1-Sn)에 선택 신호를 순차적으로 인가한다. 또한, 데이터 구동부(130)는 복수의 데이터선(D1-Dm) 중 제1 그룹의 데이터선에 데이터 신호를 인가하고, 데이터 구동부(140)는 복수의 데이터선(D1-Dm) 중 제2 그룹의 데이터선에 데이터 신호를 인가한다. 본 발명의 일 실시예에 따르면, 도 3에 도시된 바와 같이, 데이터 구동부(130)는 홀수 번째 데이터선을 구동하고, 데이터 구동부(140)는 짝수 번째 데이터선을 구동한다.

직렬/병렬 변환 회로(150)는 화상 신호원(200)으로부터 입력되는 화상 신호를 분리하여, 데이터 구동부(130, 140)로 전달한다. 구체적으로는, 본 발명의 일 실시예에 따른 표시 장치가 풀 컬러(full-color) 표시 장치인 경우, 직렬/병렬 변환 회로(150)는 3개의 신호선(R, G, B)에 각각 연결되는 서브 직렬/병렬 변환 회로를 포함하고, 각각의 서브 직렬/병렬 변환 회로는 입력되는 화상 신호를 두 개의 병렬 신호로 분리하여 데이터 구동부(130, 140)로 전달한다.

이와 같이, 두 개의 데이터 구동부(130, 140)를 이용하여 데이터선(D1-Dm)을 구동하는 경우, 직렬/병렬 변환 회로를 이용함으로써, 외부로부터 화상 신호를 입력하기 위한 인터페이스를 줄일 수 있고, 표시 패널에 형성되는 배선 수를 줄여 공정의 간략화를 꾀할 수 있다.

도 3에서는 주사 구동부(120)가 표시 패널(100) 상에 형성되는 것으로 도시하였으나, 실시예에 따라서 주사 구동부(120)는 표시 패널(100)에 전기적으로 연결될 수 있으며 또는 표시 패널(100)에 접착되어 전기적으로 연결되어 있는 테이프 캐리어 패키지(tape carrier package, TCP)에 칩 등의 형태로 장착될 수 있다. 또는 표시 패널(100)에 접착되어 전기적으로 연결되어 있는 가요성 인쇄 회로(flexible printed circuit, FPC) 또는 필름(film) 등에 칩 등의 형태로 장착될 수도 있다.

도 4는 도 3에 도시된 발광 표시 장치를 보다 구체적으로 도시한 것이다.

본 발명의 일실시예에 따르면, 데이터 구동부(130, 140)는 각각 시프트 레지스터(131, 141), 래치(132, 142), 레벨 시프터(133, 143), 및 DA 컨버터(134, 144)를 포함한다. 시프트 레지스터(131, 141)는 클록 신호(VCLK)에 동기하여 시작 신호(VSP)를 순차적으로 시프트시켜 출력한다.

래치(132, 142)는 시프트 레지스터(131, 141)로부터 출력된 신호에 동기하여 입력되는 화상 신호를 래치하여 출력하고, 레벨 시프터(133, 143)는 래치(132, 142)로부터 출력된 신호의 레벨을 변경하여 출력한다. 도 4에서는, R, G, B의 각 화상 신호가 6비트의 디지털 데이터로 형성된 경우를 도시한 것으로서, 래치(132, 142)는 시프트 레지스터(131, 141)로부터 출력된 신호에 응답하여 6비트의 화상 신호를 래치하여 출력한다.

DA 컨버터(134, 144)는 레벨 시프터(133, 143)로부터 출력된 디지털 신호에 대응되는 아날로그 신호를 생성하여 데이터선에 인가한다.

이와 같은 구성을 취함으로써, 데이터 구동부(130, 140)는 직렬/병렬 변환 회로(150)로부터 입력되는 R, G, B 화상 신호에 대응하는 아날로그 데이터 신호를 데이터선(D1-Dm)에 인가할 수 있게 된다.

도 5는 본 발명의 일실시예에 따른 직렬/병렬 변환 회로(150)를 도시한 것으로서, 하나의 직렬 신호를 두 개의 신호로 변환하여 출력하는 직렬/병렬 변환 회로를 도시한 것이다.

도 5에 도시된 바와 같이, 본 발명의 일실시예에 따른 직렬/병렬 변환 회로는 플립플롭(FF11, FF12, FF21)과 스위칭 소자(SW11, SW12, SW21)를 포함한다.

스위칭 소자(SW11, SW12)는 인가되는 제어 신호에 응답하여 교대로 온/오프되며, 스위칭 소자(SW21)는 스위칭 소자(SW12)와 실질적으로 동일한 타이밍에 온/오프된다. 이하의 설명에서 스위칭 소자(SW11, SW12, SW21)는 인가되는 제어 신호가 하이 레벨인 경우에 턴온되는 것으로 가정한다.

플립플롭(FF11)은 스위칭 소자(SW11)를 통하여 입력된 데이터를 래치하여 출력하고, 플립플롭(FF12)은 스위칭 소자(SW12)를 통하여 입력된 데이터를 래치하여 출력한다. 또한, 플립플롭(FF21)은 스위칭 소자(SW21)를 통하여 입력된 플립플롭(FF11)의 출력 신호를 래치하여 출력한다.

도 6은 본 발명의 일실시예에 따른 플립플롭의 내부 회로를 도시한 것이다.

본 발명의 일실시예에 따르면, 플립플롭(FF11, FF12, FF21)은 세 개의 인버터(151, 152, 153)를 포함하는 래치 회로로 형성된다. 인버터(151)는 입력 신호(in)를 반전하여 출력하고, 인버터(152)는 인버터(151)의 출력 신호를 반전하여 출력한다. 또한, 인버터(153)는 인버터(152)의 출력 신호를 반전하여 인버터(152)의 입력단으로 출력하게 된다. 이로써, 일단 신호(in)가 유지되지 않더라도 출력 신호는 지속적으로 유지되게 된다.

이하, 도 7을 참조하여 본 발명의 일실시예에 따른 직렬/병렬 변환 회로의 동작을 설명한다.

도 7은 본 발명의 일실시예에 따른 직렬/병렬 변환 회로의 구동 파형도이다.

먼저, 스위칭 소자(SW11)가 턴온되면, 입력 신호(Vin) 중 짝수 번째 데이터가 플립플롭(F11)에 입력된다. 플립플롭(F11)은 스위칭 소자(SW11)를 통하여 새로운 데이터가 입력될 때까지 이미 입력된 데이터를 홀딩한다. 이 때, 스위칭 소자(SW11)는 짝수 번째 데이터가 입력되는 구간의 일부에서 턴온되도록 제어 신호가 인가된다.

이 후, 스위칭 소자(SW12)가 턴온되고, 입력 신호(Vin) 중 홀수 번째 데이터가 플립플롭(F12)에 입력된다. 플립플롭(F12)은 스위칭 소자(SW12)를 통하여 새로운 데이터가 입력될 때까지 이미 입력된 데이터를 홀딩한다.

본 발명의 일실시예에 따르면, 스위칭 소자(SW21)는 스위칭 소자(SW12)와 실질적으로 동시에 온오프되며, 플립플롭(F11)의 출력 데이터가 스위칭 소자(SW21)를 통하여 플립플롭(F21)으로 입력된다.

플립플롭(F21)은 스위칭 소자(SW21)를 통하여 새로운 데이터가 입력될 때까지 이미 입력된 데이터를 홀딩한다.

이로써, 플립플롭(F12)과 플립플롭(F21)은 실질적으로 동일한 타이밍에 데이터를 출력하게 되며, 직렬/병렬 변환 회로의 출력 타이밍이 종래의 출력 타이밍에 비하여 1/2로 감소하게 된다.

이상으로 직렬/병렬 변환 회로를 이용하여 패널 상에 형성되는 배선수를 줄일 수 있는 발광 표시 장치 및 그 표시 패널에 대하여 설명하였다. 상기 설명된 실시예는 본 발명의 개념이 적용된 일실시예로서, 본 발명의 범위가 상기 실시예에 한정되는 것은 아니며, 여러 가지 변형이 본 발명의 개념을 그대로 이용하여 형성될 수 있다.

일례로, 도 5에 도시된 직렬/병렬 변환 회로는 입력되는 화상 신호를 병렬 신호로 변환하여 두 개의 데이터 구동부로 출력할 수 있는 직렬/병렬 변환 회로의 하나로서, 본 발명의 범위가 특정 직렬/병렬 변환 회로에 한정되는 것은 아니며, 다른 여러 가지 직렬/병렬 변환 회로를 이용하여 구현할 수 있다.

## 발명의 효과

본 발명에 따르면, 두 개의 데이터 구동부를 사용하는 발광 표시 장치에 있어서, 표시 패널에 형성되는 신호선을 줄일 수 있다.

## (57) 청구의 범위

### 청구항 1.

매트릭스 모양으로 형성된 복수의 화소 회로를 포함하는 표시 영역;

직렬로 입력되는 화상 신호를 제1 화상 신호 및 제2 화상 신호로 분리하여 출력하는 직렬/병렬 변환부;

상기 제1 화상 신호에 대응하는 데이터 신호를 상기 화소 회로 중 제1 그룹의 화소 회로에 인가하는 제1 구동부; 및

상기 제2 화상 신호에 대응하는 데이터 신호를 상기 화소 회로 중 제2 그룹의 화소 회로에 인가하는 제2 구동부

를 포함하는 표시 패널.

### 청구항 2.

제1항에 있어서,

상기 표시 영역에는 제1 방향으로 형성되어 상기 화소 회로에 상기 제1 및 제2 화상 신호를 전달하는 복수의 데이터선을 포함하고,

상기 제1 그룹의 화소 회로는 상기 복수의 데이터선 중 홀수 번째 데이터선에 연결된 화소 회로이고, 상기 제2 그룹의 화소 회로는 상기 복수의 데이터선 중 짝수 번째 데이터선에 연결된 화소 회로인 표시 패널.

### 청구항 3.

제1항에 있어서,

상기 직렬/병렬 변환 회로는,

상기 화상 신호를 순차적으로 래치하여 출력하는 제1 및 제2 래치 회로, 및

상기 제1 래치 회로의 출력 신호를 래치하여 출력하는 제3 래치 회로를 포함하며,

상기 제2 래치 회로와 상기 제3 래치 회로의 래치 타이밍이 실질적으로 동일한 표시 패널.

### 청구항 4.

제3항에 있어서,

상기 제1 내지 제3 래치 회로는 제1 인버터, 상기 제1 인버터의 출력 신호를 반전하여 출력하는 제2 인버터, 및 상기 제2 인버터의 출력 신호를 반전하여 상기 제2 인버터의 입력단으로 출력하는 제3 인버터를 포함하는 표시 패널.

### 청구항 5.

데이터 신호를 전달하는 복수의 데이터선, 상기 데이터선과 교차하도록 형성되고 선택 신호를 전달하는 복수의 주사선, 및 상기 데이터선과 상기 주사선에 전기적으로 연결된 복수의 화소 회로를 포함하는 표시 패널;

상기 복수의 주사선에 상기 선택 신호를 인가하는 주사 구동부;

직렬로 입력되는 화상 신호를 제1 화상 신호 및 제2 화상 신호로 분리하여 출력하는 직렬/병렬 변환부;

상기 제1 화상 신호에 대응하는 데이터 신호를 상기 화소 회로 중 제1 그룹의 화소 회로에 인가하는 제1 데이터 구동부; 및

상기 제2 화상 신호에 대응하는 데이터 신호를 상기 화소 회로 중 제2 그룹의 화소 회로에 인가하는 제2 데이터 구동부

를 포함하는 발광 표시 장치.

### 청구항 6.

제5항에 있어서,

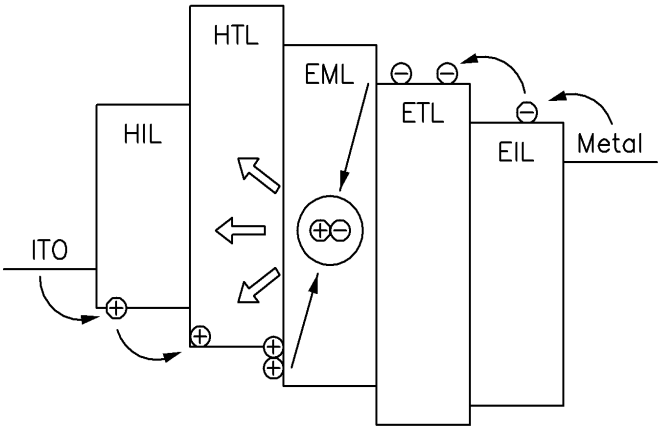
상기 직렬/병렬 변환 회로는,

상기 화상 신호를 순차적으로 래치하여 출력하는 제1 및 제2 래치 회로, 및

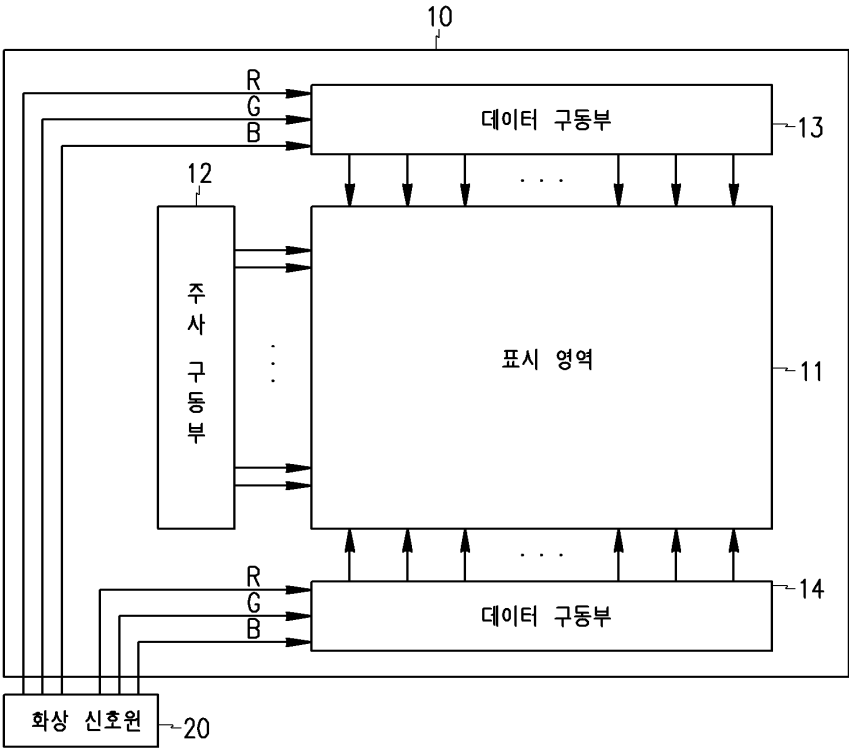
상기 제1 래치 회로의 출력 신호를 래치하여 출력하는 제3 래치 회로를 포함하고, 상기 제2 래치 회로와 상기 제3 래치 회로의 래치 타이밍이 실질적으로 동일한 발광 표시 장치.

도면

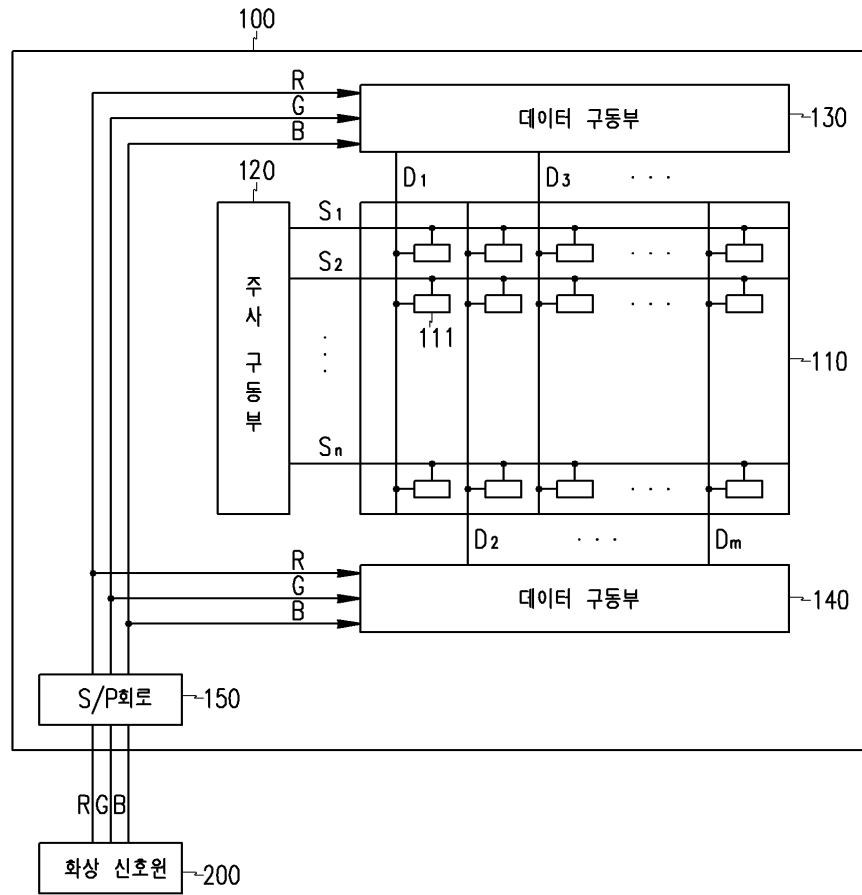
도면1



도면2

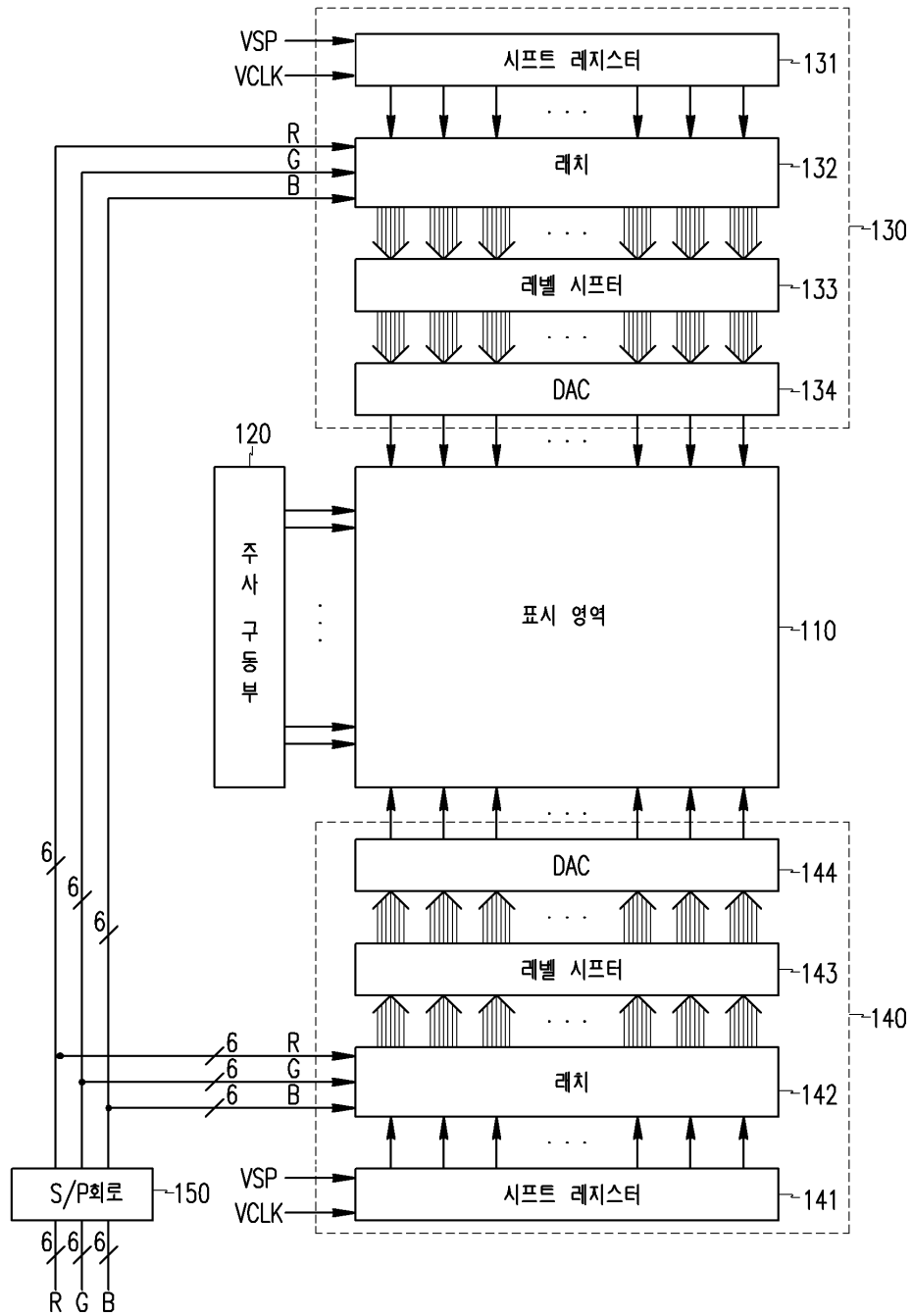


도면3

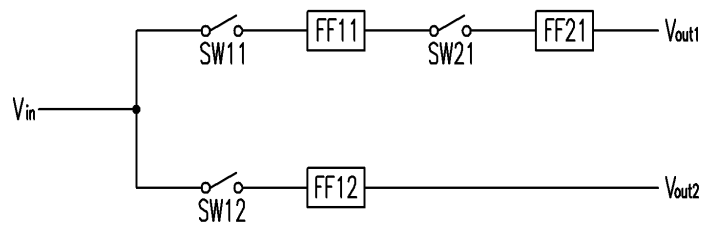




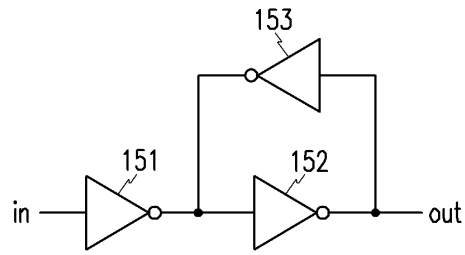
도면4



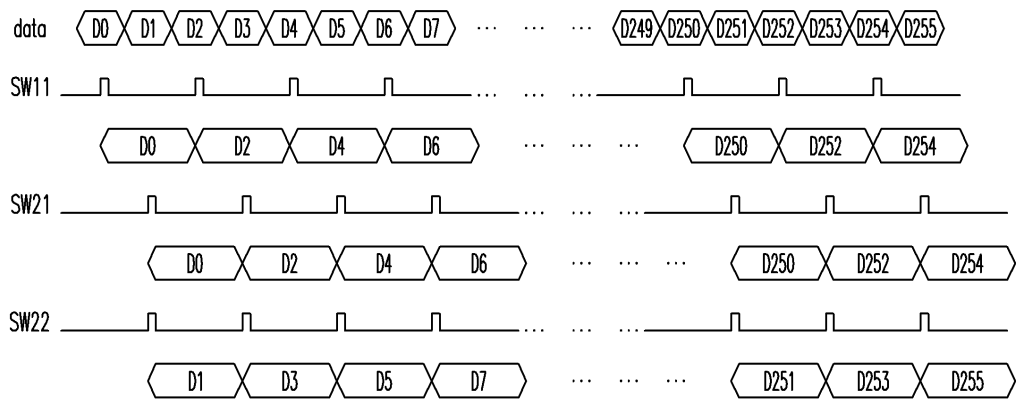
도면5



도면6



도면7



专利名称(译)	发光显示装置及其显示面板		
公开(公告)号	<a href="#">KR100570759B1</a>	公开(公告)日	2006-04-12
申请号	KR1020040029964	申请日	2004-04-29
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	PARK YONGSUNG		
发明人	PARK,YONGSUNG		
IPC分类号	G09G3/30		
CPC分类号	H04M1/64		
代理人(译)	您是我的专利和法律公司		
其他公开文献	KR1020050104621A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

本发明涉及一种发光显示器及其显示面板。根据本发明的显示面板包括：显示区域，包括以矩阵形状形成的多个像素电路；串行/并行转换器，用于将串行输入的图像信号分离为第一图像信号和第二图像信号，第一驱动器，用于将对应于图像信号的数据信号施加到第一组像素电路的像素电路；以及第二驱动器，用于将对应于第二图像信号的数据信号施加到第二组像素电路的像素电路，它包括。3 指数方面 有机EL，显示面板，S / P电路，双通道，数据驱动器

