



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0005531
(43) 공개일자 2011년01월18일

(51) Int. Cl.

H01L 51/56 (2006.01) H05B 33/10 (2006.01)

C23C 14/24 (2006.01)

(21) 출원번호 10-2009-0063135

(22) 출원일자 2009년07월10일

심사청구일자 2009년07월10일

(71) 출원인

주식회사 엔셀텍

서울특별시 금천구 가산동 550-1 아이티캐슬 1동
914호 ~ 915호

(72) 발명자

노재상

서울특별시 마포구 합정동 381-16 KCC 엠파이어리
버 712호

홍원의

서울특별시 금천구 가산동 494-4 서울 디지털 드
림타운 1228호

(74) 대리인

최영복

전체 청구항 수 : 총 29 항

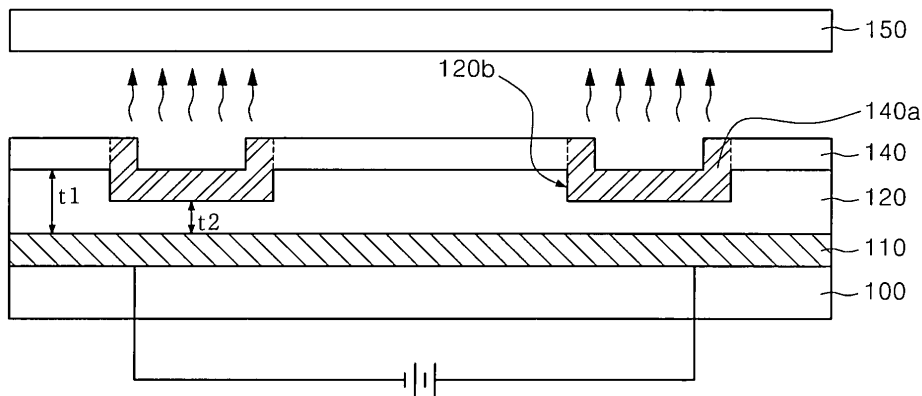
(54) 증착장치의 증착용 기판, 상기 증착용 기판을 사용한 성막 방법 및 유기전계발광표시장치의 제조방법

(57) 요약

본 발명은 기판을 제공하고, 상기 기판 상에 주열 가열용 발열 도전층을 형성하고, 상기 주열 가열용 발열 도전층 상에 홈 또는 홀을 구비하는 제1절연막을 형성하고, 상기 홈 또는 홀을 구비하는 제1절연막의 상부에 증착용 물질층을 형성하고, 상기 주열 가열용 발열 도전층에 전계를 인가하여 상기 증착용 물질층을 주열 가열하는 것을 특징으로 하는 증착장치의 증착용 기판, 상기 증착용 기판을 사용한 성막 방법 및 유기전계발광표시장치의 제조방법을 제공한다.

따라서, 본 발명은 대형 소자의 제작에 유리한 성막 방법을 제공할 수 있는 효과가 있다.

대표도 - 도4a



특허청구의 범위

청구항 1

기관;

상기 기관 상에 형성된 주울 가열용 발열 도전층;

상기 주울 가열용 발열 도전층 상에 형성되고, 흠 또는 홀을 구비하는 제1절연막; 및

상기 흠 또는 홀을 구비하는 제1절연막의 상부에 형성된 증착용 물질층을 포함하는 증착장치의 증착용 기관.

청구항 2

제 1 항에 있어서,

상기 기관의 재질은 유리, 세라믹 또는 플라스틱인 것을 특징으로 하는 증착장치의 증착용 기관.

청구항 3

제 1 항에 있어서,

상기 주울 가열용 발열 도전층의 재질은 금속 또는 금속합금인 것을 특징으로 하는 증착장치의 증착용 기관.

청구항 4

제 1 항에 있어서,

상기 흠 또는 홀은 상기 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 증착장치의 증착용 기관.

청구항 5

제 1 항에 있어서,

상기 증착용 물질층의 재질은 유기막, 무기막 또는 금속막인 것을 특징으로 하는 증착장치의 증착용 기관.

청구항 6

제 1 항에 있어서,

상기 홀을 구비하는 제1절연막 상에 형성되고, 요(凹)부를 포함하는 제2절연막을 더 포함하는 것을 특징으로 하는 증착장치의 증착용 기관.

청구항 7

제 6 항에 있어서,

상기 요(凹)부는 상기 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 증착장치의 증착용 기관.

청구항 8

기관을 제공하고,

상기 기관 상에 주울 가열용 발열 도전층을 형성하고,

상기 주울 가열용 발열 도전층 상에 흠 또는 홀을 구비하는 제1절연막을 형성하고,

상기 흠 또는 홀을 구비하는 제1절연막의 상부에 증착용 물질층을 형성하고,

상기 주울 가열용 발열 도전층에 전계를 인가하여 상기 증착용 물질층을 주울 가열하는 것을 특징으로 하는 성막 방법.

청구항 9

제 8 항에 있어서,

상기 홈 또는 홀은 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 성막 방법.

청구항 10

제 8 항에 있어서,

상기 증착용 물질층을 주울 가열하는 것은 상기 홈 또는 홀과 대응되는 영역의 증착용 물질층인 것을 특징으로 하는 성막 방법.

청구항 11

제 10 항에 있어서,

상기 홈 또는 홀과 대응되는 영역의 증착용 물질층의 증착용 물질이 증발하는 것을 특징으로 하는 성막 방법.

청구항 12

제 8 항에 있어서,

상기 홈 또는 홀과 대응되는 영역의 증착용 물질층에 가해지는 온도는 상기 증착용 물질의 녹는점 보다 10℃ 이 상이고, 상기 주울 가열용 발열 도전층의 녹는점 이하인 것을 특징으로 하는 성막 방법.

청구항 13

제 8 항에 있어서,

상기 주울 가열용 발열 도전층에 1kw/cm² 내지 2kw/cm²의 전계를 인가하는 것을 특징으로 하는 성막 방법.

청구항 14

제 8 항에 있어서,

상기 전계의 인가 시간은 1/1,000,000 내지 100초인 것을 특징으로 하는 성막 방법.

청구항 15

제 8 항에 있어서,

상기 전계의 인가 시간은 1/1,000,000 내지 1초인 것을 특징으로 하는 성막 방법.

청구항 16

제 8 항에 있어서,

상기 홈을 구비하는 제1절연막 상에 요(凹)부를 포함하는 제2절연막을 더 형성하는 것을 특징으로 하는 성막 방법.

청구항 17

제 16 항에 있어서,

상기 요(凹)부는 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 성막 방법.

청구항 18

제1기판을 제공하고; 상기 제1기판의 상부에 제1전극층을 형성하고; 상기 제1전극층의 상부에 화소정의막을 형성하고; 상기 화소정의막 상에 제1전극층의 일부를 노출시키는 개구부를 형성하고; 상기 제1전극층의 상부에 위치하며, 발광층을 포함하는 유기막층을 형성하고; 상기 유기막층의 상부에 제2전극층을 형성하는 것을 포함하는 유기전계발광 표시장치의 제조방법에 있어서,

상기 유기전계발광표시장치의 적어도 어느 하나의 층은

상기 제1기판과 대응되는 제2기판을 제공하고,

상기 제2기판 상에 제 1 주울 가열용 발열 도전층을 형성하고,
 상기 제 1 주울 가열용 발열 도전층 상에 홈 또는 홀을 구비하는 제1절연막을 형성하고,
 상기 홈 또는 홀을 구비하는 제1절연막의 상부에 제 1 증착용 물질층을 형성하고,
 상기 제 1 주울 가열용 발열 도전층에 전계를 인가하여 상기 제 1 증착용 물질층을 주울 가열하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 19

제 18 항에 있어서,
 상기 제1기판 상에 채널영역 및 소오스/드레인 영역을 구비하는 반도체층; 상기 반도체층의 채널영역과 대응되는 게이트 전극; 및 상기 반도체층과 전기적으로 연결되는 소오스/드레인 전극을 구비하는 박막트랜지스터를 형성하는 공정을 더 포함하고,
 상기 박막트랜지스터의 게이트 전극 또는 소오스/드레인 전극은
 상기 제1기판과 대응되는 제3기판을 제공하고,
 상기 제3기판 상에 제 2 주울 가열용 발열 도전층을 형성하고,
 상기 제 2 주울 가열용 발열 도전층 상에 홈 또는 홀을 구비하는 제2절연막을 형성하고,
 상기 홈 또는 홀을 구비하는 제2절연막의 상부에 제 2 증착용 물질층을 형성하고,
 상기 제 2 주울 가열용 발열 도전층에 전계를 인가하여 상기 제 2 증착용 물질층을 주울 가열하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 20

제 18 항 또는 제 19 항에 있어서,
 상기 증착용 물질층을 주울 가열하는 것은 상기 홈 또는 홀과 대응되는 영역의 증착용 물질층인 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 21

제 18 항 또는 제 19 항에 있어서,
 상기 홈 또는 홀과 대응되는 영역의 증착용 물질층의 증착용 물질이 증발하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 22

제 18 항 또는 제 19 항에 있어서,
 상기 홈 또는 홀과 대응되는 영역의 증착용 물질층에 가해지는 온도는 상기 증착용 물질의 녹는점 보다 10℃ 이상이고, 상기 주울 가열용 발열 도전층의 녹는점 이하인 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 23

제 18 항 또는 제 19 항에 있어서,
 상기 주울 가열용 발열 도전층에 1kw/cm² 내지 2kw/cm²의 전계를 인가하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 24

제 18 항에 있어서,
 상기 홈을 구비하는 제1절연막 상에 요(凹)부를 포함하는 제3절연막을 더 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 25

제 18 항에 있어서,

상기 요(凹)부는 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

청구항 26

제 18 항에 있어서,

상기 제1절연막에 구비된 홀 또는 홈의 형상은 상기 유기막층의 형상에 대응하여 형성되고, 상기 제 1 증착용 물질층은 상기 유기막층의 재질을 사용하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 27

제 18 항에 있어서,

상기 제1절연막에 구비된 홀 또는 홈의 형상은 상기 제1전극층의 형상에 대응하여 형성되고, 상기 제 1 증착용 물질층은 상기 제1전극층의 재질을 사용하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 28

제 18 항에 있어서,

상기 제2절연막에 구비된 홀 또는 홈의 형상은 상기 게이트 전극의 형상에 대응하여 형성되고, 상기 제 2 증착용 물질층은 상기 게이트 전극의 재질을 사용하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 29

제 18 항에 있어서,

상기 제2절연막에 구비된 홀 또는 홈의 형상은 상기 소오스/드레인 전극의 형상에 대응하여 형성되고, 상기 제 2 증착용 물질층은 상기 소오스/드레인 전극의 재질을 사용하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 증착장치의 증착용 기관을 사용한 성막방법에 관한 것으로, 보다 구체적으로는 도전층에 전계를 인가하여 주울 가열에 의해 일정한 막을 증착하기 위한 성막방법에 관한 것이다.

배경기술

[0002] 평판 표시 장치 중 유기전계발광표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 장치의 크기에 상관없이 동화상 표시 매체로서 장점이 있다. 또한, 저온 제작이 가능하고, 기존의 반도체 공정 기술을 바탕으로 제조 공정이 간단하므로 향후 차세대 평판 표시 장치로 주목받고 있다.

[0003] 상기 평판표시장치 또는 유기전계발광표시장치의 박막의 형성은 사용하는 재료와 공정에 따라 습식공정을 사용하는 고분자형 소자와 증착공정을 사용하는 저분자형 소자로 크게 나눌 수 있다.

[0004] 예를 들어, 상기 고분자 또는 저분자 발광층의 형성 방법 중 잉크젯 프린팅 방법의 경우 발광층 이외의 유기층들의 재료가 제한적이고, 기관 상에 잉크젯 프린팅을 위한 구조를 형성해야하는 번거로움이 있다.

[0005] 또한, 증착 공정에 의해 발광층을 형성하는 경우, 별도의 금속마스크를 사용하게 되는데, 상기 금속 마스크는 평판 표시 장치가 대형화가 될수록 금속 마스크도 대형화가 되어야 하며, 이때, 상기 금속 마스크는 대형화가 될수록 처짐 현상이 발생하는 문제점이 있어, 대형 소자의 제작에 어려움이 있다.

- [0006] 도 1은 증착용 마스크를 구비한 증착 장치를 개략적으로 도시한 단면도이다.
- [0007] 도 1을 참조하면, 마스크(1)를 이용하여 유기전계발광표시장치의 박막, 예를 들어, 발광층을 포함하는 유기막층을 증착하기 위해서는, 진공챔버(2)에 설치된 박막 증착 용기(crucible ; 3)와 대응되는 측에 마스크와 결합된 프레임(4)을 설치하고 이의 상부에 박막 등이 형성될 대상물(5)을 장착한다. 그리고 그 상부에는 프레임(4)에 지지된 마스크(1)를 박막 등이 형성될 대상물(5)에 밀착시키기 위한 마그네트 유니트(6)를 구동시켜 상기 마스크(1)가 상기 박막 등이 형성될 대상물(5)에 밀착되도록 한다. 이 상태에서 상기 박막 증착 용기(3)의 작동으로 이에 장착된 물질이 상기 대상물(5)에 증착되게 된다.
- [0008] 하지만, 상술한 바와 같이, 이러한 증착용 마스크를 구비한 증착장치에 의한 박막의 형성은 평판 표시 장치가 대형화가 될수록 상기 증착용 마스크도 대형화가 되어야 하며, 이 경우, 마스크의 처짐 현상 등으로 인하여 마스크와 대상물간의 어라인이 어려워 대형 소자의 제작에 어려움이 있다.

발명의 내용

해결 하고자하는 과제

- [0009] 따라서 본 발명은 상기와 같은 종래 기술의 제반 단점과 문제점을 해결하기 위한 것으로, 대형 소자의 제작에 유리한 새로운 성막 방법을 제공하는데 목적이 있다.

과제 해결수단

- [0010] 진술한 바와 같은 목적을 달성하기 위하여, 본 발명은 기관; 상기 기관 상에 형성된 주울 가열용 발열 도전층; 상기 주울 가열용 발열 도전층 상에 형성되고, 홈 또는 홀을 구비하는 제1절연막; 및 상기 홈 또는 홀을 구비하는 제1절연막의 상부에 형성된 증착용 물질층을 포함하는 증착장치의 증착용 기관을 제공한다.
- [0011] 또한, 본 발명은 상기 홈 또는 홀은 상기 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 증착장치의 증착용 기관을 제공한다.
- [0012] 또한, 본 발명은 상기 홀을 구비하는 제1절연막 상에 형성되고, 요(凹)부를 포함하는 제2절연막을 더 포함하는 것을 특징으로 하는 증착장치의 증착용 기관을 제공한다.
- [0013] 또한, 본 발명은 상기 요(凹)부는 상기 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 증착장치의 증착용 기관을 제공한다.
- [0014] 또한, 본 발명은 기관을 제공하고, 상기 기관 상에 주울 가열용 발열 도전층을 형성하고, 상기 주울 가열용 발열 도전층 상에 홈 또는 홀을 구비하는 제1절연막을 형성하고, 상기 홈 또는 홀을 구비하는 제1절연막의 상부에 증착용 물질층을 형성하고, 상기 주울 가열용 발열 도전층에 전계를 인가하여 상기 증착용 물질층을 주울 가열하는 것을 특징으로 하는 성막 방법을 제공한다.
- [0015] 또한, 본 발명은 상기 홈 또는 홀은 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 성막 방법을 제공한다.
- [0016] 또한, 본 발명은 상기 증착용 물질층을 주울 가열하는 것은 상기 홈 또는 홀과 대응되는 영역의 증착용 물질층인 것을 특징으로 하는 성막 방법을 제공한다.
- [0017] 또한, 본 발명은 상기 홈 또는 홀과 대응되는 영역의 증착용 물질층의 증착용 물질이 증발하는 것을 특징으로 하는 성막 방법을 제공한다.
- [0018] 또한, 본 발명은 상기 홀을 구비하는 제1절연막 상에 요(凹)부를 포함하는 제2절연막을 더 형성하는 것을 특징으로 하는 성막 방법을 제공한다.
- [0019] 또한 본 발명은 상기 요(凹)부는 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 성막 방법을 제공한다.
- [0020] 또한, 본 발명은 제1기관을 제공하고; 상기 제1기관의 상부에 제1전극층을 형성하고; 상기 제1전극층의 상부에 화소정의막을 형성하고; 상기 화소정의막 상에 제1전극층의 일부를 노출시키는 개구부를 형성하고; 상기 제1전극층의 상부에 위치하며, 발광층을 포함하는 유기막층을 형성하고; 상기 유기막층의 상부에 제2전극층을 형성하는 것을 포함하는 유기전계발광 표시장치의 제조방법에 있어서, 상기 유기전계발광 표시장치의 적어도 어느 하나

의 층은 상기 제1기판과 대응되는 제2기판을 제공하고, 상기 제2기판 상에 제 1 주울 가열용 발열 도전층을 형성하고, 상기 제 1 주울 가열용 발열 도전층 상에 홈 또는 홈을 구비하는 제1절연막을 형성하고, 상기 홈 또는 홈을 구비하는 제1절연막의 상부에 제 1 증착용 물질층을 형성하고, 상기 제 1 주울 가열용 발열 도전층에 전계를 인가하여 상기 제 1 증착용 물질층을 주울 가열하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법을 제공한다.

[0021] 또한, 본 발명은 상기 제1기판 상에 채널영역 및 소오스/드레인 영역을 구비하는 반도체층; 상기 반도체층의 채널영역과 대응되는 게이트 전극; 및 상기 반도체층과 전기적으로 연결되는 소오스/드레인 전극을 구비하는 박막 트랜지스터를 형성하는 공정을 더 포함하고, 상기 박막트랜지스터의 게이트 전극 또는 소오스/드레인 전극은 상기 제1기판과 대응되는 제3기판을 제공하고, 상기 제3기판 상에 제 2 주울 가열용 발열 도전층을 형성하고, 상기 제 2 주울 가열용 발열 도전층 상에 홈 또는 홈을 구비하는 제2절연막을 형성하고, 상기 홈 또는 홈을 구비하는 제2절연막의 상부에 제 2 증착용 물질층을 형성하고, 상기 제 2 주울 가열용 발열 도전층에 전계를 인가하여 상기 제 2 증착용 물질층을 주울 가열하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법을 제공한다.

[0022] 또한, 본 발명은 상기 증착용 물질층을 주울 가열하는 것은 상기 홈 또는 홈과 대응되는 영역의 증착용 물질층인 것을 특징으로 하는 유기전계발광표시장치의 제조방법을 제공한다.

[0023] 또한, 본 발명은 상기 홈 또는 홈과 대응되는 영역의 증착용 물질층의 증착용 물질이 증발하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법을 제공한다.

[0024] 또한, 본 발명은 상기 홈을 구비하는 제1절연막 상에 요(凹)부를 포함하는 제3절연막을 더 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법을 제공한다.

[0025] 또한, 본 발명은 상기 요(凹)부는 증착장치에 의하여 형성되는 막의 형상에 대응하여 형성되는 것을 특징으로 하는 유기전계발광표시장치의 제조방법을 제공한다.

효 과

[0026] 따라서, 본 발명은 대형 소자의 제작에 유리한 성막 방법을 제공할 수 있는 효과가 있다.

[0027] 또한, 본 발명은 소자의 제작시 리소그래피 공정이나 별도의 웨도우 마스크 없이 성막시 패터닝되는 방법을 제공할 수 있는 효과가 있다.

[0028] 또한, 본 발명은 종래의 성막 방법에 비하여, 비교적 짧은 시간 내에 성막을 할 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0029] 본 발명의 상기 목적과 기술적 구성 및 그에 따른 작용효과에 관한 자세한 사항은 본 발명의 바람직한 실시 예를 도시하고 있는 도면을 참조한 이하 상세한 설명에 의해 보다 명확하게 이해될 것이다. 또한 도면들에 있어서, 층 및 영역의 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

[0030] 도 2a 내지 도 2c는 본 발명의 제1실시예에 따른 증착장치의 증착용 기관의 개략적인 구성을 나타내는 단면도이다. 이때, 도면에는 설명의 편의를 위하여 증착용 기관의 구성만을 도시하였을 뿐, 상기 증착용 기관은 진공챔버 내에 위치할 수 있다.

[0031] 먼저, 도 2a를 참조하면, 유리, 세라믹 또는 플라스틱과 같은 기관(100) 상에 주울 가열용 발열 도전층(110)을 형성한다.

[0032] 상기 주울 가열용 발열 도전층(110)은 전극에 전계를 인가하여 줄열을 발생시켜, 상기 발생된 줄열을 통하여 증착물질을 증발시키기 위한 것으로, 구체적인 설명은 후술할 바와 같다.

[0033] 상기 기관(100) 상에 주울 가열용 발열 도전층(110)을 형성하는 것은 공지된 성막방법인 저압화학 증착법, 상압 화학 증착법, PECVD(plasma enhanced chemical vapor deposition)법, 스퍼터링법, 진공증착법(vacuum evaporation) 등의 방법에 의하여 형성할 수 있으며, 본 발명에서 상기 주울 가열용 발열 도전층(110)의 형성방법을 한정하는 것은 아니다.

- [0034] 또한, 주울 가열용 발열 도전층(110)의 재질은 금속 또는 금속합금을 사용할 수 있다. 상기 금속 또는 금속합금은 예를 들어, 몰리브덴(Mo), 티탄늄(Ti), 크롬(Cr) 또는 폴리텡스텐(MoW) 등일 수 있으며, 다만, 본 발명에서 상기 주울 가열용 발열 도전층(110)의 재질을 한정하는 것은 아니다.
- [0035] 이어서, 도 2b를 참조하면, 상술한 바와 같은 공지된 성막방법에 의하여, 상기 주울 가열용 발열 도전층(110) 상에 절연막(120)을 형성하고, 상기 절연막(120)의 일정영역을 제거하여 상기 절연막(120) 내에 홈(120a)을 형성한다.
- [0036] 상기 절연막(120)은 유기막 또는 무기막으로 이루어질 수 있으며, 상기 유기막은 폴리아크릴계 수지(polyacrylates resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리이미드계 수지(polyimides resin), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly(phenylenethers) resin), 폴리페닐렌설파이드계 수지(poly(phenylenesulfides) resin) 및 벤조사이클로부텐(benzocyclobutene, BCB)으로 이루어진 군에서 선택된 하나의 물질을 사용할 수 있고, 상기 무기막은 실리콘 산화막, 실리콘 질화막 또는 실리콘 산질화막을 사용하여 형성할 수 있으며, 본 발명에서 상기 절연막의 재질을 한정하는 것은 아니다.
- [0037] 또한, 상기 절연막(120)의 일정영역을 제거하여 상기 절연막(120) 내에 홈(120a)을 형성하는 것은 공지된 사각식각공정에 의하여 진행할 수 있으며, 본 발명에서 상기 홈을 형성하는 방법을 한정하는 것은 아니다.
- [0038] 상기 절연막(120)은 도 2b에 도시된 바와 같이 t1의 두께를 가지며, 상기 홈(120a)이 형성된 영역에서의 절연막은 t2의 두께를 갖도록 형성된다. 이에 관하여는 후술하기로 한다.
- [0039] 이때, 본 발명에서 상기 절연막(120) 내에 홈(120a)을 형성하는 것은 본 발명에 따른 증착장치에 의하여 형성되는 일정한 막의 형상에 대응하여 형성한다.
- [0040] 예를 들어, 본 발명에 따른 증착장치를 사용하여 게이트 전극을 형성한다고 가정하면, 상기 홈(120a)의 형상은 상기 게이트 전극의 형상에 대응하여 형성되며, 또는, 본 발명에 따른 증착장치를 사용하여 유기막층을 형성한다고 가정하면, 상기 홈(120a)의 형상은 상기 유기막층의 형상에 대응하여 형성된다.
- [0041] 이때, 본 발명에서 일정한 막의 형상이라 함은 일정한 막의 평면구조의 형상을 의미할 수 있다.
- [0042] 계속해서, 도 2c를 참조하면, 상기 홈(120a)이 구비된 절연막(120) 상에 증착용 물질층(140)을 형성한다.
- [0043] 상기 증착용 물질층(140)은 공지된 성막방법인 저압화학 증착법, 상압화학 증착법, PECVD(plasma enhanced chemical vapor deposition)법, 스퍼터링법, 진공증착법(vacuum evaporation) 등의 방법에 의하여 형성할 수 있으며, 본 발명에서 상기 증착용 물질층(140)의 형성방법을 한정하는 것은 아니다.
- [0044] 상기 증착용 물질층(140)은 본 발명에 따른 증착장치에 의하여 형성되는 일정한 막의 재질에 해당하는 것으로, 예를 들어, 본 발명에 따른 증착장치를 사용하여 게이트 전극을 형성한다고 가정하면, 상기 증착용 물질층(140)은 상기 게이트 전극의 재질을 사용하여 형성할 수 있으며, 또는, 본 발명에 따른 증착장치를 사용하여 유기막층을 형성한다고 가정하면, 상기 증착용 물질층(140)은 상기 유기막층의 재질을 사용하여 형성하게 된다.
- [0045] 즉, 상기 증착용 물질층(140)의 재질은 본 발명에 따른 증착장치를 사용하여 성막하고자 하는 대상에 따라 달라지는 것으로, 유기막, 무기막 또는 금속막 등이 될 수 있다.
- [0046] 도 3a 내지 도 3c는 본 발명의 제2실시예에 따른 증착장치의 증착용 기관의 개략적인 구성을 나타내는 단면도이다. 본 발명의 제2실시예에 따른 증착용 기관은 후술하는 것을 제외하고는 상기 제1실시예에 따른 증착용 기관과 동일할 수 있다. 또한, 도면에는 설명의 편의를 위하여 증착용 기관의 구성만을 도시하였을 뿐, 상기 증착용 기관은 진공챔버 내에 위치할 수 있다.
- [0047] 먼저, 도 3a를 참조하면, 유리, 스테인레스 스틸 또는 플라스틱과 같은 기관(100) 상에 주울 가열용 발열 도전층(110)을 형성하고, 상술한 바와 같은 공지된 성막방법에 의하여, 상기 주울 가열용 발열 도전층(110) 상에 제1절연막(120')을 형성한다.
- [0048] 이때, 상기 제1절연막(120')의 일정영역을 제거하여 상기 제1절연막(120') 내에 홈(120b)을 형성한다.
- [0049] 상기 제1절연막(120')은 유기막 또는 무기막으로 이루어질 수 있으며, 상기 유기막은 폴리아크릴계 수지(polyacrylates resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지

(polyamides resin), 폴리이미드계 수지(polyimides resin), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly(phenylenethers) resin), 폴리페닐렌설파이드계 수지(poly(phenylenesulfides) resin) 및 벤조사이클로부텐(benzocyclobutene, BCB)으로 이루어진 군에서 선택된 하나의 물질을 사용할 수 있고, 상기 무기막은 실리콘 산화막, 실리콘 질화막 또는 실리콘 산질화막을 사용하여 형성할 수 있으며, 본 발명에서 상기 제1절연막의 재질을 한정하는 것은 아니다.

- [0050] 또한, 상기 제1절연막(120')의 일정영역을 제거하여 상기 제1절연막(120') 내에 홀(120b)을 형성하는 것은 공지된 사진 식각공정에 의하여 진행할 수 있으며, 본 발명에서 상기 홀을 형성하는 방법을 한정하는 것은 아니다.
- [0051] 계속해서, 도 3b를 참조하면, 상술한 바와 같은 공지된 성막방법에 의하여, 상기 홀(120b)이 구비된 제1절연막(120') 상에 제2절연막(130)을 형성한다.
- [0052] 상기 제2절연막(130)은 상기 제1절연막(120')와 동일한 재질을 사용할 수 있으나, 상기 제2절연막(130)이 상기 제1절연막(120')에 형성된 홀(120b)의 프로파일을 반영하면서 형성될 수 있도록, 상기 제2절연막(130)은 무기막으로 이루어지는 것이 바람직하다.
- [0053] 즉, 도 3b에 도시된 바와 같이, 제2절연막(130)은 홀(120b)의 프로파일을 반영하면서 형성되므로, 상기 제2절연막(130)은 상기 홀(120b) 내에 형성된 요(凹)부(130b)를 포함하게 된다.
- [0054] 이때, 본 발명에서 상기 제2절연막(130)에 형성된 요(凹)부(130b)는 본 발명에 따른 증착장치에 의하여 형성되는 일정한 막의 형상에 대응하여 형성한다.
- [0055] 예를 들어, 본 발명에 따른 증착장치를 사용하여 게이트 전극을 형성한다고 가정하면, 상기 요(凹)부(130b)의 형상은 상기 게이트 전극의 형상에 대응하여 형성되며, 또는, 본 발명에 따른 증착장치를 사용하여 유기막층을 형성한다고 가정하면, 상기 요(凹)부(130b)의 형상은 상기 유기막층의 형상에 대응하여 형성된다.
- [0056] 이때, 본 발명에서 일정한 막의 형상이라 함은 일정한 막의 평면구조의 형상을 의미할 수 있다.
- [0057] 상기 제2절연막(130)은 도 3b에 도시된 바와 같이 t4의 두께를 가지며, 상기 제1절연막과 제2절연막이 형성된 영역에서는 t3의 두께를 갖도록 형성된다. 이에 관하여는 후술하기로 한다.
- [0058] 계속해서, 도 3c를 참조하면, 상기 요(凹)부(130b)가 구비된 제2절연막(130) 상에 증착용 물질층(140')을 형성한다.
- [0059] 한편, 도 3b 및 도 3c에서는 상기 홀(120b)이 구비된 제1절연막(120') 상에 제2절연막(130)을 형성하고, 상기 요(凹)부(130b)가 구비된 제2절연막(130) 상에 증착용 물질층(140')을 형성하는 것을 도시하고 있으나, 이와는 달리, 상기 홀이 구비된 제1절연막 상에 증착용 물질층을 형성하는 것도 가능하다.
- [0060] 즉, 도 3d는 본 발명의 제3실시예에 따른 증착장치의 증착용 기관의 개략적인 구성을 나타내는 단면도로써, 도 3d를 참조하면, 홀(120b)이 구비된 제1절연막(120') 상에 증착용 물질층(140')이 형성되어 있으며, 상기 제1절연막(120')은 t5의 두께를 가지며, 상기 홀(120b)이 형성된 영역에서는 절연막이 형성되어 있지 않다. 이에 관하여는 후술하기로 한다.
- [0061] 이때, 본 발명에서 상기 절연막(120') 내에 홀(120b)을 형성하는 것은 본 발명에 따른 증착장치에 의하여 형성되는 일정한 막의 형상에 대응하여 형성한다.
- [0062] 예를 들어, 본 발명에 따른 증착장치를 사용하여 게이트 전극을 형성한다고 가정하면, 상기 홀(120b)의 형상은 상기 게이트 전극의 형상에 대응하여 형성되며, 또는, 본 발명에 따른 증착장치를 사용하여 유기막층을 형성한다고 가정하면, 상기 홀(120b)의 형상은 상기 유기막층의 형상에 대응하여 형성된다.
- [0063] 도 4a 및 4b는 본 발명의 제1실시예에 따른 증착용 기관을 사용한 성막 방법을 나타내는 개략적인 단면도이다. 이때, 도면에는 설명의 편의를 위하여 증착용 기관 및 소자 기관의 구성만을 도시하였을 뿐, 상기 성막 공정은 진공챔버 내에서 이루어질 수 있다.
- [0064] 먼저, 도 4a를 참조하면, 소자기관(150)에 대응되도록 본 발명에 따른 증착용 기관을 어라인시킨다.
- [0065] 이때, 상기 증착용 기관은 상술한 바와 같이, 기관(100) 상에 주울 가열용 발열 도전층(110)이 형성되고, 상기

주울 가열용 발열 도전층(110) 상에 홈(120a)을 구비하는 절연막(120)이 형성되고, 상기 홈이 구비된 절연막(120) 상에 증착용 물질층(140)이 형성되어 있다.

- [0066] 이후, 증착용 기관의 주울 가열용 발열 도전층(110)에 전계를 인가한다. 상기 주울 가열용 발열 도전층(110)에 전계를 인가하여 증착용 물질층(140)을 주울 가열하게 된다.
- [0067] 이때, 상술한 바와 같이, 상기 절연막(120)은 t1의 두께를 가지며, 상기 홈(120a)이 형성된 영역에서의 절연막은 t2의 두께를 갖도록 형성되어 있다.
- [0068] 즉, 홈(120a)이 형성된 영역에서의 절연막의 두께가 홈이 형성되지 않은 영역에서의 절연막의 두께보다 얇게 형성되어 있으며, 따라서, 인가된 전계에 의하여 주울 가열되는 증착용 물질층(140)은 상기 홈과 대응되는 영역(140a)에 해당하고, 결국, 상기 홈과 대응되는 영역(140a)의 증착용 물질이 증발하게 된다.
- [0069] 계속해서 도 4b를 참조하면, 상기 증발된 증착용 물질이 소자 기관(150)에 증착되어, 성막하고자 하는 일정한 막(160)을 형성할 수 있다.
- [0070] 상기 주울 가열이란, 도체를 통하여 전류가 흐를 때 저항으로 인하여 발생하는 열을 이용하여 가열하는 것을 의미한다. 전계의 인가로 인한 주울 가열에 의해 도전층에 가해지는 단위 시간당 에너지량은 하기 식으로 표시될 수 있다.
- [0071] $W = V \times I$
- [0072] 상기 식에서, W 는 주울 가열의 단위 시간당 에너지량, V 는 도전층의 양단에 걸리는 전압, I 는 전류를 각각 의미한다.
- [0073] 상기 식으로부터 전압(V)이 증가할수록, 및/또는 전류(I)가 클수록, 주울 가열에 의해 도전층에 가해지는 단위 시간당 에너지량이 증가함을 알 수 있다. 주울 가열에 의해 도전층의 온도가 올라가면 도전층, 즉, 주울 가열용 발열 도전층의 상부에 위치하는 절연막을 통하여 증착용 물질층으로 열전도가 일어나게 되며, 전달된 열로 인하여 상기 홈과 대응되는 영역(140a)의 증착용 물질을 증발시킬 수 있다.
- [0074] 이때, 본 발명의 제1실시예에서는 절연막 내에 형성된 홈을 통하여 주울 가열용 발열 도전층으로부터 증착용 물질층까지의 열전도를 제어하게 되며, 상술한 바와 같이, 홈(120a)이 형성된 영역에서는 절연막의 두께가 얇기 때문에 증착용 물질층까지의 열전도가 일어나게 되나, 홈이 형성되지 않은 영역에서는 절연막의 두께가 두껍기 때문에 증착용 물질층까지의 열전도가 일어나지 않게 되고, 따라서, 홈과 대응되는 영역(140a)의 증착용 물질만을 증발시켜 일정한 막을 형성할 수 있다.
- [0075] 상기 주울 가열용 발열 도전층(110a)에 대한 전계 인가는 상기 홈과 대응되는 영역(140a)의 증발을 유도하기에 충분한 고열을 주울 가열에 의해 발생시킬 수 있는 파워 밀도(power density)의 에너지를 인가함으로써 행해진다. 상기 전계의 인가는 상기 주울 가열용 발열 도전층(110)의 저항, 길이, 두께 등 다양한 요소들에 의해 결정되므로 특정되기는 어렵다.
- [0076] 다만, 원활한 증발을 위해서는 상기 홈과 대응되는 영역(120a)에 가해지는 온도가 상기 증착용 물질의 녹는점보다 10℃ 이상 높은 것이 바람직하며 주울 가열용 발열 도전층(110)의 녹는점 이하인 것이 바람직 하다, 이를 위하여 약 1 kw/cm² 내지 1,000 kw/cm²의 전계를 인가하는 것이 바람직하다.
- [0077] 상기 온도가 증착용 물질의 녹는점 미만인 경우는 증착용 물질의 증발이 어려울 수 있으며, 또한, 상기 온도가 주울 가열용 발열 도전층(110)의 녹는점을 초과하는 경우는 정확한 패턴의 증착이 어렵게 된다.
- [0078] 즉, 본 발명에서 증발되어야 할 증착용 물질은 상기 홈과 대응되는 영역의 증착용 물질이어야 하나, 상기 온도가 주울 가열용 발열 도전층의 녹는점을 초과하는 경우는 상기 주울 가열용 발열 도전층도 증발이 일어나게 되므로, 성막하고자 하는 패턴의 조성, 두께 및 형상 등이 불균일 해지며, 심한 경우 도전층이 건디지 못하고 파괴되는 현상이 일어나게 된다.
- [0079] 이때, 인가되는 전류는 직류이거나 교류일 수 있으며, 전계의 1회 인가 시간은 1/1,000,000 ~ 100 초일 수 있으며, 바람직하게는 1/1,000,000 ~ 10 초, 더욱 바람직하게는 1/1,000,000 ~ 1초이다.
- [0080] 이러한 전계의 인가는 규칙적 또는 불규칙적 단위로 수회 반복될 수 있다. 따라서 총 열처리 시간은 상기의 전계 인가 시간보다 클 수 있지만, 이는 적어도 종래의 성막 방법들과 비교하여 매우 짧은 시간이다.
- [0081] 또한, 종래의 성막방법 중 증착용 마스크를 구비한 증착장치에 의한 박막의 형성은 평판 표시 장치가 대형화가

될수록 상기 증착용 마스크도 대형화가 되어야 하며, 이 경우, 마스크의 처짐 현상 등으로 인하여 마스크와 대상물간의 어라인이 어려워 대형 소자의 제작에 어려움이 있었으나, 본 발명에 따른 증착용 기관을 사용하여 성막 공정을 실시하는 경우, 증착용 기관의 두께가 두껍기 때문에 평판 표시 장치가 대형화되더라도 기관의 처짐 현상 등은 발생하지 않게 되고, 따라서, 대형 소자의 제작이 가능하게 된다.

- [0082] 한편, 도 4a 및 도 4b에서는 제1실시예에 따른 증착용 기관을 사용한 성막 방법만을 도시하였으나, 이와 동일한 원리에 의하여 제2실시예에 따른 증착용 기관을 사용하여 성막하는 것이 가능하다.
- [0083] 즉, 도 3b에 도시된 바와 같이, 제2절연막(130)은 홀(120b)의 프로파일을 반영하면서 형성되므로, 상기 제2절연막(130)은 상기 홀(120b) 내에 형성된 요(凹)부(130b)를 포함하게 되며, 상기 제2절연막(130)은 t4의 두께를 가지며, 상기 제1절연막과 제2절연막이 형성된 영역에서는 t3의 두께를 갖도록 형성된다.
- [0084] 이때, 요(凹)부(130b)가 형성된 영역에서의 제2절연막의 두께가 요(凹)부(130b)가 형성되지 않은 영역에서의 제1절연막 및 제2절연막의 두께보다 얇게 형성되어 있으며, 따라서, 인가된 전계에 의하여 주열 가열되는 증착용 물질층(140)은 상기 요(凹)부(130b)와 대응되는 영역(140'a)에 해당하고, 결국, 상기 요(凹)부(130b)와 대응되는 영역(140'a)의 증착용 물질이 증발하게 된다.
- [0085] 즉, 본 발명의 제2실시예에서는 제2절연막의 요(凹)부를 통하여 주열 가열용 발열 도전층으로부터 증착용 물질층까지의 열전도를 제어하게 되며, 상술한 바와 같이, 요(凹)부가 형성된 영역에서는 제2절연막의 두께가 얇기 때문에 증착용 물질층까지의 열전도가 일어나게 되나, 요(凹)부가 형성되지 않은 영역에서는 제1절연막 및 제2절연막의 두께가 두껍기 때문에 증착용 물질층까지의 열전도가 일어나지 않게 되고, 따라서, 요(凹)부와 대응되는 영역(140'a)의 증착용 물질만을 증발시켜 일정한 막을 형성할 수 있다.
- [0086] 한편, 상술한 바와 동일한 원리에 의하여 제3실시예에 따른 증착용 기관을 사용하여 성막하는 것이 가능하다.
- [0087] 즉, 도 3d에 도시된 바와 같이, 제1절연막(120')은 t5의 두께를 가지며, 상기 홀(120b)이 형성된 영역에서는 절연막이 형성되어 있지 않다.
- [0088] 이때, 홀(120b)이 형성된 영역에서는 절연막이 형성되어 있지 않고, 홀(120b)이 형성되지 않은 영역에서는 제1절연막이 형성되어 있으며, 따라서, 인가된 전계에 의하여 주열 가열되는 증착용 물질층(140'')은 상기 홀(120b)과 대응되는 영역(140''a)에 해당하고, 결국, 상기 홀(120b)과 대응되는 영역(140''a)의 증착용 물질이 증발하게 된다.
- [0089] 즉, 본 발명의 제3실시예에서는 제1절연막의 홀(120b)을 통하여 주열 가열용 발열 도전층으로부터 증착용 물질층까지의 열전도를 제어하게 된다.
- [0090] 도 5는 일반적인 구조의 유기전계발광표시장치를 나타내는 단면도이다.
- [0091] 도 5를 참조하면, 투명절연기관(200)의 전면에 실리콘산화물을 플라즈마-강화 화학기상증착(plasma-enhanced chemical vapor deposition, PECVD)방법으로 소정 두께의 버퍼층(210)을 형성한다. 이때, 상기 버퍼층(210)은 후속 공정으로 형성되는 비정질실리콘층의 결정화 공정 시 상기 투명절연기관(200) 내의 불순물이 확산되는 것을 방지한다.
- [0092] 상기 버퍼층(210) 상부에 반도체층인 비정질실리콘층(도시안됨)을 소정두께 증착한다. 이어서, 상기 비정질실리콘층을 ELA(Excimer Laser Annealing), SLS(Sequential Lateral Solidification), MIC(Metal Induced Crystallization) 또는 MILC(Metal Induced Lateral Crystallization)법 등을 사용하여 결정화하고, 사진식각 공정으로 패터닝하여 단위 화소 내의 반도체층 패턴을 형성한다.
- [0093] 상기 반도체층패턴을 포함하는 기관 전면에 게이트 절연막(230)을 형성한다. 이때, 상기 게이트절연막(230)은 실리콘산화막(SiO₂), 실리콘질화막(SiN_x) 또는 이들의 이중층으로 형성할 수 있다.
- [0094] 상기 게이트 절연막(230) 상의 상기 반도체층 패턴의 채널영역(221)과 대응되는 일정영역에 게이트 전극(231)을 형성한다. 상기 게이트 전극(231)은 알루미늄(Al), 알루미늄 합금(Al-alloy), 몰리브덴(Mo) 및 몰리브덴 합금(Mo-alloy)으로 이루어진 군에서 선택되는 하나로 형성할 수 있다.
- [0095] 그 다음, 상기 게이트전극(231)을 이온주입마스크로 사용하여 상기 반도체층패턴(220)에 불순물을 이온주입하여 소오스/드레인영역(220a 220b)을 형성한다. 이때, 상기 이온주입공정은 n+ 또는 p+ 불순물을 도펀트로 이용

하여 실시된다.

- [0096] 다음으로, 전체표면 상부에 소정 두께의 층간절연막(240)을 형성한다. 이때, 상기 층간절연막(240)은 실리콘산화막(SiO₂), 실리콘질화막(SiN_x) 또는 이들의 이중층으로 형성할 수 있다.
- [0097] 그 다음, 사진식각공정으로 상기 층간절연막(240) 및 게이트절연막(230)을 식각하여 상기 소오스/드레인영역(220a, 220b)을 노출시키는 콘택홀을 형성한다.
- [0098] 다음, 상기 소오스/드레인영역(220a, 220b)에 접속되는 소오스/드레인전극(250a, 250b)을 형성한다. 이때, 상기 소오스/드레인 전극(250a, 250b)을 형성함에 있어, 상기 소오스/드레인 전극 물질로는 Mo, W, MoW, AlNd, Ti, Al, Al 합금, Ag 및 Ag 합금 등으로 이루어진 군에서 선택되는 하나의 물질로 단일층으로 형성하거나, 배선 저항을 줄이기 위해 저저항물질인 Mo, Al 또는 Ag의 2층 구조 또는 그 이상의 다중막 구조, 즉, Mo/Al/Mo, MoW/Al-Nd/MoW, Ti/Al/Ti, Mo/Ag/Mo 및 Mo/Ag-합금/Mo 등으로 이루어진 군에서 선택되는 하나의 적층구조로 형성한다.
- [0099] 상기 소오스/드레인 전극(250a, 250b) 상부에는 절연막이 위치하고, 상기 절연막은 무기막(260), 유기막(270) 또는 그들의 이중층일 수 있다. 또한, 상기 절연막 내의 비아홀을 통하여 연결되는 제1전극층(280)이 상기 절연막 상에 위치한다.
- [0100] 상기 제1전극층(280)은 배면발광형의 경우에는 투명전극으로, 전면발광형의 경우에는 반사형전극으로 구비될 수 있다. 상기 제1전극층이 투명전극으로 사용될 때에는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), TO(Tin Oxide) 및 ZnO(Zinc Oxide)로 이루어지는 군에서 선택되는 하나로 구비될 수 있고, 반사형전극으로 사용될 때에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물로 이루어지는 군에서 선택되는 어느 하나로 반사막을 형성한 후, 그 위에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), TO(Tin Oxide) 및 ZnO(Zinc Oxide)로 이루어지는 군에서 선택되는 하나의 물질로 투명전극을 적층하여 형성할 수 있다.
- [0101] 또한, 상기 제 1 전극층(280)은 전면발광형의 경우에 하부전극층(280a), 반사전극층(280b) 및 상부전극층(280c)의 적층구조로 하여 형성할 수 있다.
- [0102] 상기 하부전극층(280a)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), TO(Tin Oxide) 및 ZnO(Zinc Oxide)로 이루어지는 군에서 선택되는 하나로 형성할 수 있다. 이때, 상기 하부전극층(280a)은 50 내지 100Å의 두께를 지니도록 형성한다. 상기 하부전극층(280a)의 두께가 50Å 이하일 경우 균일도 확보가 어렵고, 100Å 이상일 경우 하부전극층 자체 스트레스 때문에 접착력이 약화된다.
- [0103] 상기 반사전극층(280b)은 Al, Al 합금, Ag 및 Ag 합금 등으로 이루어진 군에서 선택되는 하나의 물질을 이용하여 형성할 수 있으며, 이때, 반사전극층(280b)의 두께는 900~2000Å으로 형성할 수 있다. 두께가 900Å 이하인 경우 빛의 일부가 투과하게 되며, 1000Å 정도가 빛이 투과하지 않는 최소의 두께이다. 또한, 2000Å 이상일 경우 원가 측면이나 공정 시간 등에서 바람직하지 않다.
- [0104] 이때, 상기 반사전극층(280b)은 광 반사 역할을 하여 휘도와 광 효율을 증가시킬 수 있다.
- [0105] 상기 상부전극층(280c)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), TO(Tin Oxide) 및 ZnO(Zinc Oxide)로 이루어지는 군에서 선택되는 하나로 형성할 수 있다. 이때, 상기 상부전극층(280c)의 두께는 50~100Å으로 형성한다. 상기 상부전극층(280c) 두께가 50Å 이하일 경우 박막의 균일도를 보장할 수 없으며, 100Å 이상일 경우 간섭효과로 인하여 블루 영역에서 특히 반사율이 10%~15% 이상 낮아지게 된다.
- [0106] 이어서, 상기 제1전극층(280) 상에 절연막을 형성한다. 이때, 상기 절연막은 화소정의막(pixel defined layer; 281)일 수 있다.
- [0107] 상기 화소정의막(281)은 폴리아크릴계 수지(polyacrylates resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리아미드계 수지(polyimides rein), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly(phenylenethers) resin), 폴리페닐렌설파이드계 수지(poly(phenylenesulfides) resin) 및 벤조사이클로부텐(benzocyclobutene, BCB)으로 이루어진 군에서 선택된 하나의 물질로 형성할 수 있다.
- [0108] 이때, 상기 화소정의막(281)은 상기 제1전극층의 일부를 노출시키는 개구부(281a)를 포함하고 있다.
- [0109] 이어서, 상기 개구부(281a)에 의해 노출된 제1전극층 상에 위치하며, 발광층을 포함하는 유기막층(291)을 형성

하고, 이어서, 상기 유기막층(291) 상에 제2전극(292)을 형성한다.

- [0110] 구체적으로는 상기 유기막층(291)은 발광층을 포함하며 그 외에 홀주입층, 홀수송층, 전자수송층 및 전자주입층 중 어느 하나 이상의 층을 추가로 포함할 수 있으며, 본 발명에서는 상기 유기막층의 구성 및 물질에 관하여 한정하는 것은 아니다.
- [0111] 상기 홀 수송층을 형성하는 홀 수송성 물질로는 N,N'-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: α -NPB), N,N'-비스(3-메틸페닐)-N,N'-디페닐-[1,1'-비페닐]-4,4'-디아민(TPD) 등을 사용할 수 있다. 그리고 홀수송층의 막두께는 10 내지 50nm 범위로 형성할 수 있다. 상기 홀수송층의 두께 범위를 벗어나는 경우에는 홀 주입 특성이 저하되므로 바람직하지 못하다.
- [0112] 이러한 홀수송층에는 홀수송성 물질이외에 전자-홀 결합에 대하여 발광할 수 있는 도펀트를 부가할 수 있으며, 이러한 도펀트로는 4-(디시아노메틸렌)-2-tert-부틸-6-(1,1,7,7-테트라메틸줄로리딜-9-에닐)-4H-피란(4-(dicyanomethylene)-2-t-butyl-6-(1,1,7,7-tetramethyljulolidyl-9-enyl)-4H-pyran: DCJTb), 쿠마린 6(Coumarin 6), 루브레네(Rubrene), DCM, DCJTb, 페닐렌(Perylene), 퀴나크리돈(Quinacridone) 등을 이용하며, 그 함량은 홀수송층 형성용 물질 총중량에 대하여 0.1 내지 5중량%를 사용한다. 이와 같이 홀수송층 형성시 도펀트를 부가하면, 발광색을 도펀트 종류 및 함량에 따라 조절가능하며, 홀수송층의 열적 안정성을 개선하여 소자의 수명을 향상시키는 잇점이 있다.
- [0113] 또한, 상기 홀주입층은 스타버스트(starburst) 아민계 화합물을 이용하여 형성할 수 있으며, 홀 주입층의 두께는 30 내지 100nm로 형성할 수 있다. 상기 홀주입층의 두께 범위를 벗어나는 경우에는 홀 주입 특성이 불량하므로 바람직하지 못하다. 상기 홀주입층을 통하여 대향전극과 홀수송층간의 접촉저항을 감소시키고, 애노드전극의 홀수송능력이 향상시켜 소자의 특성이 전반적으로 개선되는 효과를 얻을 수 있다.
- [0114] 본 발명의 발광층의 형성재료는 특별히 제한되지는 않으며, 구체적인 예로서 CBP(4,4'-bis(carbazol-9-yl)-biphenyl)을 들 수 있다.
- [0115] 본 발명의 발광층은 상술한 홀수송층과 마찬가지로 전자-홀 결합에 대하여 발광할 수 있는 도펀트를 더 함유할 수 있으며, 이때, 도펀트 종류 및 함량은 홀수송층의 경우와 거의 동일한 수준이며, 상기 발광층의 막두께는 10 내지 40 nm 범위인 것이 바람직하다.
- [0116] 상기 전자수송층을 형성하는 전자수송성 물질로는 트리스(8-퀴놀리놀라토)-알루미늄(tris(8-quinolinolate)-aluminium: Alq 3), Almq 3 을 이용하며, 상술한 홀수송층과 마찬가지로 전자-홀 결합에 대하여 발광할 수 있는 도펀트를 더 함유하기도 한다. 이때, 도펀트 종류 및 함량은 홀수송층의 경우와 거의 동일한 수준이며, 상기 전자수송층의 막두께는 30 내지 100nm 범위로 할 수 있다. 상기 전자수송층의 두께 범위를 벗어나는 경우에는 효율 저하 및 구동전압이 상승하여 바람직하지 못하다.
- [0117] 상기 발광층과 전자수송층 사이에는 홀 장벽층(HBL)이 더 형성될 수 있다. 여기에서 홀 장벽층은 인광발광물질에서 형성되는 엑시톤이 전자수송층으로 이동되는것을 막아주거나 홀이 전자수송층으로 이동되는 것을 막아주는 역할을 하는 것으로, 상기 홀 장벽층 형성 재료로서 BAlq를 사용할 수 있다.
- [0118] 상기 전자주입층은 LiF로 이루어진 물질로 형성할 수 있으며, 이의 두께는 0.1 내지 10nm 범위로 형성할 수 있다. 상기 전자주입층의 두께범위를 벗어나는 경우에는 구동전압이 상승하여 바람직하지 못하다.
- [0119] 상기 유기막층 상부에 형성된 제2전극(292)은 배면발광형인 경우, 반사형으로 구성되며, 반사형으로 구성되는 경우 Li, Ca, LiF/Ca, LiF/Al, Al, Mg 및 이들의 합금으로 이루어지는 군에서 선택되는 어느 하나의 물질로 형성할 수 있다.
- [0120] 또한, 상기 유기막층 상부에 형성된 제2전극(292)은 전면발광형인 경우, 반투과 캐소드형 또는 반투과 캐소드형성 후 투과형 캐소드형을 적층한 구조로 구성되며, 상기 반투과 캐소드형은 Li, Ca, LiF/Ca, LiF/Al, Al, Mg 및 Mg 합금으로 이루어지는 군에서 선택되는 어느 하나의 물질을 이용하여 이를 5 내지 30nm의 두께로 얇게 형성하여 구성할 수 있으며, 상기 반투과 캐소드형성후 투과형 캐소드형을 구성하는 방법은 일 함수가 작은 금속 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Mg 및 Mg 합금으로 이루어지는 군에서 선택되는 어느 하나의 물질을 이용하여 반투과형 캐소드를 형성한 후 저저항 특성을 갖는 ITO, IZO(Indium Zinc Oxide)등을 이용한 막을 추가적으로 형성하여 만든다. 이때, 반투과 캐소드의 두께가 5nm미만인 경우에는 저전압에서 전자주입을 못하고 만약 반투과 캐소드의 두께가 30nm 이상인 경우에는 경우에는 투과율이 현저하게 떨어져 바람직하지 못하다. 또한 반투과 캐소드와 투과형 캐소드를 합친 총두께는 10 내지 400nm의 두께가 적당하다.

- [0121] 도 6a 및 도 6b는 본 발명의 제1실시예에 따른 증착용 기관을 사용하여, 상기 도 5의 유기전계발광표시장치의 유기막층을 성막하는 공정을 나타내는 개략적인 단면도이다.
- [0122] 도 6a를 참조하면, 기관(300) 상에 주열 가열용 발열 도전층(310)이 형성되고, 상기 주열 가열용 발열 도전층(310) 상에 홈(340a)을 구비하는 절연막(320)이 형성되고, 상기 홈이 구비된 절연막(320) 상에 증착용 물질층(340)이 형성된 증착용 기관의 주열 가열용 발열 도전층(310)에 전계를 인가한다.
- [0123] 이때, 본 발명에 따른 증착용 기관을 사용하여, 상기 도 5의 유기전계발광표시장치의 유기막층을 형성하는 것이므로, 상기 홈(320a)의 형상은 상기 유기막층의 형상에 대응하여 패터닝되어 있다.
- [0124] 또한, 상기 증착용 물질층(340)은 상기 유기막층의 재질을 사용하여 형성하게 된다.
- [0125] 상술한 바와 같이, 유기막층은 발광층을 포함하며 그 외에 홀주입층, 홀수송층, 전자수송층 및 전자주입층 중 어느 하나 이상의 층을 추가로 포함할 수 있으므로, 예를 들어, 발광층을 성막하는 경우에는 상기 홈(320a)의 형상은 발광층의 형상에 대응하여 형성되어 있고, 상기 증착용 물질층(340)은 상기 발광층의 재질을 사용하여 형성하게 된다.
- [0126] 이때, 인가된 전계에 의하여 주열 가열되는 증착용 물질층(340)은 상기 홈과 대응되는 영역(340a)에 해당하고, 따라서, 상기 홈과 대응되는 영역(340a)의 증착용 물질이 증발하게 된다.
- [0127] 계속해서, 도 6b를 참조하면, 상기 증발된 증착용 물질이 화소정의막(281)에 형성된 개구부에 의해 노출된 제1전극층 상에 증착되어, 유기막층을 형성할 수 있다.
- [0128] 다만, 도 6a 및 도 6b에서는 도 5의 유기막층을 형성하는 성막하는 공정만을 도시하였으나, 이와는 달리, 도 5의 게이트 전극(231), 소오스/드레인 전극(250a, 250b) 또는 제1전극층(280)을 상술한 바와 같은 방법에 의하여 형성할 수 있다.
- [0129] 이때, 게이트 전극(231)을 성막하는 경우에는 상기 홈의 형상은 게이트 전극의 형상에 대응하여 패터닝되고, 상기 증착용 물질층(340)은 상기 게이트 전극의 재질을 사용하여 형성하게 된다.
- [0130] 또한, 소오스/드레인 전극(250a, 250b)을 성막하는 경우에는 상기 홈의 형상은 소오스/드레인 전극의 형상에 대응하여 패터닝되고, 상기 증착용 물질층(340)은 상기 소오스/드레인 전극의 재질을 사용하여 형성하게 된다.
- [0131] 또한, 제1전극층(280)을 성막하는 경우에는 상기 홈의 형상은 제1전극층의 형상에 대응하여 패터닝되고, 상기 증착용 물질층(340)은 상기 제1전극층의 재질을 사용하여 형성하게 된다.
- [0132] 본 발명은 이상에서 살펴본 바와 같이 바람직한 실시 예를 들어 도시하고 설명하였으나, 상기한 실시 예에 한정되지 아니하며 본 발명의 정신을 벗어나지 않는 범위 내에서 당해 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 다양한 변경과 수정이 가능할 것이다.

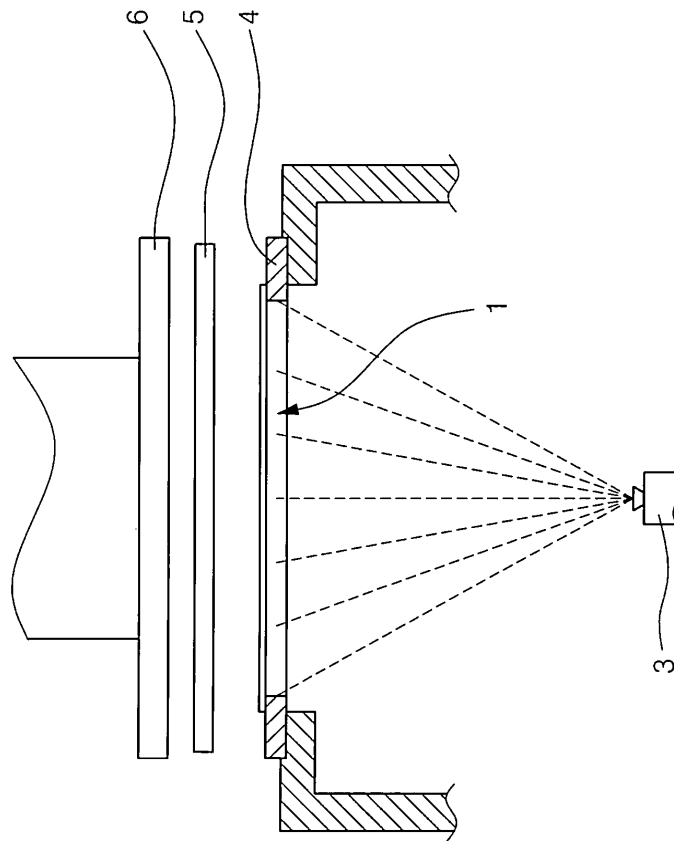
도면의 간단한 설명

- [0133] 도 1은 증착용 마스크를 구비한 증착 장치를 개략적으로 도시한 단면도,
- [0134] 도 2a 내지 도 2c는 본 발명의 제1실시예에 따른 증착장치의 증착용 기관의 개략적인 구성을 나타내는 단면도,
- [0135] 도 3a 내지 도 3c는 본 발명의 제2실시예에 따른 증착장치의 증착용 기관의 개략적인 구성을 나타내는 단면도,
- [0136] 도 3d는 본 발명의 제3실시예에 따른 증착장치의 증착용 기관의 개략적인 구성을 나타내는 단면도,
- [0137] 도 4a 및 4b는 본 발명의 제1실시예에 따른 증착용 기관을 사용한 성막 방법을 나타내는 개략적인 단면도,
- [0138] 도 5는 일반적인 구조의 유기전계발광표시장치를 나타내는 단면도,
- [0139] 도 6a 및 도 6b는 본 발명의 제1실시예에 따른 증착용 기관을 사용하여, 상기 도 5의 유기전계발광표시장치의 유기막층을 성막하는 공정을 나타내는 개략적인 단면도이다.
- [0140] <도면 주요부분에 대한 부호의 설명>

- [0141] 100, 300 : 기관
- [0142] 110 : 주울 가열용 발열 도전층 140 : 증착용 물질층
- [0143] 150, 200 : 소자 기관 210 : 버퍼층
- [0144] 220a : 소오스영역 220b : 드레인영역
- [0145] 221 : 채널영역 230 : 게이트절연막
- [0146] 231 : 게이트전극 240 : 층간절연막
- [0147] 150a : 소오스전극 150b : 드레인전극
- [0148] 260 : 무기막 270 : 유기막
- [0149] 280 : 제1전극층 281 : 화소정의막
- [0150] 291 : 유기막층 292 : 제2전극

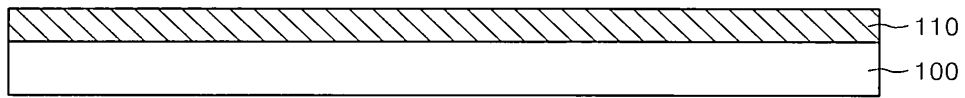
도면

도면1

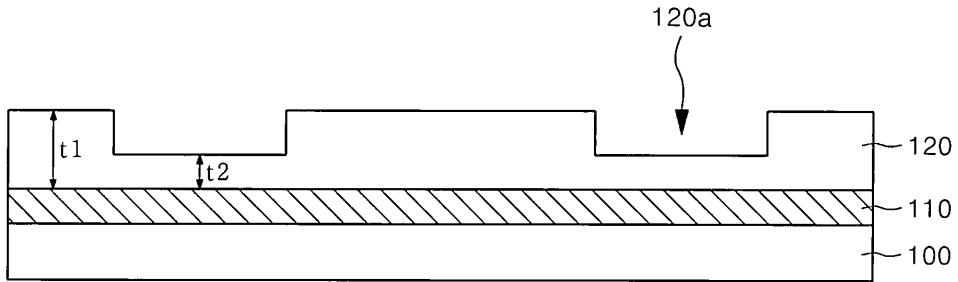


2 |

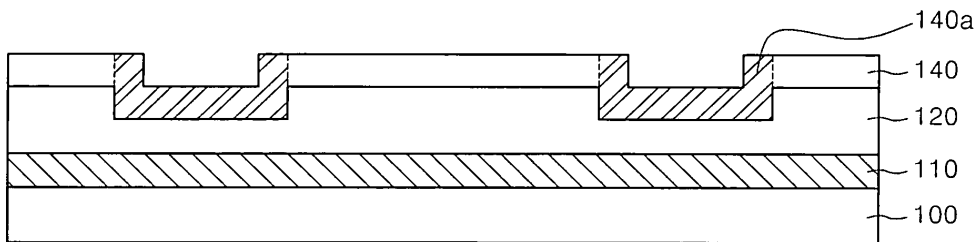
도면2a



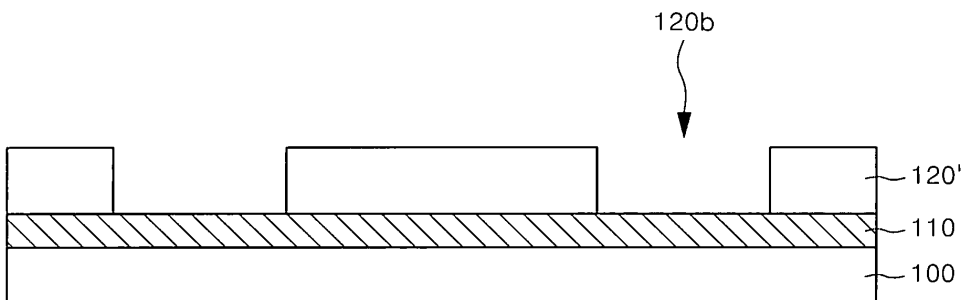
도면2b



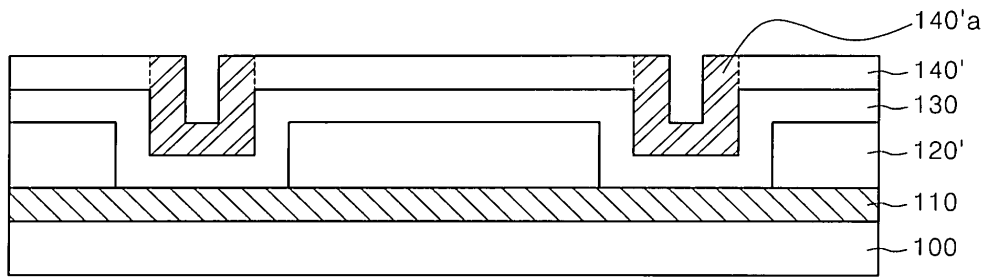
도면2c



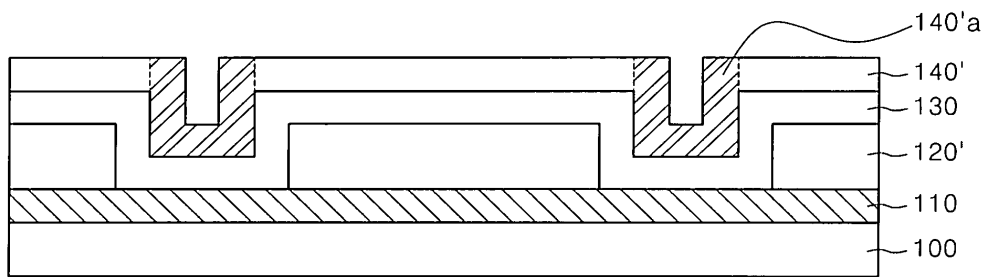
도면3a



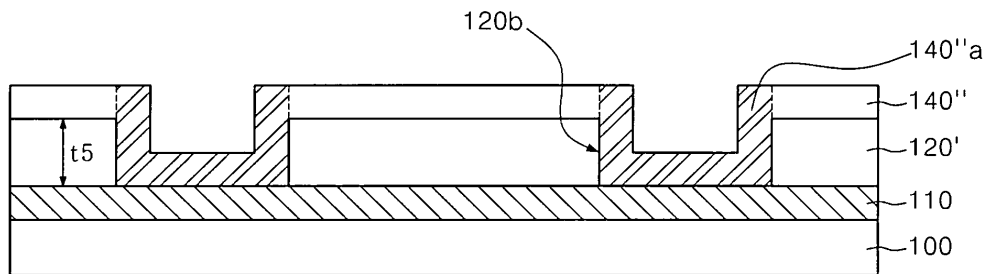
도면3b



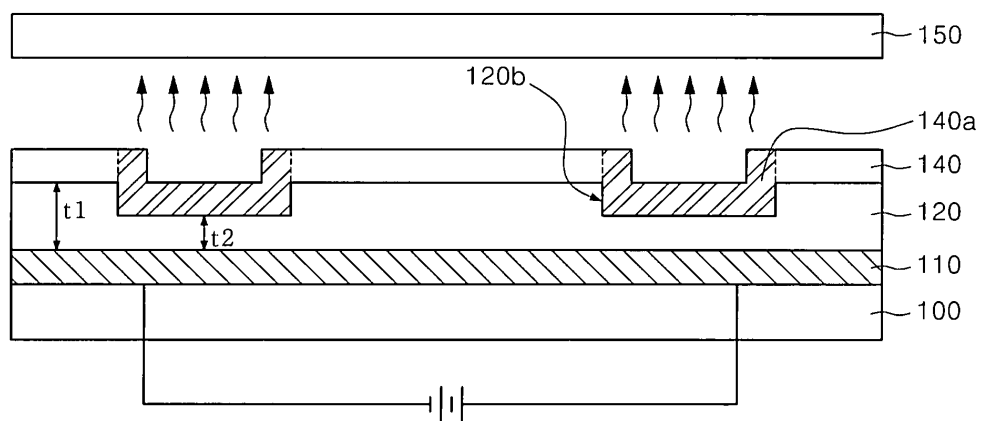
도면3c



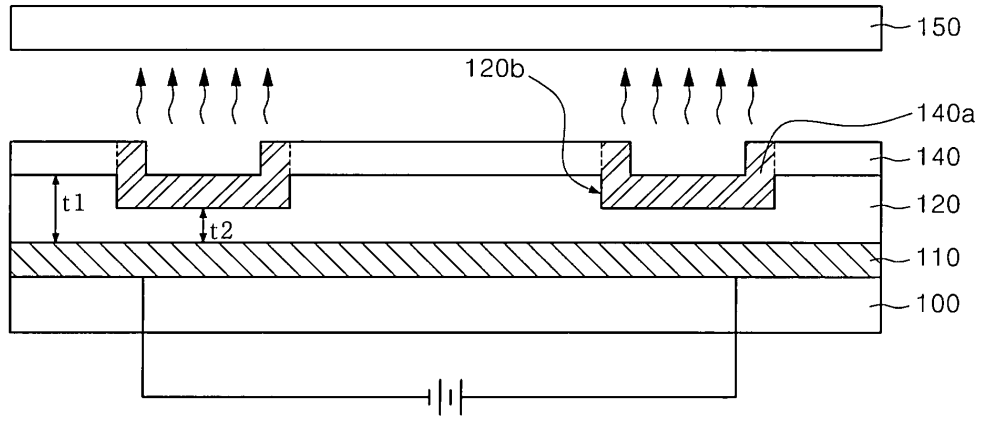
도면3d



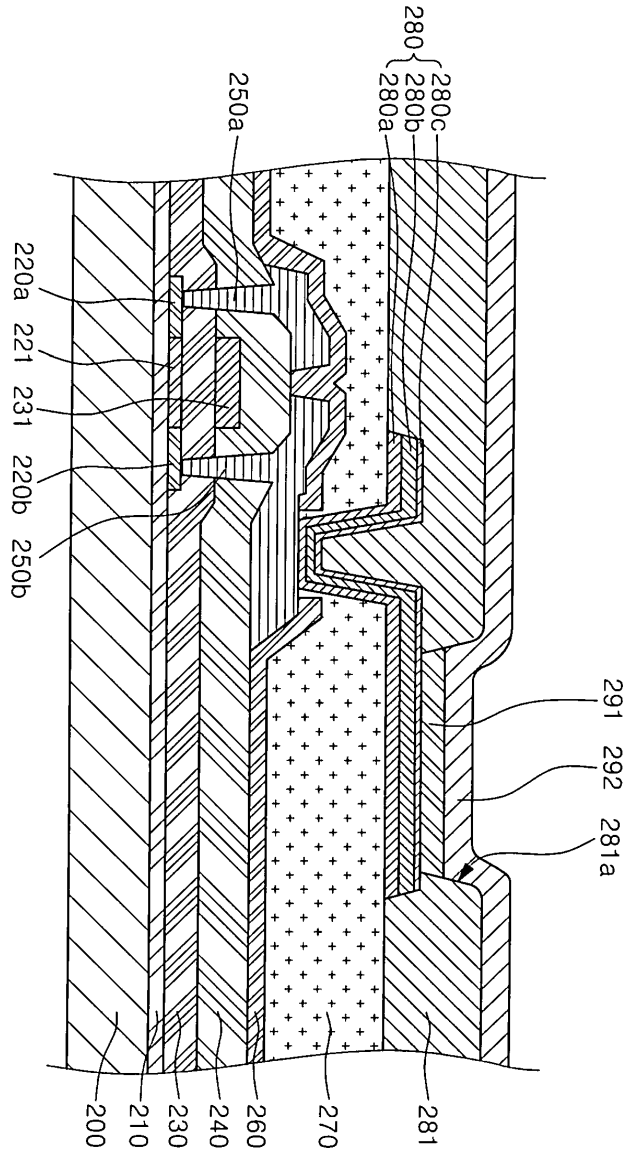
도면4a



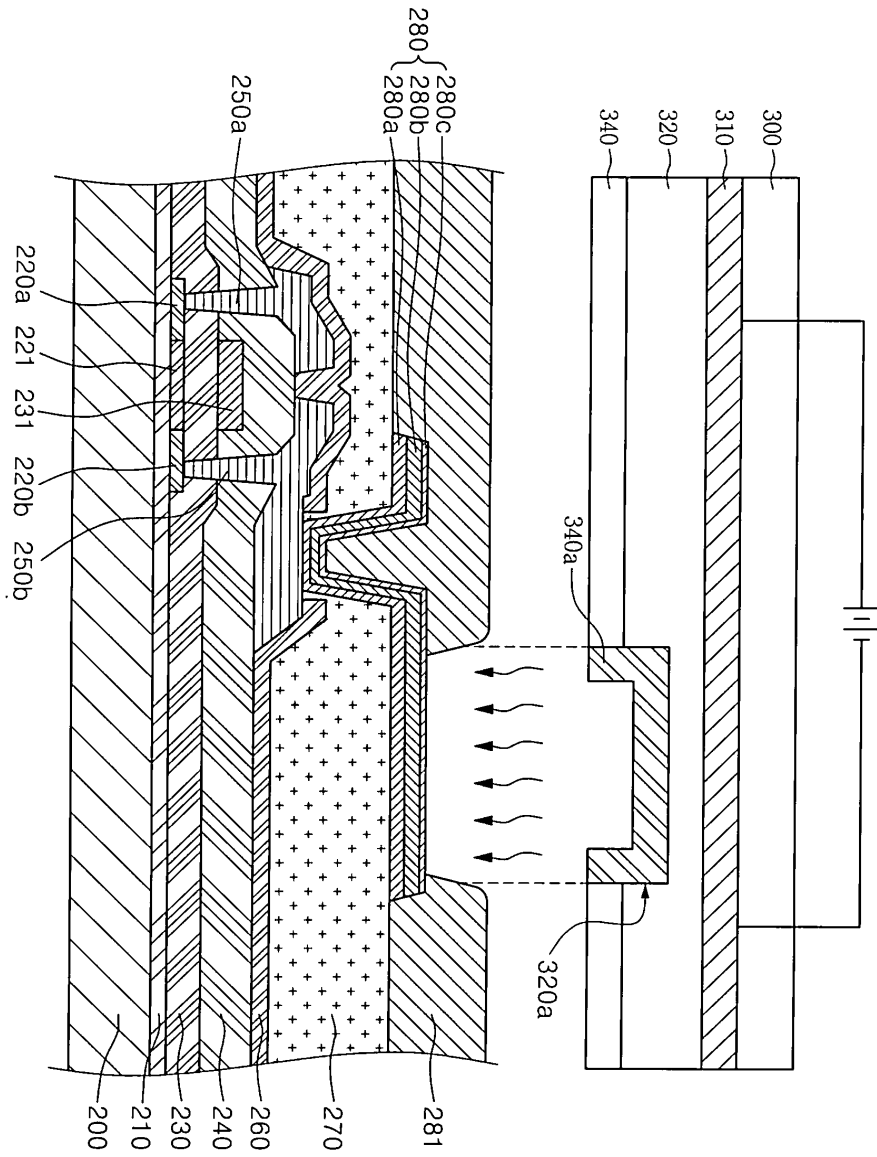
도면4b



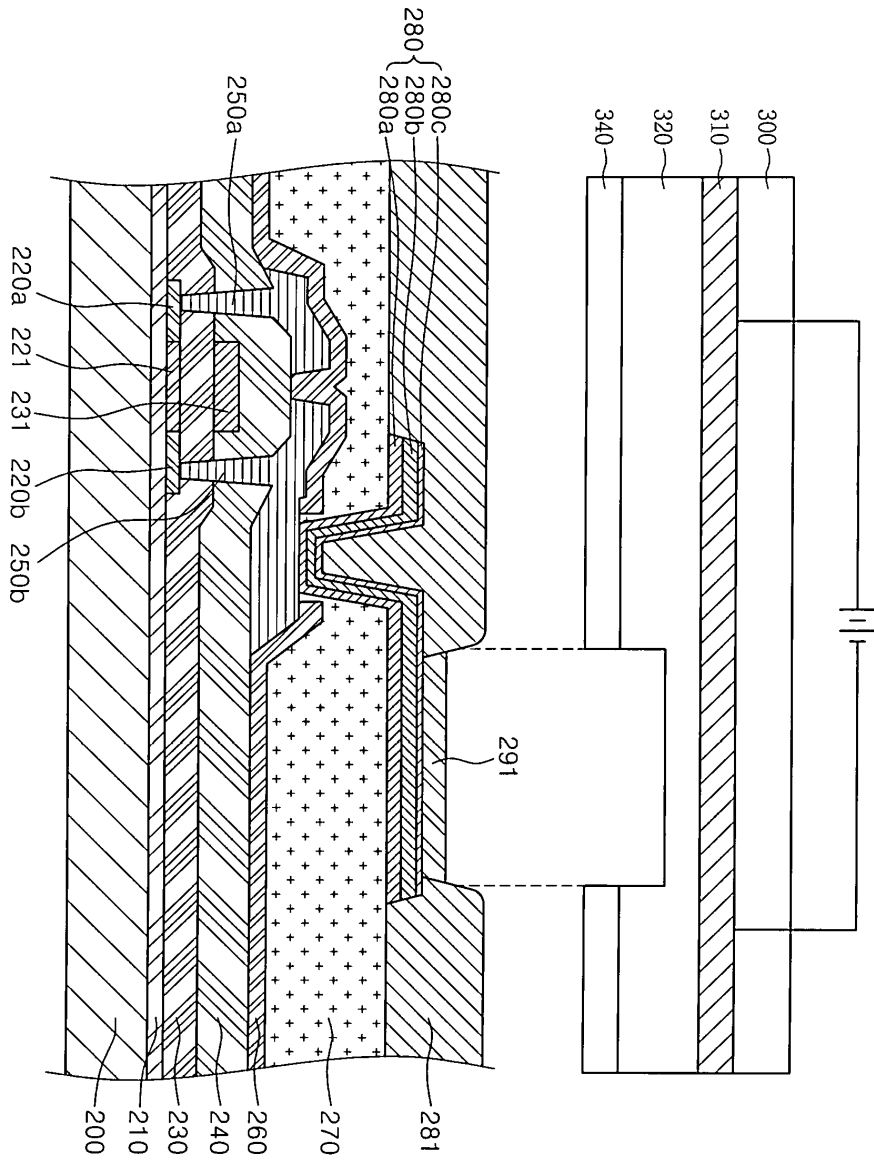
도면5



도면6a



도면6b



专利名称(译)	气相沉积设备的气相沉积基板，使用该气相沉积基板的沉积方法，以及有机电致发光显示设备的制造方法		
公开(公告)号	KR1020110005531A	公开(公告)日	2011-01-18
申请号	KR1020090063135	申请日	2009-07-10
[标]申请(专利权)人(译)	思稀特股份有限公司		
申请(专利权)人(译)	주식회사엔셀텍		
当前申请(专利权)人(译)	주식회사엔셀텍		
[标]发明人	RO JAE SANG 노재상 HONG WON EUI 홍원의		
发明人	노재상 홍원의		
IPC分类号	H01L51/56 H05B33/10 C23C14/24		
CPC分类号	H05B33/10 H01L51/5012 H01L51/0002 H01L51/5048 B32B3/266 B32B3/30 H01L51/0013 C23C14/04 C23C14/26 Y10T428/24331 Y10T428/24521 Y10T428/24545		
代理人(译)	CHOI , YOUNG BOK		
其他公开文献	KR101169001B1		
外部链接	Espacenet		

摘要(译)

本发明提供有机电致发光显示装置的制造方法和使用沉积装置的沉积基板的成膜方法，所述沉积装置形成第一绝缘层并且在配备有凹槽的第一绝缘层的上部形成沉积材料层或孔和加热的特征。授权用于焦耳加热的发热导电层中的电力并拾取沉积材料层，并且形成包括用于焦耳加热的发热导电层上的凹槽的沉积基板或用于焦耳加热的发热导电层的孔在基板上提供基板。因此，本发明具有可以为大型器件的制造提供良好的成膜方法的效果。沉积，沉积和焦耳加热。

