



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년11월27일

(11) 등록번호 10-1572271

(24) 등록일자 2015년11월20일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2009-0105109

(22) 출원일자 2009년11월02일

심사청구일자 2014년10월31일

(65) 공개번호 10-2011-0048346

(43) 공개일자 2011년05월11일

(56) 선행기술조사문헌

KR1020060017311 A

KR1020060012986 A

KR1020060012200 A

JP2009025741 A

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

유상호

경북 구미시 박정희로 599, 122동 1206호 (송정동, 푸르지오캐슬A단지아파트)

정석희

대구광역시 달서구 장기로 145, 성당래미안e편한 세상 208동 1205호 (본리동)

(74) 대리인

특허법인로알

전체 청구항 수 : 총 10 항

심사관 : 조기덕

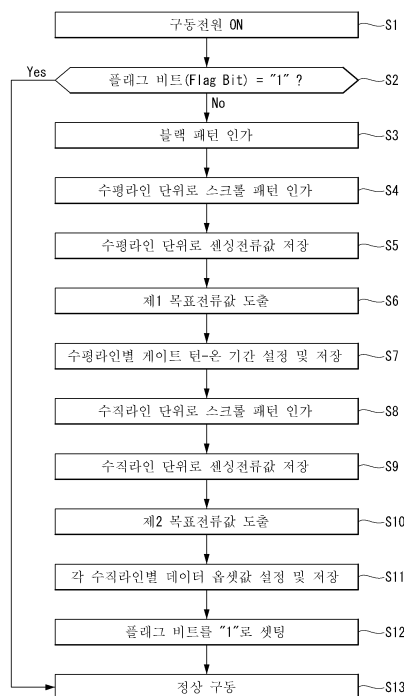
(54) 발명의 명칭 유기발광다이오드 표시장치 및 그 구동방법

(57) 요약

본 발명은 화소들 간 휘도 편차를 보상할 수 있는 유기발광다이오드 표시장치의 구동방법에 관한 것이다.

이 구동방법은 EEPROM에 저장된 플래그 비트의 논리값을 독출하는 단계(S1); 특정 논리값 하에서, 표시패널에 수평라인 단위로 스크롤 패턴을 인가하여, 각 수평 라인의 화소들에 흐르는 전류를 센싱한 후, 센싱 전류값들을 기(뒷면에 계속)

대표도 - 도3



초로 제1 목표전류값을 도출하는 단계(S2); 상기 제1 목표전류값에 기준한 각 센싱 전류값의 상대적인 차를 기반으로 수평 라인별 게이트 턴-온 시간을 조절하기 위한 제1 보상값을 설정하는 단계(S3); 상기 특정 논리값 하에서, 표시패널에 수직라인 단위로 스캔 패턴을 인가하여, 각 수직 라인의 화소들에 흐르는 전류를 센싱한 후, 센싱 전류값들 중에서 제2 목표전류값을 도출하는 단계(S4); 상기 제2 목표전류값에 기준한 각 센싱 전류값의 상대적인 차를 기반으로 수직 라인별 데이터 옵셋 값을 조절하기 위한 제2 보상값을 설정하는 단계(S5); 및 상기 제1 및 제2 보상값을 상기 EEPROM에 저장한 후 상기 특정 논리값과 반대되는 논리값으로 상기 플레그 비트의 논리값을 셋팅하는 단계(S6)를 포함한다.

명세서

청구범위

청구항 1

EEPROM에 저장된 플래그 비트의 논리값을 독출하는 단계(S1);

특정 논리값 하에서, 표시패널에 수평라인 단위로 스크롤 패턴을 인가하여, 각 수평 라인의 화소들에 흐르는 전류를 센싱한 후, 센싱 전류값들을 기초로 제1 목표전류값을 도출하는 단계(S2);

상기 제1 목표전류값에 기준한 각 센싱 전류값의 상대적인 차를 기반으로 수평 라인별 게이트 턴-온 기간을 조절하기 위한 제1 보상값을 설정하는 단계(S3);

상기 특정 논리값 하에서, 표시패널에 수직라인 단위로 스크롤 패턴을 인가하여, 각 수직 라인의 화소들에 흐르는 전류를 센싱한 후, 센싱 전류값들 중에서 제2 목표전류값을 도출하는 단계(S4);

상기 제2 목표전류값에 기준한 각 센싱 전류값의 상대적인 차를 기반으로 수직 라인별 데이터 옵셋 값을 조절하기 위한 제2 보상값을 설정하는 단계(S5); 및

상기 제1 및 제2 보상값을 상기 EEPROM에 저장한 후 상기 특정 논리값과 반대되는 논리값으로 상기 플래그 비트의 논리값을 셋팅하는 단계(S6)를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 2

제 1 항에 있어서,

상기 제1 목표전류값은 상기 S2 단계의 센싱 전류값들 중 최소값과 최대값을 산술 평균하여 얻어진 중간값으로 결정되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 3

제 1 항에 있어서,

상기 제2 목표전류값은 상기 S4 단계의 센싱 전류값들 중 최소값으로 결정되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 4

제 1 항에 있어서,

상기 스크롤 패턴은 한 프레임에 한 라인씩 인가되고, 특정 시간 동안 해당 라인에 한 번 또는 다수 번 인가되며;

상기 센싱 전류값들은 각 라인에 상기 스크롤 패턴이 다수 번 인가되는 경우에 대응하여 상기 특정 시간에 대한 평균값으로 취해지는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 5

제 1 항에 있어서,

상기 S1 단계와 S2 단계 사이에 상기 표시패널에 블랙 패턴을 인가하여 상기 표시패널의 옵셋 전류값을 검출하는 단계를 더 포함하고;

상기 옵셋 전류값은 상기 센싱 전류값들에 반영되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 6

다수의 게이트라인들과 데이터라인들이 교차되고, 이 교차 영역에 유기발광다이오드를 각각 포함한 다수의 화소들이 형성된 표시패널;

플래그 비트를 저장하는 EEPROM;

상기 플래그 비트의 특정 논리값 하에서, 상기 표시패널에 수평 및 수직 라인 단위로 인가되는 스크롤 패턴에 응답하여 수평 및 수직 라인의 화소들에 흐르는 전류를 센싱하는 전류센싱회로; 및

센싱 전류값들을 기반으로 수평 라인별 게이트 턴-온 시간을 조절하기 위한 제1 보상값과, 수직 라인별 데이터 업셋 값을 조절하기 위한 제2 보상값을 설정한 후, 상기 제1 및 제2 보상값을 상기 EEPROM에 저장함과 아울러 상기 특정 논리값과 반대되는 논리값으로 상기 플래그 비트의 논리값을 셋팅하는 타이밍 컨트롤러를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 전류센싱회로는,

상기 센싱 전류값들을 전압값으로 변환하는 적분기와, 상기 전압값을 아날로그-디지털 변환하여 상기 타이밍 컨트롤러에 공급하는 아날로그-디지털 변환기를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 8

제 7 항에 있어서,

상기 스크롤 패턴은 한 프레임에 한 라인씩 인가되고, 특정 시간 동안 해당 라인에 한 번 또는 다수 번 인가되며;

상기 전류센싱회로는, 각 라인에 상기 스크롤 패턴이 다수 번 인가되는 경우에 대응하여 상기 센싱 전류값들을 상기 특정 시간으로 나누는 계산기를 더 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 9

제 6 항에 있어서,

상기 타이밍 컨트롤러는,

상기 제1 및 제2 보상값 설정을 위한 연산 처리 동작을 수행하는 제어부;

상기 제1 보상값을 기반으로 게이트 출력 인에이블 신호를 변조하는 제어시호 발생부;

상기 스크롤 패턴을 발생하는 패턴 발생부;

상기 제2 보상값을 이용하여 입력 데이터를 변조하는 감산기;

상기 플래그 비트의 논리값에 따라 상기 패턴 발생부로부터의 입력과 상기 감산기로부터의 입력을 선택적으로 출력하는 멀티플렉서를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 10

제 9 항에 있어서,

상기 패턴 발생부는 풀 화이트 계조의 수평 1 라인 스크롤 패턴 및 풀 화이트 계조의 수직 1 라인 스크롤 패턴을 발생함과 아울러, 블랙 패턴을 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치.

발명의 설명

발명의 상세한 설명

기술 분야

본 발명은 유기발광다이오드 표시장치에 관한 것으로 특히, 화소들 간 휘도 편차를 보상할 수 있는 유기발광다이오드 표시장치 및 그 구동방법에 관한 것이다.

[0001]

배경 기술

- [0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들(Flat Panel Display, FPD)이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치(Field Emission Display : FED), 플라스마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.
- [0003] PDP는 구조와 제조공정이 단순하기 때문에 경박단소하면서도 대화면화에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하 "TFT" 라 함)가 적용된 TFT LCD는 가장 널리 사용되고 있는 평판표시소자이지만 비발광소자이기 때문에 시야각이 좁고 응답속도가 낮은 문제점이 있다. 이에 비하여, 전계발광소자는 발광층의 재료에 따라 무기발광 다이오드 표시장치와 유기발광다이오드 표시장치로 대별되며 특히, 유기발광다이오드 표시장치는 스스로 발광하는 자발광소자를 이용함으로써 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- [0004] 유기발광다이오드 표시장치는 도 1과 같이 유기발광다이오드를 가진다. 유기발광다이오드는 애노드전극과 캐소드전극 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 구비한다.
- [0005] 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.
- [0006] 유기발광다이오드 표시장치는 이와 같은 유기발광다이오드가 포함된 화소를 매트릭스 형태로 배열하고 스캔펄스에 의해 선택된 화소들의 밝기를 비디오 데이터의 제조에 따라 제어한다.
- [0007] 도 2와 같은 화소의 밝기는 아래의 수학적 식 1과 같이 유기발광다이오드(OLED)에 흐르는 전류(Ioled)에 비례한다.

수학적 식 1

$$I_{oled} = \frac{k}{2} (V_{gs} - V_{th})^2$$

- [0008]
- [0009] 여기서, 'k'는 구동 TFT(DR)의 이동도(Mobility) 및 기생용량(Parasitic Capacitance)에 의해 결정되는 상수값, 'V_{gs}'는 구동 TFT(DR)의 게이트전압(V_g)과 소스전압(V_s) 간의 차전압, 'V_{th}'는 구동 TFT(DR)의 문턱전압을 각각 의미한다.
- [0010] 일반적으로, 유기발광다이오드 표시장치에서 화소들 간 휘도의 불균일성은 구동 TFT(DR)의 문턱전압(V_{th}) 편차와, 이동도 및 기생용량에 관계되는 공정편차에 주로 기인한다. 구동 TFT(DR)의 문턱전압(V_{th}) 편차를 보상하기 위해, 다양한 전압구동 보상방식들과 전류구동 보상방식들이 알려져 있으며, 이들 중 일부는 현재 제품에 적용되고 있다.
- [0011] 하지만, 공정 편차 즉, 이동도 편차 및 기생용량 편차를 보상하기 위한 기술은 그 발전 정도가 미약하다. 최근, 각 화소마다 개별적으로 이동도 값을 센싱하고, 이 센싱된 값을 입력 디지털 비디오 데이터에 반영하는 방식이 제안된 바 있으나, 이 방식은 각 화소의 이동도 값을 얻기 위해서 소요되는 시간이 길고, 화소당 센싱 값을 모두 저장하여야 하기 때문에 대면적·고해상도의 유기발광다이오드 표시장치에 적용하기 어렵다.

발명의 내용

해결 하고자하는 과제

- [0012] 따라서, 본 발명의 목적은 공정 편차로 인한 화소들 간 휘도 편차를 보상할 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법을 제공하는 데 있다.
- [0013] 본 발명의 다른 목적은 보상에 소요되는 시간 및 메모리 용량을 줄일 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법을 제공하는 데 있다.

과제 해결수단

- [0014] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 구동방법은 EEPROM에 저장된 플래그 비트의 논리값을 독출하는 단계(S1); 특정 논리값 하에서, 표시패널에 수평라인 단위로 스크롤 패턴을 인가하여, 각 수평 라인의 화소들에 흐르는 전류를 센싱한 후, 센싱 전류값들을 기초로 제1 목표전류값을 도출하는 단계(S2); 상기 제1 목표전류값에 기준한 각 센싱 전류값의 상대적인 차를 기반으로 수평 라인별 게이트 턴-온 시간을 조절하기 위한 제1 보상값을 설정하는 단계(S3); 상기 특정 논리값 하에서, 표시패널에 수직라인 단위로 스크롤 패턴을 인가하여, 각 수직 라인의 화소들에 흐르는 전류를 센싱한 후, 센싱 전류값들 중에서 제2 목표전류값을 도출하는 단계(S4); 상기 제2 목표전류값에 기준한 각 센싱 전류값의 상대적인 차를 기반으로 수직 라인별 데이터 옵셋 값을 조절하기 위한 제2 보상값을 설정하는 단계(S5); 및 상기 제1 및 제2 보상값을 상기 EEPROM에 저장한 후 상기 특정 논리값과 반대되는 논리값으로 상기 플래그 비트의 논리값을 셋팅하는 단계(S6)를 포함한다.
- [0015] 상기 제1 목표전류값은 상기 S2 단계의 센싱 전류값들 중 최소값과 최대값을 산술 평균하여 얻어진 중간값으로 결정된다.
- [0016] 상기 제2 목표전류값은 상기 S4 단계의 센싱 전류값들 중 최소값으로 결정된다.
- [0017] 상기 스크롤 패턴은 한 프레임에 한 라인씩 인가되고, 특정 시간 동안 해당 라인에 한 번 또는 다수 번 인가되며; 상기 센싱 전류값들은 각 라인에 상기 스크롤 패턴이 다수 번 인가되는 경우에 대응하여 상기 특정 시간에 대한 평균값으로 취해진다.
- [0018] 상기 S1 단계와 S2 단계 사이에 상기 표시패널에 블랙 패턴을 인가하여 상기 표시패널의 수평 및 수직 라인별 옵셋 전류값을 검출하는 단계를 더 포함하고; 상기 옵셋 전류값은 상기 센싱 전류값들에 반영된다.
- [0019] 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 다수의 게이트라인들과 데이터라인들이 교차되고, 이 교차 영역에 유기발광다이오드를 각각 포함한 다수의 화소들이 형성된 표시패널; 플래그 비트를 저장하는 EEPROM; 상기 플래그 비트의 특정 논리값 하에서, 상기 표시패널에 수평 및 수직 라인 단위로 인가되는 스크롤 패턴에 응답하여 수평 및 수직 라인의 화소들에 흐르는 전류를 센싱하는 전류센싱회로; 및 센싱 전류값들을 기반으로 수평 라인별 게이트 턴-온 시간을 조절하기 위한 제1 보상값과, 수직 라인별 데이터 옵셋 값을 조절하기 위한 제2 보상값을 설정한 후, 상기 제1 및 제2 보상값을 상기 EEPROM에 저장함과 아울러 상기 특정 논리값과 반대되는 논리값으로 상기 플래그 비트의 논리값을 셋팅하는 타이밍 컨트롤러를 구비한다.

효과

- [0020] 본 발명에 따른 유기발광다이오드 표시장치 및 그 구동방법은, 구동 TFT의 문턱전압 편차는 물론이거니와, 이동도 편차 및 기생용량 편차 등과 같은 공정편차까지 보상함으로써 화소들 간 휘도 편차를 획기적으로 방지할 수 있다.
- [0021] 나아가, 본 발명에 따른 유기발광다이오드 표시장치 및 그 구동방법은, 공정편차를 보상하기 위해 표시패널의 화소들에 흐르는 전류를 수평 및 수직 라인 단위로 센싱하여 수평 및 수직 라인별로 전류 편차를 보상함으로써, 보상에 소요되는 시간 및 메모리 용량을 크게 줄일 수 있다.

발명의 실시를 위한 구체적인 내용

- [0022] 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- [0023] 이하, 도 3 내지 도 12를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0024] 도 3 내지 도 9는 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 구동방법을 보여준다.
- [0025] 도 3을 참조하면, 이 유기발광다이오드 표시장치의 구동방법은 구동 전원의 인가(ON)시 EEPROM의 특정 번지에

엑세스(Access)하여 플래그 비트(Flag Bit)의 논리값을 독출하고, 이를 기반으로 구동 모드를 선택한다.(S1,S2) 예컨대, 플래그 비트(Flag Bit)가 "1"로 셋팅되어 있는 경우에는 이미 보상 구동의 과정을 거친 상태라 판단하고 바로 표시장치를 정상 구동 모드로 진입시킨다.(S13) 정상 구동 모드에서는, 공정 편차가 의한 화소들 간 휘도 편차가 보상된 상태에서 정상적인 화상 표시를 수행한다. 화소들 간 휘도 편차는 구동전류 차에 종속된다. 따라서, 플래그 비트가 "0"으로 셋팅되어 있는 경우에는 전류 편차가 제거되지 않은 상태라 판단하여 표시장치를 보상 구동 모드로 진입시킨다.

[0026] 보상 구동 모드 하에서, 이 구동방법은 표시패널에 블랙 패턴을 인가하여 블랙 표시상태에서 한 프레임 동안 표시패널의 옅색 전류값을 검출한다.(S3) 여기서, 옅색 전류값은 이후 단계에서 검출될 각 라인별 센싱 전류의 정확도를 높이는 역할을 한다. S3 단계는 생략될 수 있다.

[0027] 이 구동방법은 도 4와 같이 표시패널에 수평라인 단위로 풀 화이트(Full-White) 계조의 스크롤 패턴을 인가하여, 각 수평 라인의 화소들에 흐르는 전류를 센싱한다.(S4) 스크롤 패턴은 한 프레임에 한 수평 라인씩 인가되며, 특정 시간 동안 해당 수평 라인에 한 번 또는 다수 번 인가될 수 있다. 수평 라인별 센싱 전류값은 각각 전류 적분기(1)를 통한 적분 과정을 거친 후 아날로그-디지털 컨버팅(Analog-Digital Converting : 이하, "ADC) 과정을 통해 디지털 값으로 변환된다. 수평 라인별 센싱 전류값은 각 수평 라인에 스크롤 패턴이 다수 번 인가되는 경우에 대응하여 제산기(2)를 더 거침으로써 평균값으로 취해질 수 있다. 유기발광다이오드는 주위 환경 조건에 따라 휘도 특성이 틀려지므로, 각 수평 라인에 흐르는 전류를 여러 번 센싱하여 이들의 누적값을 상기 특정 시간으로 나누어 평균값을 취하면 에러값을 제거할 수 있게 된다.

[0028] 이 구동방법은 수평 라인별 센싱 전류값에 S3 단계에서 검출된 옅색 전류값을 반영한 후, 그 결과를 EEPROM에 저장한다.(S5)

[0029] 이 구동방법은 저장된 센싱 전류값들 중 최소값과 최대값을 도출하고, 최소값과 최대값을 산술 평균하여 중간값을 산출한다. 그리고, 이 중간값을 제1 목표 전류값으로 설정한다.(S6)

[0030] 이 구동방법은 수평 라인별 전류 편차를, 데이터가 인가될 수 있는 게이트 턴-온 기간의 시간적 길이 조절로 보상한다. 이를 위해, 이 구동방법은 제1 목표 전류값에 기준한 각 센싱 전류값의 상대적인 차를 기반으로 수평 라인별 게이트 턴-온 기간을 조절하기 위한 제1 보상값을 설정하고, 이를 EEPROM에 저장한다.(S7) 제1 보상값은 스캔펄스의 게이트 턴-온 기간이, 도 5와 같이 제1 목표 전류값에 대응하여 기준 기간(T_n)이 되도록 설정되고, 최소값에 대응하여 기준 기간(T_n)보다 긴 제1 기간(T_1)이 되도록 설정되며, 최대값에 대응하여 기준 기간(T_n)보다 짧은 제2 기간(T_2)이 되도록 설정된다. 그 결과, 수평 라인별 스캔펄스의 게이트 턴-온 기간은 최대 제1 기간(T_1)에서 최소 제2 기간(T_2) 사이에서 조절된다. 게이트 턴-온 기간은, 게이트 출력을 마스킹 할 수 있는 게이트 출력 인에이블신호(Gate Output Enable : GOE)를 제1 보상값에 따라 가변시킴으로써 조절될 수 있다. 게이트 출력 인에이블신호의 하이논리구간 폭을 늘릴수록 스캔펄스의 게이트 턴-온 기간은 짧아지며, 반대로 게이트 출력 인에이블신호의 하인논리구간 폭을 줄일수록 스캔펄스의 게이트 턴-온 기간은 길어진다. 제1 보상값은 해당 수평 라인의 어드레스 정보와 함께 EEPROM에 저장된다. 스캔펄스의 게이트 턴-온 기간 조절에 의해, 도 6과 같이 표시패널의 수평 라인별 전류 편차는 제거될 수 있다.

[0031] 이어서, 이 구동방법은 도 7과 같이 표시패널에 수직라인 단위로 풀 화이트(Full-White) 계조의 스크롤 패턴을 인가하여, 각 수직 라인의 화소들에 흐르는 전류를 센싱한다.(S8) 스크롤 패턴은 한 프레임에 한 수직 라인씩 인가되며, 특정 시간 동안 해당 수직 라인에 한 번 또는 다수 번 인가될 수 있다. 수직 라인별 센싱 전류값은 각각 전류 적분기(1)를 통한 적분 과정을 거친 후 ADC 과정을 통해 디지털 값으로 변환된다. 수직 라인별 센싱 전류값은 각 수직 라인에 스크롤 패턴이 다수 번 인가되는 경우에 대응하여 제산기(2)를 더 거침으로써 평균값으로 취해질 수 있다. 유기발광다이오드는 주위 환경 조건에 따라 휘도 특성이 틀려지므로, 각 수직 라인에 흐르는 전류를 여러 번 센싱하여 이들의 누적값을 상기 특정 시간으로 나누어 평균값을 취하면 에러값을 제거할 수 있게 된다.

[0032] 이 구동방법은 수직 라인별 센싱 전류값에 S3 단계에서 검출된 옅색 전류값을 반영한 후, 그 결과를 EEPROM에 저장한다.(S8)

[0033] 이 구동방법은 저장된 센싱 전류값들 중 최소값을 도출하고, 이 최소값을 제2 목표 전류값으로 설정한다.(S10)

[0034] 이 구동방법은 수직 라인별 전류 편차를 데이터 옅색 값으로 보상한다. 이를 위해, 이 구동방법은 제2 목표 전류값에 기준한 각 센싱 전류값의 상대적인 차를 기반으로 수직 라인별 데이터 옅색 값을 조절하기 위한 제2 보상값을 설정한 후 이를 EEPROM에 저장한다.(S11) 제2 보상값은 도 8과 같이 상대적인 차가 클수록 큰 값(ΔC

1)으로 설정되고, 상대적인 차가 작을수록 작은 값($\Delta C2$)으로 설정된다. 도 8에서, "SC1"은 상대적으로 큰 센싱 전류값을, "SC2"는 상대적으로 작은 센싱 전류값을, "SC_Target"은 제2 목표 전류값을 각각 나타낸다. 제2 보상값은 해당 수직 라인의 어드레스 정보와 함께 EEPROM에 저장된다. 제2 보상값은 이후 정상 구동시 입력 데이터에서 감산 되어져야 할 값이다. 데이터 오프셋 값 조절에 의해, 도 9와 같이 표시패널의 수직 라인별 전류 편차는 제거될 수 있다.

[0035] 상기와 같이, 수평 및 수직 라인별 전류 편차를 제거하기 위한 제1 및 제2 보상값이 EEPROM에 저장되고 나면, 이 구동방법은 플래그 비트를 "1"로 셋팅한다.(S12) 이러한 플래그 비트의 셋팅 과정은 표시장치의 제조가 완료된 후 에이징 공정 전(또는후)에 있어 한 번 이루어질 수 있다. 제1 및 제2 보상값은 사용자에게 의한 갱신되지 않는 한 정상 구동시에도 최초 셋팅 상태로 유지된다. 그 결과, 정상 구동시, 공정 편차(이동도 편차나 기생용량 편차 등)로 인한 수평 및 수직 라인별 전류 편차가 제거된 상태에서 구동 TFT의 문턱전압 편차를 보상하기 위한 여러 보상 구동방식이 수행될 수 있다.

[0036] 도 10 내지 도 12는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 보여준다.

[0037] 도 10을 참조하면, 이 유기발광다이오드 표시장치는 표시패널(10), 타이밍 컨트롤러(11), 데이터 구동회로(12), 게이트 구동회로(13), 전류센싱회로(14) 및 EEPROM(15)을 구비한다.

[0038] 표시패널(10)에는 다수의 게이트라인들(GL)과 다수의 데이터라인들(DL)이 교차되어 형성된다. 그리고, 이 교차영역에는 다수의 화소들(P)이 형성된다. 화소들(P) 각각은 유기발광다이오드, 구동 TFT, 다수의 스위치 TFT들 및 스토리지 커패시터를 포함하여 구동 TFT의 문턱전압 편차를 보상한다. 화소(P)의 일 예에 대해서는 도 11을 통해 후술한다. 화소(P)의 구조에 따라 게이트라인들(GL) 각각은 스캔라인과 에미션라인을 포함할 수 있다. 표시패널(10)에는 화소들(P)에 공통으로 고전위 구동전압(Vdd)을 공급하는 신호 배선들과, 기저 전압(Vss)을 공급하는 신호배선들이 형성된다. 고전위 구동전압(Vdd)은 고전위 구동전압원(VDD)에 의해 발생되고, 기저 전압(Vss)은 기저 전압원(VSS)에 의해 발생된다.

[0039] 타이밍 컨트롤러(11)는 구동 전원의 인가(ON)시 EEPROM(15)에 저장된 플래그 비트(Flag Bit)의 논리 상태에 따라 보상 구동 모드인지 또는 정상 구동 모드인지를 판단하고, 상기 판단 결과에 기초하여 구동회로들(12,13)을 다르게 제어한다.

[0040] 보상 구동 모드 하에서 타이밍 컨트롤러(11)는 구동 제어신호들(DDC,GDC)을 통해 구동회로들(12,13)을 제어하여, 표시패널(10)에 수평 라인 단위로 스크롤 패턴을 인가한다. 그리고, 이때 얻어지는 센싱 전류값들을 이용하여 수평 라인별 휘도 편차를 제거하기 위한 제1 보상값들(CD1)을 설정한 후, 이 제1 보상값들(CD1)을 해당 수평 라인의 어드레스 정보와 함께 EEPROM(15)에 저장한다. 타이밍 컨트롤러(11)는 타이밍 제어신호들(DDC,GDC)을 통해 구동회로들(12,13)을 제어하여, 표시패널(10)에 수직 라인 단위로 스크롤 패턴을 인가한다. 그리고, 이때 얻어지는 센싱 전류값들을 이용하여 수직 라인별 휘도 편차를 제거하기 위한 제2 보상값들(CD2)을 설정한 후, 이 제2 보상값들(CD2)을 해당 수직 라인의 어드레스 정보와 함께 EEPROM(15)에 저장한다. 타이밍 컨트롤러(11)는 제1 및 제2 보상값들(CD1,CD2)의 설정 및 저장이 완료되면, EEPROM(15)에 저장된 플래그 비트의 논리 상태를 정상 구동 모드에 대응되도록 변경한다.

[0041] 정상 구동 모드 하에서 타이밍 컨트롤러(11)는 EEPROM(15)으로부터 제1 보상값들(CD1)을 독출하고, 이를 기반으로 스캔펄스의 게이트 턴-온 기간을 조절하기 위한 게이트 출력 인에이블 신호를 변조한다. 타이밍 컨트롤러(11)는 EEPROM(15)으로부터 제2 보상값들(CD2)을 독출하고, 이를 기반으로 입력 데이터(RGB)를 변조한다.

[0042] 데이터 구동회로(12)는 타이밍 컨트롤러(11)의 제어하에 보상 구동 모드 하에서 수평 및 수직 라인 단위의 스크롤 패턴들을 데이터 전압으로 변환하여 데이터라인들(DL)에 공급한다. 데이터 구동회로(12)는 타이밍 컨트롤러(11)의 제어하에 정상 구동 모드 하에서 변조 데이터(R'G'B')를 데이터 전압으로 변환하여 데이터 라인들(DL)에 공급한다.

[0043] 게이트 구동회로(13)는 타이밍 컨트롤러(11)의 제어하에 보상 구동 모드 하에서 게이트 턴-온 기간이 조절되지 않은 스캔펄스를 순차적으로 발생하며, 정상 구동 모드 하에서 게이트 턴-온 기간이 조절된 스캔펄스를 순차적으로 발생하여 게이트 라인들(GL)에 공급한다.

[0044] 전류센싱회로(14)는 보상 구동 모드 하에서, 표시패널(10)의 각 수평 및 수직 라인에 흐르는 전류를 한 라인씩 센싱한다. 각 수평 및 수직 라인에 대한 센싱은 한 프레임 동안 한 번 수행될 수 있으며 또한, 특정 시간 동안 다수 번 수행될 수 있다. 전류센싱회로(14)는 고전위 구동전압원의 입력단 측에 접속되어 센싱 전류를 전압값으로 변환하는 적분기과, 전압값을 아날로그-디지털 변환하여 타이밍 컨트롤러(11)에 공급하는 아날로그-디지털

변환기를 구비한다. 전류센싱회로(14)는 센싱의 정확도를 높이기 위해 각 라인에 대한 센싱이 다수 번 수행되는 경우에 대응하여, 제산기를 더 구비할 수 있다. 제산기는 적분기와 아날로그-디지털 변환기 사이에 접속되어, 해당 라인에 대한 누적 센싱 전류값의 평균값을 계산한다.

[0045] EEPROM(15)은 타이밍 컨트롤러(11)의 제어하에 제1 및 제2 보상값들(CD1, CD2)과 함께 해당 라인의 어드레스 정보를 저장한다. 제1 및 제2 보상값들(CD1, CD2)은 각각 수평 및 수직 라인별 정보들이기 때문에, EEPROM(15)은 종래 화소별 정보를 저장할 때에 비해 그 용량이 현저하게 줄어든다.

[0046] 도 11은 타이밍 컨트롤러(11)의 내부 구성을 보여준다.

[0047] 도 11을 참조하면, 타이밍 컨트롤러(11)는 제1 라인 메모리(111), 패턴 발생부(112), 감산기(113), 멀티플렉서(114), 제2 라인 메모리(115), 제3 라인 메모리(116), 제어신호 발생부(117), 및 제어부(118)를 구비한다.

[0048] 제1 라인 메모리(111)는 EEPROM(15)으로부터 독출되는 제2 보상값(CD2)을 저장한다.

[0049] 패턴 발생부(112)는 전류 센싱에 이용되는 센싱 패턴들을 발생한다. 센싱 패턴들은 풀 화이트 계조의 수평 1 라인 스크롤 패턴, 풀 화이트 계조의 수직 1 라인 스크롤 패턴을 포함한다. 그리고, 센싱 패턴들은 블랙 패턴을 더 포함할 수 있다.

[0050] 감산기(113)는 제1 라인 메모리(111)로부터 입력되는 제2 보상값(CD2)을 이용하여 시스템으로부터 입력되는 데이터(RGB)를 변조하여 변조 데이터(R'G'B')를 발생한다. 변조 데이터(R'G'B')는 입력 데이터(RGB)를 제2 보상값(CD2) 만큼 감소시킴으로써 얻어진다.

[0051] 멀티플렉서(114)는 플래그 비트의 논리 상태에 따라 패턴 발생부(112)로부터의 입력과 감산기(113)로부터의 입력을 선택적으로 출력한다.

[0052] 제2 라인 메모리(115)는 멀티플렉서(114)로부터 출력되는 데이터를 저장한 후 데이터 구동회로(12)에 공급한다.

[0053] 제3 라인 메모리(116)는 EEPROM(15)으로부터 독출되는 제1 보상값(CD1)을 저장한다.

[0054] 제어신호 발생부(117)는 시스템으로부터의 타이밍 신호들(Hsync, Vsync, DCLK, DE)과, 제3 라인 메모리(116)로부터의 제1 보상값(CD1)을 참조하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다. 게이트 제어신호(GDC)는 수평 라인별 게이트 턴-온 기간을 조절하기 위한 변조 게이트 출력 인에이블신호(MGOE)를 포함한다.

[0055] 제어부(118)는 메모리들(111, 115, 116)과, 패턴 발생부(112)와, 감산기(113)와, 멀티플렉서(114)와, 제어신호 발생부(117)의 동작 타이밍을 제어함과 아울러, 제1 및 제2 보상값들(CD1, CD2)의 도출에 관련되는 일련의 연산 처리 동작을 수행한다.

[0056] 도 12는 구동 TFT의 문턱전압 편차를 보상할 수 있는 화소(P)의 일 예를 보여준다.

[0057] 도 12를 참조하면, 본 발명의 실시예에 따른 화소(P)는 스캔펄스가 공급되는 센싱라인(SL)과, 에미션펄스가 공급되는 에미션라인(EL)과, 데이터전압(Vdata)이 공급되는 데이터라인(DL)의 교차 영역에 형성되는 유기발광다이오드(OLED), 구동 TFT(DR), 및 문턱전압 보상회로(20)를 구비한다.

[0058] 유기발광다이오드(OLED)의 애노드 전극은 고전위 구동전압원(VDD)에 접속되고, 캐소드 전극은 구동 TFT(DR)의 드레인전극과 문턱전압 보상회로(20)에 공통 접속된다. 유기발광다이오드(OLED)는 도 1과 같은 구조를 가지며, 구동 TFT(DR)에 의해 제어되는 구동전류에 의해 발광한다.

[0059] 구동 TFT(DR)의 게이트전극은 제1 노드(n1)를 경유하여 문턱전압 보상회로(20)에 접속되고, 드레인전극은 문턱전압 보상회로(20)와 유기발광다이오드(OLED)의 캐소드 전극에 공통 접속되며, 소스전극은 제2 노드(n2)를 경유하여 문턱전압 보상회로(20)에 접속된다. 구동 TFT(DR)는 자신의 게이트-소스 간 전압차(Vgs)에 따라 유기발광다이오드(OLED)에 흐르는 전류량을 제어한다.

[0060] 문턱전압 보상회로(20)는 제1 내지 제3 스위치 TFT(SW1 내지 SW3)와 제1 및 제2 스토리지 커패시터(Cst1, Cst2)를 구비한다. 문턱전압 보상회로(20)는 반대 전위로 발생하는 스캔펄스(SP)와 에미션펄스(EP)에 응답하여 제1 노드(n1)의 전위(Vn1)를 고전위 구동전압(Vdd) 레벨보다 큰 데이터전압(Vdata)으로 초기화시킴과 아울러 제2 노드(n2)의 전위(Vn2)를 구동 TFT(DR)의 문턱전압(Vth)이 감소된 데이터전압(Vdata-Vth)으로 초기화시킨 후, 제2 노드(n2)의 전위(Vn2)를 기저 전압(Vss) 레벨로 떨어뜨려 제1 노드(n1)의 전위(Vn1)를 실제 게조 전압에 구동 TFT(DR)의 문턱전압(Vth)이 합산된 보상 전압으로 스케일-다운(Scale-Down) 시키는 역할을 한다.

- [0061] 이를 위해, 제1 스위치 TFT(SW1)의 게이트전극은 스캔라인(SL)에 접속되고, 드레인전극은 제2 노드(n2)에 접속되며, 소스전극(S)은 유기발광다이오드(OLED)의 캐소드전극과 구동 TFT(DR)의 드레인전극에 공통 접속된다. 제2 스위치 TFT(SW2)의 게이트전극은 스캔라인(SL)에 접속되고, 드레인전극은 데이터라인(DL)에 접속되며, 소스전극은 제1 노드(n1)에 접속된다. 이 제1 및 제2 스위치 TFT(SW1, SW2)는 스캔펄스(SP)에 응답하여 동시에 턴 온됨으로써 제1 노드(n1)의 전위(Vn1)를 고전위 구동전압(Vdd) 레벨보다 큰 데이터전압(Vdata)으로 초기화시킴과 아울러 제2 노드(n2)의 전위(Vn2)를 상기 데이터전압(Vdata)으로부터 구동 TFT(DR)의 문턱전압(Vth)이 감소된 값(Vdata-Vth)으로 초기화시킨다.
- [0062] 제3 스위치 TFT(SW3)의 게이트전극은 에미션라인(EL)에 접속되고, 드레인전극은 제2 노드(n2)에 접속되며, 소스전극은 기저 전압원(VSS)에 접속된다. 제3 스위치 TFT(SW3)는 에미션펄스(EP)에 응답하여 턴 온됨으로써, 제2 노드(n2)의 전위를 기저 전압(Vss) 레벨로 떨어뜨린다.
- [0063] 제1 스토리지 커패시터(Cst1)는 일측 전극이 제2 노드(n2)에 접속되고 타측 전극이 제1 노드(n1)에 접속되어 제2 노드(n2)와 제1 노드(n1) 사이에 커플링 된다. 제2 스토리지 커패시터(Cst2)는 일측 전극이 제1 노드(n1)에 접속되고 타측 전극이 기저 전압원(VSS)에 접속되어 제2 노드(n2)와 제1 노드(n1) 사이에 커플링 된다. 이 제1 및 제2 스토리지 커패시터(Cst1, Cst2)는 기저 전압(Vss) 레벨로 하향 변동된 제2 노드(n2)의 전위(Vn2)에 연동하여 제1 노드(n1)의 전위(Vn1)를 기 저장되어 있던 데이터전압(Vdata)으로부터 실제 게조 전압(Vd)에 구동 TFT(DR)의 문턱전압(Vth)이 합산된 보상 전압으로 스케일-다운(Scale-Down) 시킨다.
- [0064] 이러한 화소(P)의 구체적 동작 과정에 대해서는 본 출원인에 의해 제출된 출원번호 제10-2008-0021142호에 상세히 기술되어 있다.

- [0065] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시장치 및 그 구동방법은, 구동 TFT의 문턱전압 편차는 물론이거니와, 이동도 편차 및 기생용량 편차 등과 같은 공정편차까지 보상함으로써 화소들 간 휘도 편차를 획기적으로 방지할 수 있다.
- [0066] 나아가, 본 발명에 따른 유기발광다이오드 표시장치 및 그 구동방법은, 공정편차를 보상하기 위해 표시패널의 화소들에 흐르는 전류를 수평 및 수직 라인 단위로 센싱하여 수평 및 수직 라인별로 전류 편차를 보상함으로써, 보상에 소요되는 시간 및 메모리 용량을 크게 줄일 수 있다.
- [0067] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 예를 들어, 본 발명의 실시예에서는 구동 TFT가 N 타입 MOSFET으로 구현되는 경우만을 설명하였지만, 본 발명의 기술적 사상은 이에 한정되지 않고 P 타입 MOSFET에도 적용될 수 있음은 물론이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

- [0068] 도 1은 일반적인 유기발광다이오드 표시장치의 발광원리를 설명하는 다이어그램을 나타내는 도면.
- [0069] 도 2는 종래 유기발광다이오드 표시장치에 있어서 하나의 화소를 등가적으로 나타내는 회로도.
- [0070] 도 3은 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 구동방법을 보여주는 흐름도.
- [0071] 도 4는 수평 라인별 전류 편차를 보여주는 도면.
- [0072] 도 5는 제1 보상값에 의한 게이트 턴-온 시간이 조절되는 예를 보여주는 도면.
- [0073] 도 6은 게이트 턴-온 시간 조절을 통해 수평 라인별 전류 편차가 제거된 것을 보여주는 도면.
- [0074] 도 7은 수직 라인별 전류 편차를 보여주는 도면.
- [0075] 도 8은 제2 보상값에 의한 데이터 읍셋 값이 조절되는 예를 보여주는 도면.
- [0076] 도 9는 데이터 읍셋 값 조절을 통해 수직 라인별 전류 편차가 제거된 것을 보여주는 도면.
- [0077] 도 10은 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 보여주는 블럭도.
- [0078] 도 11은 타이밍 컨트롤러의 내부 구성을 보여주는 블럭도.

[0079] 도 12는 본 발명의 실시예에 따른 화소의 등가회로도.

[0080] < 도면의 주요 부분에 대한 부호의 설명 >

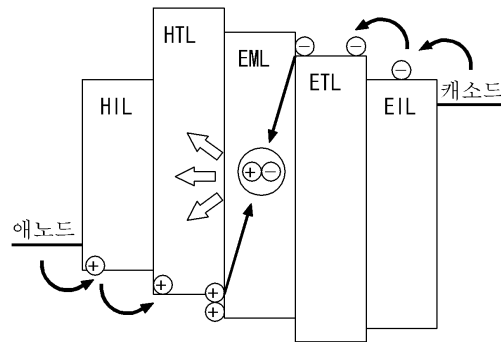
[0081] 10 : 표시패널 11 : 타이밍 콘트롤러

[0082] 12 : 데이터 구동회로 13 : 게이트 구동회로

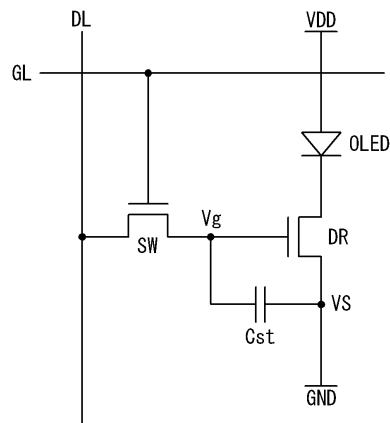
[0083] 14 : 전류센싱회로 15 : EEPROM

도면

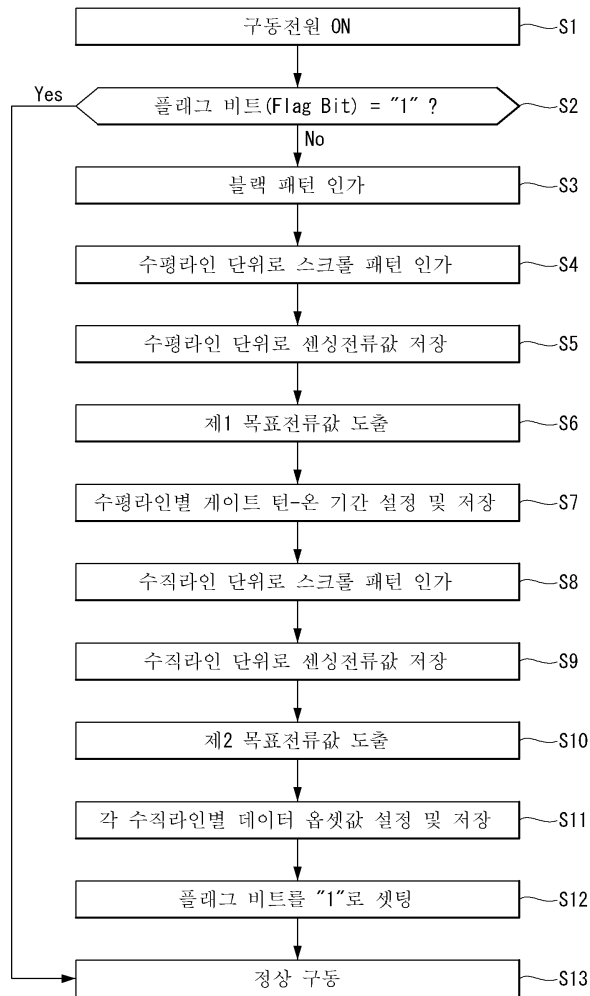
도면1



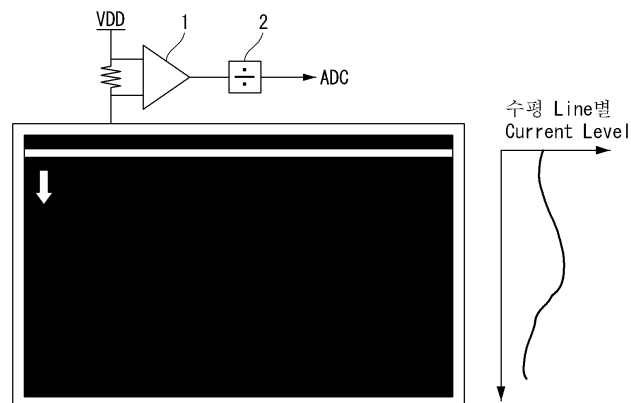
도면2



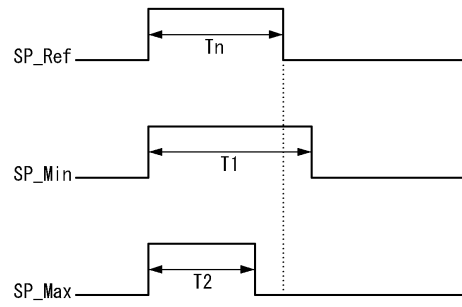
도면3



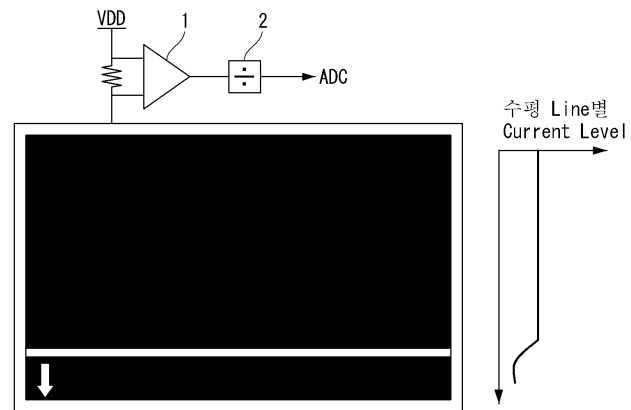
도면4



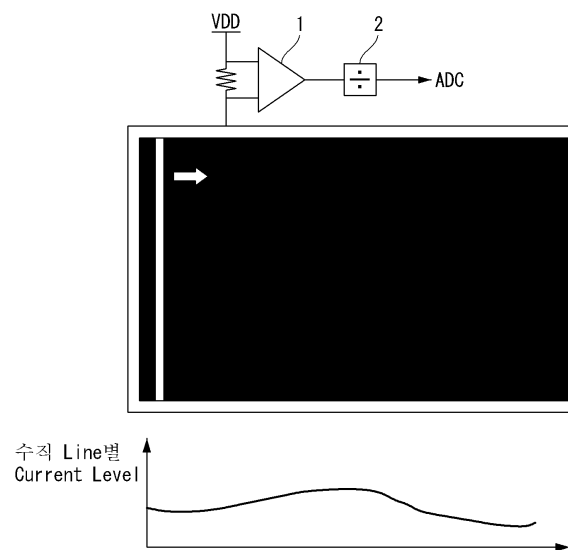
도면5



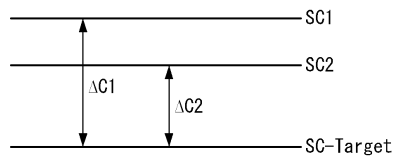
도면6



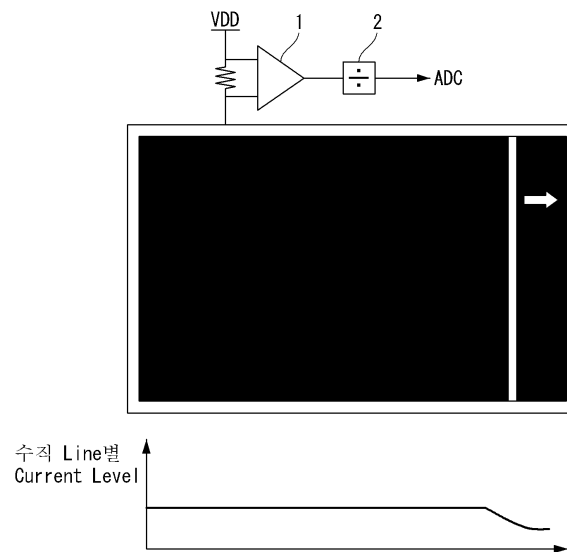
도면7



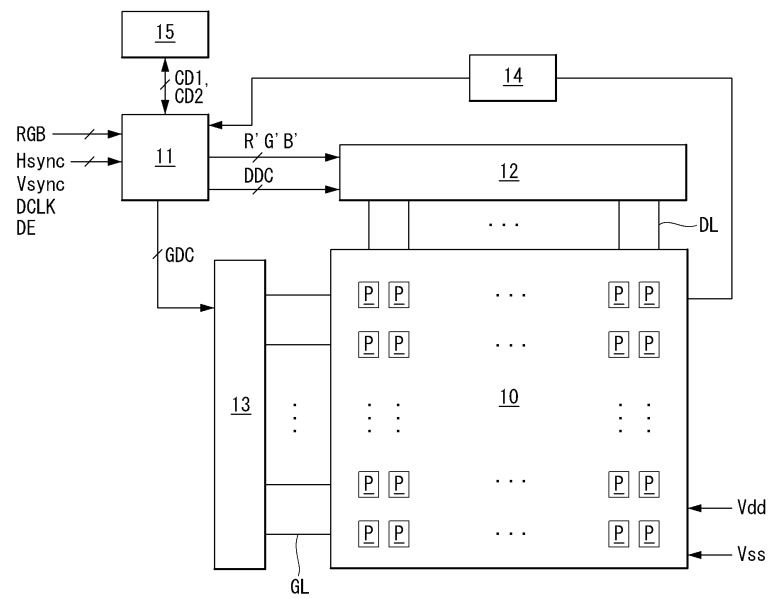
도면8



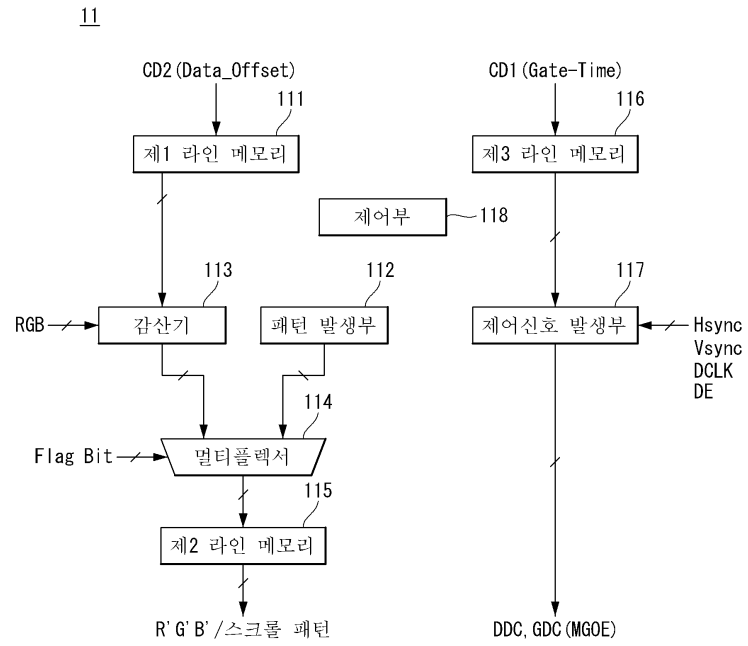
도면9



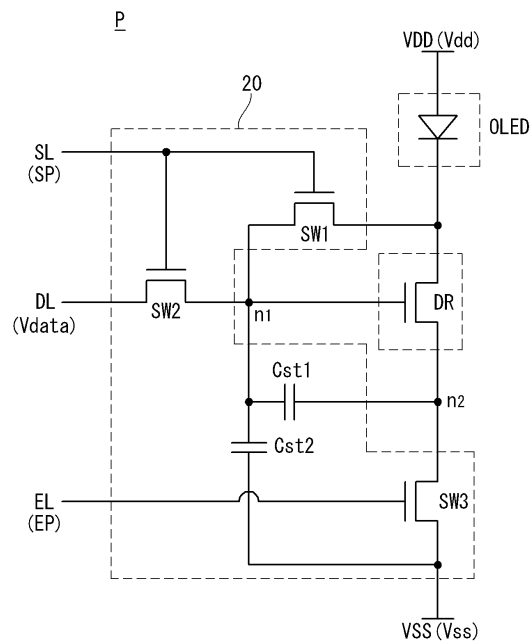
도면10



도면11



도면12



专利名称(译)	标题：有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR101572271B1	公开(公告)日	2015-11-27
申请号	KR1020090105109	申请日	2009-11-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YU SANG HO 유상호 JEONG SEOK HEE 정석희		
发明人	유상호 정석희		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/30 G09G3/20 G09G3/32		
其他公开文献	KR1020110048346A		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机发光二极管显示器及其驱动方法，通过补偿阈值电压偏差和工艺偏差来防止像素之间的亮度偏差。组成：在有机发光二极管显示器及其驱动方法中，显示面板（10）具有彼此交叉的多条栅极线和数据线。多个像素包括位于显示面板中的交叉点处的有机发光二极管。EEPROM（15）存储标志位。电流检测电路（14）响应于滚动模式检测在水平和垂直线上的像素中流动的电流。定时控制器（11）基于感测电流设置第一补偿值以控制每条水平线中的栅极的导通时段。时序控制器设置第二个补偿值以控制垂直线中的数据偏移。COPYRIGHT KIPO 2011

