



(72) 발명자

**전우식**

경기 용인시 기흥읍 공세리 삼성SDI중앙연구소

**권도현**

경기 용인시 기흥읍 공세리 삼성SDI중앙연구소

**강태욱**

경기 용인시 기흥읍 공세리 삼성SDI중앙연구소

(56) 선행기술조사문헌

JP2003317960 A

KR1020040086551 A

KR1020060044256 A

JP05021158 A

JP12260571 A

KR1020000047776 A

KR1020030074185 A

KR1020050022991 A

KR1020060038853 A

## 특허청구의 범위

### 청구항 1

기관;

상기 기관 상에 위치하며 반도체층, 게이트 절연막, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터;

상기 소오스 전극 및 드레인 전극을 포함한 기관 상에 위치하며, 트렌치를 포함하는 평탄화막 ;

상기 트렌치 내에 위치하며, 상기 평탄화막을 관통하여 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀;

상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되며, 상기 평탄화막 상에 돌출되지 않도록 트렌치 내에 형성되는 제 1 전극;

상기 제 1 전극 상에 위치하며, 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막;

상기 개구부 내에 위치하며, 발광층을 포함하는 유기막층; 및

상기 유기막층을 포함한 기관 전면 상에 위치하는 제 2 전극을 포함하는 유기전계발광표시장치.

### 청구항 2

제 1 항에 있어서,

상기 트렌치의 깊이는 상기 제 1 전극 두께의 1/2 내지 3/2인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 3

제 1 항에 있어서,

상기 평탄화막은 유기막인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 4

제 1 항에 있어서,

상기 평탄화막은 무기막인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 5

제 4 항에 있어서,

상기 평탄화막은 SOG(spin on glass)로 이루어진 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 6

제 1 항에 있어서,

상기 화소정의막은 유기막인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 7

제 1 항에 있어서,

상기 화소정의막은 유기막과 무기막이 두층 이상 교대로 적층된 구조인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 8

제 7 항에 있어서,

상기 화소정의막은,

무기막인 제 1 화소정의막; 및

상기 제 1 화소정의막 상에 위치하며, 유기막인 제 2 화소정의막을 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 9

제 8 항에 있어서,

상기 제 2 화소정의막은 상기 비어홀 내부를 매립시키고, 상기 비어홀 주변 및 제 1 전극의 외곽 부분을 감싸도록 상기 제 1 화소정의막 상에 위치한 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 10

제 8 항에 있어서,

상기 제 1 화소정의막의 두께는 500 내지 1000Å인 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 11

제 8 항에 있어서,

상기 제 2 화소정의막의 두께는 1000 내지 3000Å인 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 12

제 3 항, 제 6 항 또는 제 7 항에 있어서,

상기 유기막은 폴리이미드, 폴리아크릴 및 벤조사이클로부틴계 수지로 이루어진 군에서 선택된 어느 하나로 이루어진 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 13

제 7 항에 있어서,

상기 무기막은 실리콘 질화물 또는 실리콘 산화물로 이루어진 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 14

제 1 항에 있어서,

상기 제 1 전극은 반사금속막과 상기 반사금속막 상에 위치하는 투명도전막을 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 15

제 14 항에 있어서,

상기 반사금속막은 알루미늄, 알루미늄 합금, 은 및 은 합금으로 이루어진 군에서 선택되는 어느 하나로 이루어진 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 16

제 14 항에 있어서,

상기 반사금속막의 두께는 500 내지 2000Å인 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 17

제 14 항에 있어서,

상기 투명도전막의 두께는 50 내지 200Å인 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 18

제 1 항에 있어서,

상기 제 1 전극은 투명도전막으로 이루어진 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 19

제 1 항에 있어서,

상기 제 1 전극은 마그네슘, 은, 알루미늄, 칼슘 및 이들의 합금으로 이루어진 군에서 선택된 어느 하나로 이루어지는 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 20

제 1 항에 있어서,

상기 유기막층은 정공주입층, 정공수송층, 전자수송층 및 전자주입층으로 이루어진 군에서 어느 하나 이상의 층을 추가로 포함하는 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 21

제 1 항에 있어서,

상기 제 2 전극은 마그네슘, 은, 알루미늄, 칼슘 및 이들의 합금으로 이루어진 군에서 선택된 어느 하나로 이루어지는 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 22

제 1 항에 있어서,

상기 제 2 전극은 투명도전막으로 이루어진 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 23

제 14 항, 제 18 항 또는 제 22 항에 있어서,

상기 투명도전막은 ITO, IZO, ICO 및 ZnO로 이루어진 군에서 선택된 어느 하나로 이루어진 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 24

제 1 항에 있어서,

상기 박막 트랜지스터는 반도체층, 게이트 절연막, 게이트 전극, 층간 절연막, 소오스 전극 및 드레인 전극이 순차적으로 적층된 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 25

제 1 항에 있어서,

상기 박막 트랜지스터는 게이트 전극, 게이트 절연막, 반도체층, 소오스 전극 및 드레인 전극이 순차적으로 적층된 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 26

기판을 제공하는 단계;

상기 기판 상에 반도체층, 게이트 절연막, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계;

상기 소오스 전극 및 드레인 전극을 포함한 기판 상에 평탄화막을 형성하는 단계;

상기 평탄화막을 식각하여 트렌치를 형성하는 단계;

상기 트렌치 내에 상기 평탄화막을 관통하여 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀을

형성하는 단계;

상기 평탄화막 상에 돌출되지 않도록 상기 트렌치 내에 위치하며, 상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되도록 제 1 전극을 형성하는 단계;

상기 제 1 전극 상에 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막을 형성하는 단계;

상기 개구부 내에 유기발광층을 포함하는 유기막층을 형성하는 단계; 및

상기 유기막층을 포함한 기판 전면 상에 제 2 전극을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

#### 청구항 27

제 26 항에 있어서,

상기 트렌치의 깊이는 상기 제 1 전극 두께의 1/2 내지 3/2로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 28

제 26 항에 있어서,

상기 평탄화막은 유기막으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 29

제 26 항에 있어서,

상기 평탄화막은 무기막으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 30

제 29 항에 있어서,

상기 평탄화막은 실리콘 산화물을 액상 형태로 코팅한 다음 큐어링하여 경화시키는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 31

제 26 항에 있어서,

상기 화소정의막은 유기막으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 32

제 26 항에 있어서,

상기 화소정의막을 형성하는 단계는 유기막과 무기막을 두층 이상 교대로 적층하여 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 33

제 32 항에 있어서,

상기 화소정의막을 형성하는 단계는

무기막인 제 1 화소정의막을 형성한 다음, 상기 제 1 화소정의막 상에 유기막인 제 2 화소정의막을 형성하는 것을 포함하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 34

제 33 항에 있어서,

상기 제 2 화소정의막을 형성하는 것은 상기 비어홀 내부를 매립시키고, 상기 비어홀 주변 및 제 1 전극의 외곽

부분을 감싸도록 상기 제 1 화소정의막 상에 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 35

제 33 항에 있어서,

상기 제 1 화소정의막은 500 내지 1000Å의 두께로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 36

제 33 항에 있어서,

상기 제 2 화소정의막은 1000 내지 3000Å의 두께로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 37

제 28 항, 제 31 항 또는 제 32 항에 있어서,

상기 유기막은 폴리에미드, 폴리아크릴 및 벤조사이클로부틴계 수지로 이루어진 군에서 선택된 어느 하나로 이루어진 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 38

제 32 항에 있어서,

상기 무기막은 실리콘 질화물 또는 실리콘 산화물로 이루어진 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 39

제 26 항에 있어서,

상기 제 1 전극을 형성하는 단계는, 반사금속막을 형성하고 상기 반사금속막 상에 투명도전막을 형성하는 것을 포함하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 40

제 39 항에 있어서,

상기 반사금속막은 알루미늄, 알루미늄 합금, 은, 은 합금으로 이루어진 군에서 선택되는 어느 하나로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 41

제 39 항에 있어서,

상기 반사금속막은 500 내지 2000Å의 두께로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 42

제 39 항에 있어서,

상기 투명도전막은 50 내지 200Å의 두께로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 43

제 26 항에 있어서,

상기 제 1 전극은 투명도전막으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 44

제 26 항에 있어서,

상기 제 1 전극은 마그네슘, 은, 알루미늄, 칼슘 및 이들의 합금으로 이루어진 군에서 선택된 어느 하나로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 45

제 26 항에 있어서,

상기 유기막층은 발광층 외에 정공주입층, 정공수송층, 전자수송층 및 전자주입층으로 이루어진 군에서 어느 하나 이상의 층을 추가로 포함하도록 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 46

제 45 항에 있어서,

상기 정공주입층, 정공수송층, 발광층, 전자수송층 및 전자주입층으로 이루어진 군에서 선택된 하나 이상은 레이저 열 전사법을 수행하여 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 47

제 26 항에 있어서,

상기 제 2 전극은 마그네슘, 은, 알루미늄, 칼슘 및 이들의 합금으로 이루어진 군에서 선택된 어느 하나로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 48

제 26 항에 있어서,

상기 제 2 전극은 투명도전막으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 49

제 39 항, 제 43 항 또는 제 48 항에 있어서,

상기 투명도전막은 ITO, IZO, ICO 및 ZnO로 이루어진 군에서 선택된 어느 하나로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 50

제 26 항에 있어서,

상기 박막 트랜지스터를 형성하는 단계는 반도체층, 게이트 절연막, 게이트 전극, 층간 절연막, 소오스 전극 및 드레인 전극을 순차적으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

#### 청구항 51

제 26 항에 있어서,

상기 박막 트랜지스터를 형성하는 단계는 게이트 전극, 게이트 절연막, 반도체층, 소오스 전극 및 드레인 전극을 순차적으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 명세서

#### 발명의 상세한 설명

##### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

<16>

본 발명은 유기전계발광표시장치 및 그 제조방법에 관한 것으로, 보다 자세하게는 레이저 열전사법에 의한 유기막층 형성시 전사효율을 극대화할 수 있으며, 제 1 전극과 제 2 전극간의 쇼트를 방지 할 수 있는 유기전계발광



표시장치 및 그 제조방법에 관한 것이다.

- <17> 평판표시소자(Flat Panel Display Device) 중에서 유기전계발광소자(Organic Electroluminescence Display Device)는 유기화합물을 전기적으로 여기시켜 발광하게 하는 자발광형 표시장치로서 LCD에서 사용되는 백라이트가 필요하지 않아 경량박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있으며, 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 나타낸다.
- <18> 상기 유기전계발광소자는 애노드 전극과 캐소드 전극 사이에 유기발광층을 포함하고 있어 애노드 전극으로부터 공급받는 정공과 캐소드 전극으로부터 받은 전자가 유기발광층 내에서 결합하여 정공-전자쌍인 여기자(exciton)를 형성하고 다시 상기 여기자가 바닥상태로 돌아오면서 발생하는 에너지에 의해 발광하게 된다.
- <19> 여기서, 유기발광층으로부터 발생된 광이 방출되는 방향에 따라 배면발광형과 전면발광형으로 나뉘어지는데, 화소 구동회로가 내장된 유기전계발광소자가 배면발광형인 경우는 화소 구동회로가 기판을 차지하는 넓은 면적으로 인하여 개구율에 심각한 제약을 받을 수 밖에 없다. 따라서, 개구율 향상을 위해 전면발광형 유기전계발광소자의 개념이 도입되게 되었다.
- <20> 도 1은 종래의 전면발광형 유기전계발광소자의 구조를 나타내는 단면도이다.
- <21> 도 1을 참조하면, 유리나 플라스틱으로 이루어진 기판(100) 상에 버퍼층(110)이 형성되며, 상기 버퍼층(110) 상에 소오스 영역 및 드레인 영역(120a, 120c) 및 채널 영역(120b)을 갖는 반도체층(120), 게이트 절연막(130) 및 게이트 전극(140)을 포함하는 박막 트랜지스터가 형성된다.
- <22> 이어서, 상기 박막 트랜지스터를 포함하는 기판 전면 상에 층간절연막(150)이 형성된다. 그런 다음, 상기 층간절연막(150) 및 상기 게이트 절연막(130) 내에 상기 소오스/드레인 영역(120a, 120c)의 일부를 노출시키는 콘택홀(155)이 형성된다.
- <23> 다음으로, 상기 콘택홀(155)을 통해 상기 소오스 및 드레인 영역(120a, 120c)과 전기적으로 연결되는 소오스 및 드레인 전극(160a, 160b)이 형성되며, 상기 소오스 및 드레인 전극(160a, 160b)을 포함하는 기판 전면 상에 평탄화막(170)이 형성된다.
- <24> 상기 평탄화막(170) 내에 상기 드레인 전극(160b)의 일부를 노출시키는 비어홀(175)이 형성된다. 이어서, 상기 기판 전면 상에 상기 비어홀(175)을 통하여 상기 드레인 전극(160a)과 접하는 제 1 전극(180)이 형성된다. 상기 제 1 전극(180)은 반사금속막(180a)을 포함할 수 있으며, 상기 반사금속막(180a) 상에 ITO와 같은 투명도전막(180b)이 형성된다.
- <25> 다음으로, 상기 제 1 전극(180) 상에 화소정의막(190)이 형성된다. 상기 화소정의막은 유기물을 이용해서 약 0.5 내지 1 $\mu$ m의 두께로 적층되며, 상기 제 1 전극(180)을 노출시키는 개구부(200)를 포함하도록 패터닝된다.
- <26> 상기 개구부(200) 내에 유기막층(미도시)이 형성된다. 상기 유기막층은 적어도 유기발광층을 포함하며 그 외에 정공주입층, 정공수송층, 전자수송층 및 전자주입층 중 어느 하나 이상의 층을 추가로 포함할 수 있다.
- <27> 이어서, 상기 유기막층을 포함한 기판 전면 상에 제 2 전극(미도시)이 형성됨으로써, 전면발광형 유기전계발광 표시장치의 제조가 완성된다.
- <28> 상기 유기막층을 형성하는 방법의 하나로 레이저 열전사법(laser induced thermal imaging, LITI)을 들 수 있는데, 상기 레이저 열전사법에 의해 상기 유기막층을 형성할 경우, 상술한 바와 같이 상기 화소정의막을 약 0.5 내지 1 $\mu$ m의 두께로 적층하게 되면 상기 화소정의막과 제 1 전극과의 단차가 커서 상기 도너 기판의 전사층과 제 1 전극의 개구부가 잘 밀착되지 않게 된다. 따라서, 전사 에너지가 높아지게 되므로 유기막층의 열화를 촉진시킬 수 있으며, 특히 상기 개구부의 에지 부분에 유기막층이 잘 전사되지 않아 오픈 불량 발생할 우려가 있으므로, 화소정의막과 제 1 전극 간의 단차를 줄여야 할 필요성이 있다.
- <29> 도 2는 유기물을 이용해서 2000Å의 두께로 화소정의막을 형성한 후의 비어홀 주변을 나타낸 사진이다.
- <30> 도 2를 참조하면, 레이저 열전사법에 의한 유기막층 형성시 효율을 높이기 위하여 유기물, 예를 들면 폴리이미드 계열의 수지를 이용하여 약 2000Å의 얇은 화소정의막을 형성하였다. 상기 유기물은 도면부호 A에 도시한 바와 같이, 비어홀 내부의 충전 능력이 우수하다는 장점이 있다. 그러나, 상기 화소정의막의 두께를 얇게 형성하는 경우, 스핀 코팅에 의하기 때문에 균일도나 산포도가 고르지 못하다는 문제점이 있다. 따라서, 도면부호 B에 도시한 비어홀의 주변 부분에서 오픈 불량이 발생할 우려가 있으며, 또한 상기 제 1 전극의 돌출된 에지부를 충

분히 커버하지 못하여 제 1 전극과 제 2 전극간에 쇼트를 발생시킬 우려가 있다. 그리고 상기 유기물로 이루어진 화소정의막은 막 특성이 견고하지 못하여, 상기 제 1 전극의 개구부 상에 유기막층을 형성한 후 도너 기관의 전사층을 제거하는 과정에서 화소정의막이 같이 뜯겨나갈 수 있어 제 1 전극과 제 2 전극 간에 쇼트가 발생할 우려가 있다.

<31> 도 3은 무기물을 사용해서 약 1000Å의 두께로 화소정의막을 형성한 후의 비어홀 주변의 사진이다.

<32> 상기 유기막의 문제점을 보완하기 위하여 상기 화소정의막을 무기물, 예를 들면, 실리콘 질화물을 사용하여 형성할 경우, 상기 유기막과 비교하여 막 자체의 견고성이 뛰어나 상기 유기막층의 전사 후 도너 기관의 전사층 제거시 잘 뜯겨나가지 않으며, 얇은 두께로 적층할 수 있다는 장점이 있다. 그러나, 도면부호 C에 도시한 바와 같이, 상기 무기물은 비어홀 내부를 충전하는 능력이 취약하다. 또한, 막의 두께를 증가시킬 경우 스트레스로 인하여 비어홀 주변(도면부호 D) 및 제 1 전극의 돌출된 외곽부분에서 크랙을 발생시켜 제 1 전극과 제 2 전극 간에 쇼트가 발생할 우려가 있다.

### 발명이 이루고자 하는 기술적 과제

<33> 따라서, 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서 레이저 열전사법에 의한 유기막층 형성시 전사효율을 극대화할 수 있는 유기전계발광표시장치 및 그 제조방법을 제공함에 그 목적이 있다.

### 발명의 구성 및 작용

<34> 상기와 같은 목적을 달성하기 위하여, 본 발명은, 기관; 상기 기관 상에 위치하며 반도체층, 게이트 절연막, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터; 상기 소오스 전극 및 드레인 전극을 포함한 기관 상에 위치하며, 트렌치를 포함하는 평탄화막; 상기 트렌치 내에 위치하며, 상기 평탄화막을 관통하여 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀; 상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되며, 상기 트렌치 내에 형성되는 제 1 전극; 상기 제 1 전극 상에 위치하며, 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막; 상기 개구부 내에 위치하며, 적어도 발광층을 포함하는 유기막층; 및 상기 유기막층을 포함한 기관 전면 상에 위치하는 제 2 전극을 포함하는 유기전계발광표시장치를 제공한다.

<35> 또한, 상기 목적은, 기관을 제공하는 단계; 상기 기관 상에 반도체층, 게이트 절연막, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계; 상기 소오스 전극 및 드레인 전극을 포함한 기관 상에 평탄화막을 형성하는 단계; 상기 평탄화막을 식각하여 트렌치를 형성하는 단계; 상기 트렌치 내에 상기 평탄화막을 관통하여 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀을 형성하는 단계; 상기 트렌치 내에 상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되도록 제 1 전극을 형성하는 단계; 상기 제 1 전극 상에 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막을 형성하는 단계; 상기 개구부 내에 적어도 유기발광층을 포함하는 유기막층을 형성하는 단계; 및 상기 유기막층을 포함한 기관 전면 상에 제 2 전극을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공하는 것에 의하여도 달성될 수 있다.

<36> (실시예)

<37> 이하, 첨부한 도면을 참조하여, 본 발명에 따른 유기전계발광표시장치 및 그 제조방법을 상세히 설명하도록 한다.

<38> 도 4는 본 발명에 따른 유기전계발광표시장치를 설명하기 위한 단면도이다.

<39> 도 4를 참조하면, 유리, 플라스틱 또는 도전성 금속으로 이루어진 기관(300) 상에 버퍼층(310)을 형성한다. 상기 버퍼층(310)은 상기 기관(300)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화물(SiO<sub>2</sub>), 실리콘 질화물(SiN<sub>x</sub>) 등을 사용하여 선택적으로 형성한다.

<40> 이어서, 상기 버퍼층(310) 상에 소오스와 드레인 영역(320a, 320c) 및 채널 영역(320b)을 갖는 반도체층(320)을 형성한다. 상기 반도체층(320)은 상기 버퍼층(310) 상에 비정질 실리콘층을 형성한 후, ELA(Excimer Laser Annealing), SLS(Sequential Lateral Solidification), MIC(Metal Induced Crystallization), MILC(Metal Induced Lateral Crystallization)법, SGS(super grain silicon)법을 사용하여 결정화하고 이를 패터닝한 다결정 실리콘층으로 형성하는 것이 바람직하다.

- <41> 상기 반도체층(320)을 포함한 기판 전면 상에 게이트 절연막(330)을 형성한다. 상기 게이트 절연막(330)은 실리콘 산화막, 실리콘 질화막 또는 이들의 이중층으로 형성할 수 있다.
- <42> 상기 반도체층(320)과 대응되는 게이트 절연막(330)의 소정 영역 상에 게이트 전극(340)을 형성한다. 상기 게이트 전극(340)은 알루미늄(Al), 알루미늄 합금(Al alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy)으로 이루어진 군에서 선택되는 하나로 형성하는 것이 바람직하며, 몰리브덴-텅스텐 합금으로 형성하는 것이 더욱 바람직하다.
- <43> 상기 게이트 전극(340)을 포함한 기판 전면 상에 층간절연막(350)을 형성한다. 상기 층간절연막(350)은 상기 게이트 전극(340)과 후속하여 형성될 소오스 전극 및 드레인 전극(360a, 360b)을 절연시키기 위한 것으로 실리콘 질화막 또는 실리콘 산화막으로 형성된다.
- <44> 상기 층간절연막(350) 및 상기 게이트 절연막(340)을 식각하여 상기 소오스 및 드레인 영역(320a, 320b)의 일부를 노출시키는 콘택홀(355)을 형성한다.
- <45> 그런 다음, 상기 콘택홀(355)을 통해 상기 소오스 및 드레인 영역(320a, 320b)과 전기적으로 연결되는 소오스 전극 및 드레인 전극(360a, 360b)을 형성한다. 상기 소오스 전극 및 드레인 전극(360a, 360b)은 배선 저항을 낮추기 위해 저저항 물질로 형성되어 있으며, 몰리브덴(Mo), 텅스텐(W), 텅스텐몰리브덴(MoW) 및 알루미늄(Al) 등과 같은 금속으로 형성한다.
- <46> 상기와 같은 공정을 거쳐, 반도체층(320), 게이트 절연막(330), 게이트 전극(340), 층간절연막(350), 소오스 및 드레인 전극(360a, 360b)을 포함하는 박막 트랜지스터가 제조된다.
- <47> 본 발명의 실시예에서는 상기 박막 트랜지스터를 탑 게이트(top gate) 구조로 형성하였지만, 이와는 달리, 게이트 전극, 게이트 절연막, 반도체층, 소오스 및 드레인 전극이 순차적으로 적층되도록 바텀 게이트(bottom gate) 구조로 형성할 수도 있다.
- <48> 상기 소오스 전극 및 드레인 전극(360a, 360b)을 포함하는 기판 전면 상에 평탄화막(370)을 형성한다. 상기 평탄화막(370)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물을 사용하여 형성할 수 있으며, 또는 실리콘 산화물을 액상 형태로 코팅한 다음 큐어링하여 경화시키는 SOG(spin on glass)와 같은 무기물을 사용하여 0.5 내지 1 $\mu$ m의 두께로 형성할 수 있다.
- <49> 이어서, 상기 평탄화막(370)을 식각하여 상기 평탄화막(370) 내에 제 1 전극이 형성될 영역을 정의하는 트렌치(376)를 형성한다. 상기 트렌치(376)는 종래의 유기전계발광표시장치에서 평탄화막과 제 1 전극간에 발생하였던 단차를 줄이기 위한 것이다. 따라서, 상기 트렌치(376)의 깊이는 상기 제 1 전극(380)의 두께와 대응되도록 형성하는 것이 바람직하며, 적어도 제 1 전극(380) 두께의 1/2 내지 3/2인 것이 바람직하다.
- <50> 여기서, 상기 트렌치(376)의 깊이가 상기 제 1 전극(380) 두께의 1/2보다 작으면, 상기 제 1 전극(380) 중 상당 부분이 상기 평탄화막(370) 상에 돌출되어 형성되어, 화소정의막의 두께가 두꺼워지며, 상기 제 1 전극(380) 두께의 3/2을 초과하면 상기 화소정의막은 얇게 형성할 수 있지만, 상기 제 1 전극(380)이 상기 평탄화막(370) 내로 너무 인입되어 결국 상기 제 1 전극(380)과 상기 평탄화막(370)의 단차가 커져서, 레이저 열 전사법에 의한 유기막층 형성시 전사 효율이 떨어지기 때문이다.
- <51> 다음으로, 상기 평탄화막(370)을 식각하여 상기 트렌치(376) 내에 상기 드레인 전극(360a)의 일부를 노출시키는 비어홀(375)을 형성한다. 상기 비어홀(375)은 상기 트렌치(375)와 함께 하프톤 마스크 공정을 이용해서 동시에 형성할 수도 있다. 그런 다음, 상기 트렌치(380) 내에 상기 비어홀(375)을 통하여 상기 드레인 전극(360a)과 연결되는 제 1 전극(380)을 형성한다.
- <52> 상기 제 1 전극(380)은 애노드 전극일 수 있으며, 본 발명의 실시예와 같이 전면발광형 구조로 형성할 경우 반사금속막(380a) 및 투명도전막(380b)을 포함할 수 있다. 상기 반사금속막(380a)은 알루미늄(Al), 알루미늄-네오디움(Al-Nd), 은(Ag), 은 합금(Ag alloy)등과 같은 고반사율의 특성을 갖는 금속으로 형성할 수 있다. 여기서, 상기 반사금속막은 적절한 반사특성을 가질 수 있도록 500 내지 2000Å의 두께로 형성하는 것이 바람직하다. 상기 반사금속막(380a)의 두께가 500Å보다 작으면 적절한 반사특성을 나타내기 어려우며, 상기 반사금속막(380a)의 두께가 2000Å보다 크면 막 스트레스가 커져서 상기 반사금속막과 후속하여 형성될 투명도전막(380b)과의 접착력이 감소할 수 있다.
- <53> 상기 반사금속막(380a) 상에 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)를 사용하여 50 내지 200Å의 두께로 투명도전막(380b)을 형성할 수 있다. 상기 투명도전막(380b)의 두께가 50Å보다 작을 경우, 상기 투명도전막의 두께의 균일성을 확보하기 어려워 상기 투명도전막의 하부에 위치하는 반사금속막(380a)이 드러나게 되

어 암점 불량을 유발시킬 수 있으며, 상기 투명도전막(380b)의 두께가 200Å보다 크면, 간섭 현상에 의하여 청색 발광층의 반사율이 저하될 수 있다.

- <54> 여기서, 본 발명의 실시예와 달리 상기 유기전계발광표시장치를 배면발광형 구조로 형성할 경우, 상기 제 1 전극(380)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ICO(Indium Cerium Oxide) 또는 ZnO(Zinc Oxide)와 같은 투명도전막을 사용하여 형성할 수 있다.
- <55> 또한, 상기 제 1 전극(380)은 캐소드일 수 있다. 이때, 상기 유기전계발광표시장치는 전면발광형 인버트(invert) 구조로 형성되며, 상기 제 1 전극(380)은 마그네슘(Mg), 은(Ag), 알루미늄(Al), 칼슘(Ca) 또는 이들의 합금 등을 이용하여 단일의 금속막으로 형성할 수 있다.
- <56> 상기와 같이, 상기 트렌치(376) 내에 상기 제 1 전극(380)을 형성함으로써, 상기 평탄화막(370)과 상기 제 1 전극(380) 간의 단차를 줄일 수 있으며, 상기 평탄화막 상에 상기 제 1 전극(380)이 돌출되지 않으므로, 후속하여 형성될 화소정의막의 두께를 낮출 수 있는 장점이 있다.
- <57> 이어서, 상기 제 1 전극(380) 상에 화소정의막(390)을 형성한다. 상기 화소정의막(390)은 폴리이미드, 아크릴레이트 등을 사용하여 유기막으로 형성할 수 있다. 그런 다음, 상기 화소정의막(390)을 패터닝하여 상기 제 1 전극을 노출시키는 개구부(400)를 형성한다.
- <58> 이와는 달리, 상기 화소정의막(390)은 무기막으로 형성할 수도 있으며, 유기막과 무기막을 2층 이상으로 교대로 적층한 다층막으로 형성할 수 있다.
- <59> 바람직하게는, 상기 화소정의막(390)은 무기막인 제 1 화소정의막(390a)과 유기막인 제 2 화소정의막(390b)을 포함하도록 형성할 수 있다. 상기 제 1 화소정의막(390a)은 실리콘 질화물 또는 실리콘 산화물 등을 사용해서 상기 제 1 전극(390) 상에 500 내지 1000Å의 두께로 얇게 형성한다. 상기 제 1 화소정의막(390a)을 500Å보다 얇게 형성하게 되면, 상기 제 2 화소정의막(390b)의 손상이 발생하는 경우 제 1 전극과 제 2 전극간의 쇼트를 방지하기 어려우며, 1000Å보다 두껍게 형성하면 막 스트레스가 커져 크랙이 많이 발생하며, 또한 전체 화소정의막의 두께가 두꺼워져 레이저 열전사법에 의한 유기막층 전사시 효율을 떨어뜨릴 수 있다.
- <60> 상기 제 1 화소정의막(390a)을 식각하여 상기 제 1 전극(390a)을 노출시키는 개구부(400)를 형성한 다음, 상기 제 1 화소정의막(390a) 상에 제 2 화소정의막(390b)을 형성한다. 상기 제 2 화소정의막(390b)은 충전 능력이 뛰어난 아크릴계 수지 또는 폴리이미드(polyimide)와 같은 유기물을 사용하여 1000 내지 3000Å의 두께로 형성한다. 상기 제 2 화소정의막(390b)은 노광 및 현상에 의하여 패터닝될 수 있다. 상기 제 2 화소정의막(390b)은 상기 비어홀(375) 내부를 충전시키고 무기막인 상기 제 1 화소정의막(390a)의 낮은 스텝 커버리지 특성으로 인하여 비어홀 주변 및 제 1 전극 외곽 부분에서 발생된 크랙을 매립하여 제 1 전극과 제 2 전극 간에 쇼트가 발생하는 것을 방지할 수 있다. 상기 제 2 화소정의막(390b)을 1000Å보다 얇게 형성하면 상기 비어홀(375)의 내부를 충분히 충전시킬 수 없으며, 3000Å보다 두껍게 형성하는 경우 전체 화소정의막의 두께가 두꺼워져 레이저 열전사법에 의한 유기막층 전사시 효율을 떨어뜨릴 수 있다.
- <61> 여기서, 상기 화소정의막(390)을 무기막인 제 1 화소정의막(390a)과 유기막인 제 2 화소정의막(390b)으로 형성하는 경우, 무기막과 유기막의 단점을 보완하고 장점을 살릴 수 있음과 아울러, 단일막으로 형성하는 것보다 얇은 두께로 화소정의막을 형성하는 것이 가능하다. 따라서, 레이저 열 전사법에 의한 유기막층의 형성시, 유기막층의 열적 손상을 방지하여, 전사효율을 증대시킬 수 있다.
- <62> 이어서, 상기 개구부(400) 내에 유기막층(미도시)이 형성된다. 상기 유기막층은 적어도 유기발광층을 포함하며 그 외에 정공주입층, 정공수송층, 전자수송층 및 전자주입층 중 어느 하나 이상의 층을 추가로 포함할 수 있다.
- <63> 상기 정공주입층, 정공수송층, 유기발광층, 전자수송층 및 전자주입층 중 적어도 하나 이상은 레이저 열전사법에 의하여 형성하는 것이 바람직하며, 상술한 바와 같이, 전사효율을 높이기 위하여는 화소정의막과 제 1 전극 간의 단차가 적은 것이 바람직하다.
- <64> 이어서, 상기 유기막층을 포함한 기판 전면 상에 제 2 전극(미도시)을 형성한다. 본 발명의 실시예에서, 상기 제 2 전극은 캐소드일 수 있으며, 마그네슘(Mg), 은(Ag), 알루미늄(Al), 칼슘(Ca) 또는 이들의 합금 등을 이용하여 반투과 전극 또는 반사전극으로 형성할 수 있다. 또한, 상기 제 2 전극은 얇은 두께로 형성된 금속막과 투명도전막으로 이루어질 수도 있다.
- <65> 이와는 달리, 상기 제 2 전극은 애노드일 수 있으며, 상기 제 2 전극이 애노드일 경우, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ICO(Indium Cerium Oxide) 또는 ZnO(Zinc Oxide)와 같은 투명도전막으로 형



성할 수 있다.

- <66> 상기와 같이 제조된 기판 결과물을 유리, 플라스틱 또는 도전성 금속으로 이루어진 봉지기판과 합착함으로써, 본 발명에 따른 유기전계발광표시장치의 제조가 완성된다.
- <67> 상술한 바와 같이, 본 발명은 제 1 전극(380)을 상기 평탄화막(370)의 트렌치(376) 내에 형성하여 상기 제 1 전극(380)과 상기 평탄화막(370) 간의 단차를 감소시킴으로써, 종래보다 얇은 두께의 화소정의막을 형성할 수 있다. 따라서, 레이저 열 전사법에 의한 유기막층 형성시 유기막층의 열적 손상을 방지함과 아울러, 전사 효율을 향상시킬 수 있다.
- <68> 그리고, 본 발명은 제 1 전극(380) 상에 화소정의막을 형성함에 있어서, 무기막인 제 1 화소정의막(390a)과 유기막인 제 2 화소정의막(390b)으로 형성함으로써, 상기 제 1 화소정의막(390a)의 스텝 커버리지 불량으로 발생한 크랙들을 제 2 화소정의막(390b)으로 모두 매립시킬 수 있으며, 유기막층의 전사 후 도너 기판의 제거시 제 2 화소정의막(390b)이 손상되더라도 하부에 제 1 화소정의막(390a)이 존재하기 때문에 제 1 전극과 제 2 전극간에 쇼트가 발생하는 것을 방지할 수 있다.
- <69> 또한, 상기와 같이 형성한 화소정의막(390)의 전체 두께는 제 1 화소정의막(390a)이 500 내지 1000Å이며 제 2 화소정의막(390b)이 1000 내지 3000Å으로서 종래 유기물을 사용한 화소정의막보다 얇은 두께로 화소정의막을 형성할 수 있게 되어, 레이저 열전사법에 의한 유기막층의 형성시 전사효율을 극대화할 수 있다.
- <70> (실험예)
- <71> 소정의 하부구조가 형성된 기판 상에 SOG를 사용하여 1 $\mu$ m의 두께로 평탄화막을 형성하였다. 그런 다음, 상기 평탄화막 상에 약 1000Å의 두께로 트렌치를 형성하고 상기 트렌치 내에 1000Å의 반사금속막과 70Å의 투명도전막을 포함하는 제 1 전극을 형성하였다. 이어서, 상기 제 1 전극 상에 폴리이미드를 사용해서 약 2000Å의 두께의 화소정의막을 형성하였다. 그런 다음, 상기 화소정의막을 패터닝하여 상기 제 1 전극을 노출시키는 개구부를 형성하였다.
- <72> 이어서, 상기 개구부 내에 레이저 열전사법을 사용하여 유기막층을 형성한 다음, 상기 유기막층을 포함한 기판 전면 상에 제 2 전극을 형성하여 유기전계발광표시장치를 제작하였다.
- <73> (비교예 1)
- <74> 소정의 하부구조가 형성된 기판 상에 SOG를 사용하여 1 $\mu$ m의 두께로 평탄화막을 형성하고, 상기 평탄화막 상에 반사금속막과 투명도전막을 포함하는 제 1 전극을 형성하였다. 그런 다음, 상기 제 1 전극 상에 폴리이미드를 이용해서 약 2000Å의 두께로 화소정의막을 형성하였다. 그 외에는 실험예와 동일한 방법으로 유기전계발광표시장치를 제작하였다.
- <75> (비교예 2)
- <76> 소정의 하부구조가 형성된 기판 상에 SOG를 사용하여 1 $\mu$ m의 두께로 평탄화막을 형성하고, 상기 평탄화막 상에 반사금속막과 투명도전막을 포함하는 제 1 전극을 형성하였다. 그런 다음 상기 제 1 전극 상에 실리콘 질화물을 사용해서 약 1000Å의 두께로 화소정의막을 형성하였다. 그 외에는 실험예와 동일한 방법으로 유기전계발광표시장치를 제작하였다.
- <77> 도 5a 내지 5c는 상기 비교예 1, 2 및 실험예에 따라 제작한 유기전계발광표시장치를 점등한 화면이다.
- <78> 도 5a는 비교예 1에 따른 유기전계발광표시장치의 점등 화면으로서, 유기막인 화소정의막의 두께의 불균일 및 레이저 열 전사법에 의한 유기막층 형성시 유기막층의 손상에 기인한 다수의 암점으로 인하여, 화면의 품위가 손상된 것을 볼 수 있다.
- <79> 도 5b는 비교예 2에 따른 유기전계발광표시장치를 점등한 화면으로서, 비어홀 주변 및 제 1 전극 외곽 부분의 크랙으로 인하여 다수의 암점이 발생하여, 화면이 얼룩지게 보이는 것을 알 수 있다.
- <80> 도 5c는 실험예에 따라 제작된 유기전계발광표시장치의 점등화면으로서, 본 발명에 따라 평탄화막의 트렌치 내에 제 1 전극을 형성하게 되면, 화소정의막의 두께를 줄일 수 있으며 이로써 레이저 열전사법에 의한 유기막층 전사시 효율이 증가되어, 도 5c에서 볼 수 있는 바와 같이 깨끗한 점등화면을 얻을 수 있다.
- <81> 본 발명을 특정의 바람직한 실시예에 관련하여 도시하고 설명하였지만, 본 발명이 그에 한정되는 것이 아니고, 이하의 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하

게 개조 및 변화될 수 있다는 것을 당 업계에서 통상의 지식을 가진 자는 용이하게 알 수 있을 것이다.

## 발명의 효과

<82> 상기와 같이, 본 발명은 레이저 열전사법에 의한 유기막층의 전사효율을 극대화할 수 있으며, 유기막층의 열적 손상 및 오픈 불량률 방지함으로써, 소자의 신뢰성을 향상시킬 수 있다.

## 도면의 간단한 설명

<1> 도 1은 종래의 유기전계발광표시장치를 나타낸 단면도.

<2> 도 2는 유기물을 이용해서 2000Å의 두께로 화소정의막을 형성한 후의 비어홀 주변을 나타낸 사진.

**<3>** 도 3은 무기물을 사용해서 1000Å의 두께로 화소정의막을 형성한 후의 비어홀 주변을 나타낸 사진.

<4> 도 4는 본 발명에 따른 유기전계발광표시장치를 나타낸 단면도.

<5> 도 5a 내지 5c는 비교예 1, 2 및 실험예에 따라 제작한 유기전계발광표시장치를 점등한 화면을 나타낸 사진.

<6> \* 도면의 주요 부분에 대한 부호의 설명 \*

<7>            300: 기판                                 310: 버퍼층

<8>            320: 반도체층                            330: 게이트 절연막

<9>            340: 게이트 전극                      350: 층간절연막

<10>      355: 콘택홀      360a, 360b: 소오스 및 드레인 전극

<11>      370: 평탄화막      375: 비어홀

<12> 376: 트렌치 380: 제 1 전극

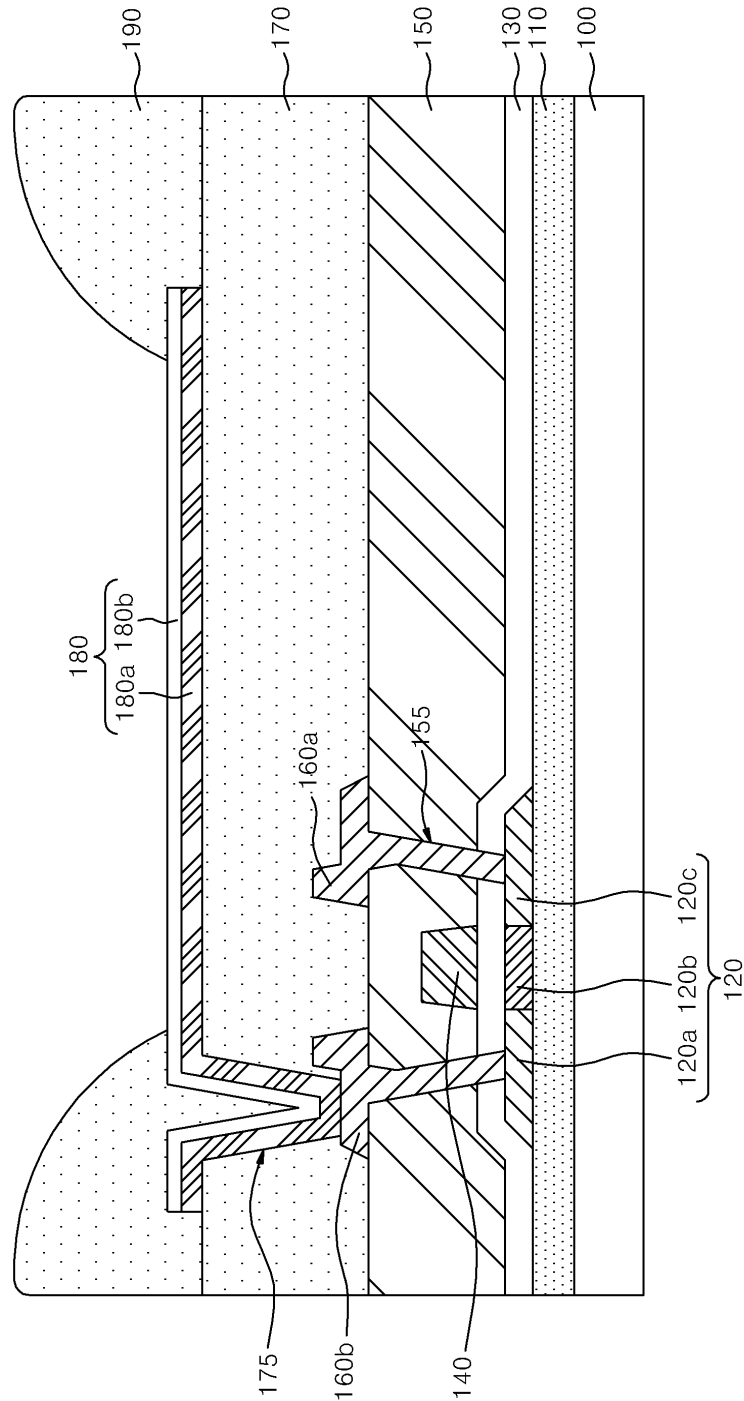
<13>      380a: 반사금속막      380b: 투명도전막

<14>      390: 화소정의막      390a: 제 1 화소정의막

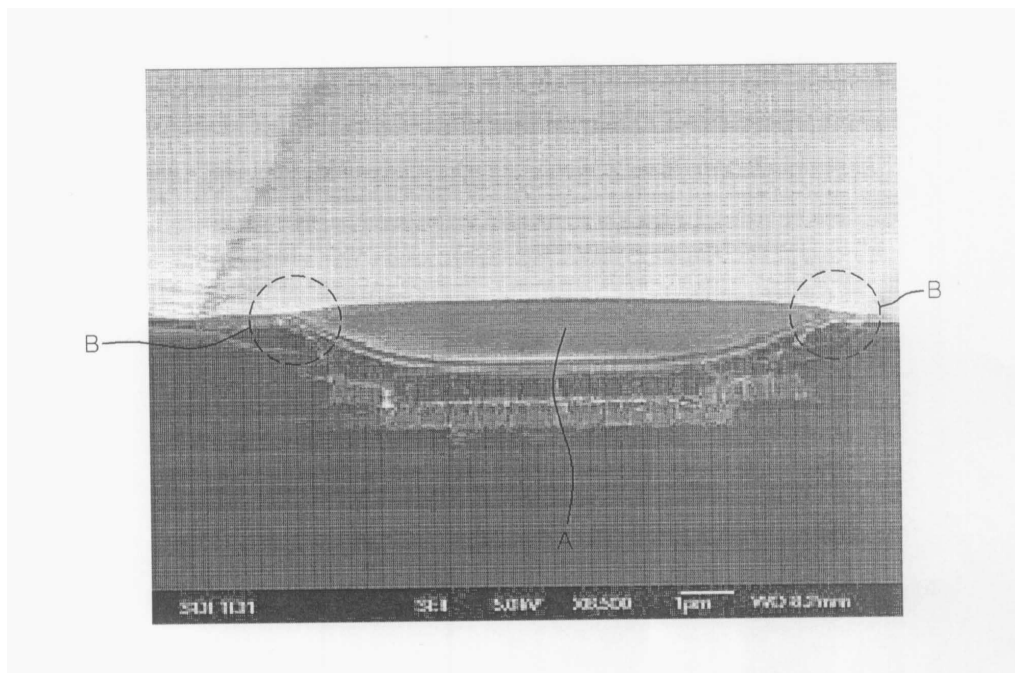
<15> 390b: 제 2 화소정의막 400: 개구부

도면

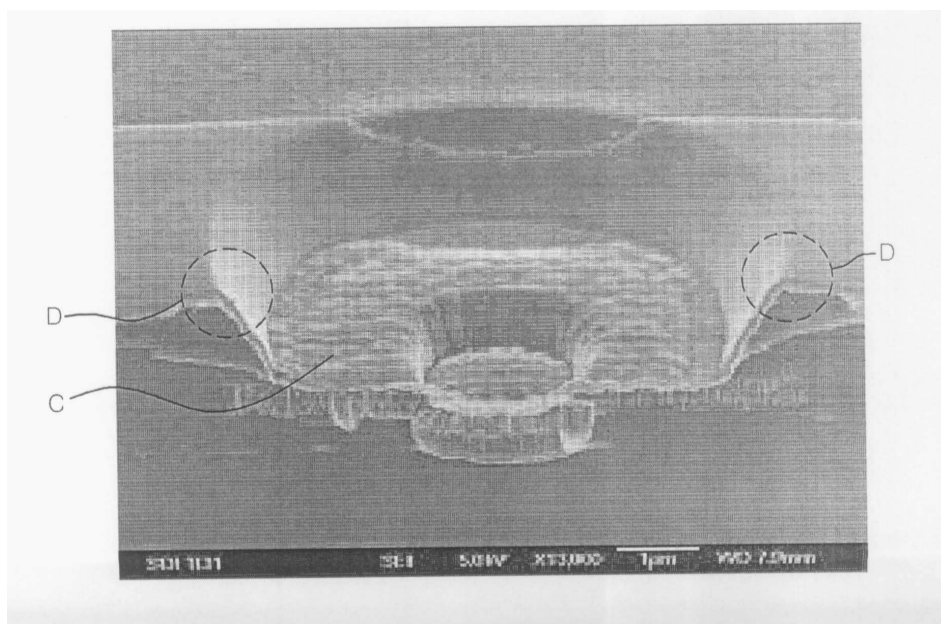
도면1



도면2

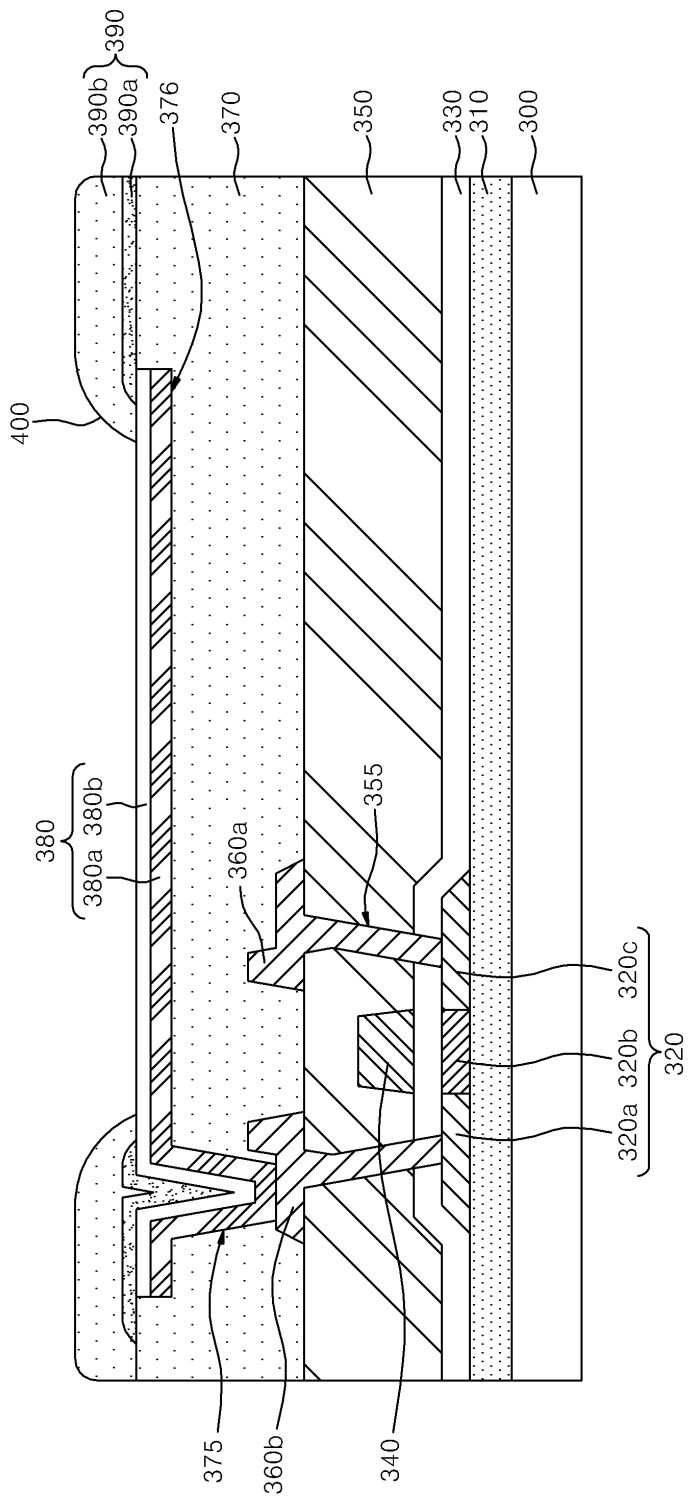


도면3





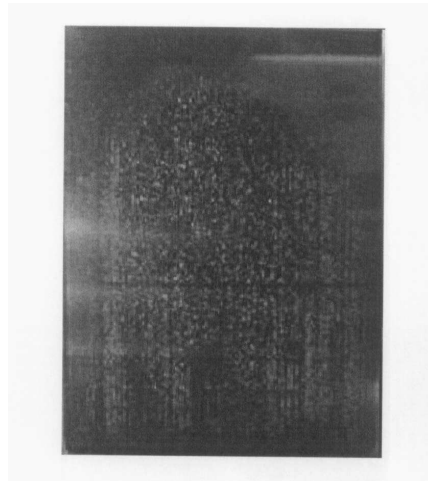
도면4



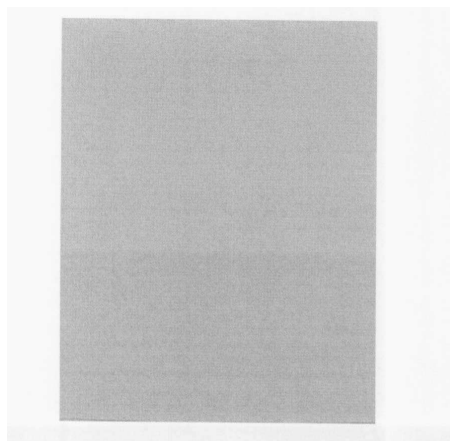
도면5a



도면5b



도면5c



|               |  |         |            |
|---------------|--|---------|------------|
| 专利名称(译)       | 有机电致发光显示装置及其制造方法   |         |            |
| 公开(公告)号       | <a href="#">KR100782458B1</a>  | 公开(公告)日 | 2007-12-05 |
| 申请号           | KR1020060027661  | 申请日     | 2006-03-27 |
| 申请(专利权)人(译)   | 三星SD眼有限公司  |         |            |
| 当前申请(专利权)人(译) | 三星SD眼有限公司  |         |            |
| [标]发明人        | IM CHOONG YOUL<br>임충열<br>YOO KYUNG JIN<br>유경진<br>JUN WOO SIK<br>전우식<br>KWON DO HYUN<br>권도현<br>KANG TAE WOOK<br>강태욱 |         |            |
| 发明人           | 임충열<br>유경진<br>전우식<br>권도현<br>강태욱  |         |            |
| IPC分类号        | H05B33/22 H05B33/10  |         |            |
| CPC分类号        | H01L27/3246 H01L51/5203 H01L27/3258 A23B4/005 A23B4/01 A23B4/031 A23B7/01 A23B7/02 A23L3/40                        |         |            |
| 代理人(译)        | PARK, 常树   |         |            |
| 其他公开文献        | KR1020070096702A   |         |            |
| 外部链接          | <a href="#">Espacenet</a>  |         |            |

#### 摘要(译)

公开了有机电致发光显示装置及其制造方法。在本发明在平坦化膜内形成沟槽之后，通过在沟槽内形成第一电极来减小第一电极和平坦化膜之间的阶梯式滑轮。也就是说，它使第一电极在平坦化膜上突出的最小化。在像素限定层形成中，可以在第一电极上减小厚度。因此，通过激光诱导的热成像可以在有机膜形成中提高转写效率。并且防止了有机薄膜的热损坏和开口故障，并且可以提高装置的可靠性。有机电致发光显示装置。激光诱导热成像，像素限定层和沟槽。

