

(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) Int. Cl. <i>H05B 33/26</i> (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년05월11일 10-0579192 2006년05월04일	
(21) 출원번호 (22) 출원일자	10-2004-0016608 2004년03월11일	(65) 공개번호 (43) 공개일자	10-2005-0091261 2005년09월15일
(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575		
(72) 발명자	서창수 경기도수원시권선구권선동1188번지성지아파트105동605호		
	박문희 부산광역시사상구덕포1동426-97/2		
	강태욱 경기도성남시분당구분당동샛별마을우방아파트302동1103호		
	류승윤 서울특별시동대문구장안4동305-7호		
	이관희 서울특별시관악구봉천동1630-5		
(74) 대리인	박상수		
심사관 : 김창균			

(54) 전면 발광 구조를 갖는 유기 전계 발광 표시 장치 및 이의 제조방법

요약

본 발명은 전면 발광 유기 전계 발광 표시 장치에 관한 것으로, 더욱 상세하게는 기판 상에 반도체층, 게이트 전극 및 소오스/드레인 전극을 포함하는 박막트랜지스터 영역과, 그 상부로 상기 소오스/드레인 전극과 이격되어 형성된 반사막층과, 상기 반사막층의 상부에 형성된 상기 소오스/드레인 전극 중 하나와 연결되는 투명 전극 물질을 포함하는 제 1 전극층과, 상기 투명 전극층 상부에 형성된 유기막층 및 제 2 전극층이 구비된 유기 전계 발광 소자 영역을 포함하는 전면 발광 유기 전계 발광 표시 장치 및 이의 제조방법에 관한 것이다.

본 발명의 전면 발광 유기 전계 발광 표시 장치는 박막트랜지스터의 소오스/드레인 전극과 투명 전극층이 직접 콘택되어 상기 표시 장치 구동시 상기 전극간의 콘택 저항을 안정화시킴에 따라 각 픽셀간의 휘도가 균일하여 고품위의 화면을 구현 할 수 있다

대표도

도 3

색인어

전면 발광, 콘택 저항, 휘도

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 전면 발광 유기 전계 발광 표시 장치의 단면도,

도 2는 상기 도 1의 A 영역을 확대한 확대 단면도,

도 3은 본 발명의 제 1 실시예에 따른 전면 발광 유기 전계 발광 표시 장치의 단면도,

도 4는 상기 도 3의 B 영역을 확대한 확대 단면도,

도 5는 본 발명의 제 2 실시예에 따른 전면 발광 유기 전계 발광 표시 장치의 단면도,

도 6은 상기 도 5의 C 영역을 확대한 확대 단면도,

도 7는 본 발명에 따른 실험예에서의 제 1 전극층에서의 콘택 저항이 안정화 됨을 보여주는 그래프,

도 8은 종래 기술에 따른 비교예에서의 제 1 전극층에서의 콘택 저항의 불안정성을 보여주는 그래프,

도 9는 본 발명에 따른 실험예에서 얻어진 전면 발광 유기 전계 발광 표시 장치의 각 퍽셀간의 휘도가 균일함을 보여주는 사진,

도 10은 종래 기술에 따른 비교예에서 얻어진 전면 발광 유기 전계 발광 표시 장치의 각 퍽셀간의 휘도가 불균일함을 보여주는 사진.

(도면의 주요 부분에 대한 부호의 설명)

10, 50a, 50b : 절연기판 11, 51a, 51b : 베퍼층

12, 52a, 52b : 반도체층

13-1, 13-2, 53-1a, 53-2a, 53-1b, 53-2b : 소오스/드레인 영역

14, 54a, 54b : 게이트 절연막 15, 55a, 55b : 게이트 전극

16, 56a, 56b : 층간 절연막

17-1, 17-2, 57-1a, 57-2a, 57-1b, 57-2b : 콘택홀/비아홀

18-1, 18-2, 58-1a, 58-2a, 58-1b, 58-2b : 소오스/드레인 전극

19, 59a : 패시베이션층 20, 60a, 60b : 콘택홀

21-1, 61a, 61b : 반사막층 21-2 : 투명 전극층

21, 62a, 62b : 제 1 전극층 22, 63a, 63b : 평탄화 절연막

23, 64a, 64b : 유기막층 24, 65a, 65b : 제 2 전극층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막트랜지스터의 소오스/드레인 전극 중 하나가 제 1 전극층인 투명 전극층과 직접 콘택되고, 상기 투명 전극층 하부에 반사막층이 상기 소오스/드레인 전극과 이격되어 형성된 전면 발광 유기 전계 발광 소자에 관한 것이다.

통상, 평판 표시 장치(Flat Panel Display) 중에서 유기 전계 발광 표시 장치(OELD : Organic Electro Luminescence Display)는 다른 평판 표시 장치보다 사용 온도 범위가 넓고, 충격이나 진동에 강하며, 시야각이 넓고, 응답 속도가 빨라 깨끗한 동화상을 제공할 수 있다는 등의 장점을 가지고 있어서 향후 차세대 평판 표시 장치로 주목받고 있다.

이와 같은 유기 전계 발광 표시 장치는, 전자(electron)와 정공(hole)이 반도체 안에서 전자-정공 쌍을 만들거나 캐리어(carrier)들이 좀더 높은 에너지 상태로 여기된 후 다시 안정화 상태인 바닥상태로 떨어지는 과정을 통해 빛이 발생하는 현상을 이용한다.

그리고, 유기 전계 발광 표시 장치는 상기 현상에 의해서 발생된 빛을 반사막층의 위치에 따라 기판의 아래쪽 방향으로 빛을 발광하는 배면 발광 구조(bottom-emission type)와 기판의 위쪽 방향으로 빛을 발광하는 전면 발광 구조(top-emission type)로 나눌 수 있다. 또한, 그 구동방식에 따라 별도의 구동원이 필요한 패시브 매트릭스형(passive matrix type)과 스위칭소자로 기능하는 박막트랜지스터를 일체로 구비한 액티브 매트릭스형(active matrix type)으로 구분할 수 있다.

도 1은 종래 전면 발광 액티브 매트릭스형 유기 전계 발광 표시 장치의 단면도이다. 도 1을 참조하면, 전면 발광 유기 전계 발광 표시 장치는 기판 상에 소정의 반도체 공정에 의해 반도체층(12), 게이트 전극(15) 및 소오스/드레인 전극(18-1, 18-2)을 구비하는 박막트랜지스터를 비발광 영역에 형성하고, 반사 전극으로 제 1 전극층(21), 유기막층(23) 및 제 2 전극층(24)을 구비하는 유기 전계 발광 소자를 발광 영역에 형성한다.

이때, 상기 제 1 전극층(21)은 반사 특성이 우수한 반사 전극을 채용하여 이루어지며, 상기 반사 전극은 반사 특성 뿐 아니라 적절한 일함수를 가지는 도전 물질이 사용된다. 그러나, 현재까지 이러한 특성을 동시에 만족시키는 적절한 단일 물질이 없는 바, 반사 효율이 우수한 반사막층(21-1)을 별도로 형성하고 그 상부에 다른 도전성을 가지는 투명 전극층(21-2)을 형성하는 다층 구조로 제작하는 것이 일반적이다.

도 2는 도 1의 A 영역을 확대한 확대 단면도이다. 도 2를 참조하면, 상술한 바와 같이 반사 전극이 다층 구조를 채용하는 경우 금속간 계면에서의 갈바닉 부식 현상이 발생하며, 특히 반사막층(21-1)으로 사용되는 금속, 즉 알루미늄 및 이의 합금 등이 대기 중에 노출시에도 Al_2O_3 등의 금속 산화막층이 쉽게 형성된다. 그 결과, 상기 반사막층(21-1)과 투명 전극층(21-2)간의 갈바닉 부식 현상이 층간 계면을 따라 확산하며, 상기 형성된 금속 산화막층에 의해 상기 전극 간의 콘택 저항이 급격히 상승되어 상기 전극간의 계면에서의 콘택 저항이 매우 불안정한 산포를 보인다.

도 2에 도시한 바에 따르면, 반사 전극층(21-1)은 박막트랜지스터의 소오스/드레인 전극(18-1, 18-2) 중 하나, 즉 드레인 전극(18-2)과 전기적으로 콘택된 구조를 갖는다. 이때, 상기 구조에서 유기 전계 발광 표시 장치를 구동하기 위해 인가되는 전류는 드레인 전극(18-2)을 통해 콘택홀(20)을 거쳐 반사 전극층(21)으로 전해지는 바, 상술한 바와 같이 반사막층(21-1)과 투명 전극층(21-2)간의 불안정한 콘택 저항은 전면 발광 유기 전계 표시 장치 구동시 픽셀 간의 색의 구현이 일부는 밝게, 일부는 어둡게 구현되는 등의 휘도 불균일 현상이 발생하여 구현되는 화면의 품질이 크게 저하된다.

발명이 이루고자 하는 기술적 과제

상기한 문제를 해결하기 위한 본 발명의 목적은 반사 전극을 구성하는 투명 전극층과 반사층간의 계면에서의 불안정한 콘택 저항에 의해 픽셀간의 휘도가 불균일한 불량 특성을 개선한 전면 발광 유기 전계 발광 표시 장치 및 이의 제조방법을 제공하는 것이다.

또한, 본 발명의 다른 목적은 반사 전극의 반사막층이 소오스/드레인 전극과 이격되어 형성되는 전면 발광 유기 전계 발광 표시 장치 및 이의 제조방법을 제공하는 것이다.

또한, 본 발명의 또 다른 목적은 반사 전극의 투명 전극층이 소오스/드레인 전극 중 하나와 직접 콘택되는 전면 발광 유기 전계 발광 표시 장치 및 이의 제조방법을 제공하는 것이다.

또한, 본 발명의 또 다른 목적은 휘도가 균일한 전면 발광 유기 전계 발광 소자 및 이의 제조방법을 제공하는 것이다.

또한, 본 발명의 또 다른 목적은 고품위의 화면이 구현되는 전면 발광 유기 전계 발광 소자 및 이의 제조방법을 제공하는 것이다.

발명의 구성 및 작용

상기한 목적을 달성하기 위해 본 발명은,

기판 상에 반도체층, 게이트 전극 및 소오스/드레인 전극이 구비된 박막트랜지스터와,

그 상부로 상기 소오스/드레인 전극과 콘택되지 않는 반사막층과, 상기 반사막층의 양측 에지부를 둘러싸고 있으며, 상기 소오스/드레인 전극 중 하나와 콘택되는 제 1 전극층과, 상기 제 1 전극층 상에 형성된 적어도 하나 이상의 발광층을 포함하는 유기막층과, 상기 기판 전면에 걸쳐 형성된 제 2 전극층이 구비된 유기 전계 발광 소자를 포함하는 전면 발광 유기 전계 발광 표시 장치를 제공한다.

이때, 상기 소오스/드레인 전극은 투명 전극 물질과 오음성 콘택이 가능한 몰리브덴(Mo) 및 몰리브덴-텅스텐 합금(MoW) 등을 포함한다.

또한, 상기 반사막층은 반사 효율이 우수한 알루미늄 및 알루미늄-네오디뮴(Al-Nd) 합금을 포함한다.

또한, 상기 제 1 전극층은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명 전극 물질을 포함한다.

또한, 본 발명은,

기판 상에 반도체층, 게이트 전극 및 소오스/드레인 전극을 구비한 박막트랜지스터를 비발광 영역에 형성하고,

상기 기판 전면에 걸쳐 반사 금속을 증착시킨 후 상기 소오스/드레인 전극과 콘택되지 않도록 패터닝하여 반사막층을 형성하고,

상기 반사막층의 에지부를 포함하고 기판 전면에 걸쳐 투명 전극물질을 증착시킨 후 패터닝하여 상기 소오스/드레인 전극 중 하나와 콘택되도록 제 1 전극층을 형성하고,

상기 제 1 전극층 상에 적어도 하나의 발광층을 포함하는 유기막층을 형성하고,

상기 기판 전면에 걸쳐 제 2 전극층을 형성하여 유기 전계 발광 소자를 형성하는 것을 포함하는 전면 발광 유기 전계 발광 표시 장치의 제조방법을 제공한다.

이때, 상기 소오스/드레인 전극과 반사막층 및 제 1 전극층이 동일한 층에 형성되거나, 서로 다른 층에 형성된다.

이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 상세히 설명한다. 각 도면들에 있어서, 층 및 영역의 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 본 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

도 3은 본 발명의 제 1 실시예에 따른 전면 발광 유기 전계 발광 표시 장치의 제조방법을 도시한 단면도이다. 도 3을 참조하면, 기판(50a)의 비발광 영역에 소정의 반도체 공정을 거쳐 반도체층(52a), 게이트 전극(55a) 및 소오스/드레인 전극(58-1a, 58-2a)이 구비된 박막트랜지스터를 형성하고, 상기 박막트랜지스터 상부의 발광 영역에 반사막층(61a), 제 1 전

극층(62a), 유기막층(64a) 및 제 2 전극층(65a)이 구비된 유기 전계 발광 소자를 형성한다. 이때, 상기 소오스/드레인 전극(58-1a, 58-2a)과 반사막층(61a)은 패시베이션층(59a)을 통해 서로 다른 층에 위치하고, 상기 소오스/드레인 전극(58-1a, 58-2a)과 제 1 전극층(62a)은 콘택홀을 통해 연결된다.

이하, 상기 전면 발광 유기 전계 발광 표시 장치의 제조방법을 각 단계별로 상세히 설명하면 다음과 같다.

먼저, 유리 기판 또는 합성 수지와 같은 절연 기판(50a)을 준비한다. 이어서, 상기 절연 기판(50a)으로부터 금속 이온 등의 불순물이 확산되어 활성층(다결정 실리콘)에 침투하는 것을 막기 위한 버퍼층(51a, buffer layer; diffusion barrier)을 PECVD, LPCVD, 스퍼터링(sputtering) 등의 방법을 통해 증착한다.

다음으로, 상기 절연 기판(50a) 전면에 걸쳐 상기 버퍼층(51a) 상에 PECVD, LPCVD, 스퍼터링 등의 방법을 이용하여 비정질 실리콘막(amorphous Si)을 증착한 다음, 결정화 공정을 통해 다결정 실리콘막(poly-Si)을 형성한다. 이때, 상기 결정화 공정으로 ELA, MIC, MILC, SLS, SPC 등의 결정화 공정이 사용된다. 이어서, 상기 다결정 실리콘막을 패터닝하기 위하여 상기 다결정 실리콘막 상에 포토레지스트를 형성하고, 상기 포토레지스트를 마스크로 하여 식각 공정을 거쳐 반도체층(52a, active layer)을 형성한다.

이어서, 상기 반도체층(52a)을 포함하여 기판 전면에 걸쳐 열산화법 등의 방법으로 산화막으로 이루어진 게이트 절연막(54a)을 형성한다.

계속해서, 상기 게이트 절연막(54a) 상에 게이트 금속 물질을 증착한 다음 패터닝하여 반도체층(52a) 상부의 게이트 절연막(54a) 상에 게이트 전극(55a)을 형성한다.

다음으로, n형 또는 p형 불순물 중의 하나를 반도체층(52a)으로 이온을 주입하여 게이트 전극(55a)의 양측에 대응하는 반도체층(52a)에 고농도의 소오스/드레인 영역(53-1a, 53-2a)을 형성한다.

이어서, 상기 게이트 전극(55a)을 포함한 게이트 절연막(54a) 상에 기판(50a) 전면에 걸쳐 층간 절연막(56a)을 형성한 다음, 선택된 영역을 식각하여 상기 고농도의 소오스/드레인 영역(53-1a, 53-2a)의 소정 영역을 외부로 노출시키는 콘택홀/비아홀(57-1a, 57-2a)을 형성한다.

다음으로, 상기 콘택홀/비아홀(57-1a, 57-2a)을 포함하고 기판(50a) 전면에 걸쳐 금속 물질을 증착한 다음, 패터닝하여 소오스/드레인 전극(58-1a, 58-2a)을 형성한다. 이때, 상기 소오스/드레인 전극(58-1a, 58-2a)을 콘택홀/비아홀(57-1a, 57-2a)을 통해 하부 반도체층(52a)의 소오스/드레인 영역(53-1a, 53-2a)과 전기적으로 콘택된다. 이러한 소오스/드레인 전극(58-1a, 58-2a) 물질은 후속 공정에서 형성된 투명 전극과의 전기적 특성을 고려하여 오옴성 콘택(Ohmic contact)이 가능한 몰리브덴(Mo) 및 몰리브덴-텅스텐 합금(MoW) 중에서 선택하며, 바람직하기로 몰리브덴-텅스텐 합금을 사용한다.

이어서, 상기 소오스/드레인 전극(58-1a, 58-2a)을 포함하여 상기 기판(50a) 전면에 걸쳐 패시베이션층(59a)을 형성한다. 상기 패시베이션층(59a)은 무기 절연막층 또는 유기 평탄화층을 단독으로 형성하거나, 상기 무기 절연막층 상에 유기 절연 물질을 적층하여 유기 평탄화층을 형성한 이층 구조로 형성한다. 상기 무기 절연 물질은 통상적으로 사용되는 질화실리콘(SiNx) 또는 산화실리콘(SiOx)이 가능하며, 상기 유기 절연 물질은 아크릴 수지와 같은 열경화성 수지 또는 BCB(Benzocyclobutene) 등이 가능하다.

계속해서, 상기 패시베이션층(59a)의 선택 영역을 식각하여 상기 소오스/드레인 전극(58-1a, 58-2a) 중 하나를 외부로 노출시키는 콘택홀(60a)을 형성한다. 이때, 상기 패시베이션층(59a)을 이층 구조로 하는 경우 무기 절연막 형성 후 제 1 콘택홀을 형성한 다음, 그 상부로 유기 평탄화막을 형성한 다음 상기 형성된 제 1 콘택홀에 연결된 제 2 콘택홀을 형성한다.

특히, 본 발명에서는 상기 콘택홀(60a)을 통해 소오스/드레인 전극(58-1a, 58-2a)과 반사막층(61a)이 서로 전기적으로 연결되지 않도록 형성한다. 구체적으로, 상기 콘택홀(60a)을 포함하여 패시베이션층(59a) 전면에 걸쳐 반사 특성이 우수한 금속 물질을 증착한다. 이어서, 상기 금속층을 식각하여 반사막층(61a)을 형성하되, 상기 콘택홀(60a)을 통해 소오스/드레인 전극(58-1a, 58-2a) 중 하나와 접촉하지 않도록 상기 콘택홀(60a) 내부에 형성된 금속층을 더불어 식각한다. 그 결과, 상기 소오스/드레인 전극(58-1a, 58-2a) 중 하나가 콘택홀(60a)을 통해 패시베이션층(59a)의 외부로 노출되고, 상기 콘택홀(60a) 영역을 제외한 패시베이션층(59a) 상에, 바람직하기로 발광 영역에 반사막층(61a)이 형성된다.

본 발명에 따른 반사막층(61a)은 종래 반사막층(도 1의 21-1)과 투명 전극층(도 1의 21-2)이 서로 적층되어 반사 전극(도 1의 21)을 형성하는 것과 달리 순수하게 광을 반사시키는 역할만을 수행한다. 상기 금속 물질은 알루미늄(Al), 알루미늄 합금(Al alloy), 바람직하게는 반사 효율이 우수한 알루미늄-네오디뮴(Al-Nd)으로 이루어진다. 상기 반사막층(61a)은 RF 스퍼터링, DC 스퍼터링, 이온빔 스퍼터링 또는 진공 증착 등의 통상적인 방법으로 형성하며, 적절한 반사 특성을 나타내기 위하여 100~2000 Å의 두께를 갖도록 형성한다. 특히, 본 발명의 반사막층(61a)은 종래 반사 전극으로서 반사막층(21-1)과 투명 전극층(21-2)이 동시에 식각하던 것과 달리, 상기 반사막층(61a)과 후속 공정의 투명 전극층(62a)을 각각 식각한다. 이때, 상기 반사막층(61a)의 식각 공정은 콘택홀(60a) 내부에 형성된 반사막층(61a)을 식각하기 위하여 습식 식각 보다는 이방성 식각이 가능한 건식 식각 공정이 바람직하다. 상기 건식 식각 공정은 이온빔 식각, RF 스퍼터링 식각 및 반응이온 식각(RIE) 등 여러 가지 방법이 선택적으로 사용될 수 있으며, 이 분야의 통상적인 지식을 가진 자에 의해 적절히 수행될 수 있다.

계속해서, 상기 콘택홀(60a) 및 반사막층(61a)을 포함하고 기판(50a) 전면에 걸쳐 투명 전극 물질을 증착한 후 패터닝하여 제 1 전극층(62a)을 형성한다. 이때, 상기 제 1 전극층(62a)은 반사막층(61a)의 상부에 위치하며 하부의 소오스/드레인 전극(58-1a, 58-2a) 중 하나와 콘택홀(60a)을 거쳐 전기적으로 콘택된다.

도 4는 도 3의 B 영역을 확대한 확대 단면도로서, 반사막층(61a)의 소정 영역이 식각되어 소오스/드레인 전극(58-1a, 58-2a)과 접촉되지 않고, 상기 제 1 전극층(62a)이 상기 소오스/드레인 전극(58-1a, 58-2a)과 접촉됨을 보여준다. 상기 제 1 전극층(62a)은 투명 전극 물질을 포함하며, 상기 반사막층(61a)과 비교하여 높은 일함수를 가지며 전도성을 나타내는 물질로서, ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)가 바람직하게 사용된다. 이러한 투명 전극 물질은 소오스/드레인 전극(58-1a, 58-2a) 물질인 몰리브덴 및 이의 합금과 오음성 콘택이 가능하여 표시 장치 구동시 상기 소오스/드레인 전극(58-1a, 58-2a) 중 하나, 즉 드레인 전극(58-2a)으로부터 제 1 전극층(62a)으로 인가되는 전류를 균일하게 전달될 수 있다.

또한, 상기 인가되는 전류가 제 1 전극층(62a)으로 직접적으로 전달되고 상기 반사막층(61a)이 전극으로서의 기능 보다는 빛의 반사 기능만을 수행함에 따라 상기 반사막층(61a)과 제 1 전극층(62a) 간의 계면에서 발생하는 갈바닉 부식 현상이 감소된다. 이와 더불어, 상기 제 1 전극층(62a)을 구성하는 투명 전극 물질은 커버리지(coverage)가 우수하여 상기 반사막층(61a)의 에지 부분까지 포함되어 형성되며, 결과적으로 후속 공정의 평탄화 절연막(63a) 형성 시 식각 공정에서 사용하는 강산 또는 강염기에 의한 금속층으로 구성된 반사막층(61a)의 에지 부식 현상을 억제할 수 있다.

그 결과, 본 발명에서 제시한 바와 같이 소오스/드레인 전극(58-1a, 58-2a) 중 하나를 제 1 전극층(62a)과 직접적으로 콘택되도록 함으로써, 유기 전계 발광 표시 장치의 픽셀간에 구현되는 휘도가 균일하고 반사 효율이 증가되어 결과적으로 고품위의 화면을 구현할 수 있다.

본 발명의 제 1 전극층(62a)은 통상적인 스퍼터링(sputtering) 또는 진공 증착법에 의해 형성하며, 전극으로서의 기능 및 여러 가지 면을 고려하여 50~700 Å의 두께를 갖도록 한다. 이때, 제 1 전극층(62a)의 패터닝은 통상적인 포토리소그래피 및 식각 공정을 연속하여 수행하며, 상기 식각 공정은 습식 또는 건식 식각 공정 중에서 적절히 선택하여 사용한다.

다음으로, 상기 제 1 전극층(62a)을 포함하고 기판(50a) 전면에 걸쳐 평탄화 절연막(63a)을 형성한 다음, 패터닝하여 제 1 전극층(62a)의 소정 영역을 노출하는 개구부(미도시)를 형성한다.

다음으로, 상기 제 1 전극층(62a) 상에 적어도 하나 이상의 발광층을 포함하는 유기막층(64a)을 형성한다. 상기 발광층은 유기 전계 발광 소자의 캐소드 및 애노드로부터 주입된 전자와 정공의 재결합 이론에 따라 의해 특정한 파장의 빛을 자체 발광하는 층으로, 전류의 흐름에 의해서 적색, 녹색, 청색의 빛을 자체적으로 발광하게 되고, 발광된 빛은 제 1 전극층(62a)의 하부에 위치한 반사막층(61a)에 의해 반사되어 상부로 발광하게 된다.

이때, 상기 발광층은 고효율 발광을 얻기 위해 각각의 전극과 발광층 사이에 전하 수송 능력을 갖는 정공 주입층, 정공 수송층, 정공 억제층, 전자 수송층, 및 전자 주입층 등을 선택적으로 추가 삽입하고 사용하고 있다. 본 발명의 전면 발광 유기 전계 발광 소자의 상기 제 1 전극층(62a)이 애노드 전극으로 작용하는 경우에는 제 2 전극층(65a)이 캐소드 전극으로 작용한다. 이때 추가되는 유기막층(64a) 중 정공 주입층 및 정공 수송층은 제 1 전극층(62a)과 발광층 사이에 위치하고, 정공 억제층, 전자 수송층 및 전자 주입층은 상기 발광층과 제 2 전극층(65a) 사이에 위치하는 것이 바람직하다. 이와 같은 상기 발광층을 포함하는 유기막층(64a)의 형성은 용액 상태로 도포하는 스판 코팅, 딥 코팅, 스프레이법, 스크린 인쇄법 및 잉크젯 프린팅법 등의 습식 코팅 방법 또는 스퍼터링 또는 진공 증착 등의 건식 코팅 방법으로 수행한다.

다음으로, 상기 기판(50a) 전면에 걸쳐 금속 물질을 증착하여 제 2 전극층(65a)을 형성한다. 상기 제 2 전극층(65a)은 하부의 유기막층(64a)에 의해 발광된 빛과, 외부로부터 빛이 입사할 수 있도록 투명 전극층으로 형성하는 것이 바람직하며, 통상적으로 사용되는 ITO 또는 IZO 등의 투명 전극 물질 또는 Mg, Ca, Al, Ag, Ba 및 이들의 합금으로 이루어진 군에서 선택되는 하나의 금속을 사용하여 형성하되, 빛을 투과시킬 수 있을 정도의 두께로 형성하는 것이 바람직하다.

마지막으로, 상기한 공정을 거쳐 기판(50a) 상에 박막트랜지스터, 반사막층(61a), 제 1 전극층(62a), 유기막층(64a) 및 제 2 전극층(65a)이 순차적으로 적층된 전면 발광 유기 전계 발광 소자는 통상의 봉지 수단에 의해 봉지된다. 이때 봉지 수단은 금속 캔(metal can) 및 바륨 산화물(Barium Oxide) 등의 절연 기판에 의해 봉지되거나, 절연 고분자로 코팅(encapsulation)하여 패시베이션층(59a, passivation layer)을 형성한다.

도 5는 본 발명의 바람직한 제 2 실시예에 따른 유기 전계 발광 표시 장치의 단면도이다. 본 발명의 제 2 실시예의 유기 전계 발광 표시 장치는 상기 제 1 실시예의 그것과 다르게 소오스/드레인 전극(58-1b, 58-2b) 및 반사막층(61b)이 동일한 층간 절연막(56b) 상에 형성되며, 상기 소오스/드레인 전극(58-1b, 58-2b) 중 하나와 제 1 전극층(62b)은 콘택홀을 통하여 않고 직접적으로 접촉된다.

이러한 구조의 유기 전계 발광 표시 장치의 제조방법을 살펴보면, 전술한 바와 같은 공정으로, 기판(50b) 상에 벼퍼층(51b), 소오스/드레인 영역(53-1b, 53-2b)을 구비한 반도체층(52b), 게이트 절연막(54b), 게이트 전극(55b), 층간 절연막(56b) 및 소오스/드레인 전극(58-1b, 58-2b)을 형성한다.

다음으로, 상기 기판(50b) 전면에 걸쳐 반사 금속을 증착한 다음, 소오스/드레인 전극(58-1b, 58-2b)과 콘택되지 않도록 하기 위해 소정 거리 이격되도록 패터닝하여 반사막층(61b)을 형성한다. 이때, 식각 공정은 건식 또는 습식 식각 공정 어느 것이라도 가능하다.

이어서, 소오스/드레인 전극(58-1b, 58-2b) 및 반사막층(61b)의 에지부를 포함하며, 기판(50b) 전면에 걸쳐 투명 전극 물질을 증착시킨 다음, 패터닝하여 얻어진 투명 전극층이 소오스/드레인 전극(58-1b, 58-2b) 중 어느 하나와 전기적으로 콘택되도록 한다.

도 6은 상기 도 5의 C 영역을 확대한 확대 단면도로서, 동일한 층에 소오스/드레인 전극(58-1b, 58-2b)이 형성되고, 상기 소오스/드레인 전극(58-1b, 58-2b)과 소정 거리 이격된 반사막층(61b)이 형성되고, 그 상부로 상기 소오스/드레인 전극(58-1b, 58-2b) 중 어느 하나와 콘택되도록 제 1 전극층(62b)이 형성됨을 알 수 있다. 그 결과, 제 1 전극층(62b)이 상기 반사막층(61b)의 양측 에지부까지 포함하고 상기 소오스/드레인 전극(58-1b, 58-2b) 중 어느 하나의 전극의 상부에 위치하여 콘택홀을 통하여 않고도 전기적으로 콘택된다.

다음으로, 전술한 바와 같이 기판(50b) 전면에 걸쳐 평탄화 절연막(63b)을 형성한 다음, 소정 영역을 패터닝하여 제 1 전극층(62b)의 일부를 외부로 노출시켜 개구부를 형성하고, 상기 제 1 전극층(62b) 상에 적어도 하나 이상의 발광층을 포함하는 유기막층(64b)을 형성하고, 기판(50b) 전면에 걸쳐 제 2 전극층(65b)을 형성한 다음 봉지 공정을 거쳐 전면 발광 유기 전계 발광 표시 장치를 완성한다.

이때, 상기 소오스/드레인 전극(58-1b, 58-2b), 반사막층(61b), 제 1 전극층(62b), 유기막층(64b) 및 제 2 전극층(65b)의 물질 및 제조 방법 등의 구체적인 사항은 상기 제 1 실시예에서 전술한 바를 따른다.

상술한 바의 공정을 거쳐 얻어진 제 1 및 제 2 실시예의 전면 발광 유기 전계 발광 소자는 구동시 상기 발광층에서 방출된 빛이 제 2 전극층을 통해 외부로 방출되고, 또한, 상기 제 1 전극층 하부의 반사막층에서 반사되어 상기 제 2 전극층을 통해 외부로 방출된다. 이때, 본 발명에서 제시한 바와 같이, 박막트랜지스터의 드레인 전극과 제 1 전극층이 직접 전기적으로 콘택되어 안정한 콘택 저항을 가짐에 따라 종래 반사막층과 투명 전극층의 콘택 저항 불균일로 인한 표시 장치의 반사 특성이 개선된다. 그 결과, 외부로 방출되는 빛의 강도를 증가시켜 유기 전계 발광 소자의 휘도를 개선할 수 있을 뿐만 아니라, 각 픽셀간 균일한 휘도를 나타내어 고품위의 화면을 구현할 수 있다.

이상, 본 발명의 제 1 및 제 2 실시예에서는 박막트랜지스터의 소오스/드레인 전극 중 어느 하나와 제 1 전극층을 직접적으로 콘택시키고, 반사막층은 상기 소오스/드레인 전극과 콘택되지 않는 구조를 갖는 전면 발광 유기 전계 발광 표시 장치를 제시하였으며, 상기 박막트랜지스터는 목적에 따라 여러 가지 층(일예로 절연막층)을 더욱 포함할 수 있으며, 이러한 층의 선택은 이 분야의 통상적인 지식을 가진 자에 의해 적절히 채용되어질 수 있다. 또한, 본 발명의 전면 발광 유기 전계 발광 표시 장치는 전술한 탑-게이트 구조 박막트랜지스터 이외에도 바텀-게이트 구조에 바람직하게 적용될 수 있다.

이와 더불어, 상기 유기 전계 발광 표시 장치는 유기막층의 구성 요소에 따라 단색 또는 풀컬러를 구현할 수 있으며, 어느 색에 대해서도 높은 반사율을 구현할 수 있으며, 발광층에서 발광된 빛이 반사막층을 거쳐 제 2 전극층으로 출사하더라도 색 번짐 또는 빛의 감쇄 등이 없어 고 휘도의 디스플레이를 구현할 수 있다.

이하, 본 발명에 따른 유기 전계 발광 소자를 하기 실험예를 통해 설명하겠는 바, 하기 실험예는 본 발명을 설명하기 위한 예시일 뿐 본 발명이 이에 한정되는 것은 아니다.

실험예

본 발명에 따른 전면 발광 유기 전계 발광 소자를 제작하기 위하여, 소정의 반도체 공정을 거쳐 반도체층, 게이트 전극 및 소오스/드레인 전극을 포함하는 박막트랜지스터를 형성한 다음, 상기 소오스/드레인 전극 상부로 이층 구조의 패시베이션 층을 형성하였다. 구체적으로, 기판 전면에 걸쳐 질화 실리콘으로 무기 절연막을 형성한 다음, 소정 영역을 식각하여 제 1 콘택홀을 형성하고, 그 상부로 유기 절연 물질인 BCB(benzocyclobutene)를 적층하여 유기 평탄화층을 형성한 다음, 소정 영역을 식각하여 상기 제 1 콘택홀과 연결되는 제 2 콘택홀을 형성하여 상기 드레인 전극을 외부로 노출시켰다. 이때, 상기 소오스/드레인 전극은 몰리브덴 및 텉스텐을 스퍼터링하여 형성하였다.

다음으로, 상기 패시베이션층 상부로 Al 및 Nd를 스퍼터링을 수행하여 500 Å 두께의 Al-Nd 반사막층을 형성하였다. 이어서, 상기 반사막층을 패터닝하기 위하여 상기 반사막층 상부에 아크릴계 포토레지스트를 도포한 다음, 노광 및 현상 공정을 포함하는 포토리쏘그래피 공정 후 건식 식각 공정을 수행하였다.

다음으로, 상기 반사막층을 포함하고 기판 전면에 걸쳐 투명 전극 물질인 ITO를 진공 증착하여 125 Å 두께의 제 1 전극층을 형성하였다. 이어서, 상기 제 1 전극층을 패터닝하기 위하여 상기 제 1 전극층 상부에 아크릴계 포토레지스트를 도포한 다음, 노광 및 현상 공정을 포함하는 포토리쏘그래피 공정 후 건식 식각 공정을 수행하였다.

다음으로, 상기 제 1 전극층 상에 절연막(화소 정의막)을 형성한 후, 전술한 바의 포토리쏘그래피 공정을 동일하게 수행하여 일정 영역의 개구부를 포함하도록 패터닝하였다.

다음으로, 상기 제 1 전극층 상에 기판 전면에 걸쳐 정공 수송층으로 IDE을 진공 조건 하에 500Å의 두께를 갖도록 진공 증착한 다음, 동일한 조건 하에 발광층으로 CBP+Ir(ppy)3을 250 Å, 전자 수송층으로 Alq3를 450Å, 및 전자 주입층으로 LiF을 3Å을 진공 증착하였다.

다음으로, 상기 전자 주입층 상에 제 2 전극층으로 MgAg 100Å과 IZO 를 진공 증착하여 1000Å의 두께를 갖도록 형성한 다음, 메탈캔으로 봉지하여 유기 전계 발광 소자를 제작하였다.

비교예

종래 기술에 의해 박막트랜지스터의 소오스/드레인 전극 중 하나가 반사막층과 직접적으로 콘택된 전면 발광 유기 전계 발광 표시 장치를 제작하였다.

반사막층의 형성 후 패터닝을 수행하지 않고 그 상부에 투명 전극층을 형성한 다음, 패터닝하여 반사전극층(제 1 전극층)을 형성한 것을 제외하고는 상기 실험예와 동일하게 수행하여 전면 발광 유기 전계 발광 소자를 제작하였다.

시험예

상기 실험예 및 비교예에서 얻어진 전면 발광 유기 전계 발광 소자의 콘택 저항 및 현미경으로 표면 상태를 측정하였으며, 이러한 결과를 도 7 내지 도 10에 나타내었다.

도 7은 상기 실험예에서 얻어진 전면 발광 유기 전계 발광 소자의 드레인 전극/투명 전극층(MoW/ITO)의 계면에서의 콘택 저항을 측정한 그래프이고, 도 8은 상기 비교예에서 얻어진 전면 발광 유기 전계 발광 소자의 드레인 전극/반사막층/투명 전극층(MoW/AlNd/ITO)의 계면에서의 콘택 저항을 측정한 그래프이다.

도 7을 참조하면, 제 1 전극층의 임의 영역들에서 측정한 저항 수치가 거의 유사하여 상기 드레인 전극과 투명 전극층 간의 콘택 저항이 매우 안정함을 보여주는 것에 비하여, 도 8에서는 저항 수치가 넓은 범위에서 산포되어 불균일한 바, 상기 층 간에서의 콘택 저항이 매우 불안정함을 보여준다. 이러한 불안정한 콘택 저항은 반사막층으로 사용된 Al-Nd와 ITO의 계면에서 갈바니 효과에 따른 Al_2O_3 산화막이 형성됨에 기인한다.

상기 도 7 및 도 8의 콘택 저항은 전면 발광 유기 전계 발광 표시 장치의 휘도에 직접적으로 영향을 주며, 하기의 도 9 및 도 10에서 알 수 있다.

도 9는 상기 실험예에서 얻어진 전면 발광 유기 전계 발광 표시 장치의 각 픽셀에서의 표면 상태를 보여주는 사진이고, 도 10은 상기 비교예에서 얻어진 전면 발광 유기 전계 발광 표시 장치의 각 픽셀에서의 표면 상태를 보여주는 사진이다.

도 9를 참조하면, 상기 실험예에 따른 전면 발광 유기 전계 발광 표시 장치는 드레인 전극과 투명 전극층간의 저항이 균일하게 나타남에 따라 각 픽셀에서 균일한 휘도를 나타냄을 알 수 있다. 이에 비하여, 도 10을 참조하면, 전면 발광 유기 전계 발광 표시 장치의 픽셀들 중 일부는 어둡고 일부는 밝게 나타남에 따라 휘도가 매우 불균일하고 도 9의 그것에 비해 낮음을 알 수 있다.

그 결과, 본 발명에 따라 박막트랜지스터의 소오스/드레인 전극 중 하나와 투명 전극층인 제 1 전극층을 직접적으로 콘택 하게 함으로써, 상기 도 10에서 보여주는 픽셀간의 휘도 불균일성 등의 문제점이 제거됨을 알 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 의해 박막트랜지스터의 소오스/드레인 전극 중 어느 하나와 제 1 전극층인 투명 전극층을 직접적으로 접촉시키고, 전면 발광을 구현하기 위한 반사막층을 상기 제 1 전극층의 하부에 위치시키되, 상기 소오스/드레인 전극과 접촉하지 않도록 형성하는 전면 발광 유기 전계 발광 표시 장치를 제조하였다.

본 발명에 따른 전면 발광 유기 전계 발광 표시 장치는 콘택 저항이 균일하게 나타나는 소오스/드레인 전극 중 어느 하나와 투명 전극층을 직접적으로 콘택함으로서, 종래 반사 전극을 채용하여 발생하는 소오스 또는 드레인 전극과 반사 전극간의 계면에서 발생하는 콘택 저항의 불안정성이 개선되었다.

그 결과, 본 발명에 의해 얻어진 전면 발광 유기 전계 발광 소자의 각 픽셀간의 휘도가 균일하여 고품질의 화면을 구현할 수 있는 전면 발광 유기 전계 발광 소자를 제작할 수 있다.

본 발명은 특정의 실시예와 관련하여 설명하였지만, 특허청구범위에 의해 나타난 발명의 사상 및 영역으로부터 벗어나지 않는 한도 내에서 다양한 개조 및 변화가 가능하다는 것을 당업계에서 통상의 지식을 가진 자라면 누구나 쉽게 알 수 있을 것이다.

(57) 청구의 범위

청구항 1.

기판 상에 반도체층, 게이트 전극 및 소오스/드레인 전극이 구비된 박막트랜지스터와,

그 상부로 상기 소오스/드레인 전극과 콘택되지 않는 반사막층과, 상기 반사막층의 양측 에지부를 둘러싸고 있으며, 상기 소오스/드레인 전극 중 하나와 콘택되는 제 1 전극층과, 상기 제 1 전극층 상에 형성된 적어도 하나 이상의 발광층을 포함하는 유기막층과, 상기 기판 전면에 걸쳐 형성된 제 2 전극층이 구비된 유기 전계 발광 소자를 포함하는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 2.

제 1 항에 있어서,

상기 반사막층은 상기 소오스/드레인 전극과 동일한 층에 형성되거나, 서로 다른 층에 형성되는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 3.

제 1 항에 있어서,

상기 제 1 전극층은 상기 소오스/드레인 전극 중 어느 하나와 콘택홀을 통해 전기적으로 연결되는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 4.

제 1 항에 있어서,

상기 제 1 전극층은 상기 소오스/드레인 전극 중 어느 하나와 직접적으로 접촉되어 전기적으로 연결되는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 5.

제 1 항에 있어서,

상기 소오스/드레인 전극은 몰리브덴(Mo) 및 몰리브덴-텅스텐 합금(MoW) 중에서 선택된 1종을 포함하는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 6.

제 1 항에 있어서,

상기 반사막층은 알루미늄(Al) 또는 알루미늄-네오디뮴(Al-Nd) 중에서 선택된 1종을 포함하는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 7.

제 1 항에 있어서,

상기 반사막층의 두께는 100~2000 Å인 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 8.

제 1 항에 있어서,

상기 제 1 전극층은 투명 전극층인 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 9.

제 8 항에 있어서,

상기 투명 전극층은 ITO(Indium Tin Oxide) 및 IZO(Indium Zinc Oxide) 중에서 선택된 1 종을 포함하는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 10.

제 1 항에 있어서,

상기 제 1 전극층의 두께가 50~700 Å인 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 11.

제 1 항에 있어서,

상기 유기막층은 전하 수송 능력을 갖는 정공 주입층, 정공 수송층, 정공 억제층, 전자 수송층 및 전자 주입층으로 이루어진 그룹 중에서 선택된 1 종 이상의 층을 더욱 포함하는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 12.

제 1 항에 있어서,

상기 제 2 전극층은 ITO, IZO, Mg, Ca, Al, Ag, Ba 및 이들의 합금으로 이루어진 군에서 선택되는 하나의 금속으로 이루어진 전면 발광 유기 전계 발광 표시 장치.

청구항 13.

제 1 항에 있어서,

상기 제 1 전극층 및 제 2 전극층 중 어느 하나는 애노드 전극인 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치.

청구항 14.

기판 상에 반도체층, 게이트 전극 및 소오스/드레인 전극을 구비한 박막트랜지스터를 형성하고,

상기 기판 전면에 걸쳐 반사 금속을 증착시킨 후 패터닝하여 상기 소오스/드레인 전극과 콘택되지 않도록 반사막층을 형성하고,

상기 반사막층의 양측 에지부를 둘러싸며 기판 전면에 걸쳐 투명 전극 물질을 증착시킨 후 패터닝하여 상기 소오스/드레인 전극 중 하나와 콘택되도록 제 1 전극층을 형성하고,

상기 제 1 전극층 상에 적어도 하나의 발광층을 포함하는 유기막층을 형성하고,

상기 기판 전면에 걸쳐 제 2 전극층을 형성하여 유기 전계 발광 소자를 형성하는 것을 포함하는 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치의 제조방법.

청구항 15.

제 14 항에 있어서,

상기 반사막의 패터닝 공정은 포토리소그래피 및 식각 공정을 연속적으로 수행하여 이루어지는 것을 특징으로 하는 전면
발광 유기 전계 발광 표시 장치의 제조방법.

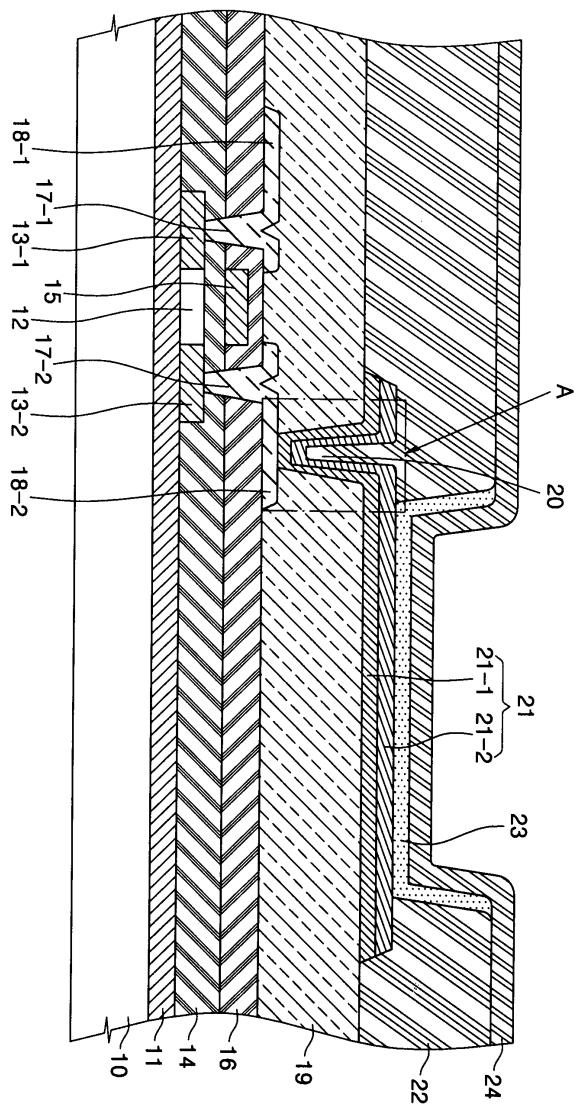
청구항 16.

제 15 항에 있어서,

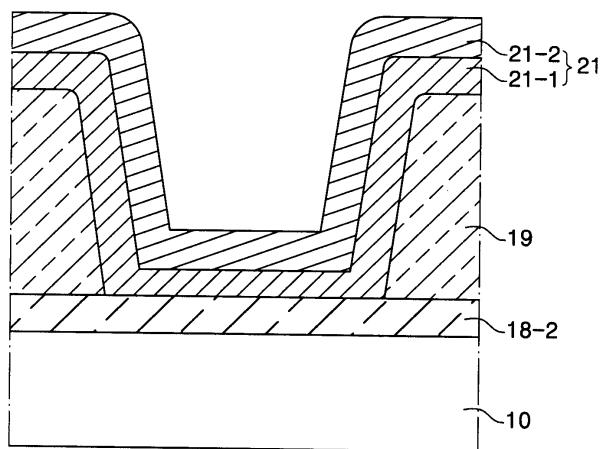
상기 식각 공정은 건식 공정인 것을 특징으로 하는 전면 발광 유기 전계 발광 표시 장치의 제조방법.

도면

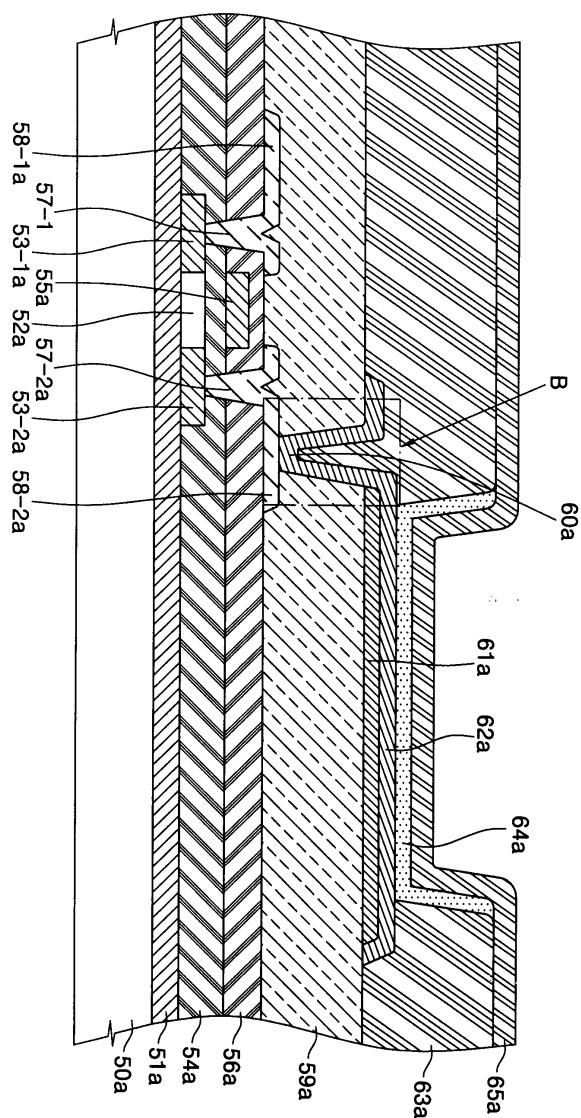
도면1



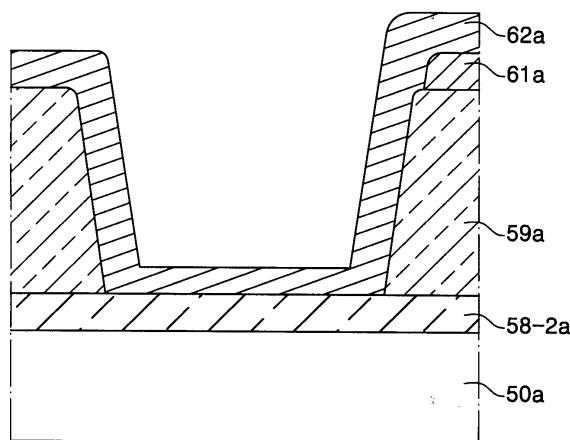
도면2



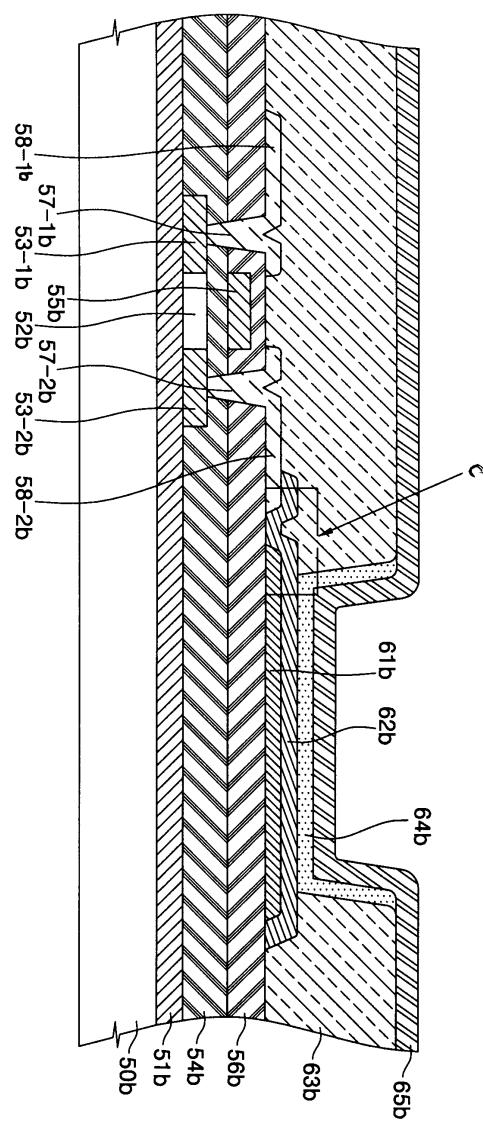
도면3



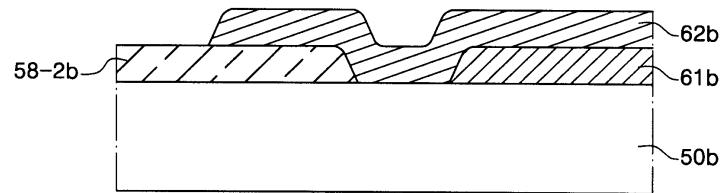
도면4



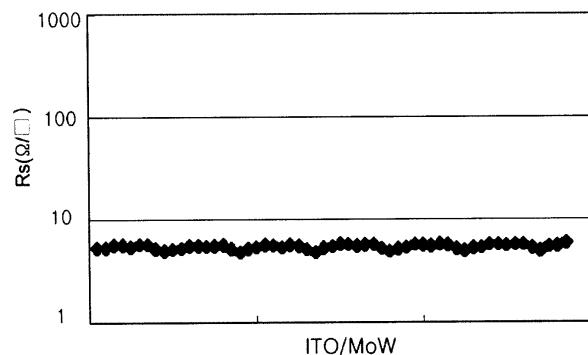
도면5



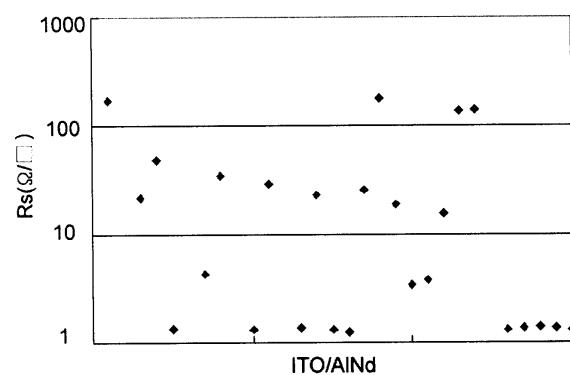
도면6



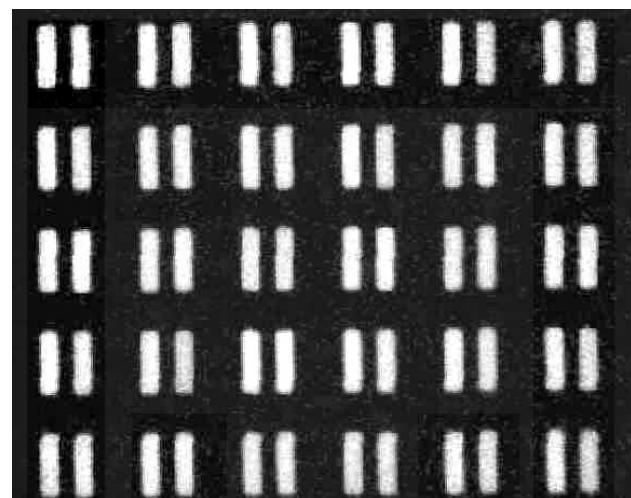
도면7



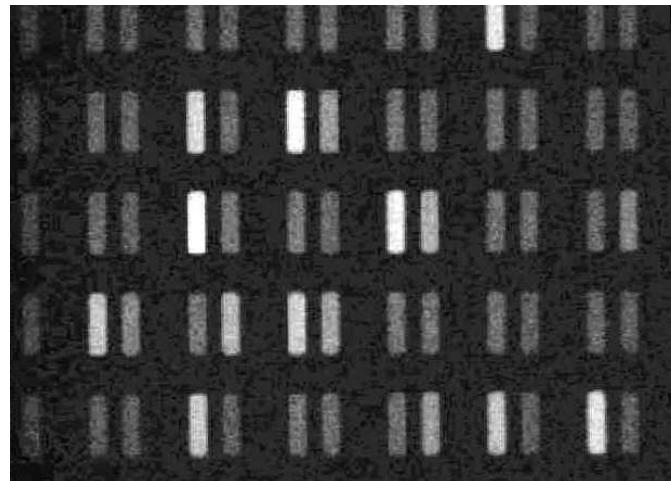
도면8



도면9



도면10



专利名称(译)	一种具有顶部发光结构的有机发光显示装置及其制造方法		
公开(公告)号	KR100579192B1	公开(公告)日	2006-05-11
申请号	KR1020040016608	申请日	2004-03-11
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SEO CHANGSU 서창수 PARK MOONHEE 박문희 KANG TAEWOOK 강태우 RYU SEOUNGYOON 류승윤 LEE KWANHEE 이관희		
发明人	서창수 박문희 강태우 류승윤 이관희		
IPC分类号	H05B33/26 H05B33/24 H01L27/32 H01L29/16 H01L31/036 H01L51/50 H01L51/52 H05B33/08 H05B33/10 H05B33/12 H05B33/14 H05B33/20 H05B33/22		
CPC分类号	H01L2227/323 H01L51/5271 H01L2251/5315 H01L51/5218 H01L27/3248 A62B1/10 A62B1/18		
代理人(译)	PARK, 常树		
其他公开文献	KR1020050091261A		
外部链接	Espacenet		

摘要(译)

本发明涉及顶部发光有机电致发光显示装置，更具体地，涉及包括由第一电极层构成的有机电致发光器件区域和在透明电极层的上部形成的有机电致发光器件区域的顶部发光有机电致发光显示装置。第二电极层及其制造方法。薄膜晶体管的源/漏电极和透明电极层的顶部发射，接触电阻和亮度直接接触，并且根据电极之间的接触电阻稳定，每个像素之间的亮度是均匀的。顶部发光有机电致发光显示装置可以在显示装置驱动中实现高清晰度的屏幕。

