



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0091293
(43) 공개일자 2011년08월11일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2010-0011060

(22) 출원일자 2010년02월05일

심사청구일자 2010년02월05일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

한삼일

경기 용인시 기흥구 농서동 산24번지

(74) 대리인

팬코리아특허법인

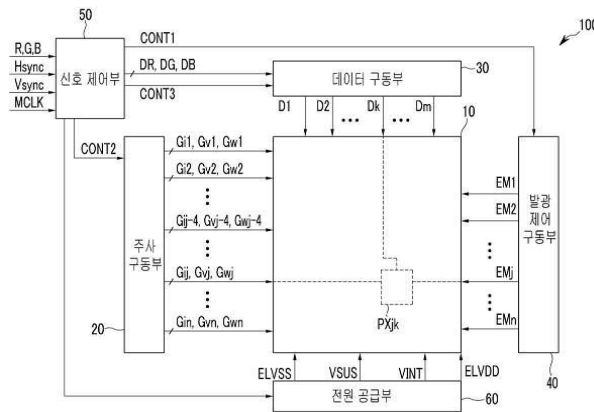
전체 청구항 수 : 총 45 항

(54) 화소, 이를 이용한 표시 장치 및 그 구동 방법

(57) 요약

본 발명의 화소, 및 이를 이용한 표시 장치와 그 구동 방법에 관한 것으로서, 구체적으로 본 발명의 일 실시예에 따른 표시 장치에 포함된 복수의 화소 각각은, 유기 발광 다이오드; 상기 유기 발광 다이오드에 상기 전달된 데이터 신호에 따른 구동 전류를 전달하는 구동 트랜지스터; 주사 신호에 따라 상기 구동 트랜지스터로 상기 데이터 신호를 전달하는 제1 트랜지스터; 및 상기 제1 트랜지스터에 연결되는 제1 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되는 제2 전극을 포함하는 제1 커패시터를 포함하고, 상기 구동 트랜지스터의 문턱 전압을 보상하기 위한 문턱 전압 보상 기간 동안 상기 구동 트랜지스터는 대응하는 문턱 전압 보상 신호에 의해 다이오드 연결되고, 상기 대응하는 문턱 전압 보상 신호는 적어도 2 개의 펄스를 포함하는 화소이다.

대표도 - 도1



특허청구의 범위

청구항 1

복수의 주사 신호 및 복수의 문턱 전압 보상 신호가 각각 전달되는 복수의 주사선 및 복수의 문턱 전압 보상선, 복수의 데이터 신호가 전달되는 복수의 데이터선, 및 복수의 발광 제어 신호가 전달되는 복수의 발광 제어선에 각각 연결된 복수의 화소를 포함하는 표시부; 및

상기 복수의 주사 신호 및 복수의 문턱 전압 보상 신호를 전달하는 주사 구동부, 상기 복수의 데이터 신호를 전달하는 데이터 구동부, 및 상기 복수의 발광 제어 신호를 전달하는 발광 제어 구동부를 포함하고,

상기 복수의 화소 각각은,

유기 발광 다이오드;

상기 유기 발광 다이오드에 상기 전달된 데이터 신호에 따른 구동 전류를 전달하는 구동 트랜지스터;

주사 신호에 따라 상기 구동 트랜지스터로 상기 데이터 신호를 전달하는 제1 트랜지스터; 및

상기 제1 트랜지스터에 연결되는 제1 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되는 제2 전극을 포함하는 제1 커패시터를 포함하고,

상기 구동 트랜지스터의 문턱 전압을 보상하기 위한 문턱 전압 보상 기간 동안 상기 구동 트랜지스터는 대응하는 문턱 전압 보상 신호에 의해 다이오드 연결되고, 상기 대응하는 문턱 전압 보상 신호는 적어도 2 개의 펄스를 포함하는 표시 장치.

청구항 2

제 1항에 있어서,

상기 복수의 화소 각각은,

상기 복수의 문턱 전압 보상 신호 중 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치를 더 포함하는 표시 장치.

청구항 3

제 1항에 있어서,

상기 복수의 화소 각각은,

상기 구동 트랜지스터의 게이트 전극 전압을 초기화시키는 초기화 기간 동안 상기 구동 트랜지스터의 게이트 전극에 초기화 전압을 전달하고,

상기 초기화 기간은 상기 문턱 전압 보상 기간 전인 표시 장치.

청구항 4

제 3항에 있어서,

상기 복수의 화소 각각은,

상기 복수의 문턱 전압 보상 신호 중 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치;

상기 초기화 기간 동안, 상기 구동 트랜지스터의 게이트 전극에 상기 초기화 전압을 전달하는 스위치; 및

상기 대응하는 문턱 전압 보상 신호에 따라 상기 제1 커패시터의 제1 전극에 보조 전압을 전달하는 스위치를 포함하는 표시 장치.

청구항 5

제 1항에 있어서,

상기 복수의 화소 각각은,

상기 복수의 문턱 전압 보상 신호 중 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치를 더 포함하고,

상기 제1 트랜지스터에 전달되는 주사 신호는 상기 대응하는 문턱 전압 보상 신호이고, 마지막 펄스가 전달되는 때에 대응하는 데이터 신호에 따라 유기 발광 다이오드가 발광하는 표시 장치.

청구항 6

제 5항에 있어서,

상기 복수의 화소 각각은,

상기 구동 트랜지스터를 다이오드 연결시키는 스위치;

상기 구동 트랜지스터의 게이트 전극 전압을 초기화시키는 초기화 기간 동안 상기 구동 트랜지스터의 게이트 전극에 초기화 전압을 전달하는 스위치; 및

상기 초기화 기간 동안 대응하는 화소 배열 라인의 다음 화소 배열 라인의 발광 제어 신호에 따라 제1 커패시터의 제1 전극에 보조 전압을 전달하는 스위치를 포함하는 표시 장치.

청구항 7

제 1항에 있어서,

상기 주사 구동부는,

적어도 2 이상의 펄스로 이루어지는 시작 신호, 제1 클럭 신호, 상기 제1 클럭 신호와 반 주기만큼 위상 차를 가지는 제2 클럭 신호, 상기 제2 클럭 신호에 동기되어 발생하는 제1 초기화 신호, 및 상기 제1 클럭 신호에 동기되어 발생하는 제2 초기화 신호를 전달받아,

상기 시작 신호를 소정의 제1 기간만큼 순차적으로 시프트시켜 복수의 문턱 전압 보상 신호를 생성하는 표시 장치.

청구항 8

제 7항에 있어서,

상기 주사 구동부는,

상기 제1 클럭 신호에 동기되어 적어도 2 이상의 펄스로 이루어지는 제1 입력 신호를 입력 받고, 상기 제1 입력 신호 및 상기 제1 초기화 신호에 따라 상기 제2 클럭 신호 및 제1 전원 전압 중 하나를 대응하는 제1 문턱 전압 보상 신호로 출력하는 복수의 제1 순차 구동부; 및

상기 제2 클럭 신호에 동기되어 적어도 2 이상의 펄스로 이루어지는 제2 입력 신호를 입력 받고, 상기 제2 입력 신호 및 상기 제2 초기화 신호에 따라 상기 제1 클럭 신호 및 상기 제1 전원 전압 중 하나를 대응하는 제2 문턱 전압 보상 신호로 출력하는 복수의 제2 순차 구동부를 포함하는 표시 장치.

청구항 9

제 8항에 있어서,

상기 복수의 제1 순차 구동부 각각은,

시작 신호 또는 상기 복수의 제2 순차 구동부 중 자신보다 앞서고 인접한 제2 순차 구동부의 제2 문턱 전압 보상 신호를 상기 제1 입력 신호로 전달받는 표시 장치.

청구항 10

제 9항에 있어서,

상기 복수의 제1 순차 구동부 각각은,

대응하는 문턱 전압 보상선 및 상기 복수의 제2 순차 구동부 중 자신보다 뒤에 인접한 제2 순차 구동부에 상기 제1 초기화 신호에 응답하여 제1 전원 전압을 전달하는 스위치; 및

상기 대응하는 문턱 전압 보상선 및 상기 뒤에 인접한 제2 순차 구동부에 상기 제1 입력 신호에 응답하여 상기 제2 클럭 신호를 전달하는 스위치를 포함하는 표시 장치.

청구항 11

제 10항에 있어서,

상기 복수의 제1 순차 구동부 각각은,

상기 제1 클럭 신호에 따라 상기 제1 입력 신호를 상기 스위치에 전달하는 스위치; 및

상기 제1 입력 신호에 따라 상기 스위치로 상기 제1 전원 전압을 전달하는 스위치를 더 포함하고,

상기 스위치 및 상기 스위치는 상기 제1 입력 신호가 제1 레벨일 때 턴 온 되고 상기 스위치는 상기 제1 전원 전압에 따라 턴 오프 되는 표시 장치.

청구항 12

제 10항에 있어서,

상기 복수의 제1 순차 구동부 각각은,

상기 제1 초기화 신호에 응답하여 상기 스위치에 상기 제1 전원 전압을 전달하는 스위치; 및

상기 제1 초기화 신호에 따라 제2 전원 전압을 상기 스위치에 전달하는 스위치를 더 포함하고,

상기 스위치는 상기 제2 전원 전압에 따라 턴 온 되고, 상기 제2 스위치는 상기 제1 전원 전압에 따라 턴 오프 되는 표시 장치.

청구항 13

제 12항에 있어서,

상기 스위치는 상기 제1 초기화 신호에 따라 상기 스위치로 상기 제2 전원 전압을 전달하는 표시 장치.

청구항 14

제 13항에 있어서,

상기 스위치는 직렬 연결된 적어도 2 개의 트랜지스터를 포함하고, 상기 적어도 2 개의 트랜지스터는 상기 제2 전원 전압에 따라 턴 온 되는 표시 장치.

청구항 15

제 9항에 있어서,

상기 제1 순차 구동부 각각은,

상기 스위치의 스위칭 동작을 제어하는 전압이 전달되는 제어 단자에 연결되어 있는 일단 및 상기 제1 전원 전압 사이에 연결되어 있는 타단을 포함하는 제1 커패시터; 및

상기 스위치의 스위칭 동작을 제어하는 전압이 전달되는 제어 단자에 연결되어 있는 일단 및 상기 복수의 제1 순차 구동부 중 대응하는 제1 순차 구동부의 출력단에 연결되어 있는 타단을 포함하는 제2 커패시터를 더 포함하는 표시 장치.

청구항 16

제 15항에 있어서,

상기 스위치는 상기 제1 전원 전압에 연결되어 있는 일단 및 상기 대응하는 제1 순차 구동부의 출력단에 연결되

어 있는 타단을 포함하고,

상기 스위치는 상기 대응하는 제1 순차 구동부의 출력단에 연결되어 있는 일단 및 상기 제2 클럭 신호가 전달되는 타단을 포함하는 표시 장치.

청구항 17

제 8항에 있어서,

상기 복수의 제2 순차 구동부 각각은,

상기 복수의 제1 순차 구동부 중 자신보다 앞서고 인접한 제1 순차 구동부의 제1 문턱 전압 보상 신호를 상기 제2 입력 신호로 전달받는 표시 장치.

청구항 18

제 17항에 있어서,

상기 복수의 제2 순차 구동부 각각은,

대응하는 문턱 전압 보상선 및 상기 복수의 제1 순차 구동부 중 자신보다 뒤에 인접한 제1 순차 구동부에 상기 제2 초기화 신호에 응답하여 제1 전원 전압을 전달하는 스위치; 및

상기 대응하는 문턱 전압 보상선 및 상기 뒤에 인접한 제1 순차 구동부에 상기 제2 입력 신호에 응답하여 상기 제1 클럭 신호를 전달하는 스위치를 포함하는 표시 장치.

청구항 19

제 18항에 있어서,

상기 복수의 제2 순차 구동부 각각은,

상기 제2 클럭 신호에 따라 상기 제2 입력 신호를 상기 스위치에 전달하는 스위치; 및

상기 제2 입력 신호에 따라 상기 스위치로 상기 제1 전원 전압을 전달하는 스위치를 더 포함하고,

상기 스위치 및 상기 스위치는 상기 제2 입력 신호가 제1 레벨일 때 턴 온 되고 상기 스위치는 상기 제1 전원 전압에 따라 턴 오프 되는 표시 장치.

청구항 20

제 18항에 있어서,

상기 복수의 제2 순차 구동부 각각은,

상기 제2 초기화 신호에 응답하여 상기 스위치에 상기 제1 전원 전압을 전달하는 스위치; 및

상기 제2 초기화 신호에 따라 제2 전원 전압을 상기 스위치에 전달하는 스위치를 더 포함하고,

상기 스위치는 상기 제2 전원 전압에 따라 턴 온 되고, 상기 제2스위치는 상기 제1 전원 전압에 따라 턴 오프 되는 표시 장치.

청구항 21

제 20항에 있어서,

상기 스위치는 상기 제2 초기화 신호에 따라 상기 스위치로 상기 제2 전원 전압을 전달하는 표시 장치.

청구항 22

제 21항에 있어서,

상기 스위치는 직렬 연결된 적어도 2 개의 트랜지스터를 포함하고, 상기 적어도 2 개의 트랜지스터는 상기 제2 전원 전압에 따라 턴 온 되는 표시 장치.

청구항 23

제 17항에 있어서,

상기 제2 순차 구동부 각각은,

상기 스위치의 스위칭 동작을 제어하는 전압이 전달되는 제어 단자에 연결되어 있는 일단 및 상기 제1 전원 전압 사이에 연결되어 있는 타단을 포함하는 제1 커패시터; 및

상기 스위치의 스위칭 동작을 제어하는 전압이 전달되는 제어 단자에 연결되어 있는 일단 및 상기 복수의 제2 순차 구동부 중 대응하는 제2 순차 구동부의 출력단에 연결되어 있는 타단을 포함하는 제2 커패시터를 더 포함하는 표시 장치.

청구항 24

제 23항에 있어서,

상기 스위치는 상기 제1 전원 전압에 연결되어 있는 일단 및 상기 대응하는 제2 순차 구동부의 출력단에 연결되어 있는 타단을 포함하고,

상기 스위치는 상기 대응하는 제2 순차 구동부의 출력단에 연결되어 있는 일단 및 상기 제1 클럭 신호가 전달되는 타단을 포함하는 표시 장치.

청구항 25

제 1항에 있어서,

상기 복수의 주사선은,

상기 복수의 화소 각각에 초기화 신호를 전달하는 복수의 제2 주사선을 더 포함하고,

상기 주사 구동부는,

상기 복수의 화소 각각에서 상기 제2 전극에 초기화 전압을 전달하는 스위치의 스위칭 동작을 제어하는 초기화 신호를 생성하여 상기 복수의 제2 주사선 중 대응하는 제2 주사선에 전달하는 표시 장치.

청구항 26

제 25항에 있어서,

상기 초기화 신호는,

복수의 주사 신호 중 대응하는 주사 신호가 대응하는 주사선에 전달되는 시점보다 문턱 전압 보상 신호의 펄스 개수만큼 이전 시점에 전달되는 주사 신호인 표시 장치.

청구항 27

제 1항에 있어서,

상기 펄스의 기간은 적어도 1 수평주기(1H) 이상인 표시 장치.

청구항 28

유기 발광 다이오드;

상기 유기 발광 다이오드에 상기 전달된 데이터 신호에 따른 구동 전류를 전달하는 구동 트랜지스터;

주사 신호에 따라 상기 구동 트랜지스터로 상기 데이터 신호를 전달하는 제1 트랜지스터; 및

상기 제1 트랜지스터에 연결되는 제1 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되는 제2 전극을 포함하는 제1 커패시터를 포함하고,

상기 구동 트랜지스터의 문턱 전압을 보상하기 위한 문턱 전압 보상 기간 동안 상기 구동 트랜지스터는 대응하는 문턱 전압 보상 신호에 의해 다이오드 연결되고, 상기 대응하는 문턱 전압 보상 신호는 적어도 2 개의 펄스

를 포함하는 화소.

청구항 29

제 28항에 있어서,

상기 화소는 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치를 더 포함하는 화소.

청구항 30

제 28항에 있어서,

상기 화소는,

상기 구동 트랜지스터의 게이트 전극 전압을 초기화시키는 초기화 기간 동안 상기 구동 트랜지스터의 게이트 전극에 초기화 전압을 전달하고,

상기 초기화 기간은 상기 문턱 전압 보상 기간 전인 화소.

청구항 31

제 30항에 있어서,

상기 화소는,

상기 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치;

상기 초기화 기간 동안, 상기 구동 트랜지스터의 게이트 전극에 상기 초기화 전압을 전달하는 스위치; 및

상기 대응하는 문턱 전압 보상 신호에 따라 상기 제1 커패시터의 제1 전극에 보조 전압을 전달하는 스위치를 더 포함하는 화소.

청구항 32

제 31항에 있어서,

상기 스위치 및 스위치의 스위칭 동작을 제어하는 신호는 적어도 2 이상의 펄스로 이루어지고, 주사 신호를 생성하여 전달하는 주사 구동부에서 생성되어 전달된 대응하는 문턱 전압 보상 신호이고,

상기 스위치의 스위칭 동작을 제어하는 신호는 상기 주사 구동부에서 생성되어 전달된 초기화 신호인 화소.

청구항 33

제 32항에 있어서,

상기 스위치의 스위칭 동작을 제어하는 신호는, 구동 트랜지스터로 데이터 신호를 전달하는 제1 트랜지스터의 동작을 제어하는 주사 신호가 대응하는 주사선에 전달되는 시점보다 문턱 전압 보상 신호의 펄스 개수만큼 이전 시점에 전달되는 주사 신호인 화소.

청구항 34

제 28항에 있어서,

상기 화소는 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치를 더 포함하고,

상기 제1 트랜지스터에 전달되는 주사 신호는 상기 대응하는 문턱 전압 보상 신호이고, 마지막 펄스가 전달되는 때에 대응하는 데이터 신호에 따라 유기 발광 다이오드가 발광하는 화소.

청구항 35

제 34항에 있어서,

상기 화소는,

상기 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치;

상기 구동 트랜지스터의 게이트 전극 전압을 초기화시키는 초기화 기간 동안 상기 구동 트랜지스터의 게이트 전극에 초기화 전압을 전달하는 스위치; 및

상기 초기화 기간 동안 대응하는 화소 배열 라인의 다음 화소 배열 라인의 발광 제어 신호에 따라 제1 커패시터의 제1 전극에 보조 전압을 전달하는 스위치를 더 포함하는 화소.

청구항 36

제 28항에 있어서,

상기 펄스의 기간은 적어도 1 수평주기(1H) 이상인 화소.

청구항 37

복수의 화소, 및 상기 복수의 화소 각각에 복수의 주사 신호 및 적어도 2 이상의 펄스로 이루어진 복수의 문턱 전압 보상 신호를 전달하는 주사 구동부를 포함하고, 상기 복수의 화소 각각은 유기 발광 다이오드, 상기 유기 발광 다이오드에 공급되는 전류를 제어하는 구동 트랜지스터, 상기 구동 트랜지스터로 데이터 신호를 전달하는 제1 트랜지스터, 상기 구동 트랜지스터와 상기 제1 트랜지스터 사이에 연결되어 있는 커패시터를 포함하는 표시 장치의 구동 방법에 있어서,

상기 구동 트랜지스터의 게이트 전압을 초기화하는 단계;

상기 구동 트랜지스터의 문턱 전압을 보상하는 단계; 및

상기 구동 트랜지스터에 상기 커패시터를 통해 상기 데이터 신호가 전달되는 단계를 포함하고

상기 문턱 전압을 보상하는 단계가 수행되는 기간 동안 상기 구동 트랜지스터는 대응하는 문턱 전압 보상 신호에 의해 다이오드 연결되고, 상기 대응하는 문턱 전압 보상 신호는 적어도 2 개의 펄스를 포함하는 표시 장치의 구동 방법.

청구항 38

제 37항에 있어서,

상기 게이트 전압을 초기화 하는 단계는,

상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 상기 커패시터의 제2 전극에 초기화 전압이 인가되는 단계인 표시 장치의 구동 방법.

청구항 39

제 37항에 있어서,

상기 문턱 전압을 보상하는 단계는,

상기 제1 트랜지스터에 연결되어 있는 상기 커패시터의 제1 전극에 보조 전압이 인가되고, 상기 구동 트랜지스터의 게이트 전극과 제1 전원 사이에 연결되어 있는 스토리지 커패시터에 상기 구동 트랜지스터가 다이오드 연결되면 상기 구동 트랜지스터의 문턱 전압에 대응하는 전압이 충전되는 단계인 표시 장치의 구동 방법.

청구항 40

제 37항에 있어서,

상기 문턱 전압을 보상하는 단계가 수행되는 기간 동안 상기 데이터 신호가 전달되는 단계가 동시에 수행되고, 상기 제1 트랜지스터에 전달되는 주사 신호는 상기 대응하는 문턱 전압 보상 신호로서 마지막 펄스가 전달되는 때에 대응하는 데이터 신호에 따라 유기 발광 다이오드가 발광하는 표시 장치의 구동 방법.

청구항 41

제 37항에 있어서,

상기 대응하는 문턱 전압 보상 신호는

상기 주사 구동부에서 적어도 2 이상의 펄스로 이루어지는 시작 신호, 제1 클럭 신호, 상기 제1 클럭 신호와 반주기만큼 위상차를 가지는 제2 클럭 신호, 상기 제2 클럭 신호에 동기되어 발생하는 제1 초기화 신호, 및 상기 제1 클럭 신호에 동기되어 발생하는 제2 초기화 신호를 전달받아, 상기 시작 신호를 소정의 제1 기간만큼 순차적으로 시프트시켜 생성되는 표시 장치의 구동 방법.

청구항 42

제 37항에 있어서,

상기 복수의 문턱 전압 보상 신호를 생성하는 단계는,

상기 주사 구동부에서, 제1 클럭 신호에 동기되어 적어도 2 이상의 펄스로 이루어지는 제1 입력 신호를 입력 받고, 상기 제1 입력 신호 및 제1 초기화 신호에 따라 제2 클럭 신호 및 제1 전원 전압 중 하나를 복수의 제1 문턱 전압 보상 신호로 출력하는 단계; 및

상기 제2 클럭 신호에 동기되어 적어도 2 이상의 펄스로 이루어지는 제2 입력 신호를 입력 받고, 상기 제2 입력 신호 및 제2 초기화 신호에 따라 상기 제1 클럭 신호 및 상기 제1 전원 전압 중 하나를 복수의 제2 문턱 전압 보상 신호로 출력하는 단계를 포함하는 표시 장치의 구동 방법.

청구항 43

제 42항에 있어서,

상기 제1 입력 신호는, 적어도 2 이상의 펄스로 이루어지는 시작 신호 또는 상기 주사 구동부를 이루는 복수의 순차 구동부 중 상기 제1 입력 신호가 전달되는 순차 구동부의 직전 순차 구동부의 대응하는 제2 문턱 전압 보상 신호인 표시 장치의 구동 방법.

청구항 44

제 42항에 있어서,

상기 제2 입력 신호는, 상기 주사 구동부를 이루는 복수의 순차 구동부 중 상기 제2 입력 신호가 전달되는 순차 구동부의 직전 순차 구동부의 제1 문턱 전압 보상 신호인 표시 장치의 구동 방법.

청구항 45

제 37항에 있어서,

상기 펄스의 기간은 적어도 1 수평주기(1H) 이상인 표시 장치의 구동 방법.

명세서

기술분야

[0001] 본 발명은 화소, 및 이를 이용한 표시 장치 및 그의 구동 방법에 관한 것으로, 더욱 상세하게는 구동 트랜지스터의 문턱 전압을 보상함에 있어 고해상도와 고주파수 구동에서도 충분한 문턱 전압 보상 신호를 확보할 수 있는 화소와 이를 이용한 표시 장치 및 그 구동 방법에 관한 것이다.

배경기술

[0002] 근래에 와서, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시 장치들이 개발되고 있다. 평판 표시 장치로는 액정 표시 장치(Liquid Crystal Display: LCD), 전계 방출 표시 장치(Field Emission Display: FED), 플라즈마 표시패널(Plasma Display Panel: PDP) 및 표시 장치(Organic Light Emitting Display: OLED) 등이 있다.

[0003] 평판 표시 장치 중 표시 장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시하는 것으로서, 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되고 발광효율, 휘도 및 시야각이 뛰어난 장점이 있어 주목받고 있다.

- [0004] 통상적으로, 유기 전계 발광 표시 장치(OLED)는 유기 발광 다이오드를 구동하는 방식에 따라 패시브 매트릭스형 OLED(PMOLED)와 액티브 매트릭스형 OLED(AMOLED)로 분류된다.
- [0005] 이 중 해상도, 콘트라스트, 동작속도의 관점에서 단위 화소마다 선택하여 점등하는 액티브 매트릭스형 OLED(AMOLED)가 주류가 되고 있다.
- [0006] 액티브 매트릭스형 OLED의 한 화소는 유기 발광 다이오드, 유기 발광 다이오드에 공급되는 전류량을 제어하는 구동 트랜지스터, 및 구동 트랜지스터로 유기 발광 다이오드의 발광량을 제어하는 데이터 신호를 전달하는 스위칭 트랜지스터를 포함한다.
- [0007] 액티브 매트릭스형 OLED의 화소의 구동 트랜지스터는 자체 문턱 전압의 편차 혹은 각 화소에 전달되는 전원 전압의 편차로 인해 유기 발광 다이오드로 흐르는 전류에 차이가 발생하여 유기 발광 다이오드의 휘도 편차가 발생하게 된다.
- [0008] 특히, 최근 들어 표시 장치의 고화질을 구현하기 위하여 화소의 구동 회로에 구동 타이밍을 적용할 때 고주파수 구동을 적용하는데 그럴 경우 화소의 구동 트랜지스터의 문턱 전압이 충분히 보상되는 시간을 확보하지 못하게 되어 화질이 저하될 염려가 있다.

발명의 내용

해결하려는 과제

- [0009] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로서, 표시 장치의 각 화소를 고해상도와 고주파수 구동 방식으로 구동함에 있어 구동 트랜지스터의 문턱 전압을 보상하기 위해 충분한 시간을 제공하여 고화질을 구현할 수 있는 구동 회로와 이를 포함하는 화소, 및 표시 장치를 제공하고 상기 회로를 구동하는 방법을 제공하는데 그 목적이 있다.
- [0010] 본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 본 발명의 기재로부터 당해 분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0011] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 표시 장치는, 복수의 주사 신호 및 복수의 문턱 전압 보상 신호가 각각 전달되는 복수의 주사선 및 복수의 문턱 전압 보상선, 복수의 데이터 신호가 전달되는 복수의 데이터선, 및 복수의 발광 제어 신호가 전달되는 복수의 발광 제어선에 각각 연결된 복수의 화소를 포함하는 표시부; 및 상기 복수의 주사 신호 및 복수의 문턱 전압 보상 신호를 전달하는 주사 구동부, 상기 복수의 데이터 신호를 전달하는 데이터 구동부, 및 상기 복수의 발광 제어 신호를 전달하는 발광 제어 구동부를 포함하고, 상기 복수의 화소 각각은, 유기 발광 다이오드; 상기 유기 발광 다이오드에 상기 전달된 데이터 신호에 따른 구동 전류를 전달하는 구동 트랜지스터; 주사 신호에 따라 상기 구동 트랜지스터로 상기 데이터 신호를 전달하는 제1 트랜지스터; 및 상기 제1 트랜지스터에 연결되는 제1 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되는 제2 전극을 포함하는 제1 커패시터를 포함하고, 상기 구동 트랜지스터의 문턱 전압을 보상하기 위한 문턱 전압 보상 기간 동안 상기 구동 트랜지스터는 대응하는 문턱 전압 보상 신호에 의해 다이오드 연결되고, 상기 대응하는 문턱 전압 보상 신호는 적어도 2 개의 펄스를 포함한다.
- [0012] 상기 실시예에 따른 본 발명의 상기 복수의 화소 각각은, 상기 복수의 문턱 전압 보상 신호 중 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치를 더 포함할 수 있다.
- [0013] 상기 실시예에 따른 본 발명의 상기 복수의 화소 각각은, 상기 구동 트랜지스터의 게이트 전극 전압을 초기화시키는 초기화 기간 동안 상기 구동 트랜지스터의 게이트 전극에 초기화 전압을 전달하는데, 이 때 상기 초기화 기간은 상기 문턱 전압 보상 기간 전이다.
- [0014] 상기 실시예에 따른 본 발명의 상기 복수의 화소 각각은, 상기 복수의 문턱 전압 보상 신호 중 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치; 상기 초기화 기간 동안, 상기 구동 트랜지스터의 게이트 전극에 상기 초기화 전압을 전달하는 스위치; 및 상기 대응하는 문턱 전압 보상 신호에 따라 상기 제1 커패시터의 제1 전극에 보조 전압을 전달하는 스위치를 포함할 수 있다.
- [0015] 본 발명의 다른 일 실시예로서 상기 복수의 화소 각각은, 상기 복수의 문턱 전압 보상 신호 중 대응하는 문턱

전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치를 더 포함하고, 상기 제1 트랜지스터에 전달되는 주사 신호는 상기 대응하는 문턱 전압 보상 신호이고, 마지막 펄스가 전달되는 때에 대응하는 데이터 신호에 따라 유기 발광 다이오드가 발광한다.

- [0016] 이 때 상기 복수의 화소 각각은, 상기 구동 트랜지스터를 다이오드 연결시키는 스위치; 상기 구동 트랜지스터의 게이트 전극 전압을 초기화시키는 초기화 기간 동안 상기 구동 트랜지스터의 게이트 전극에 초기화 전압을 전달하는 스위치; 및 상기 초기화 기간 동안 대응하는 화소 배열 라인의 다음 화소 배열 라인의 발광 제어 신호에 따라 제1 커패시터의 제1 전극에 보조 전압을 전달하는 스위치를 포함할 수 있다.
- [0017] 본 발명의 일 실시예에 따른 표시 장치의 상기 주사 구동부는, 적어도 2 이상의 펄스로 이루어지는 시작 신호, 제1 클럭 신호, 상기 제1 클럭 신호와 반 주기만큼 위상 차를 가지는 제2 클럭 신호, 상기 제2 클럭 신호에 동기되어 발생하는 제1 초기화 신호, 및 상기 제1 클럭 신호에 동기되어 발생하는 제2 초기화 신호를 전달받아, 상기 시작 신호를 소정의 제1 기간만큼 순차적으로 시프트시켜 복수의 문턱 전압 보상 신호를 생성한다.
- [0018] 상기 주사 구동부는, 상기 제1 클럭 신호에 동기되어 적어도 2 이상의 펄스로 이루어지는 제1 입력 신호를 입력 받고, 상기 제1 입력 신호 및 상기 제1 초기화 신호에 따라 상기 제2 클럭 신호 및 제1 전원 전압 중 하나를 대응하는 제1 문턱 전압 보상 신호로 출력하는 복수의 제1 순차 구동부; 및 상기 제2 클럭 신호에 동기되어 적어도 2 이상의 펄스로 이루어지는 제2 입력 신호를 입력 받고, 상기 제2 입력 신호 및 상기 제2 초기화 신호에 따라 상기 제1 클럭 신호 및 상기 제1 전원 전압 중 하나를 대응하는 제2 문턱 전압 보상 신호로 출력하는 복수의 제2 순차 구동부를 포함한다.
- [0019] 상기 복수의 제1 순차 구동부 각각은, 시작 신호 또는 상기 복수의 제2 순차 구동부 중 자신보다 앞서고 인접한 제2 순차 구동부의 제2 문턱 전압 보상 신호를 상기 제1 입력 신호로 전달받는다.
- [0020] 상기 복수의 제1 순차 구동부 각각은, 대응하는 문턱 전압 보상선 및 상기 복수의 제2 순차 구동부 중 자신보다 뒤에 인접한 제2 순차 구동부에 상기 제1 초기화 신호에 응답하여 제1 전원 전압을 전달하는 스위치; 및 상기 대응하는 문턱 전압 보상선 및 상기 뒤에 인접한 제2 순차 구동부에 상기 제1 입력 신호에 응답하여 상기 제2 클럭 신호를 전달하는 스위치를 포함할 수 있다.
- [0021] 또한 상기 복수의 제1 순차 구동부 각각은, 상기 제1 클럭 신호에 따라 상기 제1 입력 신호를 상기 스위치에 전달하는 스위치; 및 상기 제1 입력 신호에 따라 상기 스위치로 상기 제1 전원 전압을 전달하는 스위치를 더 포함할 수 있으며, 이 때 상기 스위치 및 상기 스위치는 상기 제1 입력 신호가 제1 레벨일 때 턴 온 되고 상기 스위치는 상기 제1 전원 전압에 따라 턴 오프 된다.
- [0022] 또한 상기 복수의 제1 순차 구동부 각각은, 상기 제1 초기화 신호에 응답하여 상기 스위치에 상기 제1 전원 전압을 전달하는 스위치; 및 상기 제1 초기화 신호에 따라 제2 전원 전압을 상기 스위치에 전달하는 스위치를 더 포함할 수 있으며, 상기 스위치는 상기 제2 전원 전압에 따라 턴 온 되고, 상기 제2스위치는 상기 제1 전원 전압에 따라 턴 오프 된다. 이 때 상기 스위치는 상기 제1 초기화 신호에 따라 상기 스위치로 상기 제2 전원 전압을 전달할 수 있다.
- [0023] 상기 스위치는 직렬 연결된 적어도 2 개의 트랜지스터를 포함할 수 있고, 상기 적어도 2 개의 트랜지스터는 상기 제2 전원 전압에 따라 턴 온 된다.
- [0024] 또한 상기 제1 순차 구동부 각각은, 상기 스위치의 스위칭 동작을 제어하는 전압이 전달되는 제어 단자에 연결되어 있는 일단 및 상기 제1 전원 전압 사이에 연결되어 있는 타단을 포함하는 제1 커패시터; 및 상기 스위치의 스위칭 동작을 제어하는 전압이 전달되는 제어 단자에 연결되어 있는 일단 및 상기 복수의 제1 순차 구동부 중 대응하는 제1 순차 구동부의 출력단에 연결되어 있는 타단을 포함하는 제2 커패시터를 더 포함할 수 있다.
- [0025] 이 때 상기 스위치는 상기 제1 전원 전압에 연결되어 있는 일단 및 상기 대응하는 제1 순차 구동부의 출력단에 연결되어 있는 타단을 포함하고, 상기 스위치는 상기 대응하는 제1 순차 구동부의 출력단에 연결되어 있는 일단 및 상기 제2 클럭 신호가 전달되는 타단을 포함한다.
- [0026] 다음은 본 발명의 일 실시예에 따른 표시 장치의 주사 구동부를 구성하는 복수의 순차 구동부 중에서 제2 순차 구동부의 구성이다. 즉, 상기 복수의 제2 순차 구동부 각각은, 상기 복수의 제1 순차 구동부 중 자신보다 앞서고 인접한 제1 순차 구동부의 제1 문턱 전압 보상 신호를 상기 제2 입력 신호로 전달 받는다.
- [0027] 상기 복수의 제2 순차 구동부 각각은, 대응하는 문턱 전압 보상선 및 상기 복수의 제1 순차 구동부 중 자신보다 뒤에 인접한 제1 순차 구동부에 상기 제2 초기화 신호에 응답하여 제1 전원 전압을 전달하는 스위치; 및 상기

대응하는 문턱 전압 보상선 및 상기 뒤에 인접한 제1 순차 구동부에 상기 제2 입력 신호에 응답하여 상기 제1 클럭 신호를 전달하는 스위치를 포함한다.

- [0028] 또한 상기 복수의 제2 순차 구동부 각각은, 상기 제2 클럭 신호에 따라 상기 제2 입력 신호를 상기 스위치에 전달하는 스위치; 및 상기 제2 입력 신호에 따라 상기 스위치로 상기 제1 전원 전압을 전달하는 스위치를 더 포함할 수 있는데, 상기 스위치 및 상기 스위치는 상기 제2 입력 신호가 제1 레벨일 때 턴 온 되고 상기 스위치는 상기 제1 전원 전압에 따라 턴 오프 된다.
- [0029] 또한 상기 복수의 제2 순차 구동부 각각은, 상기 제2 초기화 신호에 응답하여 상기 스위치에 상기 제1 전원 전압을 전달하는 스위치; 및 상기 제2 초기화 신호에 따라 제2 전원 전압을 상기 스위치에 전달하는 스위치를 더 포함할 수 있는데, 상기 스위치는 상기 제2 전원 전압에 따라 턴 온 되고, 상기 제2스위치는 상기 제1 전원 전압에 따라 턴 오프 된다. 이 때 상기 스위치는 상기 제2 초기화 신호에 따라 상기 스위치로 상기 제2 전원 전압을 전달한다.
- [0030] 또한 복수의 제2 순차구동부의 상기 스위치 역시 직렬 연결된 적어도 2 개의 트랜지스터를 포함할 수 있으며, 상기 적어도 2 개의 트랜지스터는 상기 제2 전원 전압에 따라 턴 온 된다.
- [0031] 상기 제2 순차 구동부 각각은, 상기 스위치의 스위칭 동작을 제어하는 전압이 전달되는 제어 단자에 연결되어 있는 일단 및 상기 제1 전원 전압 사이에 연결되어 있는 타단을 포함하는 제1 커패시터; 및 상기 스위치의 스위칭 동작을 제어하는 전압이 전달되는 제어 단자에 연결되어 있는 일단 및 상기 복수의 제2 순차 구동부 중 대응하는 제2 순차 구동부의 출력단에 연결되어 있는 타단을 포함하는 제2 커패시터를 더 포함할 수 있다.
- [0032] 이 때 상기 스위치는 상기 제1 전원 전압에 연결되어 있는 일단 및 상기 대응하는 제2 순차 구동부의 출력단에 연결되어 있는 타단을 포함하고, 상기 스위치는 상기 대응하는 제2 순차 구동부의 출력단에 연결되어 있는 일단 및 상기 제1 클럭 신호가 전달되는 타단을 포함한다.
- [0033] 본 발명의 일 실시예에 따른 표시 장치에서 상기 복수의 주사선은, 상기 복수의 화소 각각에 초기화 신호를 전달하는 복수의 제2 주사선을 더 포함하고, 상기 주사 구동부는, 상기 복수의 화소 각각에서 상기 제2 전극에 초기화 전압을 전달하는 스위치의 스위칭 동작을 제어하는 초기화 신호를 생성하여 상기 복수의 제2 주사선 중 대응하는 제2 주사선에 전달한다.
- [0034] 상기 초기화 신호는, 복수의 주사 신호 중 대응하는 주사 신호가 대응하는 주사선에 전달되는 시점보다 문턱 전압 보상 신호의 펄스 개수만큼 이전 시점에 전달되는 주사 신호일 수 있다.
- [0035] 본 발명의 일 실시예에서 상기 펄스의 기간은 적어도 1 수평주기(1H) 이상일 수 있다.
- [0036] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 화소는, 유기 발광 다이오드; 상기 유기 발광 다이오드에 상기 전달된 데이터 신호에 따른 구동 전류를 전달하는 구동 트랜지스터; 주사 신호에 따라 상기 구동 트랜지스터로 상기 데이터 신호를 전달하는 제1 트랜지스터; 및 상기 제1 트랜지스터에 연결되는 제1 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되는 제2 전극을 포함하는 제1 커패시터를 포함하고, 상기 구동 트랜지스터의 문턱 전압을 보상하기 위한 문턱 전압 보상 기간 동안 상기 구동 트랜지스터는 대응하는 문턱 전압 보상 신호에 의해 다이오드 연결되고, 상기 대응하는 문턱 전압 보상 신호는 적어도 2 개의 펄스를 포함하는 화소이다.
- [0037] 본 발명의 일 실시예의 상기 화소는 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치를 더 포함한다.
- [0038] 또한 상기 화소는, 상기 구동 트랜지스터의 게이트 전극 전압을 초기화시키는 초기화 기간 동안 상기 구동 트랜지스터의 게이트 전극에 초기화 전압을 전달하는데, 상기 초기화 기간은 상기 문턱 전압 보상 기간 전이다.
- [0039] 본 발명의 일 실시예에 따른 상기 화소는, 상기 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치; 상기 초기화 기간 동안, 상기 구동 트랜지스터의 게이트 전극에 상기 초기화 전압을 전달하는 스위치; 및 상기 대응하는 문턱 전압 보상 신호에 따라 상기 제1 커패시터의 제1 전극에 보조 전압을 전달하는 스위치를 더 포함한다.
- [0040] 상기 스위치 및 스위치의 스위칭 동작을 제어하는 신호는 적어도 2 이상의 펄스로 이루어지는 문턱 전압 보상 신호일 수 있고, 이는 주사 신호를 생성하여 전달하는 주사 구동부에서 생성되어 대응하는 화소에 전달된다. 또한 상기 스위치의 스위칭 동작을 제어하는 신호는 상기 주사 구동부에서 생성되어 전달된 초기화 신호일 수 있

다.

- [0041] 상기 스위치의 스위칭 동작을 제어하는 신호는, 구동 트랜지스터로 데이터 신호를 전달하는 제1 트랜지스터의 동작을 제어하는 주사 신호가 대응하는 주사선에 전달되는 시점보다 문턱 전압 보상 신호의 펄스 개수만큼 이전 시점에 전달되는 주사 신호일 수 있다.
- [0042] 본 발명의 다른 일 실시예에 따른 상기 화소는 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치를 더 포함하고, 상기 제1 트랜지스터에 전달되는 주사 신호는 상기 대응하는 문턱 전압 보상 신호이고, 마지막 펄스가 전달되는 때에 대응하는 데이터 신호에 따라 유기 발광 다이오드가 발광한다.
- [0043] 이 때, 상기 화소는, 상기 대응하는 문턱 전압 보상 신호에 따라 상기 구동 트랜지스터를 다이오드 연결시키는 스위치; 상기 구동 트랜지스터의 게이트 전극 전압을 초기화시키는 초기화 기간 동안 상기 구동 트랜지스터의 게이트 전극에 초기화 전압을 전달하는 스위치; 및 상기 초기화 기간 동안 대응하는 화소 배열 라인의 다음 화소 배열 라인의 발광 제어 신호에 따라 제1 커패시터의 제1 전극에 보조 전압을 전달하는 스위치를 더 포함할 수 있다.
- [0044] 본 발명의 일 실시예에 따른 화소에서 상기 펄스의 기간은 적어도 1 수평주기(1H) 이상이다.
- [0045] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 표시 장치의 구동 방법은 복수의 화소, 및 상기 복수의 화소 각각에 복수의 주사 신호 및 적어도 2 이상의 펄스로 이루어진 복수의 문턱 전압 보상 신호를 전달하는 주사 구동부를 포함하고, 상기 복수의 화소 각각은 유기 발광 다이오드, 상기 유기 발광 다이오드에 공급되는 전류를 제어하는 구동 트랜지스터, 상기 구동 트랜지스터로 데이터 신호를 전달하는 제1 트랜지스터, 상기 구동 트랜지스터와 상기 제1 트랜지스터 사이에 연결되어 있는 커패시터를 포함하는 표시 장치의 구동 방법에 있어서, 상기 구동 트랜지스터의 게이트 전압을 초기화하는 단계; 상기 구동 트랜지스터의 문턱 전압을 보상하는 단계; 및 상기 구동 트랜지스터에 상기 커패시터를 통해 상기 데이터 신호가 전달되는 단계를 포함하고, 상기 문턱 전압을 보상하는 단계가 수행되는 기간 동안 상기 구동 트랜지스터는 대응하는 문턱 전압 보상 신호에 의해 다이오드 연결되고, 상기 대응하는 문턱 전압 보상 신호는 적어도 2 개의 펄스를 포함하는 것을 특징으로 한다.
- [0046] 상기 게이트 전압을 초기화하는 단계는, 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 상기 커패시터의 제2 전극에 초기화 전압이 인가되는 단계이다.
- [0047] 상기 문턱 전압을 보상하는 단계는, 상기 제1 트랜지스터에 연결되어 있는 상기 커패시터의 제1 전극에 보조 전압이 인가되고, 상기 구동 트랜지스터의 게이트 전극과 제1 전원 사이에 연결되어 있는 스토리지 커패시터에 상기 구동 트랜지스터가 다이오드 연결되면 상기 구동 트랜지스터의 문턱 전압에 대응하는 전압이 충전되는 단계이다.
- [0048] 본 발명의 다른 일 실시예에 따르면, 상기 문턱 전압을 보상하는 단계가 수행되는 기간 동안 상기 데이터 신호가 전달되는 단계가 동시에 수행될 수 있고, 상기 제1 트랜지스터에 전달되는 주사 신호는 상기 대응하는 문턱 전압 보상 신호로서 마지막 펄스가 전달되는 때에 대응하는 데이터 신호에 따라 유기 발광 다이오드가 발광한다.
- [0049] 이 때 상기 대응하는 문턱 전압 보상 신호는, 상기 주사 구동부에서 적어도 2 이상의 펄스로 이루어지는 시작 신호, 제1 클럭 신호, 상기 제1 클럭 신호와 반 주기만큼 위상차를 가지는 제2 클럭 신호, 상기 제2 클럭 신호에 동기되어 발생하는 제1 초기화 신호, 및 상기 제1 클럭 신호에 동기되어 발생하는 제2 초기화 신호를 전달받아, 상기 시작 신호를 소정의 제1 기간만큼 순차적으로 시프트시켜 생성된다.
- [0050] 본 발명의 일 실시예에 따른 표시 장치의 구동 방법에서, 상기 복수의 문턱 전압 보상 신호를 생성하는 단계는, 상기 주사 구동부에서, 제1 클럭 신호에 동기되어 적어도 2 이상의 펄스로 이루어지는 제1 입력 신호를 입력 받고, 상기 제1 입력 신호 및 제1 초기화 신호에 따라 제2 클럭 신호 및 제1 전원 전압 중 하나를 복수의 제1 문턱 전압 보상 신호로 출력하는 단계; 및 상기 제2 클럭 신호에 동기되어 적어도 2 이상의 펄스로 이루어지는 제2 입력 신호를 입력 받고, 상기 제2 입력 신호 및 제2 초기화 신호에 따라 상기 제1 클럭 신호 및 상기 제1 전원 전압 중 하나를 복수의 제2 문턱 전압 보상 신호로 출력하는 단계를 포함한다.
- [0051] 상기 제1 입력 신호는, 적어도 2 이상의 펄스로 이루어지는 시작 신호 또는 상기 주사 구동부를 이루는 복수의 순차 구동부 중 상기 제1 입력 신호가 전달되는 순차 구동부의 직전 순차 구동부의 대응하는 제2 문턱 전압 보

상 신호이다.

[0052] 한편 상기 제2 입력 신호는, 상기 주사 구동부를 이루는 복수의 순차 구동부 중 상기 제2 입력 신호가 전달되는 순차 구동부의 직전 순차 구동부의 제1 문턱 전압 보상 신호이다.

[0053] 본 발명의 일 실시예에 따른 표시 장치의 구동 방법에서도 마찬가지로 상기 펄스의 기간은 적어도 1 수평주기 (1H) 이상이다.

발명의 효과

[0054] 본 발명의 일 실시예에 따른 화소, 및 이를 이용한 표시 장치와 그 구동 방법에 의하면, 표시 장치의 화면을 고 화질로 구현할 때 사용되는 고해상도와 고주파수 구동 방식으로 구동함에 있어 구동 트랜지스터의 문턱 전압을 보상하기 위해 충분한 시간을 확보할 수 있다.

[0055] 따라서 고해상도 및 고주파수 구동 방식을 사용하는 화소의 구동 회로에서 구동 트랜지스터의 문턱 전압 보상 기간이 충분하게 되어 복수의 각 화소가 완벽한 문턱 전압 보상 능력을 가지고 고품질의 화면 표시를 구현할 수 있는 표시 장치를 제공할 수 있다.

도면의 간단한 설명

- [0056] 도 1은 본 발명의 일 실시예에 의한 표시 장치의 블록도.
- 도 2는 도 1에 도시된 화소의 일 실시예에 의한 구성을 나타내는 회로도.
- 도 3 내지 도 5는 도 2에 도시된 화소의 구동을 나타내는 구동 타이밍도.
- 도 6은 도 1에 도시된 주사 구동부의 일 실시예에 의한 구성을 나타내는 회로도.
- 도 7은 도 6에 도시된 주사 구동부의 구동을 나타내는 구동 타이밍도.
- 도 8은 도 1에 도시된 화소의 다른 실시예에 의한 구성을 나타내는 회로도.
- 도 9는 도 8에 도시된 화소의 구동을 나타내는 구동 타이밍도.
- 도 10은 본 발명의 일 실시예에 의한 표시 장치의 화소 구동에서 문턱 전압 보상 능력을 나타내는 그래프.
- 도 11은 종래 기술의 일 실시예에 의한 표시 장치의 화소 구동에서 문턱 전압 변동에 대한 화소의 전류 변동을 나타내는 그래프.
- 도 12는 본 발명의 일 실시예에 의한 표시 장치의 화소 구동에서 문턱 전압 변동에 대한 화소의 전류 변동을 나타내는 그래프.

발명을 실시하기 위한 구체적인 내용

[0057] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.

[0058] 또한, 여러 실시 예들에 있어서, 동일한 구성을 가지는 구성요소에 대해서는 동일한 부호를 사용하여 대표적으로 제1 실시예에서 설명하고, 그 외의 실시예에서는 제1 실시예와 다른 구성에 대해서만 설명하기로 한다.

[0059] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0060] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0061] 도 1은 본 발명의 일 실시예에 의한 표시 장치의 블록도이다.

[0062] 도 1을 참조하면, 본 발명의 실시예에 의한 표시 장치는 복수의 주사선들(G_{i1} 내지 G_{in} , G_{v1} 내지 G_{vn} , G_{w1} 내지

G_{wn}), 복수의 발광 제어선들(EM_1 내지 EM_n) 및 복수의 데이터선들(D_1 내지 D_m)과 접속되는 화소(PX_{jk})들을 포함하는 표시부(10), 복수의 주사선들을 통해 각 화소(PX_{jk})에 주사 신호를 제공하는 주사 구동부(20), 복수의 발광 제어선들(EM_1 내지 EM_n)을 통해 각 화소(PX_{jk})에 발광 제어 신호를 제공하는 발광 제어 구동부(40), 복수의 데이터선들(D_1 내지 D_m)을 통해 각 화소에 데이터 신호를 제공하는 데이터 구동부(30), 및 주사 구동부(20), 데이터 구동부(30) 및 발광 제어 구동부(40)에서 생성되어 전달하는 신호들을 제어하기 위한 신호 제어부(50)를 포함한다.

- [0063] 또한, 표시부(10)는 주사선들(Gi_1 내지 Gi_n , Gv_1 내지 Gv_n , Gw_1 내지 Gw_n), 데이터선들(D_1 내지 D_m), 및 발광 제어선들(EM_1 내지 EM_n)의 교차부에 위치되는 복수의 화소(PX_{jk})들을 포함한다.
- [0064] 화소(PX_{jk})들은 신호 제어부(50)를 통해 제어되는 전원 공급부(60)로부터 제1 전원 전압(ELVDD), 제2 전원 전압(ELVSS), 기타 초기화 전압(VINT), 및 보조 전압(VSUS) 등을 공급받는다.
- [0065] 표시부(10)는 대략 행렬 형태로 배열된 복수의 화소(PX_{jk})를 포함한다. 주사 신호를 전달하는 복수의 주사선들은 화소(PX_{jk})의 배열 형태에서 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 복수의 데이터선은 대략 열 방향으로 뻗으며 서로가 거의 평행하지만 이는 반드시 제한되는 것은 아니다.
- [0066] 도 1의 실시예에서는 복수의 화소(PX_{jk})들에 연결된 복수의 주사선들(Gi_1 내지 Gi_n , Gv_1 내지 Gv_n , Gw_1 내지 Gw_n)이 하나의 화소 라인에 배열된 대응하는 화소에 각각 3개의 주사선(일 예로, Gi_1 , Gv_1 , Gw_1)들이 연결된 것이 도시되어 있으나, 이는 하나의 실시예일뿐 이에 반드시 제한되는 것은 아니며, 적어도 두 개 이상의 주사선들이 대응하는 화소에 연결될 수 있다.
- [0067] 화소(PX_{jk})들은 대응하는 데이터 신호에 따라 유기 발광 다이오드에 전류를 공급하고, 유기발광 다이오드는 공급된 전류에 따라 소정 휘도의 빛을 발광한다.
- [0068] 도 2는 도 1에 도시된 화소의 일 실시예에 의한 구성을 나타내는 회로도이다.
- [0069] 도 2를 참조하면, 도 1에서의 각 화소(PX_{jk}), 예를 들면 j 번째($j=1,2,\dots,n$) 3개의 주사선(Gi_j , Gv_j , Gw_j)과 j 번째($i=1,2,\dots,n$) 발광 제어선(EM_j)와 k 번째($k=1,2,\dots,m$) 데이터선(D_k)에 연결된 화소(PX_{jk})는, 유기 발광 다이오드(organic light emitting diode, OLED), 유기 발광 다이오드(OLED)의 애노드 전극에 연결된 구동 트랜지스터(Td), 구동 트랜지스터(Td)의 게이트 전극에 연결된 제1 트랜지스터($T1$), 및 제1 트랜지스터($T1$)의 드레인 전극에 연결된 제1 전극과 구동 트랜지스터(Td)의 게이트 전극 사이에 연결된 제2 전극을 포함하는 제1 커패시터($C1$), 구동 트랜지스터(Td)의 게이트 전극과 제1 전원 전압(ELVDD) 사이에 연결된 스토리지 커패시터(Cst), 구동 트랜지스터(Td)를 다이오드 연결하는 스위치($M1$), 제1 커패시터($C1$)의 제2 전극에 초기화 전압(VINT)을 전달하는 스위치($M2$), 제1 커패시터($C1$)의 제1 전극에 보조 전압(VSUS)을 전달하는 스위치($M3$), 및 구동 트랜지스터(Td)의 드레인 전극에 해당 소스 전극이 연결된 스위치($M4$)를 포함한다.
- [0070] 화소(PX_{jk})의 유기 발광 다이오드(OLED)는 애노드 전극과 캐소드 전극을 포함하며, 대응하는 데이터 신호에 따른 구동 전류에 의해 발광한다.
- [0071] 구동 트랜지스터(Td)는 제1 전원 전압(ELVDD)에 연결되어 있는 소스 전극, 스위치($M4$)의 소스 전극과 연결되는 드레인 전극, 및 제1 커패시터($C1$)의 제2 전극과 스위치($M2$)의 드레인 전극이 만나는 접점에 연결되어 데이터 신호에 대응하는 전압이 전달되는 게이트 전극을 포함한다.
- [0072] 구동 트랜지스터(Td)는 유기 발광 다이오드(OLED)로 전달된 데이터 신호에 따른 구동 전류를 전달한다.
- [0073] 제1 트랜지스터($T1$)는 데이터선($Vdata$)에 연결되어 데이터 신호가 전달되는 소스 전극, 제1 커패시터($C1$)의 제1 전극과 스위치($M3$)의 드레인 전극이 만나는 접점에 연결되는 드레인 전극, 및 주사선에 연결되어 주사 신호(Gw)가 전달되는 게이트 전극을 포함한다.
- [0074] 주사선을 통해 주사 신호(Gw)가 전달되어 제1 트랜지스터($T1$)가 턴 온 되면 데이터 신호가 제1 커패시터($C1$)에 전달되고, 제1 커패시터($C1$)에 충전된 전압에 따라 데이터 신호에 대응하는 전압이 구동 트랜지스터(Td)의 게이트 전극에 전달된다.
- [0075] 제1 커패시터($C1$)는 구체적으로 상기 제1 트랜지스터($T1$)의 드레인 전극에 연결된 제1 전극 및 상기 구동 트랜

지스터(Td)의 게이트 전극에 연결되는 제2 전극을 포함한다.

- [0076] 스토리지 커패시터(Cst)는 구동 트랜지스터(Td)의 게이트 전극과 스위치(M1)의 드레인 전극이 만나는 접점에 연결되어 있는 일단 및 제1 전원 전압(ELVDD)에 연결되어 있는 타단을 포함한다. 스토리지 커패시터(Cst)는 구동 트랜지스터(Td)의 게이트 전극 전압과 소스 전극 전압을 유지한다.
- [0077] 제1 커패시터(C1)의 제1 전극에 데이터 신호가 전달되면, 제1 커패시터(C1)의 제2 전극 전압, 즉 제1 커패시터(C1) 및 스토리지 커패시터(Cst)가 연결되는 노드의 전압은 제1 커패시터(C1)의 제1 전극 전압 변화가 제1 커패시터(C1) 및 스토리지 커패시터(Cst)의 커패시턴스에 따라 분배된 전압(ΔV)만큼 변한다. 이를 나타내면 수학식 1과 같다.
- [0078] [수학식 1]
- [0079]
$$\Delta V = (V_{data} - V_{SUS}) \cdot (C2 / (C1 + C2))$$
- [0080] 이 때, V_{data} 는 데이터 신호의 전압이고, C1 및 C2는 제1 커패시터(C1) 및 스토리지 커패시터(Cst) 각각의 커패시턴스를 나타낸다.
- [0081] 문턱 전압 보상 기간 후에 구동 트랜지스터(Td)의 게이트 전극 전압은 제1 전원 전압(ELVDD)에서 구동 트랜지스터(Td)의 문턱 전압만큼 낮은 문턱 전압 보상 전압이고, 데이터 신호가 전달되면 문턱 전압 보상 전압에서 ΔV 만큼 변한 전압이 된다. 결과적으로 데이터 신호가 구동 트랜지스터(Td)에 전달된 후의 구동 트랜지스터(Td)의 게이트 전압은 수학식 2와 같다.
- [0082] [수학식 2]
- [0083]
$$V_G = ELVDD + \Delta V + V_{th}$$
- [0084] 이 때, 구동 트랜지스터가 PMOS 트랜지스터이므로 문턱 전압(V_{th})이 음의 값을 가진다. 이 전압(V_G)이 앞서 언급한 데이터 신호에 대응하는 전압이며, 스토리지 커패시터(Cst)는 다음의 데이터 신호가 새로 기입될 때까지 이 전압과 제1 전원 전압(ELVDD)의 차를 유지한다.
- [0085] 즉, 데이터 신호가 전달되면 구동 트랜지스터(Td)의 게이트 전극에 걸리는 전압이 문턱 전압 보상 기간에 비해 데이터 신호 및 보조 전압의 차에 대응하는 전압만큼 변하게 되고, 이 전압이 구동 트랜지스터(Td)의 게이트 전극에서 전달되고, 구동 트랜지스터(Td)의 게이트 전극 및 소스 전극의 전압차가 스토리지 커패시터(Cst)에 의해 일정하게 유지된다.
- [0086] 본 발명의 일 실시예에 따른 화소(PX_{jk})는 구동 트랜지스터(Td)의 게이트 전압을 초기화하는 초기화 기간 동안 초기화 전압을 전달하는 스위치를 포함한다.
- [0087] 초기화 전압(VINT)을 전달하는 스위치는 도 2의 실시예에서 스위치(M2)이다. 스위치(M2)는 초기화 전원과 연결되어 초기화 전압(VINT)이 입력되는 소스 전극, 제1 커패시터(C1)의 제2 전극과의 접점에 연결되는 드레인 전극, 및 초기화 신호(Gi)가 전달되는 주사선에 연결되는 게이트 전극을 포함한다.
- [0088] 스위치(M2)는 초기화 신호(Gi)에 의해 턴 온 되면, 제1 커패시터(C1)의 제2 전극에 초기화 전압(VINT)을 전달한다.
- [0089] 또한 본 발명의 일 실시예에 따른 화소(PX_{jk})는 구동 트랜지스터(Td)를 다이오드 연결하여 구동 트랜지스터(Td)의 문턱 전압을 보상하는 스위치(M1)와 문턱 전압 보상 기간 동안 보조 전압(VSUS)을 전달하는 스위치(M3)를 포함한다.
- [0090] 구동 트랜지스터(Td)가 다이오드 연결되어 구동 트랜지스터의 문턱 전압이 보상되는 기간 동안 스위치(M1)는 문턱 전압 보상 신호(Gv)에 의해 제어되어 턴 온 된다. 이와 동시에 스위치(M3) 역시 문턱 전압 보상 기간에 상기 문턱 전압 보상 신호(Gv)에 의해 제어되어 턴 온 된 후 연결된 보조 전원으로부터 보조 전압(VSUS)을 전달한다.
- [0091] 즉, 문턱 전압 보상 기간은 스위치(M1)의 턴 온에 의해 구동 트랜지스터(Td)가 다이오드 연결되어 구동 트랜지스터(Td)의 문턱 전압만큼 제1 전원 전압(ELVDD)에서 하강한 전압이 구동 트랜지스터(Td)의 게이트 전극에 전달된다. 이 기간 동안 스위치(M3) 역시 스위치(M1)에 전달되는 문턱 전압 보상 신호(Gv)를 동시에 전달받아 턴 온 되고, 이로 인해 스위치(M3)는 보조 전압(VSUS)을 제1 커패시터(C1)의 제1 전극으로 전달하게 된다.
- [0092] 이렇듯 문턱 전압 보상 기간에 보조 전압(VSUS)을 제1 커패시터(C1)의 제1 전극으로 동시에 입력할 경우, 제1

커패시터(C1)의 제1 전극이 플로팅 되는 것을 방지할 수 있다. 그러면, 화소의 고해상도&고주파수 구동시 문턱 전압 기간이 줄어들게 되어 화질이 저하되는 문제를 해결하기 위해 본 발명의 실시예와 같이, 문턱 전압 기간 동안 보조 전압(VSUS)을 인가하여 문턱 전압 보상 기간을 상대적으로 길게 확보하더라도 안정적인 회로 구동을 구현할 수 있다.

- [0093] 구체적으로 스위치(M1)는 구동 트랜지스터(Td)의 드레인 전극에 연결되는 소스 전극, 구동 트랜지스터(Td)의 게이트 전극에 연결되는 드레인 전극, 및 문턱 전압 보상 신호(Gv)가 전달되는 주사선에 연결되는 게이트 전극을 포함한다.
- [0094] 구체적으로 스위치(M3)는 보조 전압과 연결되어 보조 전압(VSUS)이 입력되는 소스 전극, 제1 커패시터(C1)의 제1 전극과의 접점에 연결되는 드레인 전극, 및 문턱 전압 보상 신호(Gv)가 전달되는 주사선에 연결되는 게이트 전극을 포함한다.
- [0095] 구동 트랜지스터(Td)의 문턱 전압을 보상하고 문턱 전압 보상 기간 동안 보조 전압(VSUS)을 인가하는 스위치(M1) 및 스위치(M3)의 턴 온을 제어하는 신호는 문턱 전압 보상 신호(Gv)인데 본 발명의 일 실시예에서 문턱 전압 보상 신호(Gv)는 적어도 2 개의 펄스를 포함하는 신호로서 주사 구동부(20)에서 생성되는 주사 신호(Gw)와 별개로 생성되어 전달된다.
- [0096] 한편 스위치(M2)에 전달되는 초기화 신호(Gi)는 본 발명의 일 실시예에 따른 표시 장치의 주사 구동부(20)에서 생성되는 주사 신호(Gw)와 별개로 생성되어 복수의 주사선에 의해 전달되는 신호일 수 있다.
- [0097] 즉, 도 2의 화소에 연결되는 주사선은, 초기화 신호를 전달하는 제2 주사선 및 문턱 전압 보상 신호를 전달하는 제3 주사선을 더 포함한다.
- [0098] 주사 구동부(20)는, 화소(PX_{jk})에서 제1 커패시터(C1)의 제2 전극에 초기화 전압(VINT)을 전달하는 스위치(M2)의 스위칭 동작을 제어하는 초기화 신호와, 문턱 전압 보상을 위해 구동 트랜지스터(Td)를 다이오드 연결하는 스위치(M1) 및 제1 커패시터(C1)의 제1 전극에 보조 전압(VSUS)을 전달하는 스위치(M3)의 스위칭 동작을 제어하는 적어도 2 개의 펄스를 포함하는 문턱 전압 보상 신호를 생성하여 상기 대응하는 제2 주사선 및 제3 주사선에 각각 전달하는 것이다.
- [0099] 한편 다른 실시예로서, 상기 초기화 신호는, 표시 장치의 주사 구동부(20)에서 생성된 복수의 주사 신호 중 대응하는 주사 신호(Gw)가 대응하는 주사선에 전달되는 시점보다 문턱 전압 보상 신호의 펄스 개수만큼 이전 시점에 전달되는 주사 신호(도시하지 않음)일 수도 있다. 예를 들어 문턱 전압 보상 기간이 4 개의 펄스를 포함하는 문턱 전압 보상 신호가 전달되는 기간으로서 복수의 화소 배열 중 4개의 라인에 주사되는 기간과 동일하다면, 도 2에 도시된 화소의 주사 신호 Gw[j]가 j번째 주사선(Gwj)에 전달되는 시점보다 4 개의 펄스가 전달되기 이전 시점의 주사 신호는 Gw[j-4]이다. 따라서 주사선 Gi_j에 전달되는 초기화 신호 Gi[j] 대신 Gw[j-4]를 전달할 수 있다.
- [0100] 이 때, 주사 구동부는 첫 번째 주사선 Gi₁부터 네 번째 주사선 Gi₄에 전달하기 위한 더미 주사 신호를 더 생성한다. 본 발명의 다른 실시예에서 문턱 전압 보상 기간은 1 개의 펄스가 1 수평 주기마다 전달되고 4 개의 펄스를 포함하는 신호가 전달되는 4 수평 주기로 설정하였다. 그래서 초기화 신호 Gi[j] 대신 Gw[j-4]가 전달된다. 이와 같은 방식으로, 문턱 전압 보상 기간에 따라 적절한 주사 신호를 초기화 신호 대신 사용할 수 있다.
- [0101] 또한 본 발명의 일 실시예에 따른 화소(PX_{jk})는 발광 기간 동안 구동트랜지스터(Td)로부터 데이터 신호에 대응하여 발생한 전류를 유기 발광 다이오드(OLED)에 전달시키는 스위치(M4)를 더 포함한다.
- [0102] 스위치(M4)는 발광 제어 신호(EM[N])에 의해 스위칭 동작이 제어되고, 발광 기간 동안 발광 제어 신호(EM[N])에 의해 스위치(M4)가 턴 온 되면, 구동 트랜지스터(Td)에서 발생한 전류가 유기 발광 다이오드로 전달된다.
- [0103] 스위치(M4)는 구동 트랜지스터(Td)의 드레인 전극과 연결된 소스 전극, 유기 발광 다이오드(OLED)의 애노드 전극에 연결되는 드레인 전극, 및 발광 제어선에 연결되는 게이트 전극을 포함한다.
- [0104] 상술한 도 2의 회로 설명에서 화소의 구동 회로도에 포함된 스위치들이나 트랜지스터는 PMOS 인 것을 상정하여 설명되었으나, 이에 제한되지 않으며 NMOS 로 구현될 수 있음은 물론이다.
- [0105] 본 발명의 일 실시예에서 충분한 문턱 전압 보상을 위한 문턱 전압 보상 기간은 특별히 제한되지 않지만 적어도 2 개의 펄스를 포함하는 문턱 전압 보상 신호가 전달되는 기간이다. 이 때 1 개의 펄스는 적어도 1 수평 주기에

대응하여 각각 발생할 수 있으므로 문턱 전압 보상 기간은 적어도 2 수평주기(2H) 이상일 수 있다.

- [0106] 따라서 본 발명의 일 실시예에서의 문턱 전압 보상 기간은 대응하는 데이터 신호가 기입되는 기간, 즉 복수의 주사 신호 중 대응하는 주사 신호(Gw)가 제1 트랜지스터(T1)의 턴 온에 의해 전달되는 기간보다 길 수 있다.
- [0107] 또한 초기화 기간이 1 수평 주기 이내인 경우, 문턱 전압 보상 기간은 2 수평 주기 이상이다. 따라서 상기 문턱 전압 보상 기간은 초기화 기간의 적어도 2배 이상일 수 있다.
- [0108] 도 3 내지 도 5는 본 발명의 일 실시예에 의한 표시 장치의 화소의 구동을 나타내는 구동 타이밍도이다.
- [0109] 도 3 내지 도 5는 도 2의 구동 회로도에 의해 동작하는 화소에 전달되는 신호를 나타내는데, 도 2의 화소의 각 트랜지스터 혹은 스위칭 소자가 PMOS 트랜지스터로 구현되어 있으므로 도 3 내지 도 5와 같은 구동 타이밍으로 나타낸 것이다. 만일 도 2의 화소의 각 트랜지스터 혹은 스위칭 소자가 NMOS 트랜지스터인 경우라면 도 3 내지 도 5의 신호가 반전된 신호에 의해 도 3 내지 도 5의 구동과 동일한 동작을 수행하게 됨은 물론이다.
- [0110] 도 3 내지 도 5에서 하나의 구간은 1 수평주기(1H)이다.
- [0111] 1 line time은 일례로 FHD 60Hz로 구동시 14.8us 이지만, 고주파수 구동으로 FHD 120Hz 구동시에는 7.4us가 될 수 있다.
- [0112] 도 3 내지 도 5의 구동 타이밍은 순차로 발광 제어 신호(EM[N]), 초기화 신호(Gi[N]), 문턱 전압 보상 신호(Gv[N]), 및 주사 신호(Gw[N])로 표시되어 있다.
- [0113] 도 3의 타이밍도를 참조하면, T1 구간에서는 발광 제어 신호(EM[N])가 상승하여 도 2의 화소 구동 회로에서 스위치(M4)가 오프가 되어 직전 프레임에서 발광된 유기 발광 다이오드(OLED)의 발광을 차단한다.
- [0114] 또한 T1 구간에서 초기화 신호(Gi[N])를 제외한 나머지 신호들 역시 하이 상태로 전달되어 도 2의 화소 구동 회로의 구동 트랜지스터(Td), 제1 트랜지스터(T1), 스위치(M1) 및 스위치(M3)를 턴 오프 시킨다. 그러나, 초기화 신호(Gi[N])는 시점 B10에 로우 레벨로 하강하므로 도 2의 화소 구동 회로에서 스위치(M2)는 기간 B10 ~ T1 동안 스위칭 온 상태가 된다.
- [0115] 다음으로, T1 기간의 종료 시점에 초기화 신호(Gi[N])는 상승하여 도 2의 스위치(M2)는 오프 상태로 된다. 시점 B11에 문턱 전압 보상 신호(Gv[N])가 로우 레벨이 되어 도 2의 스위치(M1) 및 스위치(M3)가 턴 온 상태가 된다. T2 기간 동안 발광 제어 신호(EM) 및 주사 신호(Gw)가 하이 레벨이므로, 스위치(M4)는 턴 오프 상태로 유지된다.
- [0116] 기간 B11 ~ T2 동안 스위치(M1)의 턴 온에 의해 구동 트랜지스터(Td)가 다이오드 연결되어 제1 커패시터(C1)의 제2 전극과 스토리지 커패시터(Cst)의 일단이 만나는 접점에 제1 전원 전압(ELVDD)에서 구동 트랜지스터(Td)의 문턱 전압만큼 강하된 전압이 전달되고, 이와 동시에 스위치(M3) 역시 턴 온 되므로 제1 커패시터(C1)의 제1 전극 전압은 보조 전압(VSUS)이 전달되어 플로팅 되는 것을 방지할 수 있다.
- [0117] 구동 트랜지스터(Td)의 게이트 전극에 연결되어 있는 제1 커패시터(C1) 및 스토리지 커패시터(Cst)의 커패시턴스 및 게이트 전극에 전기적으로 형성되어 있는 기생 커패시턴스 성분에 의해 기간 B11~T2 동안 게이트 전극 전압이 ELVDD+Vth에 도달할 수 없다. 본 발명의 실시예에서는 기간 T2-T5 동안 로우 레벨의 펄스 4 개를 포함하는 문턱 전압 보상 신호(Gv[N])를 이용하여 충분한 보상 시간을 확보한다.
- [0118] 이와 같이, 문턱 전압 보상 기간은 T2 내지 T5 구간이며, 로우 레벨 전압으로 인가되는 펄스의 개수만큼 상기 문턱 전압 보상 기간이 설정된다.
- [0119] 도 3의 실시예에서는 한 개의 펄스가 1 수평 주기(1H) 내에 발생하도록 설정하였고 4 개의 펄스를 포함하는 문턱 전압 보상 신호(Gv[N])가 T2 내지 T5 구간에 걸쳐 각각 전달되므로, 각 펄스가 상승 예지인 부분을 제외한 4 수평 주기(4H)에 걸쳐 이루어진다고 볼 수 있다. 구동 트랜지스터의 게이트 전극에 연결된 커패시터들의 영향으로 각 펄스에 의해 변경된 전압은 소정 기간 유지되고, 그 기간 안에 다시 구동 트랜지스터가 다이오드 연결되는 바, 충분한 문턱 전압 보상 기간이 제공된다.
- [0120] 그러나, 이에 반드시 제한되는 것은 아니며, 문턱 전압 보상 기간은 적어도 2 개의 펄스를 포함하는 문턱 전압 보상 신호(Gv[N])가 전달되는 기간일 수 있다.
- [0121] 또한 본 발명의 일 실시예로서 문턱 전압 보상 기간은 주사 신호(Gw)가 제1 트랜지스터(T1)를 턴 온 시켜 데이터 신호를 전달하여 데이터 정보를 기입하게 되는 기간보다 긴 기간일 수 있다. 혹은 다른 실시예로서 초기화

기간보다 긴 기간일 수 있다.

- [0122] T5 구간이 종료되는 시점에서 문턱 전압 보상 신호(Gv[N])가 하이 레벨로 상승하여 도 2의 스위치(M1) 및 스위치(M3)가 오프 상태가 되며, 시점 B12에 주사 신호(Gw[N])가 로우 레벨이 되어 도 2에서의 제1 트랜지스터(T1)를 턴 온 시킨다.
- [0123] 이로 인해 데이터선으로부터 대응하는 데이터 신호가 전달되어 구동 트랜지스터(Td)의 게이트 전극 전압은 제1 전원 전압(ELVDD)에서 구동 트랜지스터의 문턱 전압만큼 하강한 전압에서 대응하는 데이터 신호 전압에 의해 변화된 전압(ΔV)으로 기입된다.
- [0124] 다음의 T7 구간이 시작되는 시점에서 주사 신호(Gw[N])가 하이 레벨로 상승하여 제1 트랜지스터(T1)가 턴 오프 상태가 되어 대응하는 데이터 신호의 전압값이 반영되어 변화된 전압값의 입력이 완료된다. 이와 동시에 T7 구간이 시작되는 시점에서 발광 제어 신호(EM[N])가 로우 레벨이 되므로 도 2에서의 스위치(M4)는 턴 온 되고, 상기 대응하는 데이터 신호의 전압값이 반영되어 변화된 전압값에 따른 구동 전류만큼 유기 발광 다이오드(OLED)가 발광된다.
- [0125] T7 구간은 하나의 프레임에 복수의 화소 중 대응하는 화소에 대응하는 데이터 신호가 기입되어 구동 전류만큼 발광하게 되는 구간으로서, 도 3의 실시예에 따른 회로 구동 타이밍도에서는 주사 신호(Gw[N]) 및 발광 제어 신호(EM[N])가 각각 시점 B12 및 T7 구간이 시작하는 시점에서 로우 레벨이 되도록 도시되었다. 그러나, 하나의 구간 혹은 하나의 시점에서 상기 신호들이 동시에 로우 레벨이 되어 대응하는 데이터 신호가 기입됨과 동시에 유기 발광 다이오드(OLED)가 바로 발광할 수 있도록 할 수도 있다.
- [0126] 다음 프레임에서는 상기 구간이 반복되어 복수의 화소들에 대한 대응하는 데이터 정보들이 초기화 단계, 문턱 전압 보상 단계, 및 주사 단계를 거쳐 반복적으로 기입된다.
- [0127] 도 4는 도 3의 실시예에 의한 표시 장치의 화소 구동 타이밍과 크게 다르지 않은 구동 타이밍도로서, 도 4를 참조하면 문턱 전압 보상 기간이 시점 B13 내지 T8에 걸쳐 4 개의 펄스를 포함하는 문턱 전압 보상 신호(Gv[N])가 전달되는 기간임을 알 수 있다.
- [0128] 도 3의 실시예에 따른 타이밍도와 마찬가지로 도 4의 실시예에 따른 문턱 전압 보상 신호(Gv[N])는 로우 레벨의 펄스의 개수가 4 개이지만, 도 3의 실시예와 달리 한 개의 펄스가 2 수평 주기(2H) 내에 발생하도록 설정하였으므로 도 4의 문턱 전압 보상 신호(Gv[N])로 인한 문턱 전압 보상이 이루어지는 기간은 도 3의 경우보다 2배로 늘어나게 된다.
- [0129] 물론 도 4의 타이밍도의 문턱 전압 보상 신호(Gv[N])는 로우 레벨의 펄스 사이에 하이 레벨 전압으로 상승되는 구간, 즉 T3~B14, T5~B15, T7~B16 구간이 존재하여 이 기간 동안 문턱 전압 보상이 중단되어 문턱 전압 보상 능력이 오히려 감소되지만, 이어지는 시점 B14, B15, 및 B16에서 로우 레벨의 펄스가 전달되므로 문턱 전압 보상이 연속적으로 이어지게 된다.
- [0130] 도 3과 도 4의 실시예에 따른 문턱 전압 보상 신호(Gv[N])의 펄스 개수와 각 펄스가 반복되어 발생하는 수평 주기의 설정은 일 예일 뿐이며 이에 제한되지 않고 다양한 펄스 개수와 펄스가 반복되는 발생하는 수평 주기를 설정할 수 있음은 물론이다.
- [0131] 도 5의 구동 타이밍도는, N 번째 화소 배열 라인에 전달되는 신호들의 타이밍도인 도 4의 구동 타이밍도를 1 수평주기(1H) 기간만큼 시프트하여 반복적으로 나타낸 것으로서 다음 화소 배열 라인인 N+1 번째 라인에 전달되는 신호들의 구동 타이밍을 표현한 것이다. 따라서 도 5의 구체적인 설명은 생략하도록 한다.
- [0132] 도 6은 도 1에 도시된 주사 구동부(20)의 일 실시예에 의한 구성을 나타내는 회로도이다.
- [0133] 도 6을 참조하여 알 수 있듯이, 본 발명의 일 실시예에 따른 표시 장치의 주사 구동부(20)는 복수의 순차 구동부를 포함한다.
- [0134] 상기 복수의 순차 구동부는, 전체 화소 배열 라인 중 홀수 번째 화소 배열 라인에 배열된 복수의 화소 각각에 전달되는 문턱 전압 보상 신호를 생성하는 복수의 순차 구동부(20_x; x는 홀수)(이하 제1 순차 구동부라 함), 및 전체 화소 배열 라인 중 짝수 번째 화소 배열 라인에 배열된 복수의 화소 각각에 전달되는 문턱 전압 보상 신호를 생성하는 복수의 순차 구동부(20_y; y는 짝수)(이하 제2 순차 구동부라 함)를 포함한다.
- [0135] 도 6에서는 상기 복수의 순차 구동부 중에서 제1 순차 구동부 중 첫 번째 제1 순차 구동부(20_1)와 제2 순차 구동부 중 첫 번째 제2 순차 구동부(20_2)를 대표적으로 도시하였다.

- [0136] 본 발명의 일 실시예에 따른 주사 구동부(20)는 적어도 2 이상의 펄스로 이루어지는 시작 신호 혹은 입력 신호, 제1 클럭 신호, 상기 제1 클럭 신호와 반 주기만큼 위상 차를 가지는 제2 클럭 신호, 상기 제2 클럭 신호에 동기되어 발생하는 제1 초기화 신호, 및 상기 제1 클럭 신호에 동기되어 발생하는 제2 초기화 신호를 전달받아, 상기 시작 신호 혹은 입력 신호를 소정의 제1 기간만큼 순차적으로 시프트시켜 복수의 문턱 전압 보상 신호를 생성한다.
- [0137] 구체적으로 도 6을 참조하여 설명한다면, 복수의 제1 순차 구동부(20_x; x는 홀수) 중 첫 번째 제1 순차 구동부(20₁)는, 제1 클럭 신호(CLK1)에 동기되어 적어도 2 이상의 펄스로 이루어지는 시작 신호(FLM)를 입력 받고, 시작 신호(FLM) 및 제1 초기화 신호(INT1)에 따라 제2 클럭 신호(CLK2) 및 제1 전원 전압(VDD) 중 하나를 대응하는 제1 문턱 전압 보상 신호(Gv[1])로 출력한다.
- [0138] 도 6에서 복수의 제1 순차 구동부(20_x; x는 홀수) 중 두 번째 이후부터의 제1 순차 구동부(20₃, 20₅, ... (도면 미도시)는 시작 신호(FLM) 대신 적어도 2 이상의 펄스로 이루어진 제1 입력 신호를 입력 받는다. 이 때 상기 제1 입력 신호는 복수의 제2 순차 구동부(20_y; y는 짝수) 중 해당 제1 순차 구동부보다 앞서고 인접한 제2 순차 구동부의 문턱 전압 보상 신호와 동일하다.
- [0139] 한편, 복수의 제2 순차 구동부(20_y; y는 짝수) 중 첫 번째 제2 순차 구동부(20₂)는, 제2 클럭 신호(CLK2)에 동기되어 적어도 2 이상의 펄스로 이루어지는 제2 입력 신호를 입력 받고, 상기 제2 입력 신호 및 제2 초기화 신호(INT2)에 따라 제1 클럭 신호(CLK1) 및 제1 전원 전압(VDD) 중 하나를 대응하는 제2 문턱 전압 보상 신호(Gv[2])로 출력한다.
- [0140] 앞서 설명한 바와 같이 제2 문턱 전압 보상 신호(Gv[2])는 다음 단의 제1 순차 구동부(20₃)(도면 미도시)의 제1 입력 신호가 된다.
- [0141] 도 6에서 복수의 제2 순차 구동부(20_y; y는 짝수) 중 두 번째 이후부터의 제2 순차 구동부(20₄, 20₆, ... (도면 미도시)는 적어도 2 이상의 펄스로 이루어진 제2 입력 신호를 입력 받는다. 상기 제2 입력 신호는 복수의 제1 순차 구동부(20_x; x는 홀수) 중 해당 제2 순차 구동부보다 앞서고 인접한 제1 순차 구동부의 문턱 전압 보상 신호와 동일하다.
- [0142] 이하에서는 보다 구체적으로 도 6에 도시된 순차 구동부 중 제1 순차 구동부(20₁)과 제2 순차 구동부(20₂)의 구성을 살펴본다.
- [0143] 먼저 제1 순차 구동부(20₁)는 복수의 트랜지스터(P1~P6) 및 복수의 커패시터(C1, C2)를 포함한다. 여기서, 복수의 트랜지스터(P1~P6)는 PMOS 트랜지스터로 구성될 수 있으나, 이에 반드시 제한되는 것은 아니다.
- [0144] 도 6에 도시된 회로의 구성부에서 스위치로서 PMOS 트랜지스터를 사용한다.
- [0145] PMOS 트랜지스터는 게이트, 소스, 및 드레인 전극을 포함하고, 게이트 전극에 입력되는 전압 레벨과 소스 단자의 전압 차에 따라 도통 정도가 결정된다.
- [0146] 트랜지스터(P1)는 제1 전원 전압(VDD)과 연결되는 소스 전극, 제1 커패시터(C1)의 일단과 트랜지스터(P4)가 만나는 접점(Q1)과 연결되는 게이트 전극, 및 대응하는 제1 순차 구동부(20₁)의 출력단에 연결되는 드레인 전극을 포함한다.
- [0147] 트랜지스터(P1)는 표시 장치의 표시부의 화소 배열 라인 중 첫 번째 라인의 복수의 화소로 문턱 전압 보상 신호(Gv[1])를 전달하는 대응하는 문턱 전압 보상선 및 제1 순차 구동부(20₁)의 뒤에 인접한 제2 순차 구동부(20₂)에 제1 초기화 신호(INT1)에 응답하여 제1 전원 전압(VDD)을 전달한다.
- [0148] 트랜지스터(P2)는 제2 클럭 신호(CLK2)에 연결된 소스 전극, 제2 커패시터(C2)의 일단에 연결된 게이트 전극, 및 대응하는 제1 순차 구동부(20₁)의 출력단에 연결되는 드레인 전극을 포함한다.
- [0149] 트랜지스터(P2)는 상기 대응하는 제1 순차 구동부(20₁)의 출력단으로 시작 신호(FLM)에 응답하여 제2 클럭 신호(CLK2)를 전달한다.
- [0150] 시작 신호(FLM)는 제1 순차 구동부(20₁) 이후에 형성되는 복수의 제1 순차 구동부(20_x; x는 홀수)에서는 제1 입력 신호에 해당된다. 즉, 첫 번째 제1 순차 구동부(20₁)를 제외한 나머지 복수의 제1 순차 구동부의 제1 입력 신호는, 복수의 제2 순차 구동부 중 자신보다 앞서고 인접한 제2 순차 구동부의 제2 문턱 전압 보상 신호를 전달 받는다.

- [0151] 트랜지스터(P3)는 제1 전원 전압(VDD)과 연결되는 소스 전극, 제1 커패시터(C1)의 일단과 트랜지스터(P4)가 만나는 접점(Q1)과 연결되는 게이트 전극, 및 제2 커패시터(C2)의 일단에 연결되는 드레인 전극을 포함한다.
- [0152] 실시예에 따라서 트랜지스터(P3)는 직렬 연결된 적어도 2 개의 트랜지스터를 포함할 수 있고, 상기 적어도 2 개의 트랜지스터는 제2 전원 전압(VSS)에 따라 턴 온 될 수 있다.
- [0153] 트랜지스터(P3)는 제1 초기화 신호(INT1)에 응답하여 트랜지스터(P2)에 제1 전원 전압(VDD)을 전달한다.
- [0154] 트랜지스터(P4)는 제 2 전원 전압(VSS)에 연결되어 있는 소스 전극, 제1 초기화 신호(INT1)에 연결되어 있는 게이트 전극, 및 제1 커패시터(C1)의 일단과 트랜지스터(P1)의 게이트 전극 및 트랜지스터(P3)의 게이트 전극이 만나는 접점(Q1)과 연결되어 있는 드레인 전극을 포함한다.
- [0155] 트랜지스터(P4)는 제1 초기화 신호(INT1)에 따라 제2 전원 전압(VSS)을 트랜지스터(P1) 및 트랜지스터(P3)에 전달한다.
- [0156] 따라서, 트랜지스터(P1)는 제2 전원 전압(VSS)에 따라 턴 온 되고, 트랜지스터(P3) 역시 제2 전원 전압(VSS)에 따라 턴 온 되어, 문턱 전압 보상선 및 상기 뒤에 인접한 제2 순차 구동부(20_2)에 연결된 연결선으로 전달되는 제1 문턱 전압 보상 신호(Gv[1])의 전압 레벨이 제1 전원 전압(VDD)레벨로 전달된다. 또한, 트랜지스터(P3)가 턴 온 상태가 되어 트랜지스터(P2)로 제1 전원 전압(VDD)이 전달되기 때문에 트랜지스터(P2) 제1 전원 전압(VDD)에 따라 턴 오프 된다.
- [0157] 트랜지스터(P5)는 제1 전원 전압(VDD)과 연결되어 있는 소스 전극, 시작 신호(FLM)와 연결되어 있는 게이트 전극, 및 제1 커패시터(C1)의 일단과 트랜지스터(P1)의 게이트 전극 및 트랜지스터(P3)의 게이트 전극이 만나는 접점(Q1)에 연결되어 있는 드레인 전극을 포함한다.
- [0158] 트랜지스터(P5)는 시작 신호(FLM)에 따라 트랜지스터(P1)로 제1 전원 전압(VDD)을 전달한다.
- [0159] 트랜지스터(P6)는 시작 신호(FLM)에 연결되어 있는 소스 전극, 제1 클럭 신호(CLK1)에 연결되어 있는 게이트 전극, 및 제2 커패시터(C2)의 일단에 연결되는 드레인 전극을 포함한다.
- [0160] 트랜지스터(P6)는 제1 클럭 신호(CLK1)에 따라 시작 신호(FLM)를 트랜지스터(P2)에 전달한다.
- [0161] 트랜지스터(P5) 및 트랜지스터(P6)는 시작 신호(FLM)가 소정의 레벨(스위치가 PMOS 트랜지스터인 경우에는 로우 레벨)일 때 턴 온 되어, 제1 전원 전압(VDD)이 트랜지스터(P1)의 게이트 전극에 전달된다. 그러면 트랜지스터(P1)는 제1 전원 전압(VDD)에 따라 턴 오프 된다.
- [0162] 또한 문턱 전압 보상선 및 상기 뒤에 인접한 제2 순차 구동부(20_2)에 연결된 연결선으로 전달되는 제1 문턱 전압 보상 신호(Gv[1])의 전압 레벨은 트랜지스터(P2)에 전달된 시작 신호(FLM)가 로우 레벨이므로 트랜지스터(P2)가 턴 온 되어 제2 클럭 신호(CLK2)의 전압 레벨이 전달된다.
- [0163] 제1 커패시터(C1)는 트랜지스터(P1)의 게이트 전극, 트랜지스터(P3)의 게이트 전극, 트랜지스터(P4)의 드레인 전극, 및 트랜지스터(P5)의 드레인 전극이 만나는 접점(Q1)과 연결되어 있는 일단, 및 제1 전원 전압(VDD) 사이에 연결되어 있는 타단을 포함한다.
- [0164] 접점(Q1)은 트랜지스터(P1)의 스위칭 동작을 제어하는 전압이 전달된다.
- [0165] 제2 커패시터(C2)는 트랜지스터(P2)의 게이트 전극과 연결되는 일단, 및 트랜지스터(P1)의 드레인 전극, 트랜지스터(P2)의 드레인 전극, 및 대응하는 제1 순차 구동부(20_1)의 출력단에 연결되는 타단을 포함한다.
- [0166] 제2 커패시터(C2)의 일단과 트랜지스터(P2)의 게이트 전극이 만나는 접점(Q2)에서는 트랜지스터(P2)의 스위칭 동작을 제어하는 전압이 전달된다.
- [0167] 도 6에 도시된 일 실시예에 따른 주사 구동부(20) 중 제1 순차 구동부(20_1)에 있어서, 트랜지스터(P1)는 제1 전원 전압(VDD)에 연결되어 있는 일단 및 대응하는 제1 순차 구동부(20_1)의 출력단에 연결되어 있는 타단을 포함하고, 트랜지스터(P2)는 대응하는 제1 순차 구동부(20_1)의 출력단에 연결되어 있는 일단 및 제2 클럭 신호(CLK2)가 전달되는 타단을 포함한다.
- [0168] 다음으로, 도 6의 실시예에 따른 주사 구동부(20) 중 제2 순차 구동부(20_2)는 복수의 스위치(P10~P60) 및 복수의 커패시터(C3, C4)를 포함한다. 여기서, 복수의 스위치(P10~P60)는 PMOS 트랜지스터로 구성될 수 있으나, 이에 반드시 제한되는 것은 아니다.

- [0169] 트랜지스터(P10)는 제1 클럭 신호(CLK1)에 연결된 소스 전극, 제4 커패시터(C4)의 일단에 연결된 게이트 전극, 및 대응하는 제2 순차 구동부(20_2)의 출력단에 연결되는 드레인 전극을 포함한다.
- [0170] 상기 대응하는 제2 순차 구동부(20_2)의 출력단은, 표시 장치의 표시부의 화소 배열 라인 중 두 번째 라인의 복수의 화소로 문턱 전압 보상 신호(Gv[2])를 전달하는 대응하는 문턱 전압 보상선 및 제2 순차 구동부(20_2)의 뒤에 인접한 제1 순차 구동부(20_3)(도면 미도시)에 연결되는 연결선이다.
- [0171] 트랜지스터(P10)는 상기 대응하는 제2 순차 구동부(20_2)의 출력단에, 앞서 인접한 제1 순차 구동부(20_1)로부터 전달된 제1 문턱 전압 보상 신호를 제2 입력 신호로 전달받고 이에 응답하여 제1 클럭 신호(CLK1)를 전달한다.
- [0172] 복수의 제2 순차 구동부의 제2 입력 신호는, 복수의 제1 순차 구동부 중 자신보다 앞서고 인접한 제1 순차 구동부의 제1 문턱 전압 보상 신호를 전달 받는다.
- [0173] 트랜지스터(P20)는 제1 전원 전압(VDD)과 연결되는 소스 전극, 제3 커패시터(C3)의 일단과 트랜지스터(P60)가 만나는 접점(Q3)과 연결되는 게이트 전극, 및 대응하는 제2 순차 구동부(20_2)의 출력단에 연결되는 드레인 전극을 포함한다.
- [0174] 트랜지스터(P20)는 대응하는 제2 순차 구동부(20_2)의 출력단에 제2 초기화 신호(INT2)에 응답하여 제1 전원 전압(VDD)을 전달한다.
- [0175] 트랜지스터(P30)는 제1 전원 전압(VDD)과 연결되어 있는 소스 전극, 제2 입력 신호와 연결되어 있는 게이트 전극, 및 제3 커패시터(C3)의 일단과 트랜지스터(P20)의 게이트 전극이 만나는 접점(Q3)에 연결되어 있는 드레인 전극을 포함한다.
- [0176] 트랜지스터(P30)는 제2 입력 신호에 따라 트랜지스터(P20)로 제1 전원 전압(VDD)을 전달한다.
- [0177] 트랜지스터(P40)는 제2 입력 신호에 연결되어 있는 소스 전극, 제2 클럭 신호(CLK2)에 연결되어 있는 게이트 전극, 및 제4 커패시터(C4)의 일단에 연결되는 드레인 전극을 포함한다.
- [0178] 트랜지스터(P40)는 제2 클럭 신호(CLK2)에 따라 제2 입력 신호를 트랜지스터(P10)에 전달한다.
- [0179] 트랜지스터(P30) 및 트랜지스터(P40)는 제2 입력 신호가 소정의 레벨(스위치가 PMOS 트랜지스터인 경우에는 로우 레벨)일 때 턴 온 되어, 트랜지스터(P20)는 제1 전원 전압(VDD)에 따라 턴 오프 된다. 또한 대응하는 제2 순차 구동부(20_2)의 출력단으로 전달되는 제2 문턱 전압 보상 신호(Gv[2])의 전압 레벨은, 트랜지스터(P10)에 전달된 제2 입력 신호가 로우 레벨이므로 트랜지스터(P10)가 턴 온 되어 제1 클럭 신호(CLK1)의 전압 레벨이 전달 된다.
- [0180] 트랜지스터(P50)는 제1 전원 전압(VDD)과 연결되는 소스 전극, 제3 커패시터(C3)의 일단과 트랜지스터(P20)의 게이트 전극 및 트랜지스터(P30)의 드레인 전극이 만나는 접점(Q3)과 연결되는 게이트 전극, 및 제4 커패시터(C4)의 일단에 연결되는 드레인 전극을 포함한다.
- [0181] 실시예에 따라서 트랜지스터(P50)는 직렬 연결된 적어도 2 개의 트랜지스터를 포함할 수 있고, 상기 적어도 2 개의 트랜지스터는 제2 전원 전압(VSS)에 따라 턴 온 될 수 있다.
- [0182] 트랜지스터(P50)는 제2 초기화 신호(INT2)에 응답하여 트랜지스터(P10)에 제1 전원 전압(VDD)을 전달한다.
- [0183] 트랜지스터(P60)는 제2 전원 전압(VSS)에 연결되어 있는 소스 전극, 제2 초기화 신호(INT2)에 연결되어 있는 게이트 전극, 및 제3 커패시터(C3)의 일단과 트랜지스터(P20)의 게이트 전극, 트랜지스터(P30)의 드레인 전극 및 트랜지스터(P50)의 게이트 전극이 만나는 접점(Q3)과 연결되어 있는 드레인 전극을 포함한다.
- [0184] 트랜지스터(P60)는 제2 초기화 신호(INT2)에 따라 제2 전원 전압(VSS)을 트랜지스터(P20) 및 트랜지스터(P50)에 전달한다.
- [0185] 따라서, 트랜지스터(P20)는 제2 전원 전압(VSS)에 따라 턴 온 되고, 트랜지스터(P50) 역시 제2 전원 전압(VSS)에 따라 턴 온 되어, 대응하는 제2 순차 구동부(20_2)의 출력단으로 전달되는 제2 문턱 전압 보상 신호(Gv[2])의 전압 레벨이 제1 전원 전압(VDD)레벨로 전달된다. 또한, 트랜지스터(P50)가 턴 온 상태가 되어 트랜지스터(P10)로 제1 전원 전압(VDD)이 전달되기 때문에 트랜지스터(P10)는 제1 전원 전압(VDD)에 따라 턴 오프 된다.
- [0186] 제3 커패시터(C3)는 트랜지스터(P20)의 게이트 전극, 트랜지스터(P50)의 게이트 전극, 트랜지스터(P30)의 드레

인 전극, 및 트랜지스터(P60)의 드레인 전극이 만나는 접점(Q3)과 연결되어 있는 일단, 및 제1 전원 전압(VDD) 사이에 연결되어 있는 타단을 포함한다.

- [0187] 접점(Q3)은 트랜지스터(P20)의 스위칭 동작을 제어하는 전압이 전달된다.
- [0188] 제4 커패시터(C4)는 트랜지스터(P10)의 게이트 전극과 연결되는 일단, 및 트랜지스터(P20)의 드레인 전극, 트랜지스터(P10)의 드레인 전극, 및 대응하는 제2 순차 구동부(20_2)의 출력단이 만나는 접점에 연결되는 타단을 포함한다.
- [0189] 제4 커패시터(C4)의 일단과 트랜지스터(P10)의 게이트 전극이 만나는 접점(Q4)에서는 트랜지스터(P10)의 스위칭 동작을 제어하는 전압이 전달된다.
- [0190] 도 6에 도시된 일 실시예에 따른 주사 구동부(20) 중 제2 순차 구동부(20_2)에 있어서, 트랜지스터(P20)는 제1 전원 전압(VDD)에 연결되어 있는 일단 및 대응하는 제2 순차 구동부(20_2)의 출력단에 연결되어 있는 타단을 포함하고, 트랜지스터(P10)는 대응하는 제2 순차 구동부(20_2)의 출력단에 연결되어 있는 일단 및 제1 클럭 신호(CLK1)가 전달되는 타단을 포함한다.
- [0191] 도 7은 도 6에 도시된 주사 구동부의 구동을 설명하기 위한 구동 파형도이다. 도 7은 도 6에 도시된 주사 구동부(20)의 상세 회로도들 참조하여 설명한다. 도 7에서 PE1, PE2, PE3, 및 PE4 구간은 각각 제1 초기화 신호(INT1)의 한 주기를 나타내고, A1, A2, A3, 및 A4 구간은 각각 제2 초기화 신호(INT2)의 한 주기를 나타낸다.
- [0192] 도 7을 참조하면, 먼저 B1 시점에 제1 초기화 신호(INT1)가 로우 레벨의 펄스로 생성되어 제1 순차 구동부(20_1)의 트랜지스터(P4)로 전달되면 트랜지스터(P4)가 턴 온 된다. 그러면 제2 전원 전압(VSS)이 접점(Q1)을 지나 트랜지스터(P1) 및 트랜지스터(P3)에 각각 전달된다. 이로 인해 트랜지스터(P1) 및 트랜지스터(P3)가 각각 턴 온 되고, 제1 전원 전압(VDD)이 트랜지스터(P1)를 지나 제1 순차 구동부(20_1)의 출력단으로 전달되고, 한편으로 제1 전원 전압(VDD)이 트랜지스터(P3)를 통과하여 트랜지스터(P2)에 전달된다.
- [0193] 따라서, 제1 순차 구동부(20_1)의 출력단에서 출력되는 제1 문턱 전압 보상 신호(Gv[1])는 제1 전원 전압(VDD) 레벨로 생성되고, 트랜지스터(P2)는 제1 전원 전압(VDD) 레벨로 인하여 턴 오프 된다. 제1 순차 구동부(20_1)의 출력단에서 출력되는 제1 문턱 전압 보상 신호(Gv[1])는 다음 순차 구동부인 제2 순차 구동부(20_2)의 제2 입력 신호로 동시에 전달된다.
- [0194] 다음으로 B2 시점에서 시작 신호(FLM)와 제1 클럭 신호(CLK1)가 동시에 로우 레벨의 펄스로 생성되고 제1 초기화 신호(INT1)는 하이 레벨로 상승된다. 그러면 트랜지스터(P4)가 턴 오프 되어 트랜지스터(P1) 및 트랜지스터(P3)로 제2 전원 전압(VSS)이 전달되지 않아 트랜지스터(P1) 및 트랜지스터(P3)가 턴 오프 된다. 한편, 트랜지스터(P5) 및 트랜지스터(P6)가 턴 온 된다. 트랜지스터(P5)의 턴 온으로 인해 제1 전원 전압(VDD)이 트랜지스터(P5)를 통과하고 접점 Q1 를 지나 트랜지스터(P1)에 전달되어 트랜지스터를 턴 오프 시킨다. 이와 동시에 트랜지스터(P6)의 턴 온으로 인해 시작 신호(FLM)의 전압 레벨이 트랜지스터(P2)로 전달되고, 상기 시작 신호(FLM)의 전압 레벨은 로우 레벨이므로 트랜지스터(P2)가 턴 온 된다. 따라서, 제2 클럭 신호(CLK2)가 트랜지스터(P2)를 통과하여 제1 순차 구동부(20_1)의 출력단으로 전달되어 제1 문턱 전압 보상 신호(Gv[1])로 생성된다. 제1 문턱 전압 보상 신호(Gv[1])는 제1 초기화 신호(INT1)의 한 주기, 즉, PE1 기간 동안 제2 클럭 신호(CLK2)로 생성된다.
- [0195] 그 후의 제1 문턱 전압 보상 신호(Gv[1])는 PE2, PE3, 및 PE4 기간 등에서 제1 초기화 신호(INT1)의 하강 엣지에 동기되어 제2 클럭 신호(CLK2)와 동일한 펄스로 생성되는 것을 반복한다.
- [0196] B3 시점에서 제2 초기화 신호(INT2)가 로우 레벨의 펄스로 생성되어 제2 순차 구동부(20_2)의 트랜지스터(P60)로 전달되면 트랜지스터(P60)가 턴 온 된다. 그러면 제2 전원 전압(VSS)이 접점(Q3)을 지나 트랜지스터(P20) 및 트랜지스터(P50)에 각각 전달된다. 이로 인해 트랜지스터(P20) 및 트랜지스터(P50)가 각각 턴 온 되고, 제1 전원 전압(VDD)이 트랜지스터(P20)를 지나 제2 순차 구동부(20_2)의 출력단으로 전달되고, 한편으로 제1 전원 전압(VDD)이 트랜지스터(P50)를 통과하여 트랜지스터(P10)에 전달된다.
- [0197] 따라서, 제2 순차 구동부(20_2)의 출력단에서 출력되는 제2 문턱 전압 보상 신호(Gv[2])는 제1 전원 전압(VDD) 레벨로 생성되고, 트랜지스터(P10)는 제1 전원 전압(VDD) 레벨로 인하여 턴 오프 된다. 제2 순차 구동부(20_2)의 출력단에서 출력되는 제2 문턱 전압 보상 신호(Gv[2])는 다음 순차 구동부인 제1 순차 구동부(20_3)(도면 미도시)의 제1 입력 신호로 동시에 전달된다.
- [0198] 다음으로 B4 시점에서는 제1 순차 구동부(20_1)에서 전달된 제1 문턱 전압 보상 신호(Gv[1])가 제2 입력 신호로

전달되고 제2 클럭 신호(CLK2)가 이와 동시에 로우 레벨의 펄스로 생성된다. 이 때 제2 초기화 신호(INT2)는 하이 레벨로 상승된다. 제1 문턱 전압 보상 신호(Gv[1])는 제1 순차 구동부(20_1) 회로에서 제2 클럭 신호(CLK2)와 동일한 펄스로 생성되므로 상기 제2 입력 신호 역시 로우 레벨의 펄스로 전달된다.

- [0199] 그러면 제2 초기화 신호(INT2)로 인해 트랜지스터(P60)가 턴 오프 되어 트랜지스터(P20) 및 트랜지스터(P50)로 제2 전원 전압(VSS)가 전달되지 않아 트랜지스터(P20) 및 트랜지스터(P50)가 턴 오프 된다. 한편, 트랜지스터(P30) 및 트랜지스터(P40)가 턴 온 된다. 트랜지스터(P30)의 턴 온으로 인해 제1 전원 전압(VDD)이 트랜지스터(P30)를 통과하고 점점 Q3 를 지나 트랜지스터(P20)의 게이트 전극에 전달되어 트랜지스터를 턴 오프 시킨다. 이와 동시에 트랜지스터(P40)의 턴 온으로 인해 제2 입력 신호의 전압 레벨이 트랜지스터(P10)로 전달되고, 상기 제2 입력 신호의 전압 레벨은 로우 레벨이므로 트랜지스터(P10)가 턴 온 된다. 따라서, 제1 클럭 신호(CLK 1)가 트랜지스터(P10)를 통과하여 제2 순차 구동부(20_2)의 출력단으로 전달되어 제2 문턱 전압 보상 신호(Gv[2])로 생성된다. 제2 문턱 전압 보상 신호(Gv[2])는 제2 초기화 신호(INT2)의 한 주기, 즉, A1 기간 동안 제1 클럭 신호(CLK1)로 생성된다.
- [0200] 그 후의 제2 문턱 전압 보상 신호(Gv[2])는 A2, A3, 및 A4 기간에서 제2 초기화 신호(INT2)의 하강 엣지에 동기 되어 제1 클럭 신호(CLK1)와 동일한 펄스로 생성되는 것을 반복한다.
- [0201] 도 6과 도 7에서 설명의 편의를 위해 주사 구동부(20)에 포함되는 복수의 순차 구동부 중 첫 번째 제1 순차 구동부(20_1)와 첫 번째 제2 순차 구동부(20_2)만을 도시하였고 이를 구동시키는 타이밍도를 나타내었으나, 나머지 순차 구동부도 제1 순차 구동부(20_1)와 제2 순차 구동부(20_2)의 회로와 동일하고 그 파형도 역시 도 7의 파형도를 반복한다.
- [0202] 도 6의 회로도 와 도 7의 구동 타이밍도를 통하여 주사 구동부(20)에서는 복수의 화소 배열 라인마다 각 화소에 전달되는 문턱 전압 보상 신호를 반복적인 펄스로서 생성할 수 있다. 즉, 시작 신호(FLM), 제1 클럭 신호(CLK1), 및 제2 클럭 신호(CLK2)의 펄스의 개수와 한 개의 펄스가 발생하는 기간을 조정하면 문턱 전압 보상 신호가 포함하는 펄스의 개수와 한 개의 펄스가 발생하는 기간을 조정할 수 있게 되고, 이처럼 조정된 문턱 전압 보상 신호에 의해 각 화소에서 구동 트랜지스터(Td)의 문턱 전압 보상 기간이 증가될 수 있다.
- [0203] 도 8은 도 1에 도시된 화소의 다른 실시예에 의한 구성을 나타내는 회로도이고, 도 9는 도 8에 도시된 화소의 구동을 나타내는 구동 타이밍도이다.
- [0204] 도 8을 참조하면, 도 2에 도시된 본 발명의 일 실시예에 따른 회로도와 구조의 면에서는 차이가 없으므로 회로 구조에 대한 구체적인 설명은 생략한다.
- [0205] 도 8을 참조하면, 도 8의 다른 실시예에 따른 화소는, 유기 발광 다이오드(organic light emitting diode, OLED), 유기 발광 다이오드(OLED)의 애노드 전극에 연결된 구동 트랜지스터(TRd), 구동 트랜지스터(TRd)의 게이트 전극에 연결된 제1 트랜지스터(TR1), 및 제1 트랜지스터(TR1)의 드레인 전극에 연결된 제1 전극과 구동 트랜지스터(TRd)의 게이트 전극 사이에 연결된 제2 전극을 포함하는 제1 커패시터(CA1), 구동 트랜지스터(TRd)의 게이트 전극과 제1 전원 전압(ELVDD) 사이에 연결된 스토리지 커패시터(CAst), 구동 트랜지스터(TRd)를 다이오드 연결하는 스위치(SW1), 제1 커패시터(CA1)의 제2 전극에 초기화 전압(VINT)을 전달하는 스위치(SW2), 제1 커패시터(CA1)의 제1 전극에 보조 전압(VSUS)을 전달하는 스위치(SW3), 및 구동 트랜지스터(TRd)의 드레인 전극에 해당 소스 전극이 연결된 스위치(SW4)를 포함한다.
- [0206] 도 8의 다른 실시예의 화소는, 2개의 주사선(Gi, SCAN)과 발광 제어선(EC)에 연결된 화소로서, 주사선(SCAN)으로부터 전달된 주사 신호(SCAN[N])가 화소 배열 라인에 포함된 각 화소로 데이터 신호를 전달함과 동시에 구동 트랜지스터(TRd)의 문턱 전압을 보상하는 신호가 된다.
- [0207] 본 발명의 다른 실시예에 따른 화소의 유기 발광 다이오드(OLED)는 애노드 전극과 캐소드 전극을 포함하며, 대응하는 데이터 신호에 따른 구동 전류에 의해 발광하는데, 상기 주사 신호(SCAN[N])에 포함된 펄스에 따라 데이터 신호를 전달하되 마지막 펄스에 의해 전달된 대응하는 데이터 신호에 따른 전압값으로 발광한다.
- [0208] 또한 주사 신호(SCAN[N])와 문턱 전압 보상 신호는 동일한 신호이므로 구동 트랜지스터(TRd)의 문턱 전압 보상 역시 상기 신호에 포함된 펄스에 따라 진행되며 마지막 펄스가 전달될 때 문턱 전압 보상이 끝나게 된다.
- [0209] 한편, 초기화 전압(VINT)을 전달하는 스위치는 도 8의 실시예에서 스위치(SW2)로서, 초기화 신호(Gi[N])에 의해 턴 온 되면, 제1 커패시터(CA1)의 제2 전극에 초기화 전압(VINT)을 전달한다.
- [0210] 또한 도 8에서는 초기화 기간 동안 다음 화소 배열 라인의 발광 제어 신호(EC[N+1])가 보조 전압(VSUS)을 전달

하는 스위치(SW3)에 전달된다. 따라서, 초기화 기간 동안 제1 커패시터(CA1)의 제1 전극에 보조 전압(VSUS)이 인가되어 제1 커패시터(C1)의 제1 전극이 플로팅되는 것을 안정화 시킨다.

- [0211] 도 8의 실시예에 따른 화소의 구동을 도 9의 구동 타이밍도에 의해 설명하고자 한다.
- [0212] 도 9의 T21 구간이 시작되는 시점에서는 N 번째 화소 배열 라인의 복수의 화소 중 대응하는 화소의 스위치(SW4)에 발광 제어 신호(EC[N])가 로우 레벨에서 하이 레벨로 상승하여 스위치(SW4)를 턴 오프 시켜 유기 발광 다이오드의 발광을 차단한다.
- [0213] 또한 B21 시점에서 초기화 신호(Gi[N])가 로우 레벨로 하강하여 스위치(SW2)를 턴 온 시키고 초기화 전압(VINT)을 제1 커패시터(CA1)의 제2 전극에 전달한다. 구동 트랜지스터(TRd)의 게이트 전극의 전압값을 초기화 전압(VINT)으로 초기화시키는 B21 시점부터 T21의 종료시점까지 다음의 화소 배열 라인인 N+1 번째 화소 배열 라인의 발광 제어 신호(EC[N+1])가 로우 레벨의 전압으로 스위치(SW3)에 전달된다.
- [0214] 스위치(SW3)는 보조 전압(VSUS)을 제1 커패시터(CA1)의 제1 전극에 전달하여 보조 전압(VSUS)이 초기화 기간 동안 제1 커패시터(CA1)의 제1 전극이 플로팅되는 것을 방지한다.
- [0215] 초기화 기간이 지난 후 T22 구간이 시작하는 시점에서 발광 제어 신호(EC[N+1])와 초기화 신호(Gi[N])가 하이 레벨로 상승한다. 시점 B22에서 주사 신호(SCAN[N])가 제1 트랜지스터(TR1)에 전달되어 대응하는 데이터 신호를 구동 트랜지스터(TRd)의 게이트 전극으로 전달한다.
- [0216] 이 때 주사 신호(SCAN[N])를 전달하는 주사선은 스위치(SW1)의 게이트 전극에 연결되고, 시점 B22 ~ T27 기간 중 주사 신호(SCAN[N])가 로우 레벨인 기간 동안 구동 트랜지스터(TRd)를 다이오드 연결하여 문턱 전압을 보상하게 된다. 따라서 주사 신호(SCAN[N])는 도 8 및 도 9에 따른 화소 회로도와 그 구동 파형에 있어서 문턱 전압 보상 신호가 된다.
- [0217] 도 9를 참조하면, 제1 트랜지스터(TR1)의 게이트 전극에 전달되는 주사 신호와 구동 트랜지스터(TRd)를 다이오드 연결하는 스위치(SW1)의 게이트 전극에 전달되는 문턱 전압 보상 신호는 SCAN[N]으로서 동일하므로, 구동 트랜지스터(TRd)의 문턱 전압이 보상되는 기간 동안 주사 신호(SCAN[N])에 따라 대응하는 화소로 데이터 신호가 전달된다.
- [0218] 본 발명의 일 실시예에 따르면 문턱 전압 보상 신호와 주사 신호가 동일한 SCAN[N]로서 4 개의 펄스를 포함한다. 상기 4 개의 펄스는 시점 B22 ~ T27 기간 동안 전달되므로 문턱 전압 보상을 위한 펄스는 4 수평 주기(4H) 이상의 수평 주기 동안 발생한다.
- [0219] 시점 B22 ~ T27 기간은 문턱 전압 보상 신호(SCAN[N])가 전달되어 구동 트랜지스터(TRd)의 문턱 전압이 보상되는 구간임인 동시에 주사신호(SCAN[N])가 제1 트랜지스터(TR1)로 전달되어 대응하는 데이터 신호가 전달되는 구간이다. 그러나, 유기 발광 다이오드(OLED)는 주사 신호(SCAN[N])의 마지막 펄스에 기입된 데이터 신호의 전압 레벨에 따라 그 발광량이 제어된다. 즉, 시점 B23에서 전달되는 마지막 펄스에 제1 커패시터(CA1)의 제1 전극에 전달되는 데이터 신호의 전압에 따라 구동 트랜지스터(TRd)의 게이트 전극 전압이 결정되고, 결정된 게이트 전압에 따라 구동 트랜지스터(TRd)에 구동 전류가 발생하며, 그 구동 전류에 의해 유기발광 다이오드가 발광한다.
- [0220] 즉, T27 구간이 시작하는 시점에서 발광 제어 신호(EC[N])가 로우 레벨이 되어 스위치(SW4)가 턴 온 되고, 시점 B23에 데이터 신호(D[N])가 구동 트랜지스터(TRd)에 전달된다. 그러면, 구동 트랜지스터(TRd)의 게이트 전극 전압은 데이터 신호(D[N])에 따라 결정되고, 구동 트랜지스터(TRd)는 데이터 신호(D[N])에 대응하는 구동 전류를 유기 발광 다이오드에 전달한다. 따라서, SCAN[N]의 마지막 펄스에 기입된 데이터 신호(D[N])에 따른 구동 전류로 유기 발광 다이오드(OLED)가 발광된다.
- [0221] 다음 화소 배열 라인인 N+1 번째 라인의 복수의 화소 각각에서 이루어지는 구동은 상술한 과정이 반복된다.
- [0222] 즉, 시점 B22부터 T22 구간이 종료되는 시점까지의 기간은 스위치(SW2)의 스위칭 제어에 의해 초기화 전압(VINT)을 전달하는 초기화 신호(Gi[N+1])와 스위치(SW3)의 스위칭 제어에 의해 보조 전압(VSUS)을 전달하는 발광 제어 신호(EC[N+2])가 동시에 로우 레벨로 전달되는 초기화 기간이다. 초기화 기간 동안 제1 커패시터(CA1)의 제1 전극에 보조 전압(VSUS)이 전달된다.
- [0223] 시점 B31 ~ T28 기간 동안 문턱 전압 보상 신호와 주사 신호가 4 개의 펄스를 포함하는 동일한 신호 SCAN[N+1]로서 각각 스위치(SW1)과 제1 트랜지스터(TR1)에 전달된다. 문턱 전압 보상 신호에 포함된 펄스에 따라 문턱 전압 보상이 이루어지는데, 상술한 바와 마찬가지로 유기 발광 다이오드(OLED)의 발광량을 제어하는 데이터 신호

는 시점 B32에서 전달되는 마지막 펄스에 의해 기입된 데이터 신호(D[N+1])의 전압 레벨에 따른다.

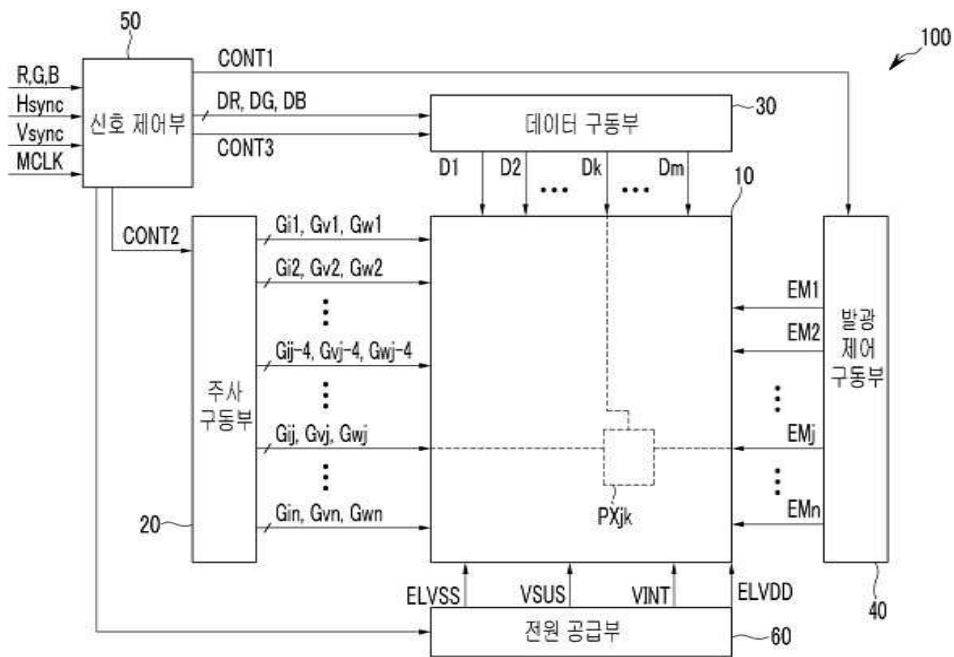
- [0224] 따라서 문턱 전압 보상 기간은 소정의 기간만큼 증가시켜 충분한 보상이 이루어지게 함과 동시에 데이터 신호가 순차로 기입될 수 있다.
- [0225] N+1 번째 화소의 유기 발광 다이오드(OLED)의 발광 기간은 발광 제어 신호(EC[N+1])가 로우 레벨로 하강되는 T28 기간이 시작하는 시점에서 이루어진다.
- [0226] N 번째 라인의 화소와 N+1 번째 라인의 화소의 발광 구간은 각각T27 기간과 T28 기간으로서 발광 제어 신호가 로우 레벨로 전달되는 기간이지만 반드시 이에 제한되는 것은 아니다. 따라서 주사 신호의 마지막 펄스의 전달이 완료된 시점, 즉 N 번째 라인의 화소인 경우 T27 기간이 종료되는 시점, 및 N+1 번째 라인의 화소인 경우 T28 기간이 종료되는 시점 이후의 구간에서 발광 제어 신호가 로우 레벨로 하강하여 발광될 수 있음은 물론이다.
- [0227] 도 10은 본 발명의 일 실시예에 의한 표시 장치의 화소 구동에서 문턱 전압 보상 능력을 나타내는 그래프이다.
- [0228] 도 10을 참조하여 알 수 있듯이, 해당 그래프는 도 2의 회로도의 구동 트랜지스터(Td)의 게이트 전극단에서의 전압 변화 곡선이다.
- [0229] 해당 그래프를 살펴보면, 구동 트랜지스터(Td)의 게이트 전극 전압값은, 직전 프레임에서 소정의 데이터 신호에 대응하는 전압값으로 유지되다가, 초기화 신호(Gi)가 전달되는 초기화 구간(T11)에서는 초기화 전압으로 하강되고, 문턱 전압 보상 신호(Gv)가 전달되는 문턱 전압 보상 구간(T12) 동안 상승하여, 문턱 전압 보상 구간(T12) 내에서 제1 전원 전압(ELVDD) 전압값에서 구동 트랜지스터(Td)의 문턱 전압을 뺀 전압값만큼 상승하는 것을 알 수 있다. 본 발명의 일 실시예에 따른 문턱 전압 보상 신호는 적어도 2 개의 펄스를 포함하므로 각 펄스가 전달될 때마다 상기 제1 전원 전압(ELVDD) 전압값에서 구동 트랜지스터(Td)의 문턱 전압을 뺀 전압값만큼 보상되도록 단계적으로 전압값이 상승됨을 알 수 있다. 도 10의 실시예에서는 문턱 전압 보상 신호가 4 개의 펄스를 포함하므로 4 단계(a->b->c->d)를 거쳐 문턱 전압 보상이 이루어졌음을 알 수 있다. 이는 충분한 보상 시간으로 인해 완벽하게 문턱 전압의 보상이 이루어졌음을 시사한다.
- [0230] 문턱 전압 보상 구간(T12) 이후 현재 프레임에서의 소정의 데이터 신호에 대응하는 전압값이 인가되는 데이터 입력 구간(T13)을 거쳐 유기 발광 다이오드가 발광 구간(T14)에서 발광된다.
- [0231] 도 11은 종래 기술의 일 실시예에 의한 표시 장치의 화소 구동에서 문턱 전압 변동에 대한 화소의 전류 변동을 나타내었고, 도 12는 본 발명의 일 실시예에 의한 표시 장치의 화소 구동에서 문턱 전압 변동에 대한 화소의 전류 변동을 나타낸 것이다.
- [0232] 본 발명의 일 실시예에 따른 표시 장치의 화소 구동시 문턱 전압의 보상 능력은 도 11과 도 12의 대비를 통하여 명확하게 드러난다.
- [0233] 도 11과 도 12는 표시 장치의 화소 구동 타이밍을 적용할 경우 문턱 전압(V_{th}) ± 0.5 V 변동에 따른 화소의 전류 (I_B , I_G , I_R) 변동을 나타낸다.
- [0234] 도 12를 참조하면 문턱 전압(V_{th}) ± 0.5 V 변동에 대해 최대 $\pm 2\%$ 미만의 화소 전류 변동이 발생하는 것으로 나타나는데, 이는 도 11에 도시된 바와 같이, 기존의 유기 발광 표시 장치의 화소에서 문턱 전압(V_{th}) ± 0.5 V 변동에 따른 화소의 전류 변동이 최대 ± 9 내지 10%로 나타나는 것에 비견할 때 전류 변동이 현저히 감소하는 것을 알 수 있다.
- [0235] 이와 같이 본 발명의 실시예에 따른 표시 장치 및 그 구동 방법은 문턱 전압의 편차에 따른 구동 전류의 변동이 종래에 비해 현저히 감소하는 효과를 제공한다.
- [0236] 이상 본 발명의 구체적 실시형태와 관련하여 본 발명을 설명하였으나 이는 예시에 불과하며 본 발명은 이에 제한되지 않는다. 당업자는 본 발명의 범위를 벗어나지 않고 설명된 실시형태를 변경 또는 변형할 수 있으며, 이러한 변경 또는 변형도 본 발명의 범위에 속한다. 또한, 본 명세서에서 설명한 각 구성요소의 물질은 당업자가 공지된 다양한 물질로부터 용이하게 선택하여 대체할 수 있다. 또한 당업자는 본 명세서에서 설명된 구성요소 중 일부를 성능의 열화 없이 생략하거나 성능을 개선하기 위해 구성요소를 추가할 수 있다. 뿐만 아니라, 당업자는 공정 환경이나 장비에 따라 본 명세서에서 설명한 방법 단계의 순서를 변경할 수도 있다. 따라서 본 발명의 범위는 설명된 실시형태가 아니라 특허청구범위 및 그 균등물에 의해 결정되어야 한다.

부호의 설명

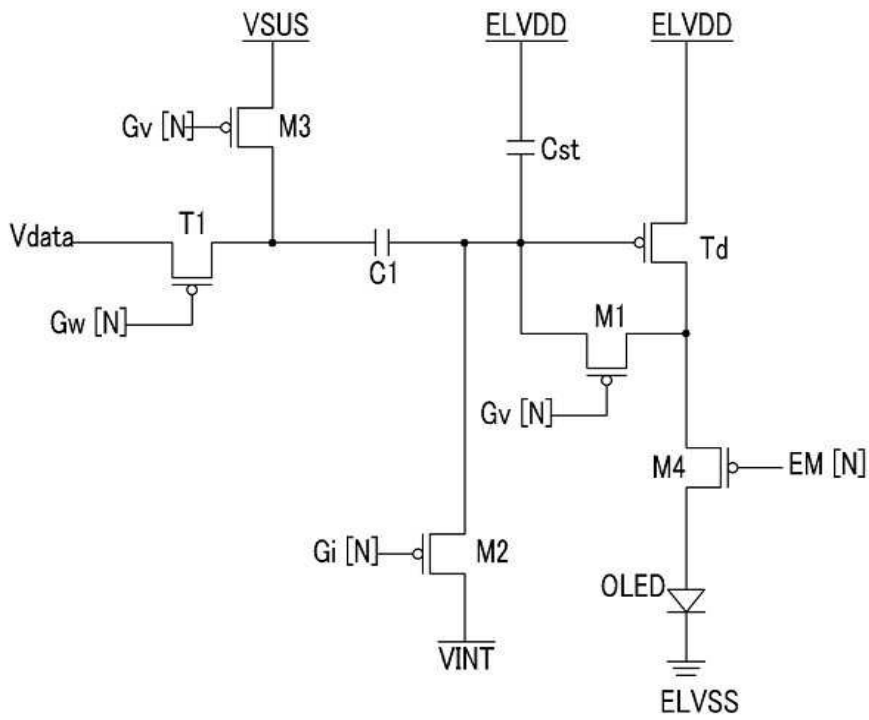
- [0237]
- 100: 표시 장치
 - 10: 표시부
 - 20: 주사 구동부
 - 20_1: 첫 번째 제1 순차 구동부
 - 20_2: 첫 번째 제2 순차 구동부
 - 30: 데이터 구동부
 - 40: 발광 제어 구동부
 - 50: 신호 제어부
 - 60: 전원 공급부

도면

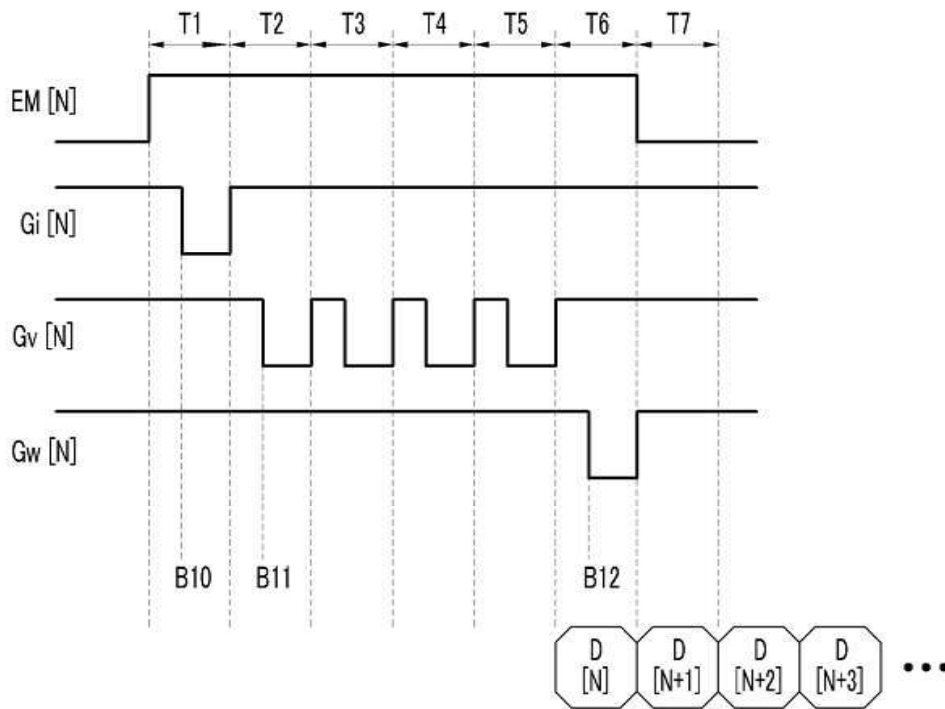
도면1



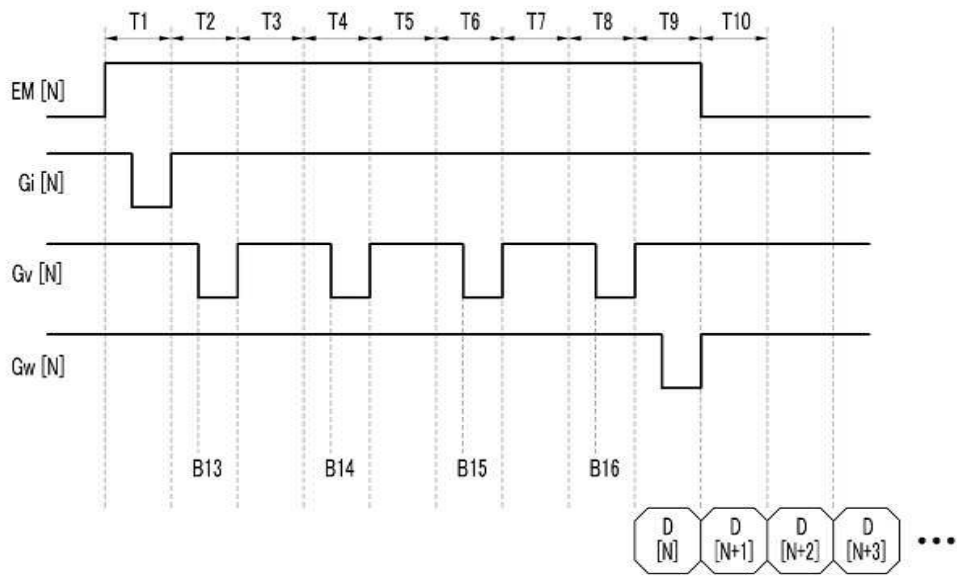
도면2



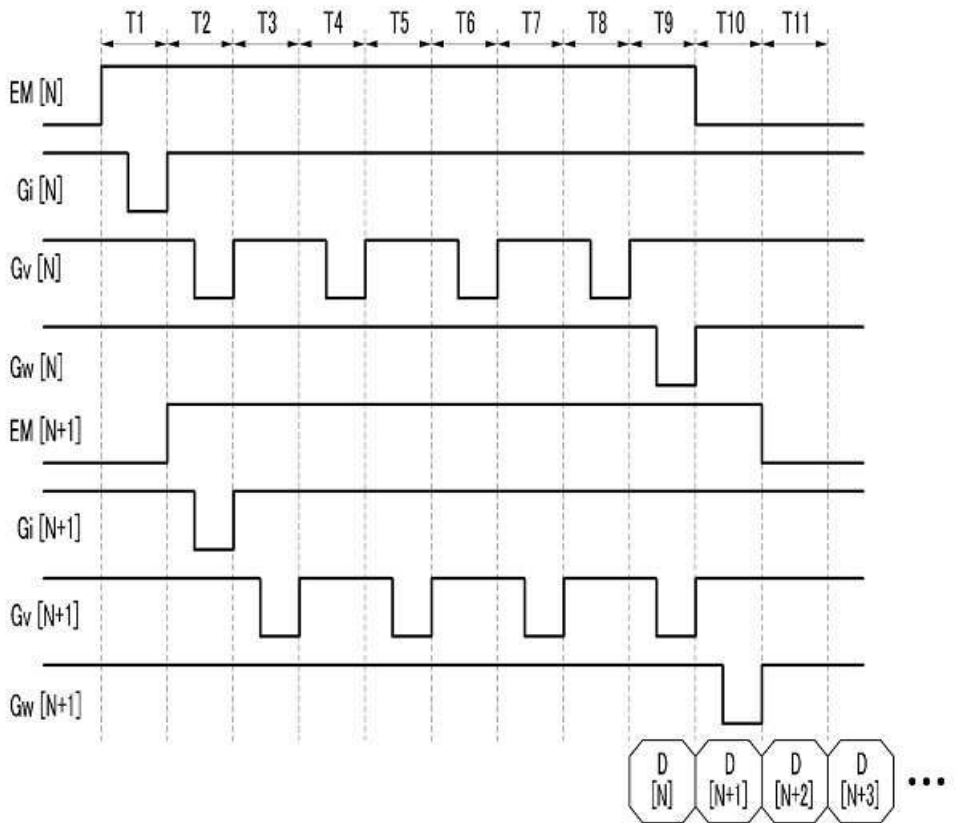
도면3



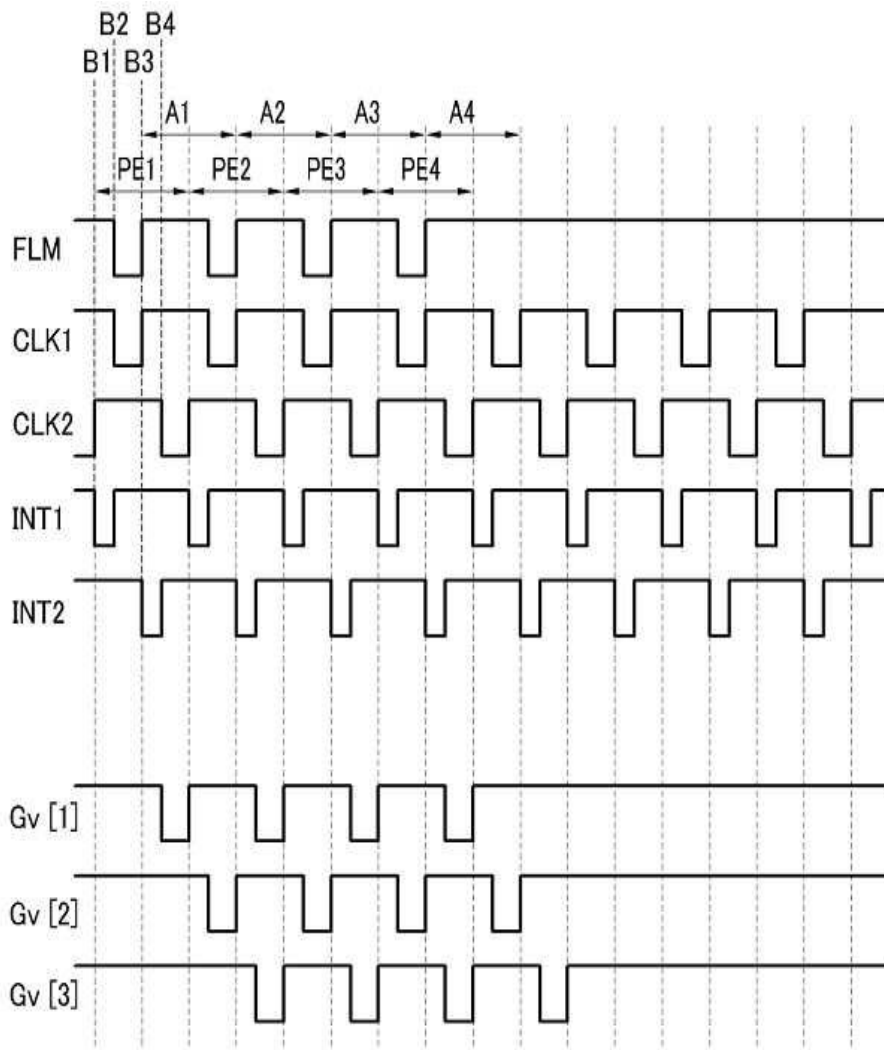
도면4



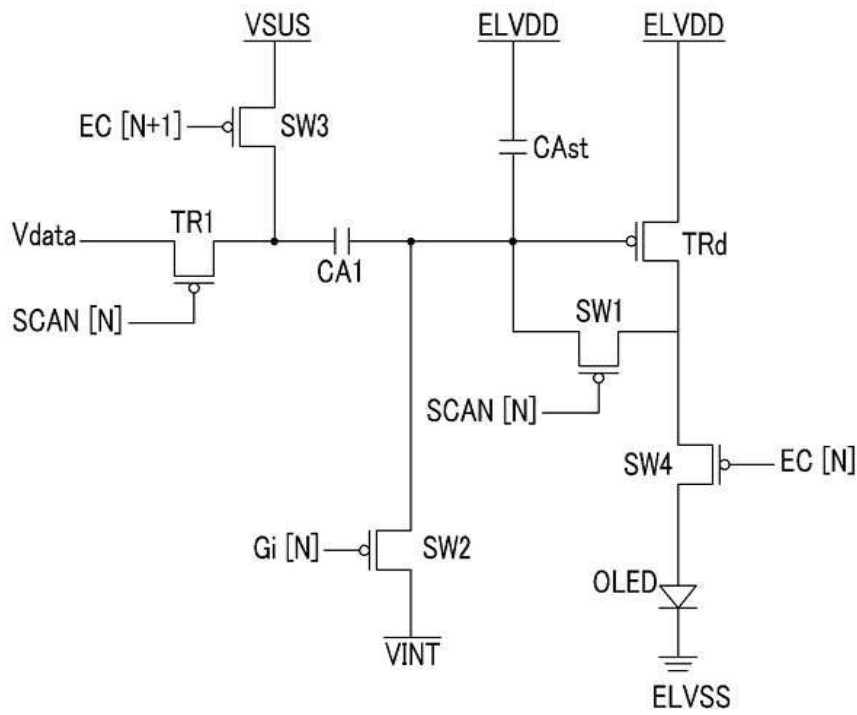
도면5



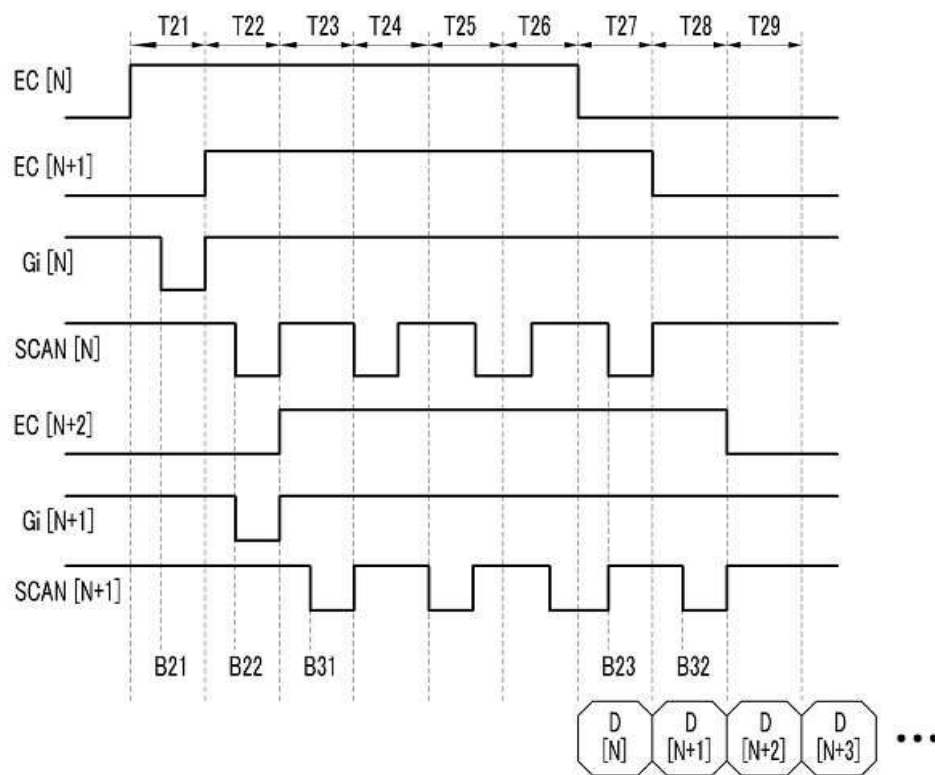
도면7



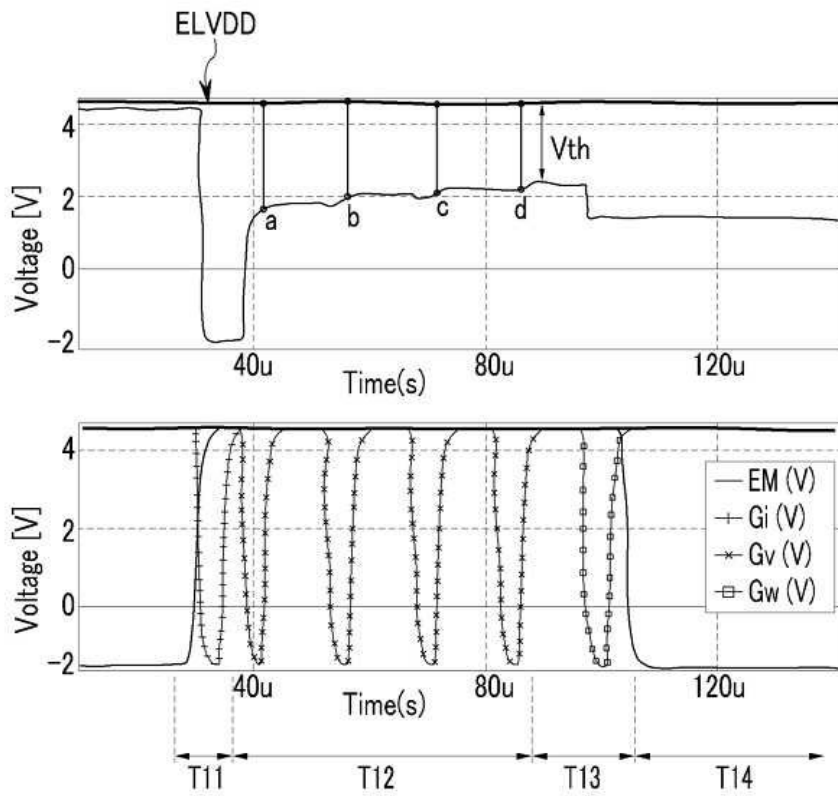
도면8



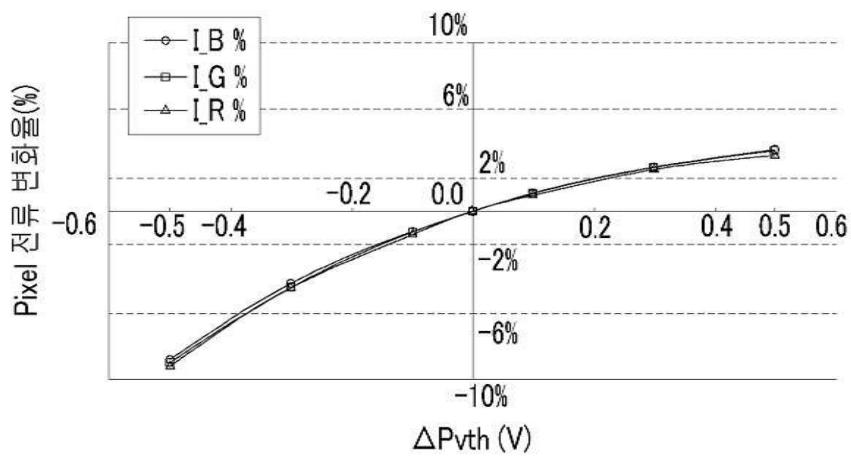
도면9



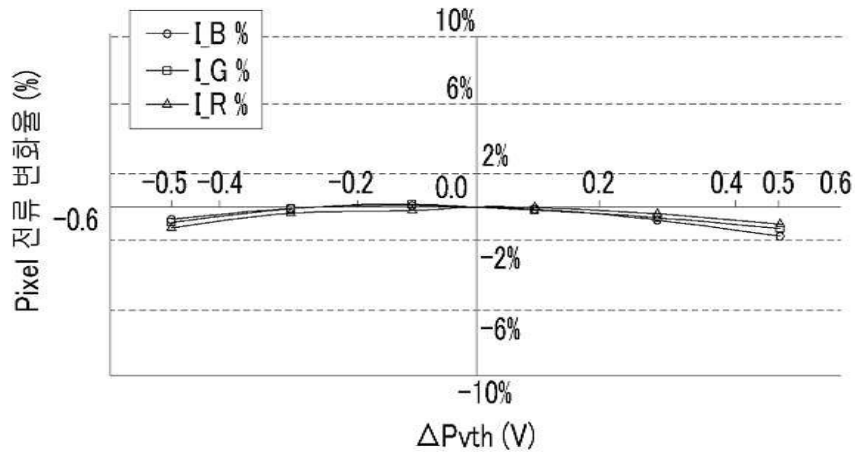
도면10



도면11



도면12



专利名称(译)	像素，使用其的显示装置及其驱动方法		
公开(公告)号	KR1020110091293A	公开(公告)日	2011-08-11
申请号	KR1020100011060	申请日	2010-02-05
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	HAN SAM IL		
发明人	HAN, SAM IL		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G2300/0852 G09G2300/0861 G09G2320/043 G09G2310/0262 G09G2310/0286 G09G3/3233 G09G3/3266 G09G2300/0819		
其他公开文献	KR101125571B1		
外部链接	Espacenet		

摘要(译)

具体地，包括在根据本发明优选实施例的显示装置中的多个像素，作为涉及本发明的像素和使用其的显示装置及其驱动方法，是根据本发明的驱动电流。如上所述在有机发光二极管中传送数据信号：有机发光二极管可以称为包括第一电容器的像素，第一电容器包括根据驱动晶体管传送驱动晶体管的第一晶体管：扫描信号传送数据信号，第二电极连接到驱动晶体管的栅极和连接到第一晶体管的第一电极，其中驱动晶体管二极管连接阈值电压奖励周期，用于补偿驱动晶体管的阈值电压阈值电压补偿信号，其中c如上所述的相应的阈值电压补偿信号包括至少2个脉冲。

