

(72) 발명자

정선이

충청남도 천안시 서북구 성성동 508번지

엄기명

충청남도 천안시 서북구 성성동 508번지

특허청구의 범위

청구항 1

홀수번째 발광 제어선들 각각에 접속되며 제 1클럭신호 및 제 2클럭신호에 의하여 구동되는 홀수번째 스테이지들과;

짝수번째 발광 제어선들 각각에 접속되며 상기 제 2클럭신호 및 제 3클럭신호에 의하여 구동되는 짝수번째 스테이지들을 구비하며;

상기 스테이지들 각각은

이전단 스테이지의 제 1출력신호 또는 제 1시작펄스를 공급받아 제 1출력신호를 출력하기 위한 제 1구동부와;

상기 이전단 스테이지의 제 2출력신호 또는 제 2시작펄스를 공급받아 제 2출력신호를 출력하기 위한 제 2구동부와;

상기 제 1출력신호 및 제 2출력신호를 공급받아 발광 제어신호를 출력하기 위한 제 3구동부를 구비하는 것을 특징으로 하는 구동부.

청구항 2

제 1항에 있어서,

클럭신호들은 상기 제 1클럭신호, 제 2클럭신호 및 제 3클럭신호의 순으로 순차적으로 공급되는 것을 특징으로 하는 구동부.

청구항 3

제 2항에 있어서,

상기 제 1클럭신호, 제 2클럭신호 및 제 3클럭신호는 동일한 주기로 설정되는 것을 특징으로 하는 구동부.

청구항 4

제 1항에 있어서,

상기 제 1시작펄스 및 제 2시작펄스는 첫번째 스테이지로 공급되며, 상기 제 1시작펄스 및 제 2시작펄스 사이의 폭에 의하여 상기 발광 제어신호의 폭이 결정되는 것을 특징으로 하는 구동부.

청구항 5

제 1항에 있어서,

상기 제 1출력신호는 특정시점에서 상기 제 1클럭신호와 동기되도록 공급되고, 상기 제 2출력신호는 상기 특정시점 이후에 상기 제 1클럭신호와 동기되도록 공급되는 것을 특징으로 하는 구동부.

청구항 6

제 1항에 있어서,

상기 제 1구동부 및 제 2구동부 각각은

게이트전극이 제 1입력단자에 접속되고, 제 1전극이 제 1전원에 접속되어 상기 제 1입력단자로 인가되는 전압에 대응하여 자신의 제 2전극에 접속된 제 11노드의 전압을 제어하기 위한 제 12트랜지스터와;

게이트전극이 상기 제 1입력단자에 접속되고, 제 2전극이 제 2전원에 접속되어 상기 제 1입력단자로 인가되는 전압에 대응하여 자신의 제 1전극에 접속된 제 12노드의 전압을 제어하기 위한 제 11트랜지스터와;

상기 제 1전원과 상기 제 12노드 사이에 접속되며, 상기 제 11노드의 전압에 의하여 제어되는 제 13트랜지스터와;

상기 제 11노드와 상기 제 2전원 사이에 접속되며, 제 2입력단자의 전압에 의하여 제어되는 제 14트랜지스터와;

상기 제 1전원과 출력단자 사이에 접속되며, 상기 제 11노드의 전압에 의하여 제어되는 제 15트랜지스터와;
 상기 출력단자와 제 3입력단자 사이에 접속되며, 상기 제 12노드의 전압에 의하여 제어되는 제 16트랜지스터와;
 상기 제 15트랜지스터의 게이트전극과 상기 제 1전원 사이에 접속되는 제 11커패시터와;
 상기 제 16트랜지스터의 게이트전극과 상기 출력단자 사이에 접속되는 제 12커패시터를 구비하는 것을 특징으로 하는 구동부.

청구항 7

제 6항에 있어서,
 상기 제 1전원은 상기 제 2전원보다 높은 전압으로 설정되는 것을 특징으로 하는 구동부.

청구항 8

제 6항에 있어서,
 상기 제 1구동부의 제 1입력단자로는 이전단 스테이지의 제 1출력신호 또는 제 1시작펄스가 공급되고, 상기 제 2구동부의 제 1입력단자로는 이전단 스테이지의 제 2출력신호 또는 제 2시작펄스가 공급되는 것을 특징으로 하는 구동부.

청구항 9

제 6항에 있어서,
 홀수번째 스테이지에 포함된 상기 제 1구동부 및 제 2구동부의 제 2입력단자로는 상기 제 2클럭신호, 제 3입력단자로는 상기 제 1클럭신호가 공급되는 것을 특징으로 하는 구동부.

청구항 10

제 6항에 있어서,
 짝수번째 스테이지에 포함된 상기 제 1구동부 및 제 2구동부의 제 2입력단자로는 제 3클럭신호, 제 3입력단자로는 제 2클럭신호가 공급되는 것을 특징으로 하는 구동부.

청구항 11

제 6항에 있어서,
 상기 제 1구동부는 상기 출력단자로 상기 제 1출력신호를 출력하고, 상기 제 2구동부는 상기 출력단자로 상기 제 2출력신호를 출력하는 것을 특징으로 하는 구동부.

청구항 12

제 1항에 있어서,
 상기 제 3구동부는 로우전압의 제 1출력신호가 공급되는 시점으로부터 로우전압의 제 2출력신호가 공급되는 시점까지 상기 발광 제어신호를 출력하는 것을 특징으로 하는 구동부.

청구항 13

제 12항에 있어서,
 상기 제 3구동부는
 게이트전극이 제 4입력단자에 접속되고, 제 1전극이 제 1전원에 접속되어 상기 제 4입력단자로 인가되는 전압에 대응하여 제 2노드의 전압을 제어하기 위한 제 5트랜지스터와;
 게이트전극이 상기 제 4입력단자에 접속되고, 제 2전극이 제 2전원에 접속되어 상기 제 4입력단자로 인가되는 전압에 대응하여 제 1노드의 전압을 제어하기 위한 제 4트랜지스터와;
 상기 제 2노드와 상기 제 2전원 사이에 접속되며, 제 5입력단자의 전압에 의하여 제어되는 제 6트랜지스터와;

상기 제 1전원과 출력단자 사이에 접속되며, 상기 제 1노드의 전압에 의하여 제어되는 제 1트랜지스터와;

상기 출력단자와 상기 제 2전원 사이에 접속되며, 상기 제 2노드의 전압에 의하여 제어되는 제 2트랜지스터와;

상기 제 1전원과 상기 제 1노드 사이에 접속되며, 상기 제 2노드의 전압에 의하여 제어되는 제 3트랜지스터와;

상기 제 2트랜지스터의 게이트전극과 상기 출력단자 사이에 접속되는 제 1커패시터와;

상기 제 1트랜지스터의 게이트전극과 상기 제 1전원 사이에 접속되는 제 2커패시터를 구비하는 것을 특징으로 하는 구동부.

청구항 14

제 13항에 있어서,

상기 제 4입력단자는 상기 제 1출력신호를 공급받고, 상기 제 5입력단자는 상기 제 2출력신호를 공급받는 것을 특징으로 하는 구동부.

청구항 15

제 13항에 있어서,

상기 출력단자는 상기 발광 제어선과 접속되는 것을 특징으로 하는 구동부.

청구항 16

제 13항에 있어서,

상기 제 5트랜지스터는 2개 이상의 트랜지스터가 직렬로 접속되어 형성되는 것을 특징으로 하는 구동부.

청구항 17

각각의 신호선에 접속되는 스테이지를 포함하는 구동부에 있어서;

상기 스테이지 각각은

게이트전극이 제 1입력단자에 접속되고, 제 1전극이 제 1전원에 접속되어 상기 제 1입력단자로 인가되는 전압에 대응하여 자신의 제 2전극에 접속된 제 11노드의 전압을 제어하기 위한 제 12트랜지스터와;

게이트전극이 상기 제 1입력단자에 접속되고, 제 2전극이 제 2전원에 접속되어 상기 제 1입력단자로 인가되는 전압에 대응하여 자신의 제 1전극에 접속된 제 12노드의 전압을 제어하기 위한 제 11트랜지스터와;

상기 제 1전원과 상기 제 12노드 사이에 접속되며, 상기 제 11노드의 전압에 의하여 제어되는 제 13트랜지스터와;

상기 제 11노드와 상기 제 2전원 사이에 접속되며, 제 2입력단자의 전압에 의하여 제어되는 제 14트랜지스터와;

상기 제 1전원과 출력단자 사이에 접속되며, 상기 제 11노드의 전압에 의하여 제어되는 제 15트랜지스터와;

상기 출력단자와 제 3입력단자 사이에 접속되며, 상기 제 12노드의 전압에 의하여 제어되는 제 16트랜지스터와;

상기 제 15트랜지스터의 게이트전극과 상기 제 1전원 사이에 접속되는 제 11커패시터와;

상기 제 16트랜지스터의 게이트전극과 상기 출력단자 사이에 접속되는 제 12커패시터를 구비하는 것을 특징으로 하는 구동부.

청구항 18

제 17항에 있어서,

상기 제 1전원은 상기 제 2전원보다 높은 전압으로 설정되는 것을 특징으로 하는 구동부.

청구항 19

주사선들로 주사신호를 순차적으로 공급하기 위한 주사 구동부와;

데이터선들로 상기 주사신호와 동기되도록 데이터신호를 공급하기 위한 데이터 구동부와;

상기 주사선들 및 데이터선들의 교차부에 위치되는 화소들과;

상기 주사선들과 나란하게 형성된 발광 제어선들로 발광 제어신호를 공급하기 위하여 상기 제 1항 내지 제 16항 중 어느 한 항에 기재된 구동부를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 20

주사선들로 주사신호를 순차적으로 공급하기 위한 주사 구동부와;

데이터선들로 상기 주사신호와 동기되도록 데이터신호를 공급하기 위한 데이터 구동부와;

상기 주사선들 및 데이터선들의 교차부에 위치되는 화소들과;

상기 주사선들과 나란하게 형성된 발광 제어선들로 발광 제어신호를 공급하기 위한 발광제어선 구동부를 구비하며;

상기 주사 구동부는 상기 제 17항 또는 제 18항에 기재된 구동부인것을 특징으로 하는 유기전계발광 표시장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 구동부 및 이를 이용한 유기전계발광 표시장치에 관한 것으로, 특히 신호의 폭을 자유롭게 조절함과 아울러 신뢰성을 향상시킬 수 있도록 한 구동부 및 이를 이용한 유기전계발광 표시장치에 관한 것이다.

배경기술

[0002] 최근 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 유기전계발광 표시장치(Organic Light Emitting Display) 등이 있다.

[0003] 평판표시장치 중 유기전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시한다. 이러한, 유기전계발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다. 일반적인 유기전계발광 표시장치는 화소마다 형성되는 트랜지스터를 이용하여 데이터신호에 대응하는 전류를 유기 발광 다이오드로 공급함으로써 유기 발광 다이오드에서 빛이 발생되게 한다.

[0004] 이와 같은 종래의 유기전계발광 표시장치는 데이터선들로 데이터신호를 공급하기 위한 데이터 구동부, 주사선들로 주사신호를 순차적으로 공급하기 위한 주사 구동부, 발광 제어선으로 발광 제어신호를 공급하기 위한 발광제어선 구동부 및 데이터선들, 주사선들 및 발광 제어선들과 접속되는 복수의 화소를 구비하는 화소부를 구비한다.

[0005] 화소부에 포함된 화소들은 주사선으로 주사신호가 공급될 때 선택되어 데이터선으로부터 데이터신호를 공급받는다. 데이터신호를 공급받은 화소들은 데이터신호에 대응하는 소정 휘도의 빛을 생성하면서 소정의 영상을 표시한다. 여기서, 화소들의 발광시간은 발광 제어선으로부터 공급되는 발광 제어신호에 의하여 제어된다. 일반적으로 발광 제어신호는 하나의 주사선 또는 두개의 주사선으로 공급되는 주사신호와 중첩되도록 공급되면서 데이터신호가 공급되는 화소들을 비발광 상태로 설정한다.

[0006] 현재, 외부 광량에 대응하여 패널의 휘도를 최적으로 설정하기 위한 연구가 활발히 진행중이다. 패널의 휘도는 다양한 방법으로 제어될 수 있다. 예를 들어, 외부 광량에 대응하여 데이터의 비트를 조절함으로써 패널의 휘도를 제어할 수 있다. 하지만, 데이터의 비트를 조절하기 위해서는 복잡한 과정을 거쳐야 하는 문제점이 있다.

[0007] 이와 같은 문제점을 극복하기 위하여, 발광 제어신호의 폭을 조절하여 패널의 휘도를 제어하는 방법이 제안되었다. 발광 제어신호의 폭에 대응하여 화소의 턴-온 시간이 제어되고, 이에 따라 발광 제어신호의 폭을 조절하여

패널의 휘도를 제어할 수 있다. 이를 위해, 발광 제어신호의 폭을 자유롭게 조절할 수 있는 발광제어선 구동부가 요구되고 있다.

발명의 내용

해결 하고자하는 과제

[0008] 따라서, 본 발명의 목적은 신호의 폭을 자유롭게 조절함과 아울러 신뢰성을 향상시킬 수 있도록 한 구동부 및 이를 이용한 유기전계발광 표시장치에 관한 것이다.

과제 해결수단

[0009] 본 발명의 실시예에 의한 구동부는 홀수번째 발광 제어선들 각각에 접속되며 제 1클럭신호 및 제 2클럭신호에 의하여 구동되는 홀수번째 스테이지들과; 짝수번째 발광 제어선들 각각에 접속되며 상기 제 2클럭신호 및 제 3클럭신호에 의하여 구동되는 짝수번째 스테이지들을 구비하며; 상기 스테이지들 각각은 이전단 스테이지의 제 1출력신호 또는 제 1시작펄스를 공급받아 제 1출력신호를 출력하기 위한 제 1구동부와; 상기 이전단 스테이지의 제 2출력신호 또는 제 2시작펄스를 공급받아 제 2출력신호를 출력하기 위한 제 2구동부와; 상기 제 1출력신호 및 제 2출력신호를 공급받아 발광 제어신호를 출력하기 위한 제 3구동부를 구비한다.

[0010] 상기 제 1구동부 및 제 2구동부 각각은 게이트전극이 제 1입력단자에 접속되고, 제 1전극이 제 1전원에 접속되어 상기 제 1입력단자로 인가되는 전압에 대응하여 자신의 제 2전극에 접속된 제 11노드의 전압을 제어하기 위한 제 12트랜지스터와; 게이트전극이 상기 제 1입력단자에 접속되고, 제 2전극이 제 2전원에 접속되어 상기 제 1입력단자로 인가되는 전압에 대응하여 자신의 제 1전극에 접속된 제 12노드의 전압을 제어하기 위한 제 11트랜지스터와; 상기 제 1전원과 상기 제 12노드 사이에 접속되며, 상기 제 11노드의 전압에 의하여 제어되는 제 13트랜지스터와; 상기 제 11노드와 상기 제 2전원 사이에 접속되며, 제 2입력단자의 전압에 의하여 제어되는 제 14트랜지스터와; 상기 제 1전원과 출력단자 사이에 접속되며, 상기 제 11노드의 전압에 의하여 제어되는 제 15트랜지스터와; 상기 출력단자와 제 3입력단자 사이에 접속되며, 상기 제 12노드의 전압에 의하여 제어되는 제 16트랜지스터와; 상기 제 15트랜지스터의 게이트전극과 상기 제 1전원 사이에 접속되는 제 11커패시터와; 상기 제 16트랜지스터의 게이트전극과 상기 출력단자 사이에 접속되는 제 12커패시터를 구비한다.

[0011] 본 발명의 다른 실시예에 의한 구동부는 각각의 신호선에 접속되는 스테이지를 포함하는 구동부로; 상기 스테이지 각각은 게이트전극이 제 1입력단자에 접속되고, 제 1전극이 제 1전원에 접속되어 상기 제 1입력단자로 인가되는 전압에 대응하여 자신의 제 2전극에 접속된 제 11노드의 전압을 제어하기 위한 제 12트랜지스터와; 게이트전극이 상기 제 1입력단자에 접속되고, 제 2전극이 제 2전원에 접속되어 상기 제 1입력단자로 인가되는 전압에 대응하여 자신의 제 1전극에 접속된 제 12노드의 전압을 제어하기 위한 제 11트랜지스터와; 상기 제 1전원과 상기 제 12노드 사이에 접속되며, 상기 제 11노드의 전압에 의하여 제어되는 제 13트랜지스터와; 상기 제 11노드와 상기 제 2전원 사이에 접속되며, 제 2입력단자의 전압에 의하여 제어되는 제 14트랜지스터와; 상기 제 1전원과 출력단자 사이에 접속되며, 상기 제 11노드의 전압에 의하여 제어되는 제 15트랜지스터와; 상기 출력단자와 제 3입력단자 사이에 접속되며, 상기 제 12노드의 전압에 의하여 제어되는 제 16트랜지스터와; 상기 제 15트랜지스터의 게이트전극과 상기 제 1전원 사이에 접속되는 제 11커패시터와; 상기 제 16트랜지스터의 게이트전극과 상기 출력단자 사이에 접속되는 제 12커패시터를 구비한다.

[0012] 본 발명의 실시예에 의한 유기전계발광 표시장치는 주사선들로 주사신호를 순차적으로 공급하기 위한 주사 구동부와; 데이터선들로 상기 주사신호와 동기되도록 데이터신호를 공급하기 위한 데이터 구동부와; 상기 주사선들 및 데이터선들의 교차부에 위치되는 화소들과; 상기 주사선들과 나란하게 형성된 발광 제어선들로 발광 제어신호를 공급하기 위하여 상기 제 1행 내지 제 16행 중 어느 한 행에 기재된 구동부를 구비한다.

[0013] 본 발명의 다른 실시예에 의한 유기전계발광 표시장치는 주사선들로 주사신호를 순차적으로 공급하기 위한 주사 구동부와; 데이터선들로 상기 주사신호와 동기되도록 데이터신호를 공급하기 위한 데이터 구동부와; 상기 주사선들 및 데이터선들의 교차부에 위치되는 화소들과; 상기 주사선들과 나란하게 형성된 발광 제어선들로 발광 제어신호를 공급하기 위한 발광제어선 구동부를 구비하며; 상기 주사 구동부는 상기 제 17행 또는 제 18행에 기재된 구동부이다.

효 과

[0014] 본 발명의 구동부 및 이를 이용한 유기전계발광 표시장치에 의하면 제 1시작신호 및 제 2시작신호의 공급시점을 제어하여 발광 제어신호의 폭을 자유롭게 조절할 수 있는 장점이 있다. 또한, 본 발명의 구동부에 포함된 각각의 스테이지는 외부로부터 2개의 펄스에 의하여 구동될 수 있다. 그리고, 본 발명의 구동부에 포함된 모든 트랜지스터는 동일한 도전형(예를 들면, PMOS)으로 구성되기 때문에 패널에 실장 가능한 장점이 있다.

발명의 실시를 위한 구체적인 내용

[0015] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 바람직한 실시 예가 첨부된 도 1 내지 도 9를 참조하여 자세히 설명하면 다음과 같다.

[0016] 도 1은 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다. 도 1에서는 주사 구동부(10) 및 발광제어선 구동부(30)가 서로 분리된 것으로 도시되었지만, 주사 구동부(10) 내에 발광제어선 구동부(30)가 포함될 수도 있다.

[0017] 도 1을 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 주사선들(S1 내지 Sn), 데이터선들(D1 내지 Dm) 및 발광 제어선들(E1 내지 En)에 접속되는 복수의 화소(50)를 포함하는 화소부(40)와, 주사선들(S1 내지 Sn)을 구동하기 위한 주사 구동부(10)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(20)와, 발광 제어선들(E1 내지 En)을 구동하기 위한 발광제어선 구동부(30)와, 주사 구동부(10), 데이터 구동부(20) 및 발광 제어선 구동부(30)를 제어하기 위한 타이밍 제어부(60)를 구비한다.

[0018] 주사 구동부(10)는 타이밍 제어부(60)에 의하여 제어되면서 주사선들(S1 내지 Sn)로 주사신호를 순차적으로 공급한다. 그러면, 주사선들(S1 내지 Sn)과 접속된 화소들(50)이 순차적으로 선택된다.

[0019] 데이터 구동부(20)는 타이밍 제어부(60)에 의하여 제어되면서 데이터선들(D1 내지 Dm)로 데이터신호를 공급한다. 여기서, 데이터 구동부(20)는 주사신호가 공급될 때 마다 데이터선들(D1 내지 Dm)로 데이터신호를 공급한다. 그러면, 주사신호에 의하여 선택된 화소들(50)로 데이터신호가 공급되고, 화소들(50) 각각은 자신에게 공급된 데이터신호에 대응하는 전압을 충전한다.

[0020] 발광제어선 구동부(30)는 타이밍 제어부(60)에 의하여 제어되면서 발광 제어선들(E1 내지 En)로 발광 제어신호를 순차적으로 공급한다. 실제로, 발광제어선 구동부(30)는 화소들(50) 각각으로 데이터신호가 공급되는 기간 동안 화소들(50)이 비발광되도록 발광 제어신호를 공급한다.

[0021] 여기서, 발광 제어신호의 폭은 타이밍 제어부(60)로부터 공급되는 구동신호에 의하여 제어된다.

[0022] 도 2는 도 1에 도시된 발광제어선 구동부의 스테이지를 개략적으로 나타내는 도면이다. 도 2에서는 설명의 편의성을 위하여 5개의 스테이지(321 내지 325)를 도시하기로 한다.

[0023] 도 2를 참조하면, 본 발명의 발광제어선 구동부(30)는 n개의 발광 제어선(E1 내지 En)으로 발광 제어신호를 공급하기 위한 n개의 스테이지(321, 322, 323, 324, 325, ...)를 구비한다. 스테이지(321 내지 325) 각각은 발광 제어선(E1 내지 E5)과 접속되고, 2개의 클럭신호에 의하여 구동된다.

[0024] 이를 상세히 설명하면, 타이밍 제어부(60)는 3개의 클럭신호(CLK1, CLK2, CLK3), 제 1시작신호(SP1) 및 제 2시작신호(SP2)를 발광 제어선 구동부(30)로 공급한다. 여기서, 제 2클럭신호(CLK2)는 모든 스테이지(321 내지 325)로 공급된다. 그리고, 제 1클럭신호(CLK1)는 홀수번째 스테이지(321, 323, ...)로 공급되고, 제 3클럭신호(CLK3)는 짝수번째 스테이지(322, 324, ...)로 공급된다. 여기서, 제 1클럭신호(CLK1) 내지 제 3클럭신호(CLK3)는 동일한 주기로 설정된다. 그리고, 제 1시작신호(SP1) 및 제 2시작신호(SP2)는 한 프레임 기간 중 한 번 이상 공급된다.

[0025] 제 1스테이지(321)는 제 1 및 제 2시작신호(SP1, SP2)를 공급받는다. 제 1 및 제 2시작신호(SP1, SP2)를 공급받은 제 1스테이지(321)는 발광 제어신호를 출력한다. 여기서, 발광 제어신호의 폭은 제 1시작신호(SP1) 및 제 2시작신호(SP2) 사이의 폭(즉, 제 1시작신호(SP1)가 인가된 후 제 2시작신호(SP2)가 인가되기 까지의 시간)에

대응하여 결정된다. 예를 들어, 제 1시작신호(SP1) 및 제 2시작신호(SP2) 사이의 폭이 넓게 설정되는 경우 발광 제어신호의 폭이 넓게 설정되고, 제 1시작신호(SP1) 및 제 2시작신호(SP2)의 폭이 좁게 설정되는 경우 발광 제어신호의 폭이 좁게 설정된다.

- [0026] 한편, 제 1스테이지(321)는 제 1출력신호(OS1) 및 제 2출력신호(OS2)를 제 2스테이지(322)로 공급한다. 여기서, 제 1출력신호(OS1) 및 제 2출력신호(OS2)의 폭은 제 1시작신호(SP1) 및 제 2시작신호(SP2) 사이의 폭에 대응하여 결정된다. 예를 들어, 제 1출력신호(OS1) 및 제 2출력신호(OS2) 사이의 폭은 제 1시작신호(SP1) 및 제 2시작신호(SP2) 사이의 폭과 동일하게 설정된다. 제 1출력신호(OS1) 및 제 2출력신호(OS2)는 제 1스테이지(321)로 공급되는 제 1 및 제 2시작신호(SP1, SP2)와 동일한 역할을 수행한다. 실제로, i (i 는 자연수)번째 스테이지(321)는 $i+1$ 번째 스테이지(321)로 제 1출력신호(OS1) 및 제 2출력신호(OS2)를 공급한다.
- [0027] 도 3은 도 2에 도시된 스테이지를 상세히 나타내는 회로도이다. 도 3에서는 설명의 편의성을 위하여 제 1스테이지(321)를 도시하기로 한다.
- [0028] 도 3을 참조하면, 본 발명의 실시예에 의한 스테이지(321)는 제 1구동부(3211), 제 2구동부(3212) 및 제 3구동부(3213)를 구비한다.
- [0029] 제 1구동부(3211)는 클럭신호(CLK1, CLK2) 및 제 1시작신호(SP1)를 이용하여 제 1출력신호(OS1)를 생성한다.
- [0030] 제 2구동부(3212)는 클럭신호(CLK1, CLK2) 및 제 2시작신호(SP2)를 이용하여 제 2출력신호(OS2)를 생성한다. 이와 같은 제 2구동부(3212)는 제 1구동부(3211)와 동일한 회로로 형성된다.
- [0031] 제 3구동부(3213)는 제 1출력신호(OS1) 및 제 2출력신호(OS2)를 이용하여 발광 제어신호를 생성한다. 제 1구동부(3211) 내지 제 3구동부(3213)에 포함되는 트랜지스터들은 화소(50)에 포함되는 트랜지스터들과 동일한 도전형, 예를 들면 PMOS형으로 형성된다. 이 경우, 제 1구동부 내지 제 3구동부(3213)가 패널에 실장 가능하여 제조비용을 절감할 수 있다.
- [0032] 도 4는 도 3에 도시된 제 1구동부를 나타내는 회로도이다.
- [0033] 도 4를 참조하면, 제 1구동부(3211)는 제 1출력신호(OS1)로서 제 1전원(VDD) 또는 제 1클럭신호(CLK1)의 전압(즉, 로우전압)을 출력한다. 이를 위하여, 제 1구동부(3211)는 6개의 트랜지스터(M11 내지 M16) 및 2개의 커패시터(C11, C12)를 구비한다.
- [0034] 제 1전원(VDD)은 제 2전원(VSS) 보다 높은 전압으로 설정된다. 예를 들어, 제 1전원(VDD)은 트랜지스터들이 턴-오프될 수 있는 전압으로 설정되고, 제 2전원(VSS)은 트랜지스터들이 턴-온될 수 있는 전압으로 설정된다.
- [0035] 제 15트랜지스터(M15)의 제 1전극은 제 1전원(VDD)에 접속되고, 제 2전극은 제 1출력단자(out1)에 접속된다. 그리고, 제 15트랜지스터(M15)의 게이트전극은 제 11노드(N11)에 접속된다. 이와 같은 제 15트랜지스터(M15)는 제 11노드(N11)의 전압에 의하여 턴-온 또는 턴-오프된다.
- [0036] 제 16트랜지스터(M16)의 제 1전극은 제 1출력단자(out1)에 접속되고, 제 2전극은 제 3입력단자(36)와 접속된다. 그리고, 제 16트랜지스터(M16)의 게이트전극은 제 12노드(N12)에 접속된다. 이와 같은 제 16트랜지스터(M16)는 제 12노드(N12)의 전압에 의하여 턴-온 또는 턴-오프된다. 여기서, 제 3입력단자(36)는 제 1클럭신호(CLK1)를 공급받는다.
- [0037] 제 14트랜지스터(M14)의 제 1전극은 제 11노드(N11)에 접속되고, 제 2전극은 제 2전원(VSS)에 접속된다. 그리고, 제 14트랜지스터(M14)의 게이트전극은 제 2입력단자(35)에 접속된다. 이와 같은 제 14트랜지스터(M14)는 제 2입력단자(35)로 공급되는 전압에 의하여 턴-온 또는 턴-오프된다. 여기서, 제 2입력단자(35)는 제 2클럭신호(CLK2)를 공급받는다.
- [0038] 제 13트랜지스터(M13)의 제 1전극은 제 1전원(VDD)에 접속되고, 제 2전극은 제 12노드(N12)에 접속된다. 그리고, 제 13트랜지스터(M13)의 게이트전극은 제 11노드(N11)에 접속된다. 이와 같은 제 13트랜지스터(M13)는 제 11노드(N11)에 인가되는 전압에 의하여 턴-온 또는 턴-오프된다.
- [0039] 제 12트랜지스터(M12)의 제 1전극은 제 1전원(VDD)에 접속되고, 제 2전극은 제 11노드(N11)에 접속된다. 그리고, 제 12트랜지스터(M12)의 게이트전극은 제 1입력단자(33)에 접속된다. 이와 같은 제 12트랜지스터(M12)는

제 1입력단자(33)로 공급되는 전압에 의하여 턴-온 또는 턴-오프된다. 여기서, 제 1입력단자(33)는 제 1시작신호(SP1)를 공급받는다.

- [0040] 제 11트랜지스터(M11)의 제 1전극은 제 12노드(N12)에 접속되고, 제 2전극은 제 2전원(VSS)에 접속된다. 그리고, 제 11트랜지스터(M11)의 게이트전극은 제 1입력단자(33)에 접속된다. 이와 같은 제 11트랜지스터(M11)는 제 1입력단자(33)로 공급되는 전압에 의하여 턴-온 또는 턴-오프된다.
- [0041] 제 11커패시터(C11)는 제 15트랜지스터(M15)의 게이트전극과 제 1전원(VDD) 사이에 접속된다. 이와 같은 제 11커패시터(C11)는 제 15트랜지스터(M15)의 턴-온 또는 턴-오프에 대응되는 전압을 충전한다. 예를 들어, 제 15트랜지스터(M15)가 턴-온되는 경우 제 11커패시터(C11)는 제 15트랜지스터(M15)가 턴-온될 수 있는 전압을 충전하고, 제 15트랜지스터(M15)가 턴-오프되는 경우 제 11커패시터(C11)는 제 15트랜지스터(M15)가 턴-오프될 수 있는 전압을 충전한다.
- [0042] 제 12커패시터(C12)는 제 16트랜지스터(M16)의 게이트전극과 제 1출력단자(out1) 사이에 접속된다. 이와 같은 제 12커패시터(C12)는 제 16트랜지스터(M16)의 턴-온 또는 턴-오프에 대응되는 전압을 충전한다.
- [0043] 한편, 제 2구동부(3212)는 제 1입력단자(33')로 제 2시작신호(SP2)를 공급받는 것을 제외한 나머지 구성은 제 1구동부(3211)와 동일하게 설정된다. 따라서, 제 2구동부(3212)의 상세한 회로설명은 생략하기로 한다.
- [0044] 도 5는 도 4에 도시된 제 1구동부의 동작과정을 나타내는 도면이다.
- [0045] 도 4 및 도 5를 결부하여 동작과정을 상세히 설명하기로 한다. 먼저 제 1시작신호(SP1)가 공급되어 제 11트랜지스터(M11) 및 제 12트랜지스터(M12)가 턴-온된다.
- [0046] 제 11트랜지스터(M11)가 턴-온되면 제 12노드(N12)로 제 2전원(VSS)이 공급된다. 제 12노드(N12)로 제 2전원(VSS)이 공급되면 제 16트랜지스터(M16)가 턴-온된다. 제 16트랜지스터(M16)가 턴-온되면 제 3입력단자(36)가 제 1출력단자(out1)와 접속된다. 그리고, 제 12커패시터(C12)에는 제 16트랜지스터(M16)의 턴-온에 대응하는 전압이 충전된다.
- [0047] 한편, 제 12트랜지스터(M12)가 턴-온되면 제 1전원(VDD)이 제 11노드(N11)로 공급된다. 제 11노드(N11)로 제 1전원(VDD)이 공급되면 제 13트랜지스터(M13) 및 제 15트랜지스터(M15)가 턴-오프된다.
- [0048] 이후, 제 1시작신호(SP1)의 공급이 중단된다. 제 1시작신호(SP1)의 공급이 중단되면 제 11트랜지스터(M11) 및 제 12트랜지스터(M12)가 턴-오프된다. 이때, 제 16트랜지스터(M16)는 제 12커패시터(C12)에 충전된 전압에 의하여 턴-온 상태를 유지한다. 제 16트랜지스터(M16)가 턴-온 상태를 유지하는 기간 동안 제 1출력단자(out1)로 제 1클럭신호(CLK1)(즉, 로우의 전압)가 공급된다. 그러면, 제 1출력단자(out1)로 로우의 전압이 출력된다.
- [0049] 제 1클럭신호(CLK1)가 공급된 이후에 제 2클럭신호(CLK2)가 공급된다. 제 2클럭신호(CLK2)가 공급되면 제 14트랜지스터(M14)가 턴-온된다. 제 14트랜지스터(M14)가 턴-온되면 제 2전원(VSS)이 제 11노드(N11)로 공급된다. 제 11노드(N11)로 제 2전원(VSS)이 공급되면 제 13트랜지스터(M13) 및 제 15트랜지스터(M15)가 턴-온된다.
- [0050] 제 13트랜지스터(M13)가 턴-온되면 제 1전원(VDD)이 제 12노드(N12)로 공급된다. 제 12노드(N12)로 제 1전원(VDD)이 공급되면 제 16트랜지스터(M16)가 턴-오프된다. 제 15트랜지스터(M15)가 턴-온되면 제 1전원(VDD)이 제 1출력단자(out1)로 공급된다. 이때, 제 11커패시터(C11)는 제 15트랜지스터(M15)의 턴-온에 대응하는 전압을 충전한다. 이 경우, 제 15트랜지스터(M15)는 다음번 제 1시작신호(SP1)에 의하여 제 12트랜지스터(M12)가 턴-온되기 이전까지 제 1출력단자(out1)로 제 1전원(VDD)의 전압을 공급한다.
- [0051] 상술한 바와 같이 제 1구동부(3211)는 제 1시작신호(SP1)가 공급된 후 다음번 제 1클럭신호(CLK1)(즉, 로우전압)를 제 1출력단자(out1)로 공급한다. 마찬가지로, 제 2구동부(3212)도 제 2시작신호(SP2)가 공급될 때 다음 번 제 1클럭신호(CLK1)를 제 2출력단자(out2)로 공급한다. 따라서, 제 1구동부(3211) 및 제 2구동부(3212)로부터 각각 출력되는 제 1출력신호(OS1) 및 제 2출력신호(OS2) 사이의 간격은 제 1시작신호(SP1) 및 제 2시작신호(SP2) 사이의 간격에 대응된다.
- [0052] 한편, 제 1출력단자(out1)로 제 1출력신호(OS1)가 출력될 때 제 11트랜지스터(M11)의 제 1전극에는 제 1클럭신호(CLK1)에 대응하는 전압이 인가되고, 제 2전극에는 제 2전원(VSS)에 대응하는 전압이 인가된다. 즉, 제 11트랜지스터(M11)의 제 1전극 및 제 2전극 모두에 부극성의 전압이 인가되기 때문에 누설전류에 의하여 구동불량이 발생하는 것을 방지할 수 있다.

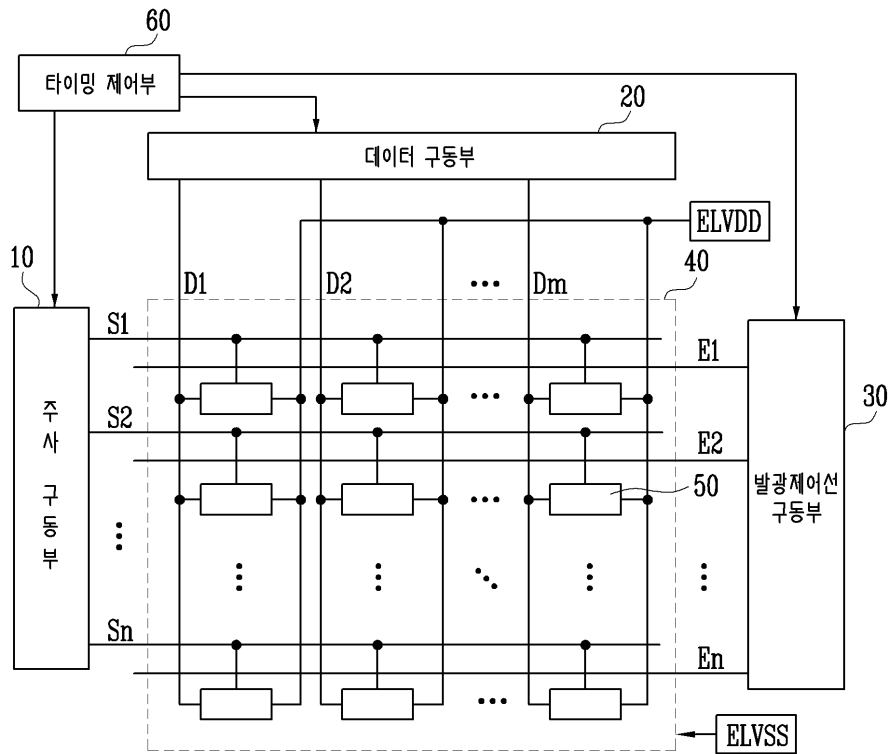
- [0053] 그리고, 도 4의 설명에서 제 1구동부(3211)가 발광제어신 구동부(30)의 스테이지(321)에 포함되는 것으로 설명하였지만 본 발명이 이에 한정되지는 않는다. 예를 들어, 제 1구동부(3211)는 주사 구동부(10) 각각의 스테이지를 구성하도록 형성될 수 있다. 이 경우, 제 1구동부(3211)에서 출력되는 제 1출력신호(OS1)가 주사신호로 사용된다.
- [0054] 한편, 도 4에 도시된 입력단자들(35, 36) 각각으로 공급되는 클럭신호들(CLK1, CLK2)은 홀수번째 스테이지(321, 323, ...)에 적용되는 것으로 짝수번째 스테이지(322, 324, ...)에서는 일부 상이하게 설정된다.
- [0055] 도 6은 짝수번째 스테이지에 포함되는 제 1구동부를 나타내는 도면이다. 도 6에서는 설명의 편의성을 위하여 제 2스테이지를 도시하기로 한다.
- [0056] 도 6을 참조하면, 제 2스테이지(322)의 제 1구동부는 도 4에 설명된 홀수번째 스테이지(321, 323, ...)에 포함된 제 1구동부와 동일한 회로구조를 갖는다.
- [0057] 다만, 제 1입력단자(33)는 제 1스테이지(321)의 제 1구동부로부터 출력된 제 1출력신호(OS1)를 공급받는다. 그리고, 제 2입력단자(35)는 제 3클럭신호(CLK3)를 입력받고, 제 3입력단자(36)는 제 2클럭신호(CLK2)를 입력받는다.
- [0058] 도 7과 결부하여 동작과정을 간략히 설명하면, 제 1출력신호(OS1)가 공급되면 제 11트랜지스터(M11) 및 제 12트랜지스터(M12)가 턴-온된다. 그리고, 제 12노드(N12)에 인가된 제 2전압(VSS)에 의하여 제 16트랜지스터(M16)가 턴-온된다. 제 16트랜지스터(M16)가 턴-온되면 제 2클럭신호(CLK2)가 제 1출력단자(out1)로 공급된다. 이 경우, 제 1출력단자(out1)는 제 2클럭신호(CLK2)가 공급되는 시점에 로우전압을 출력한다.
- [0059] 이후, 제 3클럭신호(CLK3)가 공급되어 제 14트랜지스터(M14)가 턴-온된다. 제 14트랜지스터(M14)가 턴-온되면 제 11노드(N11)로 제 2전원(VSS)의 전압이 공급되고, 이에 따라 제 13트랜지스터(M13) 및 제 15트랜지스터(M15)가 턴-온된다. 제 15트랜지스터(M15)가 턴-온되면 제 1전원(VDD)의 전압이 제 1출력단자(out1)로 공급된다. 제 13트랜지스터(M13)가 턴-온되면 제 2노드(N12)로 제 1전원(VDD)이 공급되고, 이에 따라 제 16트랜지스터(M16)가 턴-오프된다.
- [0060] 제 15트랜지스터(M15)가 턴-온될 때 제 11커패시터(C11)에는 제 15트랜지스터(M15)의 턴-온에 대응하는 전압이 충전된다. 따라서, 제 15트랜지스터(M15)는 다음번 제 1출력신호(OS1)가 공급되기 이전까지 턴-온 상태를 유지하면서 제 1전원(VDD)의 전압을 제 1출력단자(out1)로 공급한다.
- [0061] 상술한 제 2스테이지(322)의 제 1구동부는 제 1출력신호(OS1)가 공급될 때 다음번 제 2클럭신호(CLK2)(로우전압)를 제 1출력단자(out1)로 공급한다. 마찬가지로, 제 2스테이지(322)의 제 2구동부도 제 2출력신호(OS2)가 공급될 때 다음번 제 2클럭신호(CLK2)를 제 2출력단자(out2)로 공급한다.
- [0062] 한편, 상술한 구동과정이 안정적으로 이루어지도록 클럭신호들은 제 1클럭신호(CLK1), 제 2클럭신호(CLK2) 및 제 3클럭신호(CLK3)의 순으로 순차적으로 공급된다.
- [0063] 도 8a는 도 3에 도시된 제 3구동부를 나타내는 회로도이다.
- [0064] 도 8a를 참조하면, 제 3구동부(3213)는 제 1출력신호(OS1) 및 제 2출력신호(OS2)에 대응하여 제 3출력단자(out3)로 제 1전원(VDD) 또는 제 2전원(VSS)을 출력한다. 이를 위하여, 제 3구동부(3213)는 6개의 트랜지스터(M1 내지 M6) 및 2개의 커패시터(C1, C2)를 구비한다.
- [0065] 제 1트랜지스터(M1)의 제 1전극은 제 1전원(VDD)에 접속되고, 제 2전극은 제 3출력단자(out3)에 접속된다. 그리고, 제 1트랜지스터(M1)의 게이트전극은 제 1노드(N1)에 접속된다. 이와 같은 제 1트랜지스터(M1)는 제 1노드(N1)의 전압에 의하여 턴-온 또는 턴-오프된다.
- [0066] 제 2트랜지스터(M2)의 제 1전극은 제 3출력단자(out3)에 접속되고, 제 2전극은 제 2전원(VSS)에 접속된다. 그리고, 제 2트랜지스터(M2)의 게이트전극은 제 2노드(N2)에 접속된다. 이와 같은 제 2트랜지스터(M2)는 제 2노드(N2)의 전압에 의하여 턴-온 또는 턴-오프된다.
- [0067] 제 3트랜지스터(M3)의 제 1전극은 제 1전원(VDD)에 접속되고, 제 2전극은 제 1노드(N1)에 접속된다. 그리고, 제 3트랜지스터(M3)의 게이트전극은 제 2노드(N2)에 접속된다. 이와 같은 제 3트랜지스터(M3)는 제 2노드(N2)

의 전압에 의하여 턴-온 또는 턴-오프된다.

- [0068] 제 1커패시터(C1)는 제 2트랜지스터(M2)의 게이트전극과 제 3출력단자(out3) 사이에 접속된다. 이와 같은 제 1 커패시터(C1)는 제 2트랜지스터(M2)의 턴-온 또는 턴-오프에 대응되는 전압을 충전한다. 예를 들어, 제 2트랜지스터(M2)가 턴-온되는 경우 제 1커패시터(C1)는 제 2트랜지스터(M2)가 턴-온될 수 있는 전압을 충전하고, 제 2트랜지스터(M2)가 턴-오프되는 경우 제 1커패시터(C1)는 제 2트랜지스터(M2)가 턴-오프될 수 있는 전압을 충전한다.
- [0069] 제 2커패시터(C2)는 제 1트랜지스터(M1)의 게이트전극과 제 1전원(VDD) 사이에 접속된다. 이와 같은 제 2커패시터(C2)는 제 1트랜지스터(M1)의 턴-온 또는 턴-오프에 대응되는 전압을 충전한다.
- [0070] 제 5트랜지스터(M5)의 제 1전극은 제 1전원(VDD)에 접속되고, 제 2전극은 제 2노드(N2)에 접속된다. 그리고, 제 5트랜지스터(M5)의 게이트전극은 제 4입력단자(37)에 접속된다. 이와 같은 제 5트랜지스터(M5)는 제 4입력단자(37)로 공급되는 전압에 대응하여 턴-온 또는 턴-오프된다. 여기서, 제 4입력단자(37)는 제 1출력신호(OS1)를 공급받는다.
- [0071] 한편, 제 5트랜지스터(M5)는 도 8b와 같이 2개 이상의 트랜지스터가 직렬로 접속되어 구성될 수 있다. 제 5트랜지스터(M5)는 제 2노드(N2)로 제 1전원(VDD)의 전압을 공급하는 트랜지스터로 구동의 안정성을 위하여 2개 이상의 트랜지스터가 직렬로 접속되어 구성될 수 있다.
- [0072] 제 6트랜지스터(M6)의 제 1전극은 제 2노드(N2)에 접속되고, 제 2전극은 제 2전원(VSS)에 접속된다. 그리고, 제 6트랜지스터(M6)의 게이트전극은 제 5입력단자(38)에 접속된다. 이와 같은 제 6트랜지스터(M6)는 제 5입력단자(38)로 공급되는 전압에 대응하여 턴-온 또는 턴-오프된다. 여기서, 제 5입력단자(38)는 제 2출력신호(OS2)를 공급받는다.
- [0073] 제 4트랜지스터(M4)의 제 1전극은 제 1노드(N1)에 접속되고, 제 2전극은 제 2전원(VSS)에 접속된다. 그리고, 제 4트랜지스터(M4)의 게이트전극은 제 4입력단자(37)에 접속된다. 이와 같은 제 4트랜지스터(M4)는 제 4입력단자(37)로 공급되는 전압에 대응하여 턴-온 또는 턴-오프된다.
- [0074] 도 9는 도 8에 도시된 제 3구동부의 동작과정을 나타내는 파형도이다.
- [0075] 도 9를 참조하면, 제 5입력단자(37)로 제 1출력신호(OS1)(로우전압)가 공급되면 제 4트랜지스터(M4) 및 제 5트랜지스터(M5)가 턴-온된다. 이때, 제 5입력단자(38)는 하이전압을 공급받기 때문에 제 6트랜지스터(M6)는 턴-오프된다.
- [0076] 제 5트랜지스터(M5)가 턴-온되면 제 1전원(VDD)의 전압이 제 2노드(N2)로 공급된다. 이 경우, 제 2노드(N2)와 접속된 제 2트랜지스터(M2) 및 제 3트랜지스터(M3)가 턴-오프된다.
- [0077] 제 4트랜지스터(M4)가 턴-온되면 제 2전원(VSS)의 전압이 제 1노드(N1)로 공급된다. 이 경우, 제 1노드(N1)와 접속된 제 1트랜지스터(M1)가 턴-온된다. 제 1트랜지스터(M1)가 턴-온되면 제 1전원(VDD)의 전압이 제 3출력단자(out3)로 공급된다. 따라서, 제 3출력단자(out3)와 접속된 발광 제어선(E1)으로는 발광 제어신호가 공급된다.
- [0078] 한편, 제 2커패시터(C2)는 제 1트랜지스터(M1)의 턴-온에 대응하는 전압을 충전하고, 제 1커패시터(C1)는 제 2트랜지스터(M2)의 턴-오프에 대응하는 전압을 충전한다. 따라서, 제 4입력단자(37)로 하이전압이 공급되어 제 4 및 제 5트랜지스터(M5)가 턴-오프되더라도 제 1트랜지스터(M1)는 턴-온 상태를 유지하고, 제 2트랜지스터(M2)는 턴-오프 상태를 유지하면서 제 3출력단자(out3)로 제 1전원(VDD)의 전압을 공급한다.
- [0079] 이후, 제 5입력단자(38)로 제 2출력신호(OS2)가 공급되어 제 6트랜지스터(M6)가 턴-온된다. 그리고, 제 2출력신호(OS2)가 공급되는 기간 동안 제 4입력단자(37)로는 하이전압이 공급되어 제 4트랜지스터(M4) 및 제 5트랜지스터(M5)가 턴-오프된다.
- [0080] 제 6트랜지스터(M6)가 턴-온되면 제 2전원(VSS)의 전압이 제 2노드(N2)로 공급된다. 이 경우, 제 2노드(N2)와 접속된 제 3트랜지스터(M3) 및 제 2트랜지스터(M2)가 턴-온된다.
- [0081] 제 3트랜지스터(M3)가 턴-온되면 제 1전원(VDD)의 전압이 제 1노드(N1)로 공급된다. 이 경우, 제 1노드(N1)와 접속된 제 1트랜지스터(M1)가 턴-오프된다. 제 2트랜지스터(M2)가 턴-온되면 제 2전원(VSS)의 전압이 제 3출력

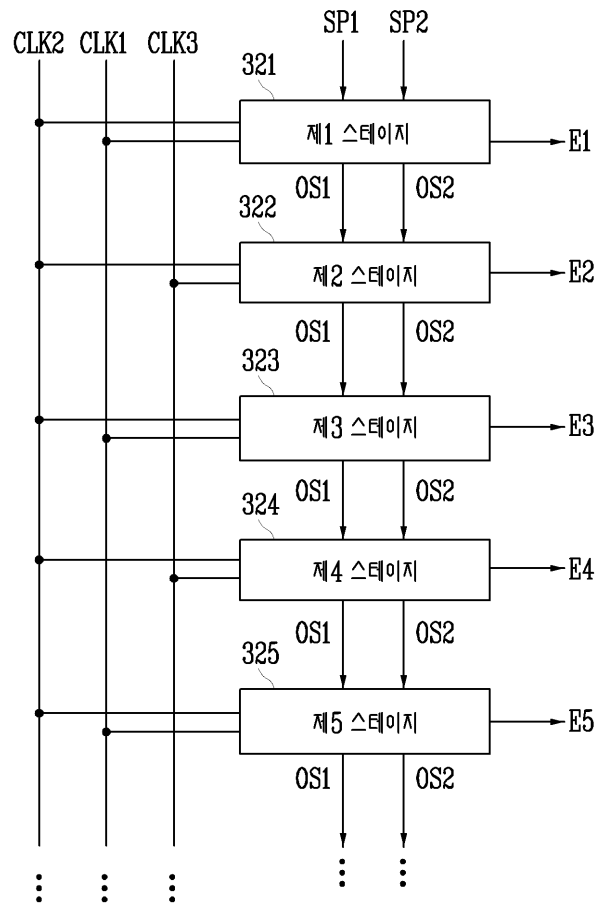
도면

도면1

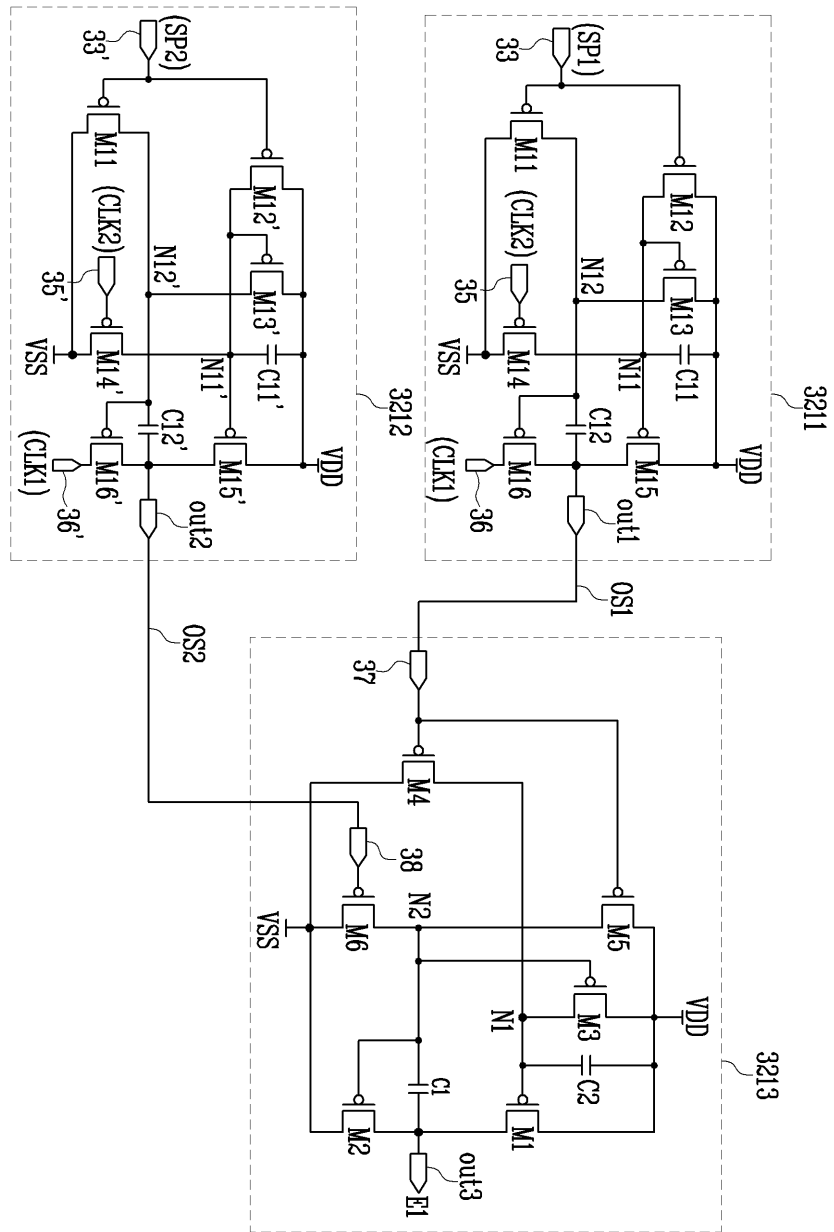


도면2

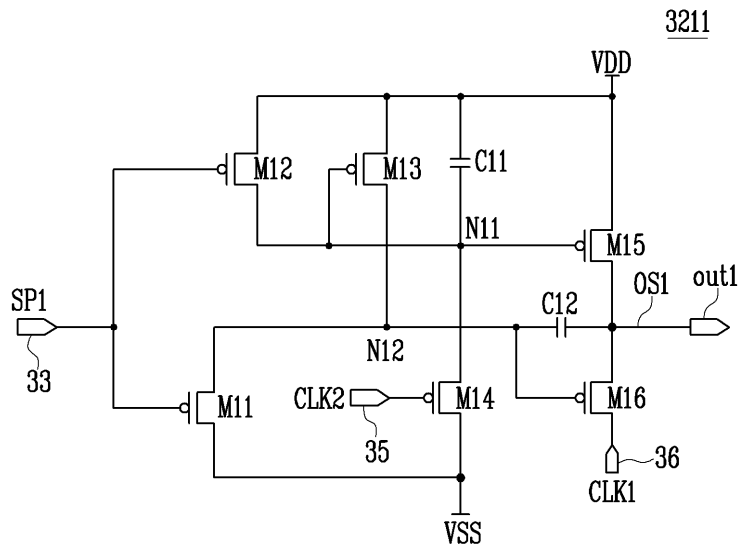
30



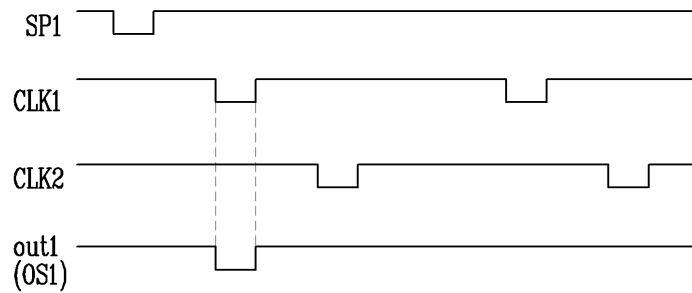
도면3



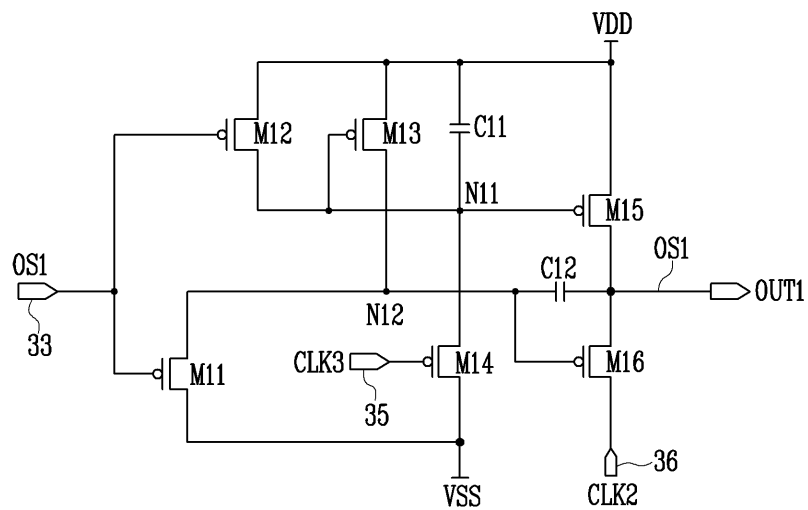
도면4



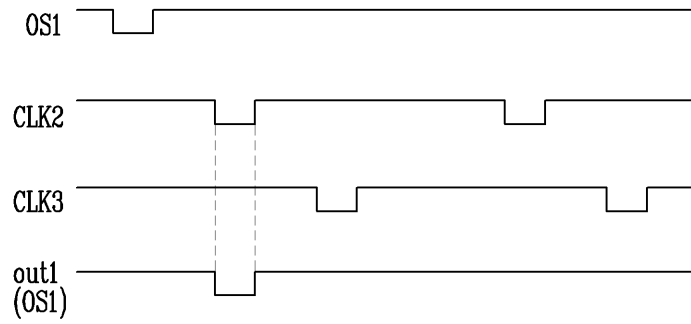
도면5



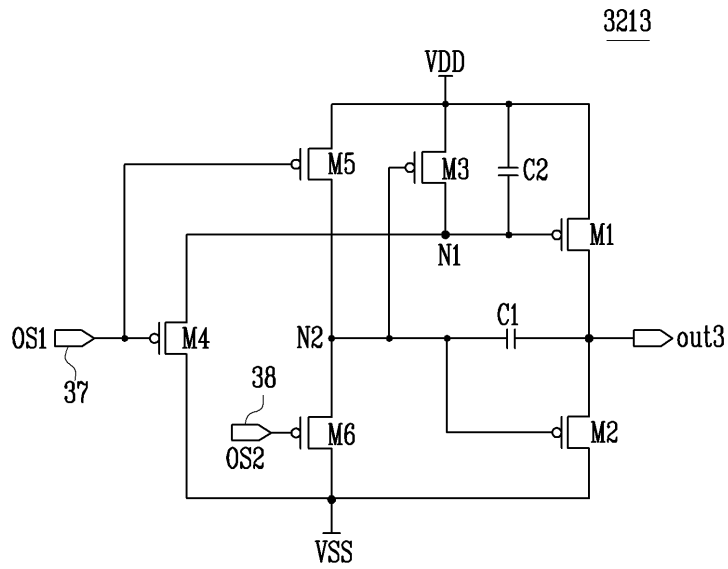
도면6



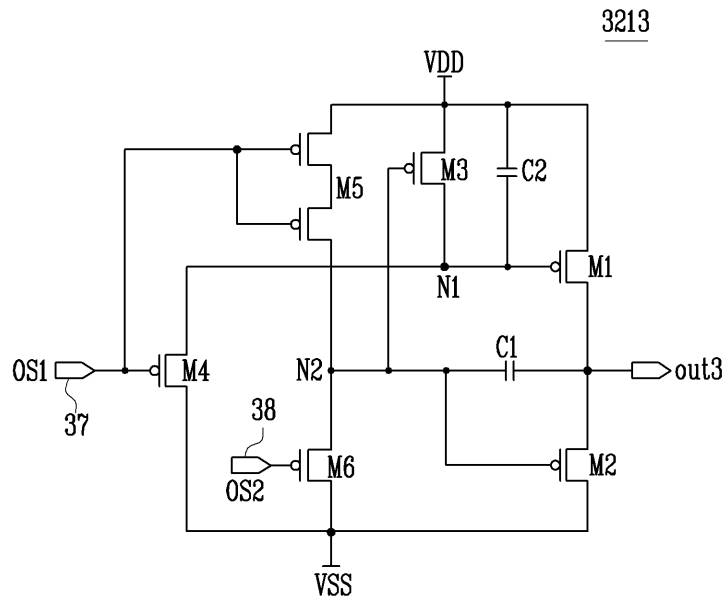
도면7



도면8a



도면8b



도면9

