



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0100281
(43) 공개일자 2010년09월15일

(51) Int. Cl.

H05B 33/26 (2006.01) *H05B 33/10* (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2009-0019075

(22) 출원일자 2009년03월06일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최호원

경북 구미시 구포동 성원아파트 102-104호

(74) 대리인

특허법인으로알

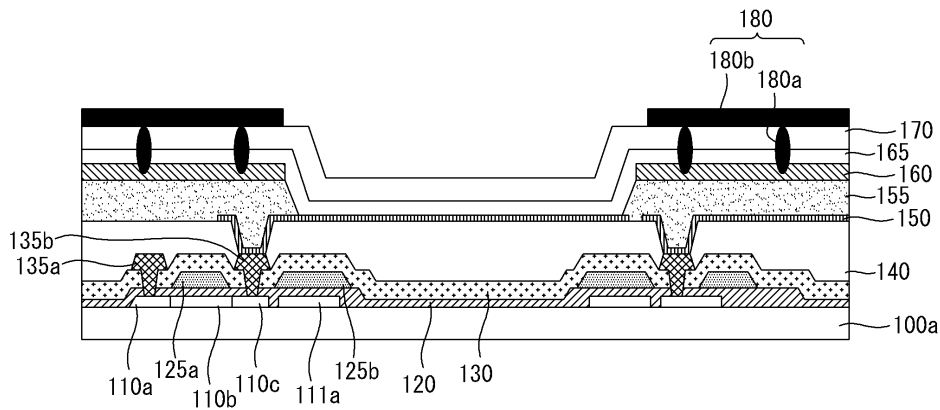
전체 청구항 수 : 총 10 항

(54) 유기전계발광표시장치와 이의 제조방법

(57) 요약

본 발명의 실시예는, 기판; 기판 상에 위치하는 트랜지스터; 트랜지스터 상에 위치하며 트랜지스터의 소오스 또는 드레인에 연결된 하부전극; 트랜지스터 상에 위치하며 하부전극의 일부를 노출하는 개구부를 갖는 बैं크층; बैं크층 상에 위치하는 금속전극; 하부전극 및 금속전극 상에 위치하는 유기 발광층; 유기 발광층 상에 위치하는 상부전극; 및 상부전극과 금속전극을 전기적으로 연결하도록 बैं크층 상에 위치하는 상부전극을 통해 침투된 에너지 입력자를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도2



특허청구의 범위

청구항 1

기관;

상기 기관 상에 위치하는 트랜지스터;

상기 트랜지스터 상에 위치하며 상기 트랜지스터의 소오스 또는 드레인에 연결된 하부전극;

상기 트랜지스터 상에 위치하며 상기 하부전극의 일부를 노출하는 개구부를 갖는 बैं크층;

상기 बैं크층 상에 위치하는 금속전극;

상기 하부전극 및 상기 금속전극 상에 위치하는 유기 발광층;

상기 유기 발광층 상에 위치하는 상부전극; 및

상기 상부전극과 상기 금속전극을 전기적으로 연결하도록 상기 बैं크층 상에 위치하는 상기 상부전극을 통해 침투된 에너지입자를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 에너지입자는,

상기 금속전극이 위치하는 영역과 대응되는 영역의 일부 또는 전체에 침투된 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 금속전극은,

바(bar) 형태 또는 메쉬(mesh) 형태로 위치하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 에너지입자는,

몰리브덴(Mo), 은(Ag), 알루미늄(Al), 루테튬(Ru), 로듐(Rh), 인듐(In), 주석(Sn)을 포함하는 금속이나, ITO, IZO, AZO를 포함하는 금속 산화물인 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

기관 상에 트랜지스터를 형성하는 단계;

상기 트랜지스터 상에 상기 트랜지스터의 소오스 또는 드레인에 연결된 하부전극을 형성하는 단계;

상기 트랜지스터 상에 위치하며 상기 하부전극의 일부를 노출하는 개구부를 갖는 बैं크층을 형성하는 단계;

상기 बैं크층 상에 금속전극을 형성하는 단계;

상기 하부전극 및 상기 금속전극 상에 유기 발광층을 형성하는 단계;

상기 유기 발광층 상에 상부전극을 형성하는 단계; 및

상기 बैं크층 상에 위치하는 상기 상부전극에 에너지입자를 침투시켜 상기 상부전극과 상기 금속전극을 전기적으로 연결하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 6

제5항에 있어서,
상기 에너지제입자를 침투시키는 단계는,
DC(direct current) 스퍼터링 장치를 이용하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 7

제5항에 있어서,
상기 에너지제입자를 침투시키는 단계는,
RF(radio frequency) 스퍼터링 장치를 이용하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 8

제6항 또는 제7항에 있어서,
상기 에너지제입자를 유발하는 스퍼터링 타겟 물질은,
몰리브덴(Mo), 은(Ag), 알루미늄(Al), 루테튬(Ru), 로듐(Rh), 인듐(In), 주석(Sn)을 포함하는 금속이나, ITO, IZO, AZO를 포함하는 금속 산화물인 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 9

제5항에 있어서,
상기 에너지제입자를 침투시키는 단계는,
상기 금속전극이 위치하는 영역과 대응되는 영역의 전체를 노출하는 개구부를 갖는 마스크를 얼라인 하고 스퍼터링 장치를 이용하여 상기 에너지제입자를 침투시키는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 10

제5항에 있어서,
상기 에너지제입자를 침투시키는 단계는,
상기 금속전극이 위치하는 영역과 대응되는 영역의 일부를 노출하는 개구부를 갖는 마스크를 얼라인 하고 스퍼터링 장치를 이용하여 상기 에너지제입자를 침투시키는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

명 세 서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치와 이의 제조방법에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 기판 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.

[0003] 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.

[0004] 유기전계발광표시장치에 배치된 서브 픽셀은 스위칭 트랜지스터, 구동 트랜지스터 및 커패시터를 포함하는 트랜지스터부와 트랜지스터부에 포함된 구동 트랜지스터에 연결된 하부전극, 유기 발광층 및 상부전극을 포함하는 유기 발광다이오드를 포함한다.

[0005] 이러한 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원

등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

- [0006] 한편, 상부전극이 메탈로 형성된 종래 유기전계발광표시장치의 경우, 상부전극에 의한 고 저항으로 전압 강하가 발생함은 물론 휘도 불균일 현상이 발생하는 등의 문제로 중대형 유기전계발광표시장치 구현시 많은 어려움이 있어 이의 개선이 요구된다.

발명의 내용

해결 하고자하는 과제

- [0007] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 상부전극의 저항을 낮추어 휘도의 균일성을 향상시킬 수 있음은 물론 표시품질과 신뢰성을 향상시킬 수 있는 중대형 유기전계발광표시장치를 구현하는 것이다.

과제 해결수단

- [0008] 상술한 과제 해결 수단으로 본 발명의 실시예는, 기판; 기판 상에 위치하는 트랜지스터; 트랜지스터 상에 위치하며 트랜지스터의 소오스 또는 드레인에 연결된 하부전극; 트랜지스터 상에 위치하며 하부전극의 일부를 노출하는 개구부를 갖는 बैं크층; बैं크층 상에 위치하는 금속전극; 하부전극 및 금속전극 상에 위치하는 유기 발광층; 유기 발광층 상에 위치하는 상부전극; 및 상부전극과 금속전극을 전기적으로 연결하도록 बैं크층 상에 위치하는 상부전극을 통해 침투된 에너지입자를 포함하는 유기전계발광표시장치를 제공한다.
- [0009] 에너지입자는, 금속전극이 위치하는 영역과 대응되는 영역의 일부 또는 전체에 침투될 수 있다.
- [0010] 금속전극은, 바(bar) 형태 또는 메쉬(mesh) 형태로 위치할 수 있다.
- [0011] 에너지입자는, 몰리브덴(Mo), 은(Ag), 알루미늄(Al), 루테튬(Ru), 로듐(Rh), 인듐(In), 주석(Sn)을 포함하는 금속이나, ITO, IZO, AZO를 포함하는 금속 산화물일 수 있다.
- [0012] 한편, 다른 측면에서 본 발명의 실시예는, 기판 상에 트랜지스터를 형성하는 단계; 트랜지스터 상에 트랜지스터의 소오스 또는 드레인에 연결된 하부전극을 형성하는 단계; 트랜지스터 상에 위치하며 하부전극의 일부를 노출하는 개구부를 갖는 बैं크층을 형성하는 단계; बैं크층 상에 금속전극을 형성하는 단계; 하부전극 및 금속전극 상에 유기 발광층을 형성하는 단계; 유기 발광층 상에 상부전극을 형성하는 단계; 및 बैं크층 상에 위치하는 상부전극에 에너지입자를 침투시켜 상부전극과 금속전극을 전기적으로 연결하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.
- [0013] 에너지입자를 침투시키는 단계는, DC(direct current) 스퍼터링 장치를 이용할 수 있다.
- [0014] 에너지입자를 침투시키는 단계는, RF(radio frequency) 스퍼터링 장치를 이용할 수 있다.
- [0015] 에너지입자를 유발하는 스퍼터링 타겟 물질은, 몰리브덴(Mo), 은(Ag), 알루미늄(Al), 루테튬(Ru), 로듐(Rh), 인듐(In), 주석(Sn)을 포함하는 금속이나, ITO, IZO, AZO를 포함하는 금속 산화물일 수 있다.
- [0016] 에너지입자를 침투시키는 단계는, 금속전극이 위치하는 영역과 대응되는 영역의 전체를 노출하는 개구부를 갖는 마스크를 얼라인 하고 스퍼터링 장치를 이용하여 에너지입자를 침투시킬 수 있다.
- [0017] 에너지입자를 침투시키는 단계는, 금속전극이 위치하는 영역과 대응되는 영역의 일부를 노출하는 개구부를 갖는 마스크를 얼라인 하고 스퍼터링 장치를 이용하여 에너지입자를 침투시킬 수 있다.

효과

- [0018] 본 발명의 실시예는, 저저항 유기전계발광표시장치를 구현할 수 있고, 상부전극의 저항을 낮추어 휘도의 균일성을 향상시킬 수 있음은 물론 표시품질과 신뢰성을 향상시킬 수 있는 중대형 유기전계발광표시장치를 구현할 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- [0019] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0020] 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도이다.
- [0021] 도 1에 도시된 바와 같이, 유기전계발광표시장치는 기판(100a) 상에 다수의 서브 픽셀(P)이 위치하는 표시부(AA)를 포함할 수 있다. 서브 픽셀(P)은 기판(100a) 상에 위치하는 트랜지스터부와 트랜지스터부 상에 위치하는 유기 발광다이오드를 포함할 수 있다. 이러한 서브 픽셀(P)은 발광층 재료에 따라 적색, 녹색 및 청색을 발광할 수 있으나 이에 한정되지 않는다.
- [0022] 기판(100a) 상에 위치하는 다수의 서브 픽셀(P)은 수분이나 산소에 취약하다. 이에 따라, 밀봉기판(100b)을 구비하고, 표시부(AA)의 외곽 기판(100a)에 접착부재(150)를 형성하여 기판(100a)과 밀봉기판(100b)을 봉지할 수 있으나 이에 한정되진 않는다. 기판(100a) 및 밀봉기판(100b)의 경우 소자를 형성하기 위한 재료로 기계적 강도나 치수 안정성이 우수한 것을 선택할 수 있다. 기판(100a) 및 밀봉기판(100b)의 재료로는, 유리, 금속, 세라믹 또는 플라스틱(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등) 등을 예로 들 수 있다. 다만, 밀봉기판(100b)의 경우 봉지 방법에 따라 구비되지 않을 수도 있는데, 이 경우 다수의 서브 픽셀(P)은 절연층에 의해 봉지된다.
- [0023] 한편, 기판(100a) 상에 위치하는 다수의 서브 픽셀(P)은 기판(100a) 상에 위치하는 구동부(DRV)에 의해 구동되어 영상을 표현할 수 있다. 구동부(DRV)는 외부로부터 공급된 각종 신호에 대응하여 스캔 신호 및 데이터 신호 등을 생성할 수 있으며, 생성된 신호 등을 표시부(AA)에 위치하는 다수의 서브 픽셀(P)에 공급할 수 있다. 구동부(DRV)는 다수의 서브 픽셀(P)에 스캔 신호를 공급하는 스캔 구동부와 다수의 서브 픽셀(P)에 데이터 신호를 공급하는 데이터 구동부를 포함할 수 있다. 구동부(DRV)는 스캔 구동부 및 데이터 구동부가 하나의 칩에 형성된 것을 일례로 개략적으로 도시한 것일 뿐 스캔 구동부와 데이터 구동부 중 하나 이상은 기판(100a) 또는 기판(100a)의 외부에 구분되어 위치할 수 있다.
- [0024] 이하, 서브 픽셀(P)에 대해 설명한다.
- [0025] 도 2는 서브 픽셀의 단면 예시도 이고, 도 3은 유기 발광다이오드의 계층 구조 예시도 이다.
- [0026] 도 2를 참조하면, 기판(100a) 상에는 액티브층(110a, 110b, 110c)이 위치한다. 액티브층(110a, 110b, 110c)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 액티브층(110a, 110b, 110c)은 소오스 영역(110a), 채널 영역(110b) 및 드레인 영역(110c)을 포함할 수 있다. 아울러, 기판(100a) 상에는 커패시터의 전극이 되는 제1전극(111a) 또한 위치한다.
- [0027] 액티브층(110a, 110b, 110c) 상에는 제1절연막(120)이 위치한다. 제1절연막(120)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0028] 제1절연막(120) 상에는 게이트(125a)가 위치한다. 게이트(125a)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(125a)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(125a)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다. 아울러, 제1절연막(120) 상에는 커패시터의 전극이 되는 제2전극(125b) 또한 위치한다.
- [0029] 제1절연막(120) 상에는 게이트(125a) 및 제2전극(125b)을 덮도록 제2절연막(130)이 위치한다. 제2절연막(130)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0030] 제2절연막(130) 상에는 소오스 영역(110a) 및 드레인 영역(110c)에 각각 연결되는 소오스(135a) 및 드레인(135b)이 위치한다. 소오스(135a) 및 드레인(135b)은 단일층 또는 다중층으로 이루어질 수 있다. 소오스(135a) 및 드레인(135b)이 단일층일 경우, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 이와 달리, 소오스(135a) 및 드레인(135b)이 다중층일 경우, 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.

- [0031] 제2절연막(130) 상에는 소오스(135a) 및 드레인(135b)을 덮도록 제3절연막(140)이 위치한다. 제3절연막(140)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0032] 제3절연막(140) 상에는 소오스(135a) 또는 드레인(135b)에 연결된 하부전극(150)이 위치한다. 하부전극(150)은 애노드 또는 캐소드로 선택될 수 있다. 여기서, 애노드로 선택된 하부전극(150)은 알루미늄(Al) 등과 같이 불투명하고 반사도가 높은 재료를 사용할 수 있으나 이에 한정되지 않는다.
- [0033] 제3절연막(140) 상에는 하부전극(150)의 일부를 노출하는 개구부를 갖는 बैं크층(155)이 위치한다. बैं크층(155)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기물을 포함할 수 있으나 이에 한정되지 않는다.
- [0034] बैं크층(155) 상에는 금속전극(160)이 위치한다. 금속전극(160)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나로 이루어질 수 있으나 이에 한정되지 않는다.
- [0035] 하부전극(150) 및 금속전극(160) 상에는 유기 발광층(165)이 위치한다. 유기 발광층(165)은 정공주입층, 정공수송층, 발광층, 전자수송층 및 전자주입층을 포함할 수 있다. 도 3을 참조하면, 정공주입층(165a)은 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(copper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다. 정공수송층(165b)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4''-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다. 발광층(165c)은 적색, 녹색, 청색 및 백색을 발광하는 물질을 포함할 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다. 발광층(165c)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다. 발광층(165c)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다. 발광층(165c)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다. 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스트릴아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다. 전자수송층(165d)은 전자의 수송을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BALq 및 SALq로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다. 전자주입층(165e)은 전자의 주입을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BALq 또는 SALq를 사용할 수 있으나 이에 한정되지 않는다. 여기서, 본 발명은 도 3에 한정되는 것은 아니며, 정공주입층(165a), 정공수송층(165b), 전자수송층(165d) 및 전자주입층(165e) 중 적어도 어느 하나가 생략될 수도 있다.
- [0036] 유기 발광층(165) 상에는 상부전극(170)이 위치한다. 상부전극(170)은 캐소드 또는 애노드로 선택될 수 있다. 여기서, 캐소드로 선택된 상부전극(170)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al2O3) 중 어느 하나로 형성될 수 있으나 이에 한정되지 않는다.
- [0037] 상부전극(170)에는 상부전극(170)과 금속전극(160)을 전기적으로 연결하도록 बैं크층(155) 상에 위치하는 상부전극(170)을 통해 침투된 에너지제입자(180)가 위치한다. 에너지제입자(180)는 금속전극(160)에 침투된 에너지제입자(180a)와 상부전극(170) 상에 위치하는 에너지제입자(180b)를 포함할 수 있다. 이러한 에너지제입자(180)는 몰리브덴(Mo), 은(Ag), 알루미늄(Al), 루테튬(Ru), 로듐(Rh), 인듐(In), 주석(Sn) 등의 금속이나, ITO, IZO, AZO 등의 금속 산화물일 수 있으나 이에 한정되지 않는다.

- [0038] 한편, 금속전극(160)과 에너제틱입자(180)는 다음과 같은 형태로 위치할 수 있다.
- [0039] 도 4는 금속전극 구조에 따른 에너제틱입자의 침투 예시를 나타낸 평면도이다.
- [0040] 도 4를 참조하면, 뱅크층(155)은 서브 픽셀의 개구영역(OPN)을 정의하도록 개구부를 갖는다. 여기서, 개구영역(OPN)은 발광영역에 해당되고, 개구영역(OPN) 이외의 영역은 비발광영역에 해당된다. 금속전극(160)은 도 4의 (a)와 (b)에 도시된 바와 같이, 뱅크층(155)의 일부 영역을 따라 바(bar) 형태로 위치하거나 뱅크층(155)의 모든 영역을 따라 메쉬(mesh) 형태로 위치할 수 있다.
- [0041] 에너제틱입자(180)는 금속전극(160)이 위치하는 영역과 대응되는 영역의 일부 또는 전체에 침투되어 상부전극(170)과 금속전극(160)을 전기적으로 연결할 수 있다. 즉, 보조전극 역할을 하는 금속전극(160)과 상부전극(170)이 면접촉식 방식으로 접촉하지 않으므로 이종 물질 간의 면접촉시 발생하는 콘택저항 문제 등을 해결할 수 있게 된다. 따라서, 에너제틱입자(180)를 이용하여 상부전극(170)과 금속전극(160)을 전기적으로 연결하는 방식은, 종래의 면접촉식 방식 보다 접촉저항을 감소시킬 수 있어 저저항 유기전계발광표시장치를 구현할 수 있는 효과가 있게 된다.
- [0042] 이하, 본 발명의 일 실시예에 따른 제조방법에 대해 설명한다.
- [0043] 도 5 내지 도 11은 본 발명의 일 실시예에 따른 제조방법을 설명하기 위한 공정 흐름 단면도이다.
- [0044] 먼저, 기판(100a) 상에 트랜지스터를 형성하는 단계를 실시한다.
- [0045] 도 5에 도시된 바와 같이, 기판(100a) 상에 액티브층(110a, 110b, 110c)을 형성한다. 액티브층(110a, 110b, 110c)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 액티브층(110a, 110b, 110c)은 소오스 영역(110a), 채널 영역(110b) 및 드레인 영역(110c)을 포함할 수 있다. 아울러, 기판(100a) 상에 커패시터의 전극이 되는 제1전극(111a) 또한 형성한다.
- [0046] 그리고 액티브층(110a, 110b, 110c) 상에 제1절연막(120)을 형성한다. 제1절연막(120)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0047] 그리고 제1절연막(120) 상에 게이트(125a)를 형성한다. 게이트(125a)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(125a)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(125a)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다. 아울러, 제1절연막(120) 상에 커패시터의 전극이 되는 제2전극(125b) 또한 형성한다.
- [0048] 그리고 제1절연막(120) 상에 게이트(125a) 및 제2전극(125b)을 덮도록 제2절연막(130)을 형성한다. 제2절연막(130)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0049] 그리고 제2절연막(130) 상에 소오스 영역(110a) 및 드레인 영역(110c)에 각각 연결되는 소오스(135a) 및 드레인(135b)을 형성한다. 소오스(135a) 및 드레인(135b)은 단일층 또는 다중층으로 이루어질 수 있다. 소오스(135a) 및 드레인(135b)이 단일층일 경우, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 이와 달리, 소오스(135a) 및 드레인(135b)이 다중층일 경우, 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- [0050] 그리고 제2절연막(130) 상에 소오스(135a) 및 드레인(135b)을 덮도록 제3절연막(140)을 형성한다. 제3절연막(140)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0051] 다음, 트랜지스터 상에 트랜지스터의 소오스 또는 드레인에 연결된 하부전극을 형성하는 단계를 실시한다.
- [0052] 도 6에 도시된 바와 같이, 제3절연막(140) 상에 소오스(135a) 또는 드레인(135b)에 연결된 하부전극(150)을 형성한다. 하부전극(150)은 애노드 또는 캐소드로 선택될 수 있다. 여기서, 애노드로 선택된 하부전극(150)은 알루미늄(Al) 등과 같이 불투명하고 반사도가 높은 재료를 사용할 수 있으나 이에 한정되지 않는다.
- [0053] 다음, 트랜지스터 상에 위치하며 하부전극의 일부를 노출하는 개구부를 갖는 뱅크층을 형성하는 단계를 실시한다.

- [0054] 도 7에 도시된 바와 같이, 제3절연막(140) 상에 하부전극(150)의 일부를 노출하는 개구부를 갖는 बैं크층(155)을 형성한다. बैं크층(155)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리에미드 수지 등의 유기물을 포함할 수 있으나 이에 한정되지 않는다.
- [0055] 다음, बैं크층 상에 금속전극을 형성하는 단계를 실시한다.
- [0056] 도 8에 도시된 바와 같이, बैं크층(155) 상에 금속전극(160)을 형성한다. 금속전극(160)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나로 이루어질 수 있으나 이에 한정되지 않는다. 금속전극(160)은 앞서 도 3을 참조하여 설명한 바와 같이 बैं크층(155) 상에 다양한 형태로 형성될 수 있는데, 이는 बैं크층(155) 상에 금속전극(160)을 형성한 후 이를 패터닝하는 방법 뿐만 아니라 마스크를 이용하여 금속전극(160)을 बैं크층(155) 상에만 형성 방법으로도 실시할 수 있다.
- [0057] 다음, 하부전극 및 금속전극 상에 유기 발광층을 형성하는 단계를 실시한다.
- [0058] 도 9에 도시된 바와 같이, 하부전극(150) 및 금속전극(160) 상에 유기 발광층(165)을 형성한다. 유기 발광층(165)은 정공주입층, 정공수송층, 발광층, 전자수송층 및 전자주입층을 포함할 수 있다.
- [0059] 다음, 유기 발광층 상에 상부전극을 형성하는 단계를 실시한다.
- [0060] 도 10에 도시된 바와 같이, 유기 발광층(165) 상에 상부전극(170)을 형성한다. 상부전극(170)은 캐소드 또는 애노드로 선택될 수 있다. 여기서, 캐소드로 선택된 상부전극(170)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al₂O₃) 중 어느 하나로 형성될 수 있으나 이에 한정되지 않는다.
- [0061] 다음, बैं크층 상에 위치하는 상부전극에 에너제틱입자를 침투시켜 상부전극과 금속전극을 전기적으로 연결하는 단계를 실시한다.
- [0062] 도 11에 도시된 바와 같이, बैं크층(155) 상에 위치하는 상부전극(170)에 에너제틱입자(180)를 침투시켜 상부전극(170)과 금속전극(160)을 전기적으로 연결한다. 에너제틱입자(180)는 금속전극(160)에 침투된 에너제틱입자(180a)와 상부전극(170) 상에 위치하는 에너제틱입자(180b)를 포함할 수 있다. 에너제틱입자(180)를 침투시키는 공정은 DC(direct current) 스퍼터링 장치나 RF(radio frequency) 스퍼터링 장치를 이용할 수 있으나 이에 한정되지 않는다. 스퍼터링 장치를 이용하여 에너제틱입자(180)를 침투시키는 공정을 실시할 때, 챔버 내에는 아르곤(Ar+)이 주입된 분위기로 실시할 수 있다. 이때, 에너제틱입자(180)는 타겟 물질에서 유발하는 전도성 에너제틱 파티클 예를 들면, Ion, -ion, gamma-Electrons, Sputtered particle 등에 의해 형성된다. 이와 같은 에너제틱입자(180)는 몰리브덴(Mo), 은(Ag), 알루미늄(Al), 루테튬(Ru), 로듐(Rh), 인듐(In), 주석(Sn) 등의 금속이나, ITO, IZO, AZO 등의 금속 산화물로 이루어진 스퍼터링 타겟 물질로부터 유발될 수 있으나 이에 한정되지 않는다.
- [0063] 한편, 에너제틱입자(180)를 침투시킬 때, 금속전극(160)이 위치하는 영역과 대응되는 영역의 전체를 노출하는 개구부를 갖는 마스크(MSK)를 얼라인 하고 스퍼터링 장치를 이용하여 에너제틱입자(180)를 침투시킬 수 있다. 또한, 에너제틱입자(180)를 침투시킬 때, 금속전극(160)이 위치하는 영역과 대응되는 영역의 일부를 노출하는 개구부를 갖는 마스크(MSK)를 얼라인 하고 스퍼터링 장치를 이용하여 에너제틱입자(180)를 침투시킬 수 있다. 이에 따라, 에너제틱입자(180)는 앞서 도 4를 참조하여 설명한 바와 같은 형태로 침투될 수 있으나 에너제틱입자(180)가 침투되는 영역은 마스크(MSK)의 개구부의 구조에 따라 달라질 수 있다.
- [0064] 실시예와 같은 공정 방법은, 보조전극 역할을 하는 금속전극(160)과 상부전극(170)이 면접촉식 방식으로 접촉하지 않으므로 이종 물질 간의 면접촉시 발생하는 콘택저항 문제 등을 해결할 수 있게 된다. 그러므로, 에너제틱입자(180)를 이용하여 상부전극(170)과 금속전극(160)을 전기적으로 연결하는 방식은, 종래의 면접촉식 방식 보다 접촉저항을 감소시킬 수 있어 저저항 유기전계발광표시장치를 구현할 수 있는 효과가 있게 된다. 아울러, 실시예와 같은 공정 방법은 상부전극의 저항을 낮추어 휘도의 균일성을 향상시킬 수 있음은 물론 표시품질과 신뢰성을 향상시킬 수 있는 중대형 유기전계발광표시장치를 구현할 수 있는 효과가 있게 된다.
- [0065] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는

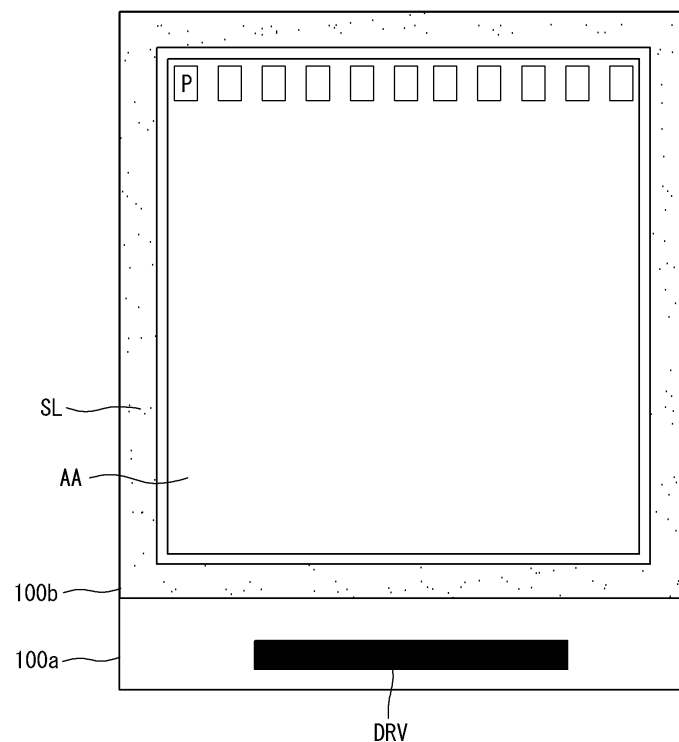
후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

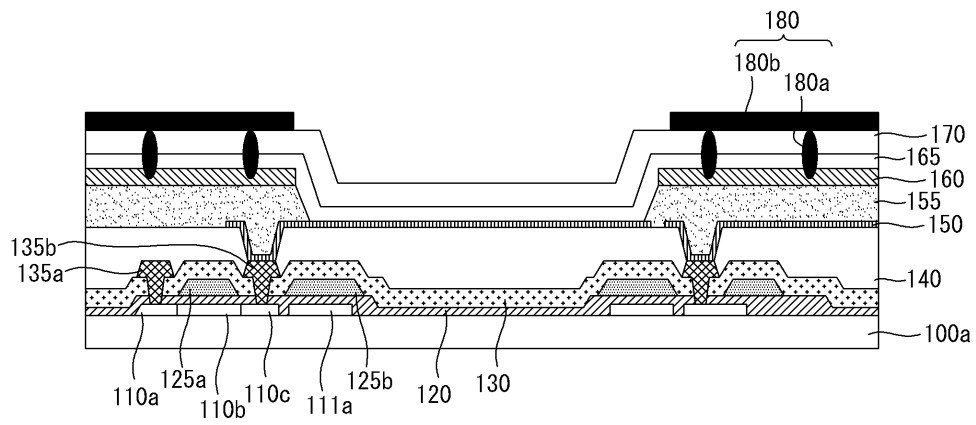
- [0066] 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도.
- [0067] 도 2는 서브 픽셀의 단면 예시도.
- [0068] 도 3은 유기 발광다이오드의 계층 구조 예시도.
- [0069] 도 4는 금속전극 구조에 따른 에너지텍입자의 침투 예시를 나타낸 평면도.
- [0070] 도 5 내지 도 11은 본 발명의 일 실시예에 따른 제조방법을 설명하기 위한 공정 흐름 단면도.
- [0071] <도면의 주요 부분에 관한 부호의 설명>
- [0072] 120: 제1절연막 130: 제2절연막
- [0073] 140: 제3절연막 150: 하부전극
- [0074] 155: 뱅크층 160: 금속전극
- [0075] 165: 유기 발광층 170: 상부전극
- [0076] 180: 에너지텍입자

도면

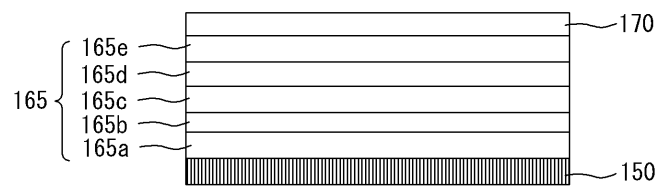
도면1



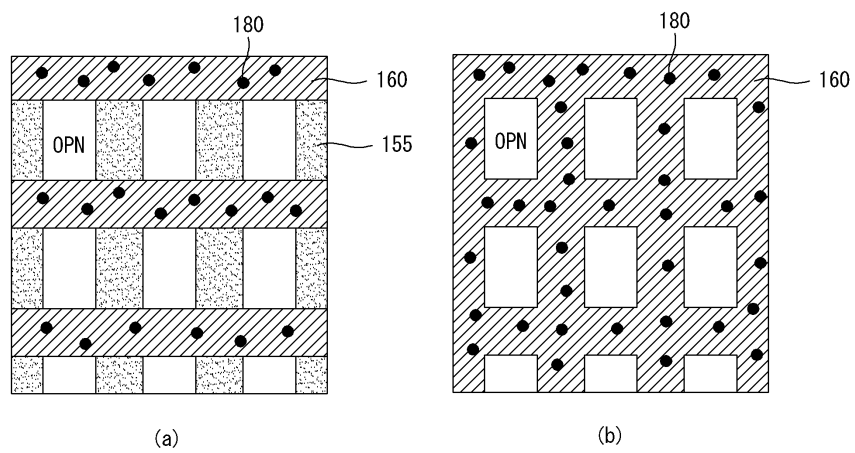
도면2



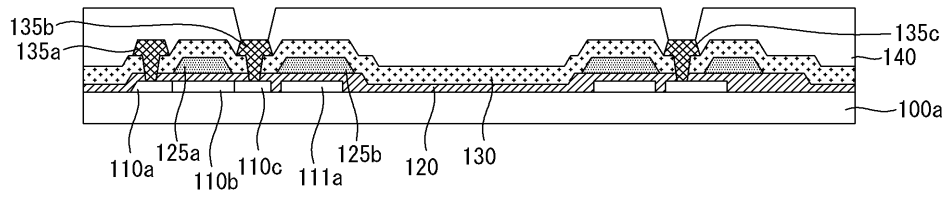
도면3



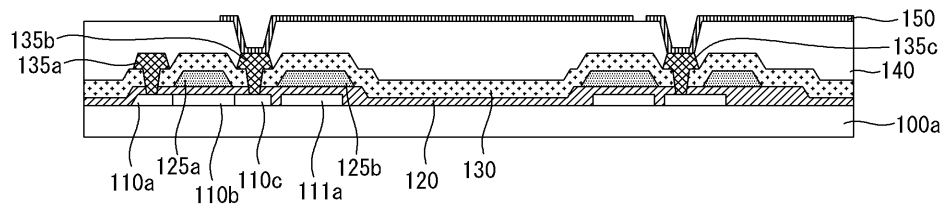
도면4



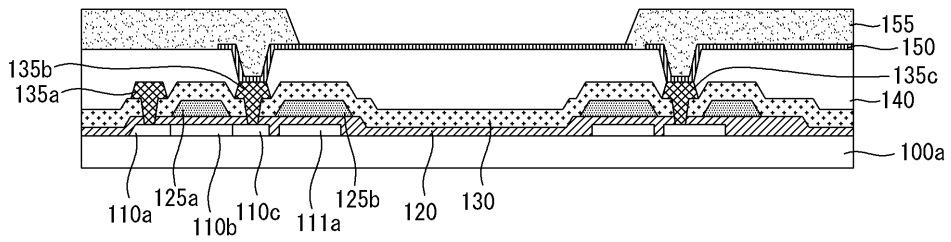
도면5



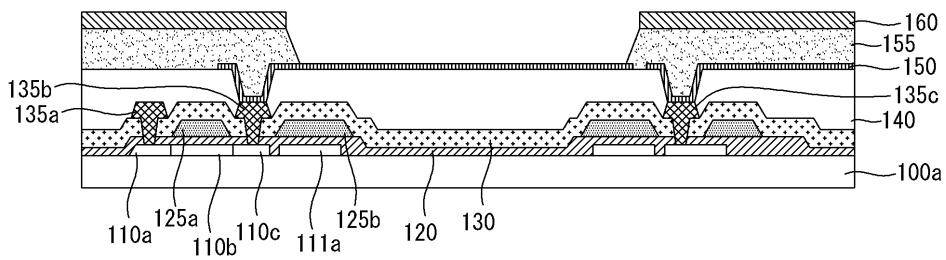
도면6



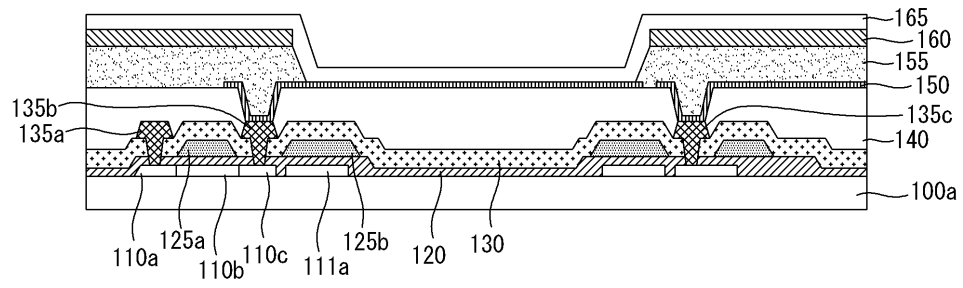
도면7



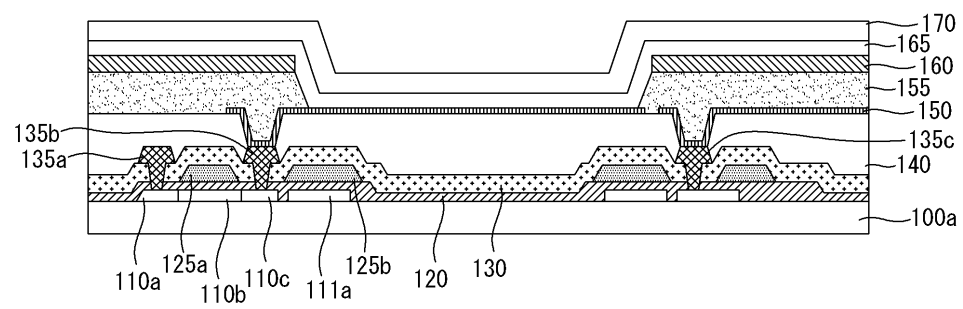
도면8



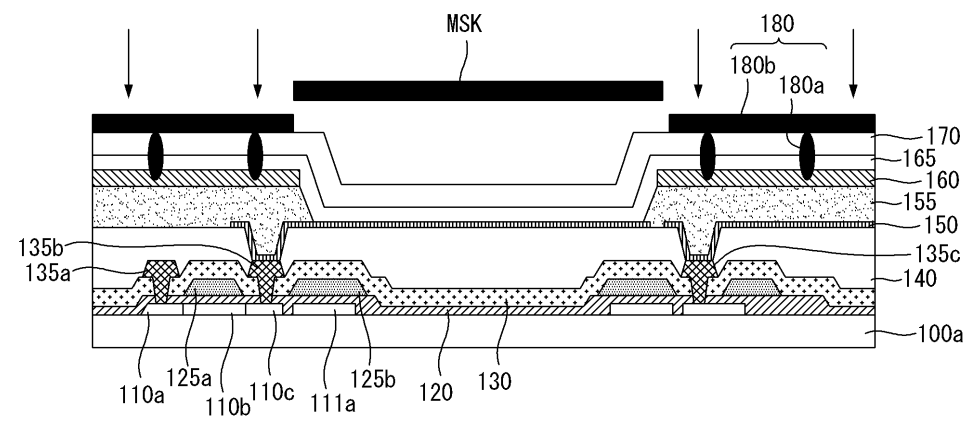
도면9



도면10



도면11



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020100100281A	公开(公告)日	2010-09-15
申请号	KR1020090019075	申请日	2009-03-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HO WON		
发明人	CHOI HO WON		
IPC分类号	H05B33/26 H05B33/10 H01L51/50		
CPC分类号	H01L51/5203 H01L27/3246 H01L51/0008 H01L51/0096 H01L2924/01042		
外部链接	Espacenet		

摘要(译)

本发明实施例提供的有机电致发光显示装置包括位于基板上的晶体管：基板，堤层具有底部电极：开口部分，金属电极位于堤层上，有机发光层位于基板上底部电极和金属电极，位于有机发光层上的上电极，以及通过上电极渗透的高能粒子。具有底部电极：开口部分的堤层位于晶体管的表面上并且暴露部分底部电极连接到晶体管的源极或漏极，晶体管位于晶体管的表面上。通过上电极渗透的高能粒子位于堤层的表面上，以便电连接上电极和金属电极。有机电致发光显示装置，高能粒子和上电极。

