



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0060024
(43) 공개일자 2008년07월01일

(51) Int. Cl.

H05B 33/22 (2006.01)

(21) 출원번호 10-2006-0134082

(22) 출원일자 2006년12월26일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

서창기

경북 구미시 구평동 부영아파트 606동 1402호

박중환

경남 김해시 장유면 관동리 448-1 팔판마을 부영
그린타운3차301동 803호

(뒷면에 계속)

(74) 대리인

특허법인로알

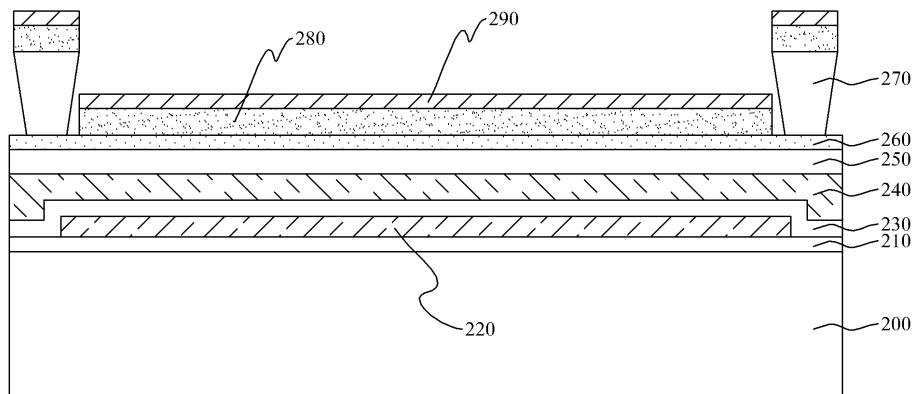
전체 청구항 수 : 총 20 항

(54) 유기전계발광표시장치 및 그 제조방법

(57) 요약

본 발명은, 기판, 기판 상에 위치하는 실리콘 패턴, 실리콘 패턴 상의 기판 전면에 위치하는 실리콘 질화막을 포함하는 두 층 이상의 절연막들, 절연막들 상에 위치하는 제1전극, 제1전극 상에 위치하는 유기발광층 및 상기 유기발광층 상에 위치하는 제2전극을 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도2



(72) 발명자

정영효

경북 구미시 인의동 인의구획지구 16B9-1L 진평빌
101호

양미연

서울 송파구 잠실4동 17-6 미성아파트 6동 112호

박재용

경기 안양시 동안구 평촌동 933-7 꿈마을아파트
305동 701호

박중우

대구 북구 태전동 대백2차아파트 102동 205호

특허청구의 범위

청구항 1

기관;

상기 기관 상에 위치하는 실리콘 패턴;

상기 실리콘 패턴을 포함한 기관 상에 위치하며, 실리콘 질화막을 포함하는 두 층 이상의 절연막들;

상기 절연막들 상에 위치하는 제1전극;

상기 제1전극 상에 위치하는 유기발광층; 및

상기 유기발광층 상에 위치하는 제2전극을 포함하는 유기전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 실리콘 패턴은 다결정 실리콘 또는 단결정 실리콘을 포함하는 유기전계발광표시장치.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 제1전극 상에는 상기 제1전극들의 일부를 노출시킴과 아울러 제1전극을 절연시키는 बैं크층을 더 포함하며, 상기 बैं크층 상에 위치하는 역테이퍼 형상의 격벽을 더 포함하는 유기전계발광표시장치.

청구항 4

제 1 항 또는 제 2 항에 있어서,

상기 실리콘 패턴과 기관 사이에는 상기 기관 전면에 위치하는 버퍼층을 더 포함하는 유기전계발광표시장치.

청구항 5

비발광 영역과 발광 영역을 구비한 기관;

상기 기관 상의 비발광 영역에 위치하는 반도체층;

상기 반도체층과 이격되어 위치하며, 상기 발광 영역에 위치하는 실리콘 패턴;

상기 반도체층 및 실리콘 패턴 상부 전면에 위치하는 게이트 절연막;

상기 게이트 절연막 상에 위치하며, 상기 반도체층에 대응되는 게이트 전극;

상기 게이트 전극 상에 위치하며 상기 기관 전면에 위치하는 층간절연막;

상기 층간절연막 상의 비발광 영역에 위치하며, 상기 반도체층의 소오스/드레인 영역과 전기적으로 연결되는 소오스/드레인 전극;

상기 소오스/드레인 전극이 위치하는 기관 전면 상에 위치하는 패시베이션층;

상기 패시베이션층 상의 발광 영역에 위치하며, 상기 반도체층의 소오스/드레인 전극 중 어느 한 전극에 연결된 제1전극;

상기 제1전극 상에 위치하며 유기발광층; 및

상기 유기발광층 상에 위치하는 제2전극을 포함하는 유기전계발광표시장치.

청구항 6

제 5 항에 있어서,

상기 실리콘 패턴은 다결정 실리콘 또는 단결정 실리콘을 포함하는 유기전계발광표시장치.

청구항 7

제 5 항 또는 제 6 항에 있어서,

상기 반도체층 및 실리콘 패턴과 기관 사이에는 상기 기관 전면에 위치하는 버퍼층을 더 포함하는 유기전계발광 표시장치.

청구항 8

제 5 항 또는 제 6 항에 있어서,

상기 게이트 절연막 및 패시베이션층은 실리콘 산화막인 유기전계발광 표시장치.

청구항 9

제 5 항 또는 제 6 항에 있어서,

상기 층간절연막은 실리콘 질화막인 유기전계발광 표시장치.

청구항 10

제 5 항 또는 제 6 항에 있어서,

상기 제1전극 및 유기발광층 사이의 비발광 영역에는 상기 발광 영역과 비발광 영역을 정의하는 बैं크층을 더 포함하는 유기전계발광 표시장치.

청구항 11

제 1 항, 제 2 항, 제 4 항 및 제 5 항 중 어느 한 항에 있어서,

상기 제1전극은 투명한 산화물 도전 물질을 포함하는 유기전계발광 표시장치.

청구항 12

제 1 항, 제 2 항, 제 4 항 및 제 5 항 중 어느 한 항에 있어서,

상기 제2전극은 금속을 포함하는 유기전계발광 표시장치.

청구항 13

기관을 준비하는 단계;

상기 기관 상에 실리콘 패턴을 형성하는 단계;

상기 기관 상에 적어도 실리콘 질화막을 포함하는 두 층 이상의 절연막들을 형성하는 단계;

상기 절연막들 상에 제1전극을 형성하는 단계;

상기 제1전극이 형성된 기관 상에 유기발광층을 형성하는 단계; 및

상기 유기발광층이 형성된 기관 상에 제2전극을 형성하는 단계;를 포함하는 유기전계발광 표시장치의 제조방법.

청구항 14

제 13 항에 있어서,

상기 유기발광층을 형성하는 단계 이전에,

상기 제1전극이 형성된 기관 상에 상기 제1전극을 노출시키며 상기 제1전극을 절연시키는 बैं크층을 형성하는 단계;

상기 제1전극이 형성된 기관 상에 역테이퍼 형상의 격벽을 형성하는 단계를 더 포함하는 유기전계발광 표시장치의 제조방법.

청구항 15

제 13 항 또는 제 14 항에 있어서,

상기 기판을 준비하는 단계는

상기 기판 전면 상에 버퍼층을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 16

제 13 항 또는 제 14 항에 있어서,

상기 실리콘 패턴을 형성하는 단계;는

상기 기판 전면 상에 비정질 실리콘층을 형성하는 단계;

상기 비정질 실리콘층을 다결정 실리콘층 또는 단결정 실리콘층으로 결정화하는 단계; 및

상기 다결정 실리콘층 또는 단결정 실리콘층을 패터닝하여 실리콘 패턴을 형성하는 단계;를 포함하는 유기전계 발광표시장치의 제조방법.

청구항 17

비발광 영역과 발광 영역을 구비한 기판을 준비하는 단계;

상기 기판 상의 비발광 영역에는 반도체층을 형성하고, 상기 발광 영역에는 실리콘 패턴을 형성하는 단계;

상기 반도체층 및 실리콘 패턴이 형성된 기판 전면 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 형성하되, 상기 반도체층과 대응하도록 게이트 전극을 형성하는 단계;

상기 게이트 전극이 형성된 기판 전면상에 층간절연막을 형성하는 단계;

상기 층간절연막이 형성된 기판 상의 비발광 영역에 상기 반도체층의 소오스/드레인 영역과 전기적으로 연결되는 소오스/드레인 전극을 형성하는 단계;

상기 소오스/드레인 전극이 형성된 기판 전면 상에 패시베이션층을 형성하는 단계;

상기 패시베이션층이 형성된 기판 상의 발광 영역에 상기 소오스/드레인 전극 중 어느 한 전극과 전기적으로 연결되는 제1전극을 형성하는 단계;

상기 제1전극 상에 유기발광층을 형성하는 단계; 및

상기 유기발광층 상에 제2전극을 형성하는 단계;를 포함하는 유기전계발광표시장치의 제조방법.

청구항 18

제 17 항에 있어서,

상기 반도체층 및 실리콘 패턴을 형성하는 단계는

상기 기판 전면 상에 비정질 실리콘층을 형성하는 단계;

상기 비정질 실리콘층을 다결정 실리콘층 또는 단결정 실리콘층으로 결정화하는 단계; 및

상기 다결정 실리콘층 또는 단결정 실리콘층을 패터닝하여 비발광 영역에는 반도체층을 형성하고, 발광 영역에는 실리콘 패턴을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 19

제 17 항 또는 제 18 항에 있어서,

상기 기판을 준비하는 단계는

상기 기판 상에 버퍼층을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 20

제 17 항 또는 제 18 항에 있어서,

상기 제1전극 상에 유기발광층을 형성하는 단계 이전에,

상기 제1전극이 형성된 기판 상의 비발광 영역에 상기 비발광 영역과 발광 영역을 정의하는 बैं크층을 형성하는 단계를 더 포함하는 유기전계발광표시장치의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <11> 본 발명은 유기전계발광표시장치 및 그 제조방법에 관한 것이다.
- <12> 최근에 음극선관(cathode ray tube)과 같이 무겁고, 크기가 크다는 종래의 표시 소자의 단점을 해결하는 액정 표시 장치(liquid crystal display device), 유기전계발광표시장치(organic electroluminescence display device) 또는 PDP(plasma display plane) 등과 같은 평판형 표시 장치(plat panel display device)가 주목 받고 있다.
- <13> 이때, 상기 액정 표시 장치는 자체 발광 소자가 아니라 수광 소자이기 때문에 밝기, 콘트라스트, 시야각 및 대면적화 등에 한계가 있고, 상기 PDP는 자체 발광 소자이기기는 하지만, 다른 평판형 표시 장치에 비해 무게가 무겁고, 소비 전력이 높을 뿐만 아니라 제조방법이 복잡하다는 문제점이 있는 반면, 상기 유기전계발광표시장치는 자체 발광 소자이기 때문에 시야각, 콘트라스트 등이 우수하고, 백라이트가 필요하지 않기 때문에 경량박형이 가능하고, 소비 전력 측면에서도 유리하다.
- <14> 그리고, 상기 유기전계발광표시장치는 직류 저전압 구동이 가능하고 응답속도가 빠르며 전부 고체이기 때문에 외부 충격에 강하고 사용 온도 범위도 넓을 뿐만 아니라 제조방법이 단순하고 저렴하다는 장점을 가지고 있다.
- <15> 도 1은 종래 기술에 의한 유기전계발광표시장치의 공진 효과를 나타내는 단면도이다.
- <16> 도 1을 참조하여 설명하면, 기판(100) 상에 실리콘 산화막(110)/실리콘 질화막(120)/실리콘 산화막(130) 순으로 적층된 층간절연막(IL)들이 구비될 수 있다.
- <17> 그리고, 층간절연막들(IL) 상에는 제1전극(140), 상기 제1전극(140) 상에 위치하는 유기발광층(150) 및 상기 유기발광층(150) 상에 위치하는 제2전극(160)이 위치한다.
- <18> 이때, 상기 제1전극(140) 및 제2전극(160)은 상기 유기발광층(150)에 각각 정공 및 전하를 주입하여 빛(170)을 발생시킨다. 빛(170)은 적색(Red), 녹색(Green) 및 파란색(Blue) 중 어느 하나일 수 있다.
- <19> 빛(170)은 제1전극(140)에서 기판(100) 방향으로 진행하여 기판(100) 외부로 방출하는 구조로 되어 있는데, 이때, 층간절연막들(IL)들이 서로 굴절율이 다른 물질로 형성되어 있기 때문에, 그 내부에서 반사/굴절이 반복적으로 발생된다. 따라서, 반사/굴절의 반복적인 발생으로 인하여 간섭 효과가 발생하며, 그 중 일부(172)는 강화되어 기판(100) 외부로 방출되지만, 그 중 일부(174)는 소멸되어 방출되지 못하게 된다.
- <20> 따라서, 종래에는 층간절연막들(IL) 중 실리콘 질화막(120)의 두께를 보정하여 특정한 단일 파장(예컨대, 적색, 녹색 및 파란색 중 어느 하나)에 대해 공진(Cavity) 효과를 가지게 하여 단일 파장의 피크(Peak) 강도를 증가시켜 색의 순도를 향상시켰으며, 반사/굴절에 의한 광에너지 이용 효율이 증가함으로써 소자의 발광 효율을 향상시키게 하였다.
- <21> 그러나, 종래에는 특정한 단일 파장에 대해서만 공진 효과를 가짐으로써 다른 파장의 빛의 특성이 공진 효과에 의해 오히려 상쇄되는 경우가 발생하는 문제가 있을 수 있었다.

발명이 이루고자 하는 기술적 과제

- <22> 따라서, 본 발명은 발광층 하부에 다결정 실리콘 또는 단결정 실리콘으로 이루어진 실리콘 패턴을 구비하여 두 파장이 속하는 두 색의 순도를 향상시키는 구조를 갖는 유기전계발광표시장치 및 그 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <23> 상기 목적을 달성하기 위하여, 본 발명은 기판; 상기 기판 상에 위치하는 실리콘 패턴; 상기 실리콘 패턴을 포함한 기판 상에 위치하며 실리콘 질화막을 포함하는 두 층 이상의 절연막들; 상기 절연막들 상의 위치하는 제1전극; 상기 제1전극 상에 위치하는 유기발광층; 및 상기 유기발광층 상에 위치하는 제2전극;을 포함하는 유기전계발광표시장치를 제공한다.
- <24> 또한, 본 발명은 비발광 영역과 발광 영역을 구비한 기판; 상기 기판 상의 비발광 영역에 위치하는 반도체층; 상기 반도체층과 이격되어 위치하며, 상기 발광 영역에 위치하는 실리콘 패턴; 상기 반도체층 및 실리콘 패턴을 포함한 기판 상에 위치하는 게이트 절연막; 상기 게이트 절연막 상에 위치하며 상기 반도체층에 대응되는 게이트 전극; 상기 게이트 전극 상에 위치하며 상기 기판 전면에 위치하는 층간절연막; 상기 층간절연막 상의 비발광 영역에 위치하며, 상기 반도체층의 소오스/드레인 영역과 전기적으로 연결되는 소오스/드레인 전극; 상기 소오스/드레인 전극이 위치하는 기판 전면 상에 위치하는 패시베이션층; 상기 패시베이션층 상의 발광 영역에 위치하며, 상기 반도체층의 소오스/드레인 전극 중 어느 한 전극에 연결된 제1전극; 상기 제1전극 상에 위치하며 유기발광층; 및 상기 유기발광층 상에 위치하는 제2전극;을 포함하는 유기전계발광표시장치를 제공한다.
- <25> 아울러, 본 발명은 기판을 준비하는 단계; 상기 기판 상에 실리콘 패턴을 형성하는 단계; 상기 기판 상에 적어도 실리콘 질화막을 포함하는 두 층 이상의 절연막들을 형성하는 단계; 상기 절연막들 상에 제1전극을 형성하는 단계; 상기 제1전극이 형성된 기판 상에 유기발광층을 형성하는 단계; 및 상기 유기발광층이 형성된 기판 상에 제2전극을 형성하는 단계;를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.
- <26> 그리고, 본 발명은 비발광 영역과 발광 영역을 구비한 기판을 준비하는 단계; 상기 기판 상의 비발광 영역에는 반도체층을 형성하고, 상기 발광 영역에는 실리콘 패턴을 형성하는 단계; 상기 반도체층 및 실리콘 패턴이 형성된 기판 전면 상에 게이트 절연막을 형성하는 단계; 상기 게이트 절연막 상에 형성되되, 상기 반도체층과 대응하도록 게이트 전극을 형성하는 단계; 상기 게이트 전극이 형성된 기판 상에 층간절연막을 형성하는 단계; 상기 층간절연막이 형성된 기판의 비발광 영역에 상기 반도체층의 소오스/드레인 영역과 전기적으로 연결되는 소오스/드레인 전극을 형성하는 단계; 상기 소오스/드레인 전극이 형성된 기판 전면 상에 패시베이션층을 형성하는 단계; 상기 패시베이션층이 형성된 기판 상의 발광 영역에 상기 소오스/드레인 전극 중 어느 한 전극과 전기적으로 연결되는 제1전극을 형성하는 단계; 상기 제1전극 상에 유기발광층을 형성하는 단계; 및 상기 유기발광층 상에 제2전극을 형성하는 단계;를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.
- <27> 본 발명의 상기 목적과 기술적 구성 및 그에 따른 작용효과에 관한 자세한 사항은 본 발명의 바람직한 실시 예를 도시하고 있는 도면을 참조한 이하 상세한 설명에 의해 보다 명확하게 이해될 것이다.
- <28> 도 2는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 단면도이다.
- <29> 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기전계발광표시장치는, 기판(200), 상기 기판(200) 상에 위치하는 실리콘 패턴(220), 상기 실리콘 패턴(220) 상의 기판 전면에 위치하는 실리콘 질화막을 포함하는 두 층 이상의 절연막들(230,240,250), 상기 절연막들(230,240,250) 상에 위치하는 제1전극(260), 상기 제1전극(260) 상에 위치하는 유기발광층(280) 및 상기 유기발광층(280) 상에 위치하는 제2전극(290)을 구비하고 있다.
- <30> 이때, 상기 기판(200)과 실리콘 패턴(220) 사이에는 상기 기판(200)으로부터 산소, 수분 및 이온 등과 같은 불순물이 상부에 위치하는 소자로 확산 또는 침투는 되는 것을 방지하는 역할을 하거나 상부에 위치하는 소자들을 형성할 때 발생하는 열로부터 기판을 보호하기 위한 버퍼층(210)을 구비할 수 있다. 이때, 상기 버퍼층(210)은 실리콘 산화물, 실리콘 질화물 또는 이들의 복층 중 어느 하나 일 수 있다.
- <31> 또한, 상기 제1전극(260)의 일정 영역에는 상기 유기발광층(280) 및 제2전극(290)을 단위 화소별로 패터닝하는 격벽(270)을 구비할 수 있다. 상기 격벽(270)은 역테이퍼를 갖고 있어, 상기 제1전극(260) 상에 상기 격벽(270)을 형성한 후, 상기 유기발광층(280) 및 제2전극(290)을 순차적으로 형성하는 경우, 상기 격벽(270)에 의해 단위 화소별로 자연적으로 패터닝되어지도록 하는 역할을 한다.
- <32> 상기 기판(200)은 유리 또는 플라스틱 등과 같은 투명한 절연 물질로 이루어진 기판이 바람직하다.
- <33> 상기 실리콘 패턴(220)은 비정질 실리콘보다는 다결정 실리콘 또는 단결정 실리콘 등과 같이 결정성인 것이 바람직하는데, 이는 상기 유기발광층(280)에서 발생한 빛이 상기 실리콘 패턴(220)을 통과하기 때문에 결정성이 우수할수록 투과율이 높아지기 때문이다.

- <34> 상기 두 층 이상의 절연막들(230,240,250) 중 적어도 한 층은 실리콘 질화막으로 이루어져 있고, 나머지 절연막들은 실리콘 산화막으로 이루어져 있어 제1실리콘 산화막(230)/실리콘 질화막(240)/제2실리콘 산화막(250) 순으로 적층되어 있는 것이 바람직하다. 이는 상기 실리콘 질화막(240)은 상기 제1실리콘 산화막(230) 및 제2실리콘 산화막(250)에 비해 빛에 대한 굴절율이 높아 두 막이 서로 경계를 이루는 계면에서 빛이 반사 및 굴절을 일으킬 수 있어, 상기 제1실리콘 산화막(250)과 실리콘 패턴(220)의 계면과 더불어 빛의 반사 및 굴절을 통한 공진 효과를 얻어 적어도 2개 파장의 빛에 대한 다중간섭을 일으킬 수 있기 때문이다.
- <35> 상기 제1전극(260)은 ITO 또는 IZO 등과 같은 투명한 산화물 도전체로 이루어져 있고, 상기 제2전극(290)은 Al 또는 Ag 등과 같은 빛을 반사할 수 있는 금속 도전체로 이루어져 있는 것이 바람직하다.
- <36> 상기 유기발광층(280)은 적어도 적색(Red), 녹색(Green) 및 파란색(Blue) 중 어느 한 색을 발광하는 발광층은 반드시 포함하고, 상기 발광층에 정공을 공급하기 위한 정공주입층 및 정공수송층과 상기 발광층에 전하를 공급하기 위한 전자수송층 및 전자주입층을 더 구비할 수 있다.
- <37> 따라서, 본 발명의 일 실시예에 따른 유기전계발광표시장치는 상기 유기발광층(280)에서 발생된 빛은 제1전극(260)을 지나 하부의 여러 층을 통과한 후, 상기 기관(200)을 통해 방출된다..
- <38> 상기 빛은 굴절율이 낮은 제1 및 제2실리콘 산화막들(230,250)과 굴절율이 높은 실리콘 질화막(240)을 통과할 뿐만 아니라 실리콘 산화막 보다 굴절율이 높은 실리콘 패턴(220)을 통과하게 된다.
- <39> 이때, 상기 실리콘 패턴(220)과 실리콘 질화막(240)은 상기 두 층들 사이에 위치하는 여러 층들과 상기 두 층의 두께를 적절히 제어함으로써 상기 유기발광층(280)에서 발생되어 진행한 빛에 대해 공진 효과를 일으켜 다중간섭을 증대시킬 수 있어 2개 파장 또는 3개 파장에 대한 색순도를 향상시킬 수 있게 된다. 상기 공진 효과에 대한 자세한 설명은 이 후 도 4를 참조한 설명에서 자세히 설명하겠다.
- <40> 도 2를 참조하여 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 설명하면, 우선 기관(200)을 준비한 다음, 상기 기관(200) 상에 버퍼층(210)을 형성한다. 그리고, 상기 버퍼층(210) 상에 실리콘 패턴(220)을 형성한다.
- <41> 이때, 상기 실리콘 패턴(220)을 형성하기 전에 이때, 상기 실리콘 패턴(220)은 상기 기관(200) 전면 상에 비정질 실리콘층을 형성하고, 상기 비정질 실리콘층을 결정화하여 다결정 실리콘층 또는 단결정 실리콘층을 형성하고, 상기 다결정 실리콘층 또는 단결정 실리콘층을 패터닝하여 실리콘 패턴(220)을 형성할 수 있다. 상기 비정질 실리콘층을 결정화하는 방법은 열처리 결정화법, 레이저 결정화법 및 금속촉매 결정화법 중 어느 하나 이상을 이용할 수 있다.
- <42> 이어서, 상기 실리콘 패턴(220)이 형성된 기관(200) 상에 적어도 실리콘 질화막을 포함하는 두 층 이상의 절연막들을 형성한다.
- <43> 이때, 본 실시 예에서는 도 2에 도시된 바와 같이 상기 실리콘 패턴(220) 상에 제1실리콘 산화막(230)/실리콘 질화막(240)/제2실리콘 산화막(250)으로 이루어진 절연막들을 형성하였다.
- <44> 이어서, 상기 절연막들 상에 제1전극(260)을 형성한다. 상기 제1전극(260) 상에 유기발광층(280)을 형성하고, 이어서, 상기 유기발광층(280)이 형성된 기관 상에 제2전극(290)을 순차적으로 형성한다.
- <45> 이때, 상기 제1전극(260)을 형성한 후, 제1전극(260)의 일부를 노출시키는 뱅크층(도시 안됨)을 형성한 다음, 뱅크층 상에 상기 제2전극(290)을 패터닝하기 위한 역테이프 형상의 격벽(270)을 더 형성할 수 있다.
- <46> 도 3은 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 단면도이다.
- <47> 도 3을 참조하여 설명하면, 본 발명의 유기전계발광표시장치는 비발광 영역(NA)과 발광 영역(PA)을 구비한 기관(300), 상기 기관(300) 상의 비발광 영역(NA)에 위치하는 반도체층(315), 상기 반도체층(315)과 이격되어 위치하며, 상기 발광 영역(PA)에 위치하는 실리콘 패턴(320), 상기 반도체층(315) 및 실리콘 패턴(320) 상부 전면에 위치하는 게이트 절연막(330), 상기 게이트 절연막(330) 상에 위치하며, 상기 반도체층(330), 정확하게는 반도체층(330)의 채널 영역에 대응되는 게이트 전극(335), 상기 게이트 전극(335) 상에 위치하며 상기 기관 전면에 위치하는 층간절연막(340), 상기 층간절연막(340) 상의 비발광 영역(NA)에 위치하며, 상기 반도체층(315)의 소오스/드레인 영역과 전기적으로 연결되는 소오스/드레인 전극(345), 상기 소오스/드레인 전극(345)이 위치하는 기관 전면 상에 위치하는 패시베이션층(350), 상기 패시베이션층(350) 상의 발광 영역(PA)에 위치하며, 상기 반도체층의 소오스/드레인 전극(345) 중 어느 한 전극에 연결된 제1전극(360), 상기 제1전극(360) 상에 위치하며

유기발광층(380), 상기 유기발광층(380) 상에 위치하는 제2전극(390)을 포함한다.

- <48> 이때, 상기 기판(300)과 반도체층(315) 및 실리콘 패턴(320) 사이에는 상기 기판(300)으로부터 산소, 수분 및 이온 등과 같은 불순물이 상부에 위치하는 소자로 확산 또는 침투는 되는 것을 방지하는 역할을 하거나 상부에 위치하는 소자들을 형성할 때 발생하는 열로부터 기판을 보호하기 위한 버퍼층(310)을 구비할 수 있다. 이때, 상기 버퍼층(310)은 실리콘 산화물, 실리콘 질화물 또는 이들의 복층 중 어느 하나 일 수 있다.
- <49> 그리고, 상기 제1전극(360) 및 유기발광층(380) 사이의 비발광 영역(NA)에는 상기 발광 영역(PA)과 비발광 영역(NA)을 정의하는 बैं크층(370)을 구비할 수 있다.
- <50> 상기 실리콘 패턴(320)은 비정질 실리콘보다는 다결정 실리콘 또는 단결정 실리콘 등과 같이 결정성인 것이 바람직하는데, 이는 상기 유기발광층(380)에서 발생한 빛이 상기 실리콘 패턴(320)을 통과하기 때문에 결정성이 우수할수록 투과율이 높아지기 때문이다. 또한, 상기 반도체층(315) 역시 비정질 실리콘보다는 다결정 실리콘 또는 단결정 실리콘 등과 같이 결정성인 것이 바람직하는데 이는 결정성이 우수할 수록 전하 또는 정공의 이동도가 우수하여 상기 반도체층(315)을 포함하는 박막트랜지스터의 특성이 우수해지기 때문이다.
- <51> 이때, 상기 실리콘 패턴(320)은 상기 반도체층(315)과 동일한 물질로 동시에 형성될 수 있다.
- <52> 상기 게이트 절연막(330), 층간절연막(340) 및 패시베이션층(350)은 각각 실리콘 산화막, 실리콘 질화막 및 실리콘 산화막으로 이루어져 있는 것이 바람직하다. 이는 상기 실리콘 질화막으로 이루어진 층간절연막(340)은 실리콘 산화막으로 이루어진 패시베이션층(350)에 비해 빛에 대한 굴절율이 높아 두 막이 서로 경계를 이루는 계면에서 빛이 반사 및 굴절을 일으킬 수 있어, 상기 실리콘 산화막으로 이루어진 게이트 절연막(330)과 실리콘 패턴(220)의 계면과 더불어 빛의 반사 및 굴절을 통한 공진효과를 얻어 적어도 2개 파장의 빛에 대한 다중간섭을 일으킬 수 있기 때문이다.
- <53> 상기 제1전극(360)은 인듐 틴 옥사이드(ITO)와 같은 투명한 도전 산화물로 이루어져 있고, 상기 제2전극(390)은 알루미늄(Al) 또는 은(Ag) 등과 같은 빛을 반사할 수 있는 금속으로 이루어져 있는 것이 바람직하다.
- <54> 상기 유기발광층(380)은 적어도 적색(Red), 녹색(Green) 및 파란색(Blue) 중 어느 한 색을 발광하며, 상기 유기발광층의 하부에는 정공을 공급하기 위한 정공주입층 및 정공수송층이 더 형성될 수 있으며, 상기 유기발광층의 상부에는 상기 발광층에 전하를 공급하기 위한 전자수송층 및 전자주입층을 더 구비할 수 있다.
- <55> 따라서, 본 발명의 일 실시예에 따른 유기전계발광표시장치는 상기 유기발광층(380)에서 발생된 빛은 제1전극(360)을 지나 하부의 여러 층을 통과한 후, 상기 기판(300)을 통해 방출된다.
- <56> 상기 빛은 굴절율이 낮은 실리콘 산화막으로 이루어진 게이트 절연막(330) 및 패시베이션층(350)과 굴절율이 높은 실리콘 질화막으로 이루어진 층간절연막(340)을 통과할 뿐만 아니라 실리콘 산화막 보다 굴절율이 높은 실리콘 패턴(320)을 통과하게 된다.
- <57> 이때, 상기 실리콘 패턴(320)과 층간절연막(340)은 상기 두 층들 사이에 위치하는 여러 층들과 상기 두 층의 두께를 적절히 제어함으로써 상기 유기발광층(380)에서 발생되어 진행한 빛에 대해 공진 효과를 일으켜 2개 파장 또는 3개 파장에 대한 색순도를 향상시킬 수 있게 된다. 상기 공진 효과에 대한 자세한 설명은 이 후 도 4를 참조한 설명에서 자세히 설명하겠다.
- <58> 도 3을 참조하여 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 제조방법을 설명하면, 우선 기판(300)을 준비한다.
- <59> 이때, 상기 기판(300)은 비발광 영역(NA)과 발광 영역(PA)을 구비하고 있다.
- <60> 이어서, 상기 기판(300) 상의 비발광 영역(NA)에는 반도체층(315)을 형성하고, 상기 발광 영역(PA)에는 실리콘 패턴(320)을 형성한다.
- <61> 이때, 상기 반도체층(315) 및 실리콘 패턴(320)을 형성하기 전에 상기 기판(300) 상에 버퍼층(310)을 먼저 형성할 수 있다.
- <62> 그리고, 상기 반도체층(315) 및 실리콘 패턴(320)은 먼저, 상기 기판(300) 전면 상에 비정질 실리콘층을 형성하고, 상기 비정질 실리콘층을 다결정 실리콘층 또는 단결정 실리콘층으로 결정화한 후, 상기 다결정 실리콘층 또는 단결정 실리콘층을 하나의 마스크로 패터닝하여 비발광 영역(NA)에는 반도체층(315)을 형성하고, 발광 영역(PA)에는 실리콘 패턴(320)을 형성할 수 있다. 즉, 상기 반도체층(315) 및 실리콘 패턴(320)은 동일한 물질로

동일한 공정에서 동시에 형성될 수 있다.

- <63> 이때, 상기 비정질 실리콘층을 결정화하는 방법은 열처리 결정화법, 레이저 결정화법 및 금속촉매 결정화법 중 어느 하나 이상을 이용할 수 있다.
- <64> 이어서, 상기 반도체층(315) 및 실리콘 패턴(320)이 형성된 기판(300) 전면 상에 게이트 절연막(330)을 형성한다.
- <65> 이때, 상기 게이트 절연막(330)은 실리콘 산화막으로 형성한다. 이어서, 상기 게이트 절연막(330) 상에 형성되, 상기 반도체층(315)의 채널 영역과 대응하도록 게이트 전극(335)을 형성한다.
- <66> 상기 게이트 전극(335)이 형성된 기판(300) 전면상에 층간절연막(340)을 형성한다. 이때, 상기 층간절연막(340)은 실리콘 질화막으로 형성한다.
- <67> 다음으로, 상기 층간절연막(340)이 형성된 기판(300) 상의 비발광 영역(NA)에 상기 반도체층(315)의 소오스/드레인 영역과 전기적으로 연결되는 소오스/드레인 전극(345)을 형성한다.
- <68> 이때, 상기 층간절연막(340)을 형성하고, 상기 게이트 절연막(330) 및 층간절연막(340)의 일정 영역을 식각하여 상기 반도체층(315)의 소오스/드레인 영역의 일정 영역을 노출시키는 콘택홀을 형성한 후, 소오스/드레인 전극(345)을 형성한다.
- <69> 이어서, 상기 소오스/드레인 전극(345)이 형성된 기판 전면 상에 패시베이션층(350)을 형성한다. 이때, 상기 패시베이션층(350)은 실리콘 산화막으로 형성한다.
- <70> 상기 패시베이션층(350)이 형성된 기판 상의 발광 영역(PA)에 상기 소오스/드레인 전극(345) 중 어느 한 전극과 전기적으로 연결되는 제1전극(360)을 형성한다. 이때, 상기 패시베이션층(350)을 형성하고, 상기 패시베이션층(350)의 일정 영역을 식각하여 상기 소오스/드레인 전극(345)의 일정 영역을 노출시키는 비어홀을 형성한 후, 상기 제1전극(360)을 형성한다.
- <71> 이때, 상기 패시베이션층(350)은 하부의 소오스/드레인 전극(345) 등과 같은 하부의 소자를 보호하는 역할뿐만 아니라 하부의 소자들에 의해 발생하는 단차를 제거하는 평탄화층의 역할을 할 수 있다.
- <72> 이어서, 상기 제1전극(360) 상에 제1전극(360)의 일정 영역(바람직하게는 제1전극의 가장자리 영역)을 덮어 발광 영역(PA)과 비발광 영역(NA)을 정의하는 बैं크층(370)을 형성할 수 있다. 그런 다음, बैं크층(370)을 식각하여 제1전극(360)의 일부를 노출시킨 다음, 노출된 제1전극(360) 상에 유기발광층(380)을 형성한다.
- <73> 또한, 상기 유기발광층(380)은 적색, 녹색 및 적색 중 어느 하나의 색을 발광하는 유기발광층만을 형성하여도 무방하나, 정공주입층, 정공수송층, 유기발광층, 전자수송층 및 전자주입층을 순차적으로 형성하는 것이 바람직하다.
- <74> 이어서, 상기 유기발광층(380) 상에 제2전극(390)을 형성을 형성한다.
- <75> 도 4는 본 발명의 유기전계발광표시장치의 공진 효과에 의한 색순도를 향상시키는 원리를 설명하기 위한 단면도이다.
- <76> 도 4를 참조하여 설명하면, 본 발명의 유기전계발광표시장치는 기판(400), 실리콘 패턴(420), 제1절연막(430), 제2절연막(440), 제3절연막(450), 제1전극(460), 유기발광층(480) 및 제2전극(490)이 순차적으로 구비되어 있다.
- <77> 이때, 상기 제1절연막(430), 제2절연막(440) 및 제3절연막(450)은 각각 상기 도 2를 참조하여 설명한 유기전계발광표시장치에서의 제1실리콘 산화막(230), 실리콘 질화막(240) 및 제2실리콘 산화막(250)과 동일하고, 도 3을 참조하여 설명한 유기전계발광표시장치에서의 게이트 절연막(330), 층간절연막(340) 및 패시베이션층(350)과 동일하다. 즉, 상기 제1절연막(430) 및 제3절연막(450)은 실리콘 산화막으로 형성되어있고, 상기 제2절연막(440)은 실리콘 질화막으로 형성되어 있다.
- <78> 따라서, 본 발명의 유기전계발광표시장치는 상기 제1전극(460) 하부에 실리콘 산화막으로 이루어진 제1절연막(430) 및 제3절연막(450)을 구비하고, 실리콘 질화막으로 이루어진 제2절연막(440)을 구비하고, 상기 제1절연막(430) 하부에는 실리콘 패턴(420)을 구비함으로써, 빛에 대해 저굴절율을 갖는 층인 실리콘 산화막과 고굴절율을 갖는 층인 실리콘 질화막으로 이루어진 계면 및 실리콘 산화막과 실리콘 패턴으로 이루어진 계면이 생성되도록 하여 상기 계면들에서 빛이 굴절 및 반사를 일으키고 이로 인해 상기 빛이 간섭현상을 일으키는 공진 효과

를 얻게 한다.

- <79> 따라서, 본 발명의 유기전계발광표시장치는 상기 절연막들 및 실리콘 패터층들의 두께를 조절하여 상기 유기발광층에서 상기 계면들까지의 광학적 거리(Cavity gap)를 최적화함으로써 원하는 파장을 갖는 빛(예컨데, 특정 색에서 최대 강도를 나타내는 파장(510))에 간섭이 발생하도록 하여 상기 파장(510)의 빛을 증폭시키게 한다. 그리고 나머지 파장들(520)을 갖는 빛들은 소멸 또는 약화시킴으로서 색순도를 향상시킬 수 있게 한다.
- <80> 예컨데, 도 4에서는 적색, 녹색 및 파란색 중 어느 한 색을 발광하는 발광 영역(PA)을 도시하고 있다.
- <81> 상기 발광 영역(PA)에서는 각각의 색에 맞는 파장을 방출하게 된다. 예컨데, 적색의 빛을 방출하는 발광 영역의 경우, 적색의 최대 강도를 나타내는 파장 약 630nm와 그 근방의 파장을 방출하고, 녹색의 빛을 방출하는 발광 영역의 경우, 녹색의 최대 강도를 나타내는 파장 약 520nm와 그 근방의 파장을 방출하고, 파란색의 빛을 방출하는 발광 영역의 경우, 파란색의 최대 강도를 나타내는 파장 약 460nm와 그 근방의 파장을 방출한다.
- <82> 상기 적색의 최대 강도 파장인 630nm, 녹색의 최대 강도 파장인 520nm 및 파란색의 최대 강도 파장인 460nm 중 어느 2개 또는 3개 모두의 파장이 각각 상기 계면들 중 어느 한 계면 또는 복수 개의 계면들에서 간섭현상이 발생할 수 있도록 상기 절연막들 또는 실리콘 패터의 두께를 제어하여 간섭현상이 발생한 파장들의 강도를 강화시켜 그 파장이 속하는 색의 색순도를 향상시킬 수 있게 한다.
- <83> 즉, 본 발명의 유기전계발광표시장치는 각각의 색을 발광하는 발광 영역의 구조를 각각의 색에 맞도록 각각 형성하지 않아도, 하나의 구조로 적어도 2개, 필요하다면 3개의 파장에 간섭이 발생할 수 있도록 하는 다중 간섭이 발생하도록 하여 상기 2개 또는 3개의 파장이 속하는 2색 또는 3색의 색순도를 향상시킬 수 있는 구조를 제시하고 있다.
- <84> 본 발명은 이상에서 살펴본 바와 같이 바람직한 실시 예를 들어 도시하고 설명하였으나, 상기한 실시 예에 한정되지 아니하며 본 발명의 정신을 벗어나지 않는 범위 내에서 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 다양한 변경과 수정이 가능할 것이다.

발명의 효과

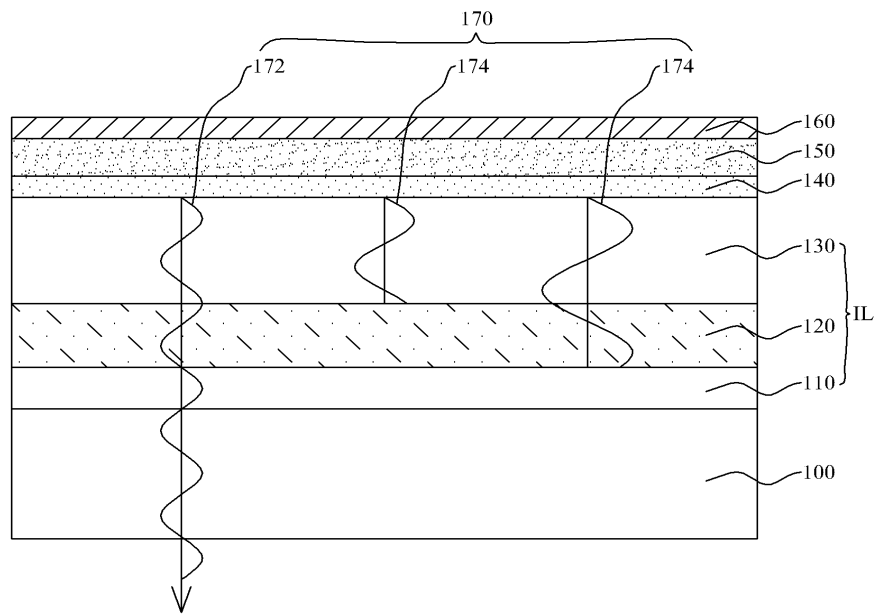
- <85> 따라서, 본 발명의 유기전계발광표시장치 및 그 제조방법은 발광층 하부에 실리콘 질화막 및 다결정 실리콘 또는 단결정 실리콘으로 이루어진 실리콘 패터를 구비하여 각각의 색에 따른 구조의 변화없이 상기 실리콘 질화막 및 실리콘 패터가 각각 다른 2개 또는 3개의 파장에 대해 공진 효과를 얻어 적어도 상기 2개 또는 3개의 파장이 속하는 2색 또는 3색의 순도를 향상시키는 구조를 갖는 유기전계발광표시장치 및 그 제조방법을 제공하는 효과가 있다.

도면의 간단한 설명

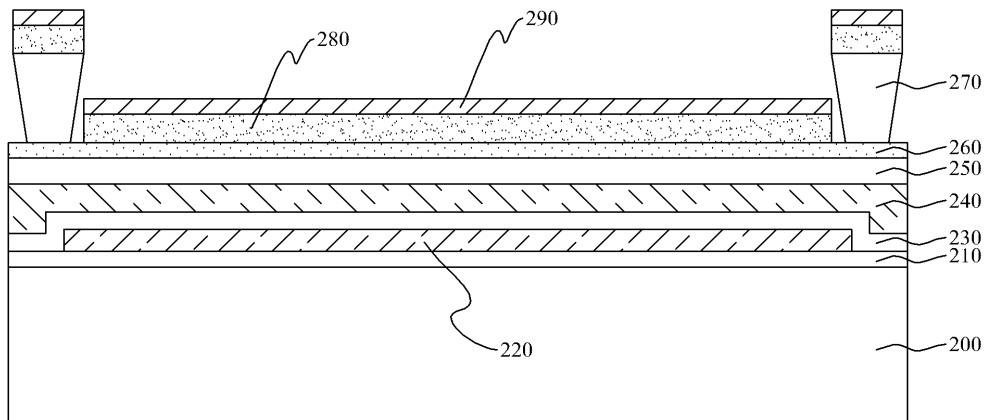
- <1> 도 1은 종래 기술에 따른 유기전계발광표시장치의 공진 효과를 나타내는 단면도이다.
- <2> 도 2는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 단면도이다.
- <3> 도 3은 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 단면도이다.
- <4> 도 4는 본 발명의 유기전계발광표시장치의 공진 효과에 의한 색순도를 향상시키는 원리를 설명하기 위한 단면도이다.
- <5>
- <6> <도면의 주요부분에 대한 부호의 설명>
- <7> 220,320 : 실리콘 패터 230 : 제1실리콘 산화막
- <8> 240 : 실리콘 질화막 250 : 제2실리콘 산화막
- <9> 330 : 게이트 절연막 340 : 층간절연막
- <10> 350 : 패시베이션층

도면

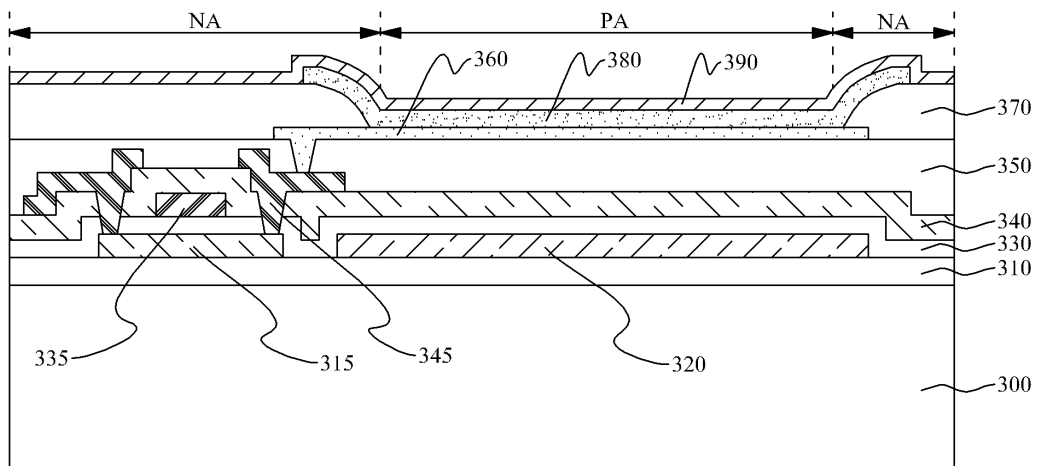
도면1



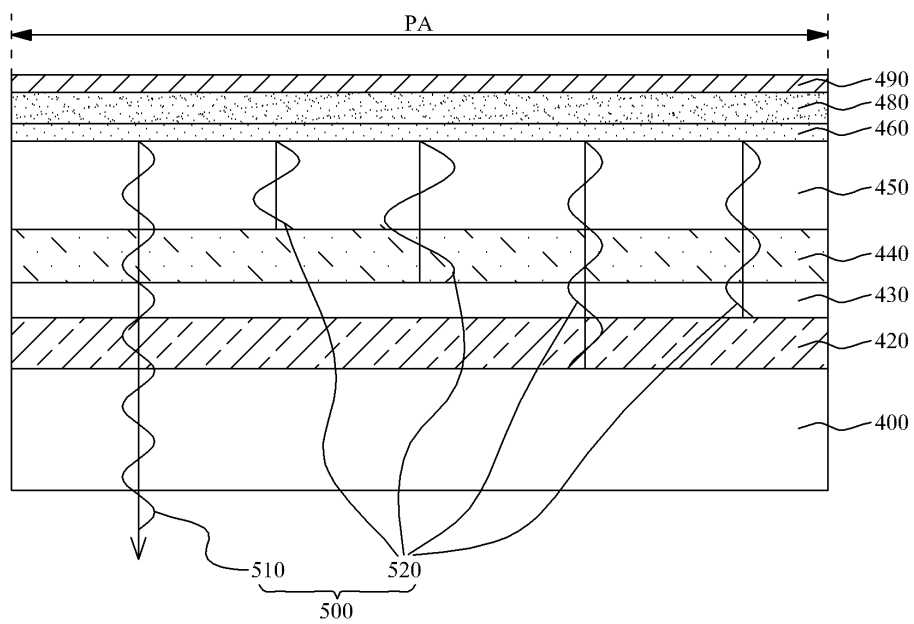
도면2



도면3



도면4



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020080060024A	公开(公告)日	2008-07-01
申请号	KR1020060134082	申请日	2006-12-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SEO CHANG KI 서창기 PARK JUNG HAN 박중한 JUNG YOUNG HYO 정영호 YANG MI YOUN 양미연 PARK JAE YOUNG 박재용 PARK JONG WOO 박종우		
发明人	서창기 박중한 정영호 양미연 박재용 박종우		
IPC分类号	H05B33/22		
CPC分类号	H01L51/5265 H01L27/3244 H01L51/5237 H01L51/56		
外部链接	Espacenet		

摘要(译)

本发明提供一种有机电致发光显示装置，其包括位于绝缘层上的第一电极，而不是介质的绝缘层，位于第一电极上的有机发光层和位于有机发光层上的第二电极包括位于基板上的硅图案中的氮化硅膜，以及基板和硅图案上的基板顶部区域。

